








RK628D硬件设计注意事项

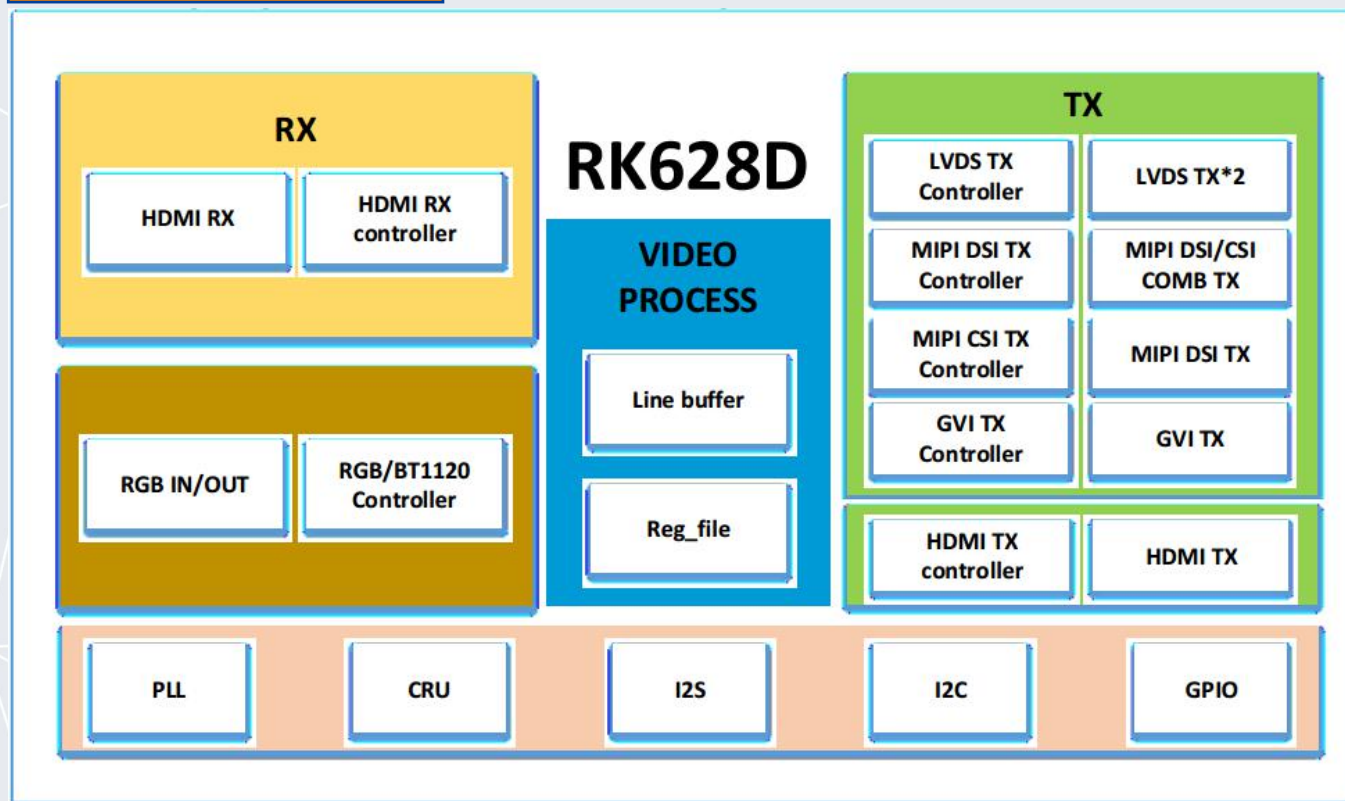
版本	时间	历史记录	作者
V10	2020. 11. 30	初版	Wayne/Logia/Sam

-  RK628D 芯片介绍和功能框图
-  RK628D 特性
-  RK628D GPIO复用情况介绍
-  RK628D 电源介绍
-  RK628D 晶体介绍
-  RK628D I2C介绍
-  RK628D 场景应用介绍

Introduction:

RK628D is a high-integration interface chip, which can support HDMI /parallel RGB /BT.1120 as input and Dual MIPI/Dual LVDS/GVI(general video interface)/parallel RGB/ BT.1120 as output with featured scaler inside. The key application scenario is extension of display output port for original application processor such as RK3288W /RK3399, or HDMI in interface providing.

Block Diagram:



Video input interface:

➤ HDMI interface

- ① Compliant with HDMI 1.4/HDMI 2.0
- ② Supports 8/10bit per component video format
- ③ Supports rgb888/yuv420
- ④ Supports Max resolution 4k@60fps(yuv420)
- ⑤ Supports DDC Bus I2C master interface at 3.3/5V
- ⑥ Supports EDID and CEC function

➤ Parallel interface

- ① Supports Max resolution 1080p@60fps
- ② Supports 16bits BT.1120 in
- ③ Supports 24bits parallel RGB in

Data rate:

Interface	Resolution	Data rate	Bit rate per lane
HDMI_RX	4k@60fps	NA	3Gbps
BT. 1120_RX	1080p@60fps	148. 5M	NA
RGB_RX	1080p@60fps	148. 5M	NA

Video output interface:

➤ HDMI interface

- ① Supports resolutions including 720p /1080p
- ② DDC Bus I2C master interface at 3.3/5V
- ③ The EDID and CEC function are also supported by HDMI Transmitter Controller

➤ MIPI interface

➤ DSI

- ① Compliant with MIPI DPHY V1.2
- ② Up to 4 DPHY Data Lanes per channel
- ③ Supports data rate up to 1.2Gbps
- ④ Supports dual channel ,DSI0 and DSI1

➤ CSI

- ① Compliant with MIPI DPHY V1.2
- ② Support format :YUV422
- ③ Up to 4 DPHY Data Lanes
- ④ Supports data rate up to 1.2Gbps
- ⑤ Supports single channel ,combine with DSI0

➤ GVI interface

- ① Supports RGB666/RGB888/RGB101010/YCbCR422-8bit/YCBCR422-10bit format
- ② Supports Max resolution 4k@60fps
- ③ Supports up to 3.75Gbps data rate(effective data rate 3Gbps)
- ④ Supports 1/2/4/8 lanes
- ⑤ Supports output lanes flexible mapping
- ⑥ Supports 1/2 section mode

Video output interface:

➤ LVDS interface

- ① Compliant with the Standard TIA/EIA-644-A LVDS standard
- ② Supports data rate up to 1Gbps
- ③ Support 8bit format-1, format-2, format-3 display mode, Support 6bit display mode.
- ④ Supports dual channel LVDS

➤ Parallel interface

- ① Supports Max resolution 1080p@60fps
- ② Supports 16bits BT.1120 out
- ③ Supports 24bits parallel RGB out

Data rate:

Interface	Resolution	Data rate	Bit rate per lane
GVI_TX	4k@60fps	NA	3.75Gbps
Dual MIPI	2k@60fps	NA	1.2Gbps
Single MIPI	1080p@60fps	NA	1.2Gbps
Dual LVDS	1080p@60fps	NA	1 Gbps
Single LVDS	720p@60fps	NA	1 Gbps
BT.1120_TX	1080p@60fps	148.5M	NA
RGB_TX	1080p@60fps	148.5M	NA
HDMI_TX	1080p@60fps	148.5M	NA

I2S信号

可以作为TX也可作为RX。如右图所示：

1、HDMIRX PHY接收的HDMI信号，经过PHY解析之后的I2S信号有两个输出通道：

a：给RK628D内部HDMI_TX PHY。

b：给RK628D的IO（标注I2S_TX）。

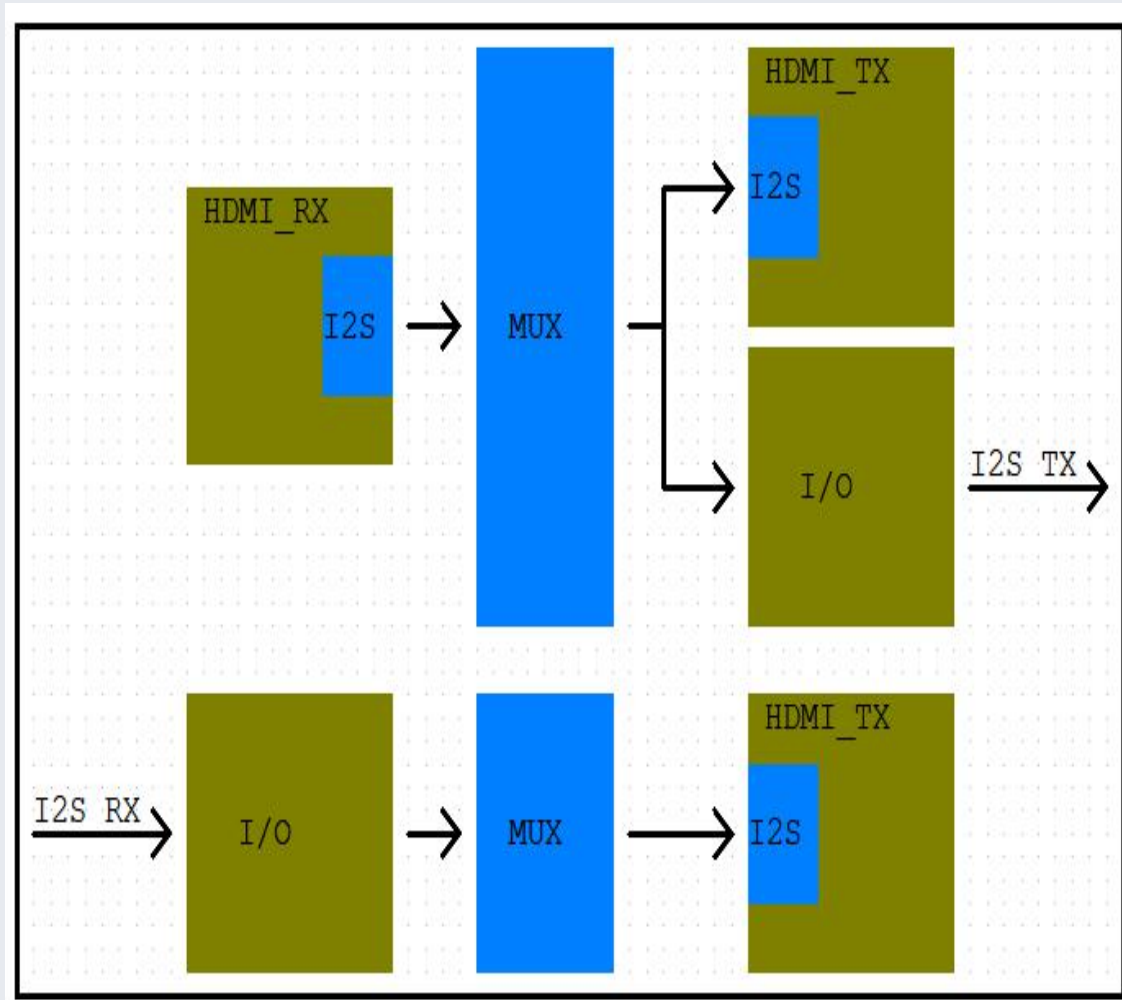
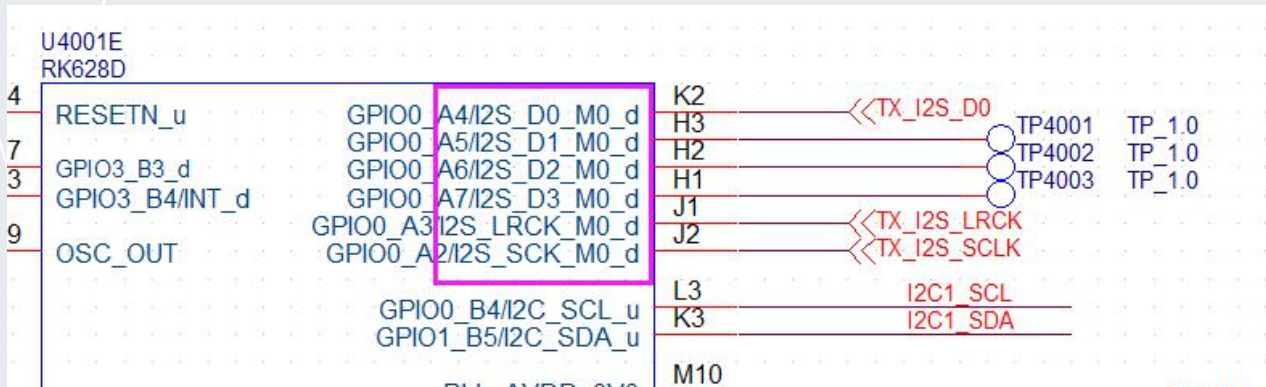
2、a和b通道是互斥的，只能选择一个。

3、I2S_TX信号可以外接Codec采集也可以给RKSoc采集，此类接法可以在HDMIIN应用场景中使用。

4、IO接收的信号（标注I2S_RX）可以经过RK628D内部，给HDMITX采集。

5、上述I2S_TX和I2S_RX，芯片IO一样复用关系，所以TX和RX没法同时使用。

I2S原理图：

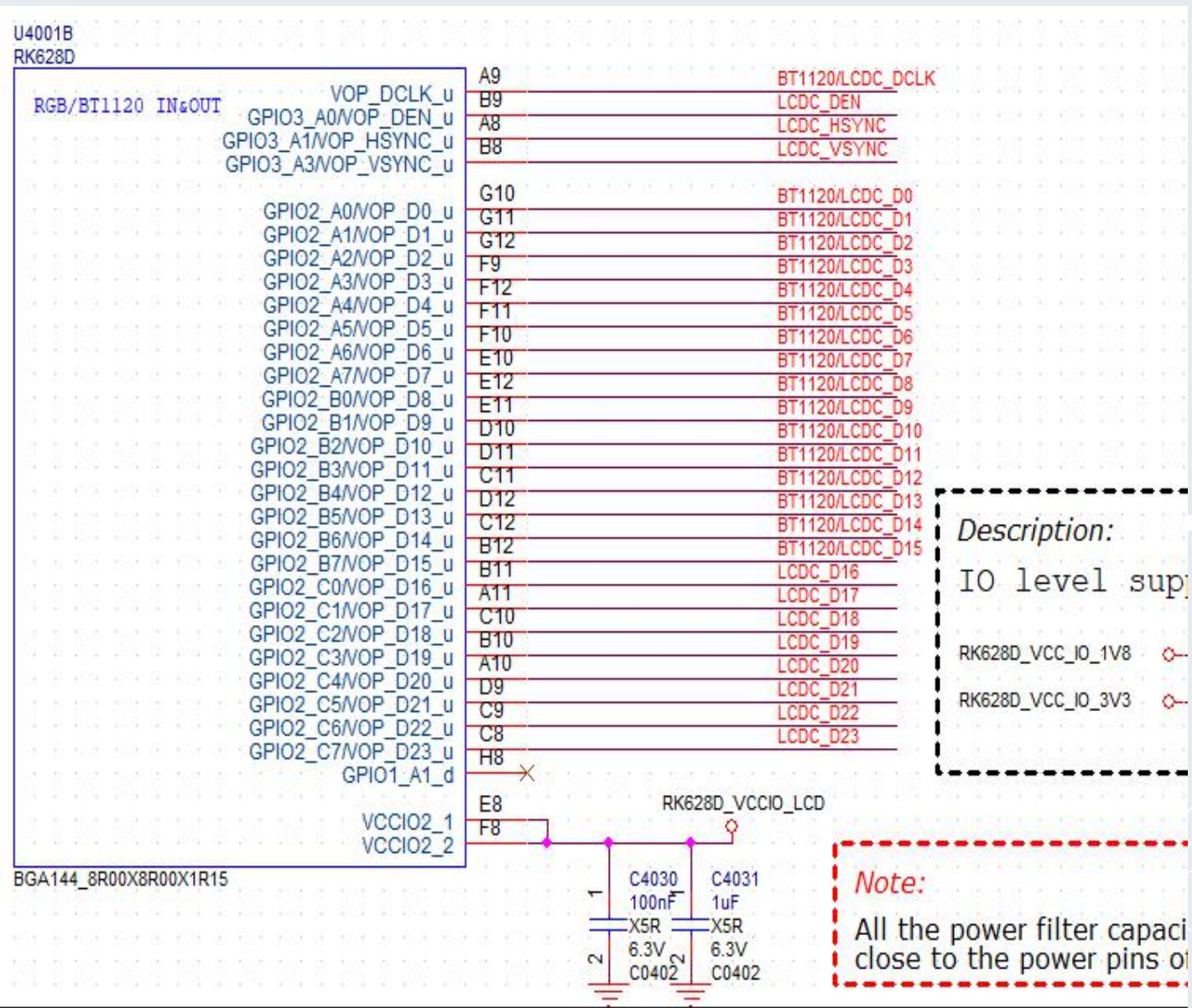


RGB/BT.1120信号

RGB和BT.1120芯片管脚是复用的。RGB/BT.1120可以作为TX也可作为RX。

如右图所示：

- 1、BT.1120_RX只需要D0~D15和CLK，一共是17根信号。
- 2、BT.1120_RX不支持隔行Interlace模式，只支持逐行Progressive模式。
- 3、RGB_RX支持RGB888、RGB666格式。RGB666是高位对齐方式（即RK628D使用数据位：D2~D7、D10~D15、D18~D23，剩余位接地）。
- 4、RGB做RX时，由于RK628D内部没有Dither功能，所以后端LVDS/MIPI屏幕要是8bit格式必须使用RGB888接法，不能使用RGB666接法。
举例：a：8bit的LVDS屏幕，Soc端必须要有24bit数据位，如果是RGB666接法，会有色阶问题。
b：6bit的LVDS屏幕，Soc端是24bit数据位，——对应连接即可。Soc端是16bit数据位，那么对应接法是Soc端分为6-6-6对应接到RK628D的高位数据D2~D7、D10~D15、D18~D23，剩余位接地。
- 5、此部分IO支持3.3V和1.8V两种电平。
- 6、RGB/BT.1120_RX，最高分辨率1080P/60FPS。
- 7、RGB/BT.1120_TX，最高分辨率1080P/60FPS。输出的信号可以接屏幕显示（比如RGB屏幕）。
- 8、可以使用RGB/BT.1120实现两颗RK628D互连的应用。





RK628D GPIO复用情况介绍

LVDS/MIPI/GVI信号

LVDS/MIPI/GVI作为TX，此部分IO是复用，不能同时使用。

- 1、MIPI_CSI_TX只有Port0通道支持。
- 2、双LVDS模式下，Port0对应屏幕ODD，Port1对应屏幕EVEN。
- 3、双MIPI模式下，Port0对应屏幕左屏，Port1对应屏幕右屏。
- 4、如果接的单LVDS/MIPI屏幕，需要连接Port0，不能连接Port1。
- 5、LVDS/MIPI_TX跟外设是直连接，GVI_TX需要AC耦合，电容值建议100nF（见参考图设计）。

Description:

LVDS/MIPI/GVI Signal relationship:

	LVDS Mode	MIPI DSI TX Mode	GVI Mode	MIPI CSI_TX
Port0	ODD	DSI0_D0P	GVI_D0P	CSI0_D0P
		DSI0_D0N	GVI_D0N	CSI0_D0N
		DSI0_D1P	GVI_D1P	CSI0_D1P
		DSI0_D1N	GVI_D1N	CSI0_D1N
		DSI0_CLKP		CSI0_CLKP
		DSI0_CLKN		CSI0_CLKN
		DSI0_D2P	GVI_D2P	CSI0_D2P
		DSI0_D2N	GVI_D2N	CSI0_D2N
		DSI0_D3P	GVI_D3P	CSI0_D3P
		DSI0_D3N	GVI_D3N	CSI0_D3N
Port1	EVEN	DSI1_D0P	GVI_D4P	NC
		DSI1_D0N	GVI_D4N	
		DSI1_D1P	GVI_D5P	
		DSI1_D1N	GVI_D5N	
		DSI1_CLKP		
		DSI1_CLKN		
		DSI1_D2P	GVI_D6P	
		DSI1_D2N	GVI_D6N	
		DSI1_D3P	GVI_D7P	
		DSI1_D3N	GVI_D7N	

U4001A
RK628D

GVI/LVDS/MIPI_OUT

Support MIPI_CSI_TX

Port0

GVI/LVDS/MIPI_TX0P
GVI/LVDS/MIPI_TX0N
GVI/LVDS/MIPI_TX1P
GVI/LVDS/MIPI_TX1N
GVI/LVDS/MIPI_TX2P
GVI/LVDS/MIPI_TX2N
GVI/LVDS/MIPI_TX3P
GVI/LVDS/MIPI_TX3N
GVI/LVDS/MIPI_TX4P
GVI/LVDS/MIPI_TX4N

G2

G1

F2

F1

E2

E1

D2

D1

C2

C1

>>RK628D_G0/L1/M1_D0P
>>RK628D_G0/L1/M1_D0N
>>RK628D_G1/L1/M1_D1P
>>RK628D_G1/L1/M1_D1N
>>RK628D_L1/M1_CLKP
>>RK628D_L1/M1_CLKN
>>RK628D_G2/L1/M1_D2P
>>RK628D_G2/L1/M1_D2N
>>RK628D_G3/L1/M1_D3P
>>RK628D_G3/L1/M1_D3N

UnSupport MIPI_CSI_TX

Port1

GVI/LVDS/MIPI_TX5P
GVI/LVDS/MIPI_TX5N
GVI/LVDS/MIPI_TX6P
GVI/LVDS/MIPI_TX6N
GVI/LVDS/MIPI_TX7P
GVI/LVDS/MIPI_TX7N
GVI/LVDS/MIPI_TX8P
GVI/LVDS/MIPI_TX8N
GVI/LVDS/MIPI_TX9P
GVI/LVDS/MIPI_TX9N

A2

B2

A3

B3

A4

B4

A5

B5

A6

B6

>>RK628D_G4/L2/M2_D0P
>>RK628D_G4/L2/M2_D0N
>>RK628D_G5/L2/M2_D1P
>>RK628D_G5/L2/M2_D1N
>>RK628D_L2/M2_CLKP
>>RK628D_L2/M2_CLKN
>>RK628D_G6/L2/M2_D2P
>>RK628D_G6/L2/M2_D2N
>>RK628D_G7/L2/M2_D3P
>>RK628D_G7/L2/M2_D3N

GPIO3_B1/GVI_HPD_u
GPIO3_B2/GVI_LOCK_u

A7

B7

>>GVI_HPD
>>GVI_LOCK

GVI/LVDS/MIPI_REXT

B1

C3

1 2
R4003 4.02K R0402 1%

RK628D工作需要的电源如下:

Group	Ball#	Descriptions	Remarks
DVDD	D8,E9	Digital 1.1v power	芯片工作, 必须供电。
PLL_AVDD_3V3	M10	PLL 3.3v power	芯片工作, 必须供电。
PLL_AVDD_1V1	J7	PLL 1.1v power	芯片工作, 必须供电。
EFUSE_AVDD_2V5	J8	EFUSE 2.5 power	仅在烧写efuse, 才供电。
VCCIO1	H5	IO1 3.3v power,	必须供电。同时决定芯片所有模块的IO电平。除了RGB/BT.1120模块IO外,
VCCIO2	E8,F8	IO2 1.8v/3.3v power,	决定芯片RGB/BT.1120模块IO电平。
GVI/LVDS/MIPI_PLL_AVDD_3V3	C3	TX Combphy PLL 3.3v Power	内部电源独立, 功能不用, 可不供电。
GVI/LVDS/MIPI_AVDD_3V3	D5,E4	TX Combphy analog 3.3v Power	
GVI/LVDS/MIPI_AVDD_1V1	C5,D4,E3,F3	TX Combphy analog 1.1v Power	
HDMITX_DVDD_1V1	J4,J5,J6	HDMI_TX digital 1.1v power	内部电源独立, 功能不用, 可不供电。
HDMITX_AVDD_3V3	K4	HDMI_TX analog 3.3v power	
HDMIRX_DVDD_1V1	H9,J9	HDMI_RX PHY 1.1v power	内部电源独立, 功能不用, 可不供电。
HDMIRX_AVDD_3V3	J10	HDMI_RX PHY 3.3v power	

1、各路电源功耗数据, 请见《RK628D场景功耗数据_V10_20201130.xlsx》。

RK628D工作需要24Mhz时钟:

由于HDMI_TX和GVI_TX的应用需要同源时钟的要求, 所以时钟方案有两种设计方式, 请注意选择。

Selection 1: 采用24Mhz无源晶体。

适用应用场景:

- 1、不包含HDMI_TX和GVI_TX的应用场景。
- 2、频率精度20PPM, 工作温度-20~85℃。

Selection 2: 采用控制器提供的24Mhz。

如RK3288W的PIN-M23 TEST_CLKO输出24Mhz时钟, 提供给RK628D OSCIN。
中间串接27pF AC耦合方式, 起到电平匹配作用。

适用应用场景:

- 1、所有的应用场景。
- 2、时钟类型: 方波或是正弦波。
- 3、时钟信号幅度: 1.8V或是3.3V。
- 4、精度要求 20PPM。

Output Signal	Select number of schematic pages	Clock Source
GVI_TX	41.RK628D HDMI_RX Port + 40.RK628D Part + 50.GVI Panel	Selection 2
Single LVDS	41.RK628D HDMI_RX Port + 40.RK628D Part + 53.Single LVDS Panel 43.RK628D RGB_RX Port + 40.RK628D Part + 53.Single LVDS Panel	Selection 1 Selection 2
Dual LVDS	41.RK628D HDMI_RX Port + 40.RK628D Part + 54.Dual LVDS Panel 43.RK628D RGB_RX Port + 40.RK628D Part + 54.Dual LVDS Panel	Selection 1 Selection 2
Single MIPI_DSI_TX	41.RK628D HDMI_RX Port + 40.RK628D Part + 51.Single MIPI Panel 43.RK628D RGB_RX Port + 40.RK628D Part + 51.Single MIPI Panel	Selection 1 Selection 2
Dual MIPI_DSI_TX	41.RK628D HDMI_RX Port + 40.RK628D Part + 52.Dual MIPI Panel 43.RK628D RGB_RX Port + 40.RK628D Part + 52.Dual MIPI Panel	Selection 1 Selection 2
Single MIPI_CSI_TX	56.HDMI IN Connector + 40.RK628D Part	Selection 1 Selection 2
HDMI_TX	43.RK628D RGB_RX Port + 40.RK628D Part + 55.HDMI_TX Connector	Selection 2

Description:

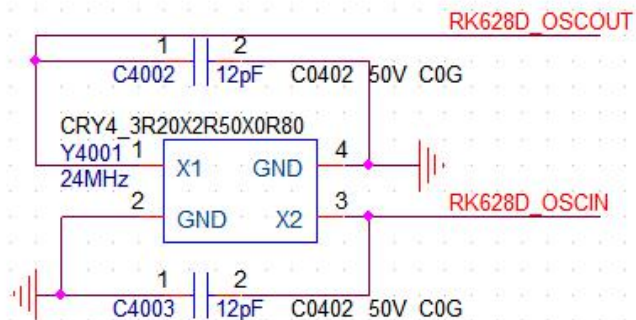
24Mhz Crystal Selection

Selection 1:

Independent 24MHz crystal.

Applicable application scenarios:

- 1.Application scenarios without HDMI_TX and GVI_TX.

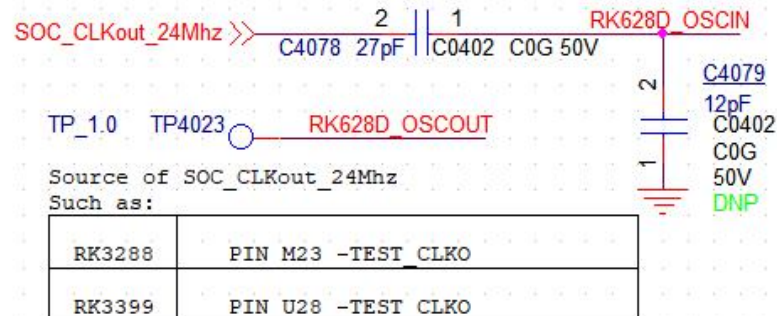


Selection 2:

24 MHz clock provided by RKSoc is used for OSC_IN.

Applicable application scenarios:

- 1.All application scenarios.



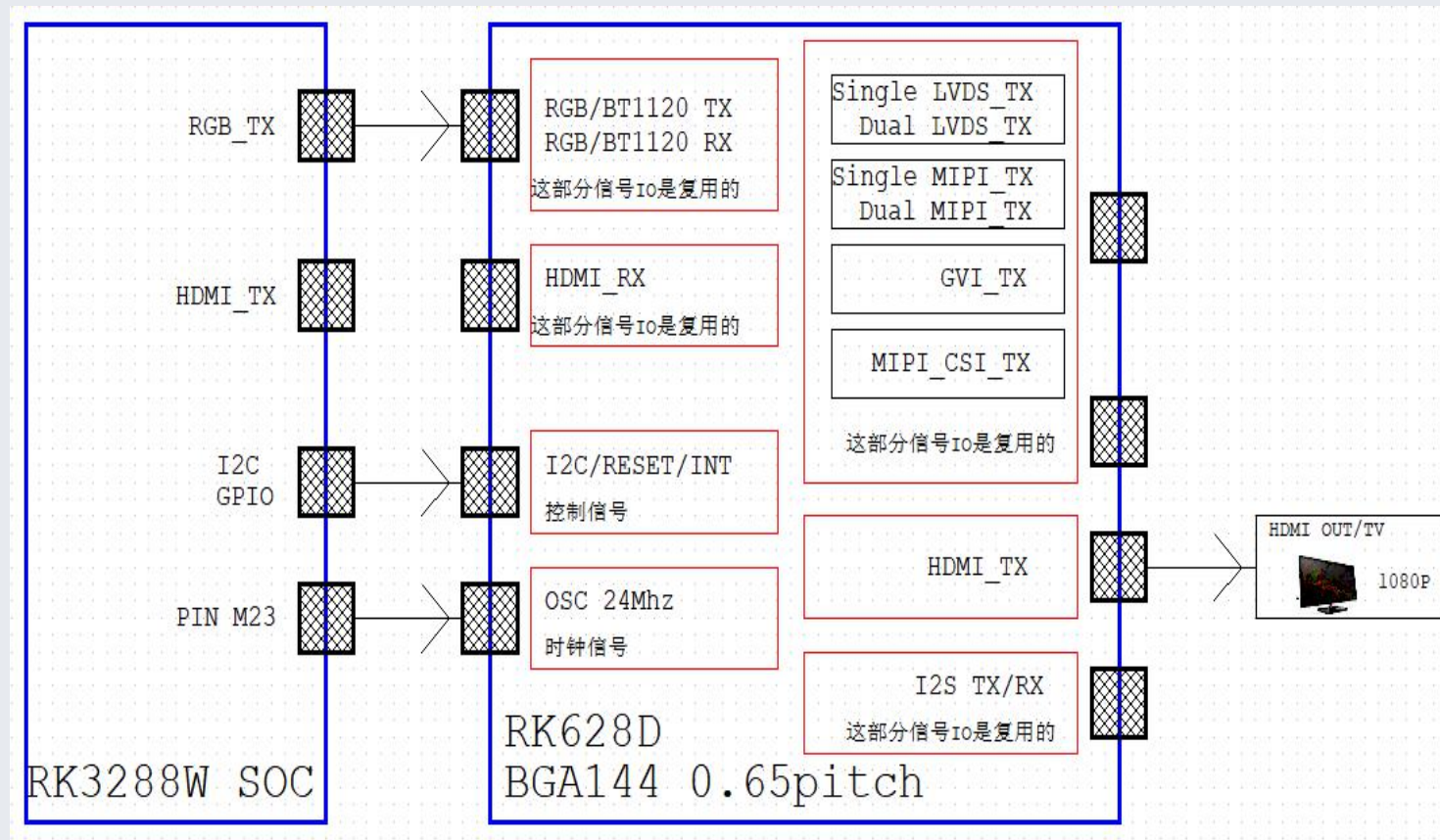
场景一：RGB_RX->HDMI_TX

参考图组合：43.RK628D RGB_RX Port + 40.RK628D Part + 55.HDMI_TX Connector

注意：HDMI_TX需要注意同源时钟设计，所以24Mhz时钟使用RK3288W PIN-M23提供。
使用RK3288W为例，框图如下：

- 1、RK3288W输出RGB信号给RK628D。
- 2、I2C/RESET/INT由RK3288W控制。
- 3、RK3288W PIN-M23输出24Mhz时钟给RK628D。

4、HDMI_TX最高分辨率：1080P/60FPS。



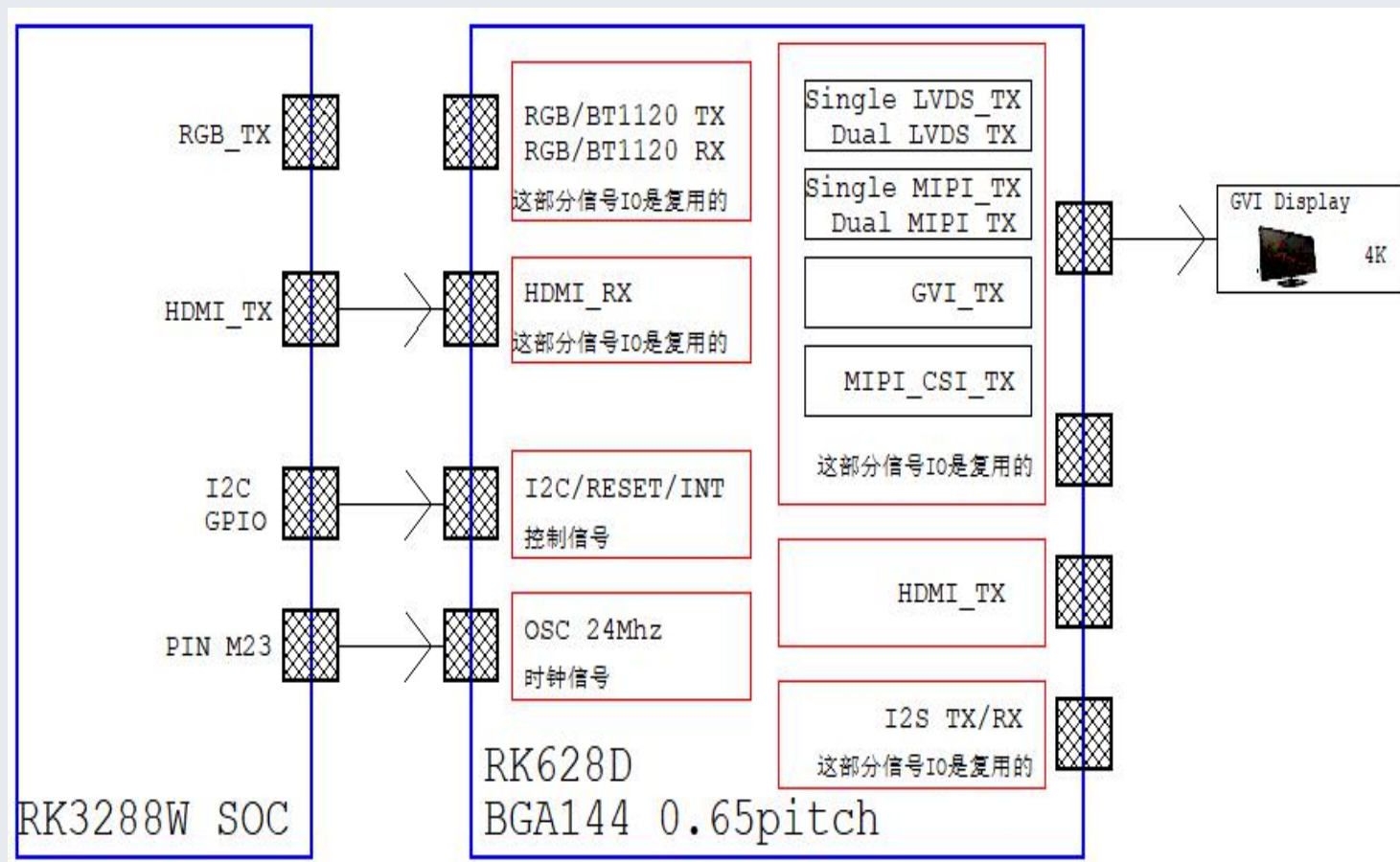
场景二：HDMI_RX->GVI_TX

参考图组合：

41.RK628D HDMI_RX Port + 40.RK628D Part + 50.GVI Panel

注意：GVI_TX需要注意同源时钟设计，所以24Mhz时钟使用RK3288W PIN-M23提供。
使用RK3288W为例，框图如下：

- 1、RK3288W输出HDMI信号给RK628D。
- 2、I2C/RESET/INT由RK3288W控制。
- 3、RK3288W PIN-M23输出24Mhz时钟给RK628D。
- 4、GVI_TX输出最高分辨率：4K/60FPS。
- 5、HDMI_RX接收最高分辨率：4K/60FPS YUV420，不支持YUV422和YUV444。



场景三：RGB_RX->Single LVDS 和 HDMI_RX->Single LVDS

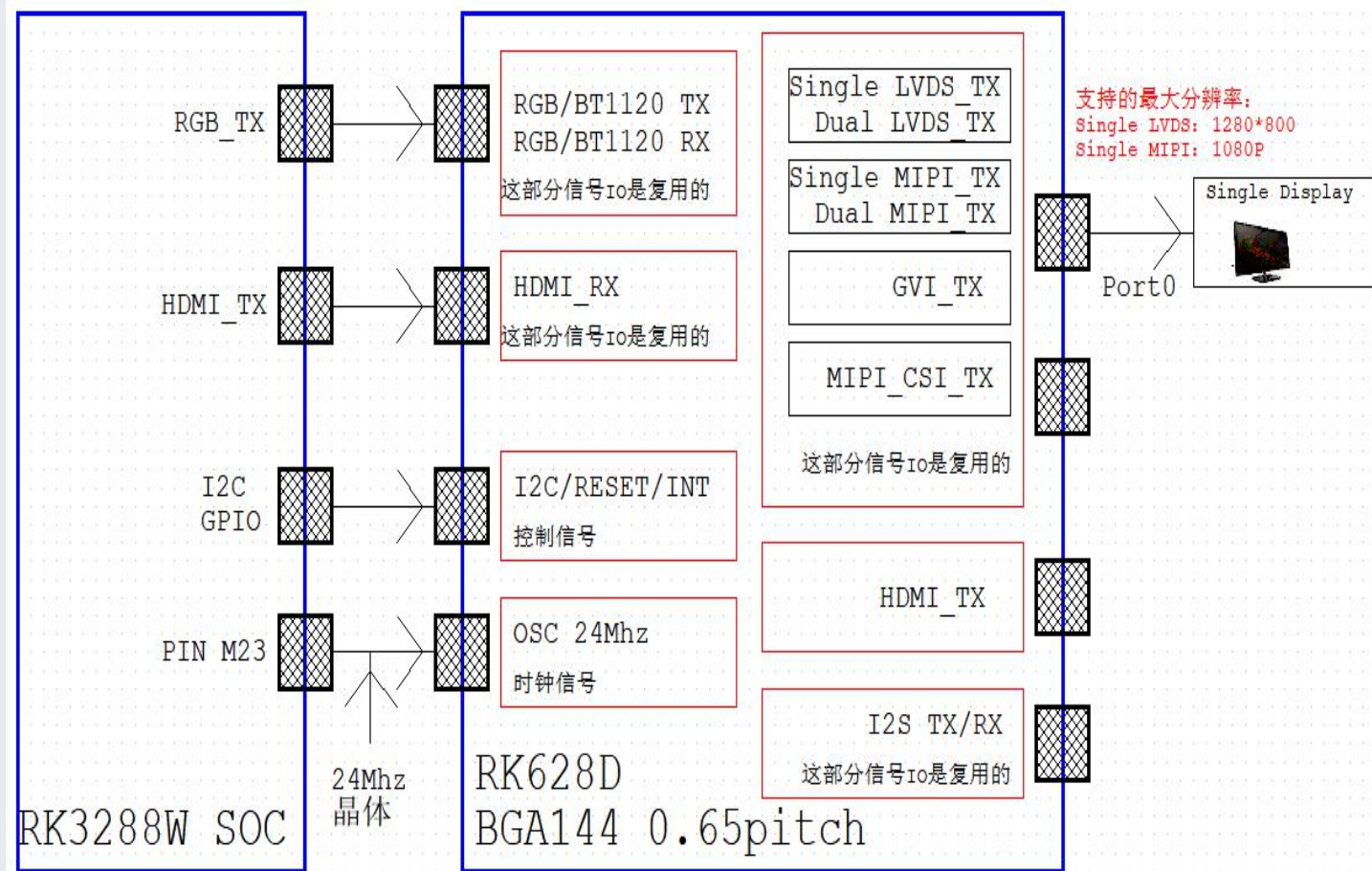
参考图组合：

- 41.RK628D HDMI_RX Port + 40.RK628D Part + 53.Single LVDS Panel
- 43.RK628D RGB_RX Port + 40.RK628D Part + 53.Single LVDS Panel
- 41.RK628D HDMI_RX Port + 40.RK628D Part + 51.Single MIPI Panel
- 43.RK628D RGB_RX Port + 40.RK628D Part + 51.Single MIPI Panel

- 1、RK3288W输出RGB/HDMI信号给RK628D。
- 2、I2C/RESET/INT由RK3288W控制。
- 3、RK3288W PIN-M23输出24Mhz时钟给RK628D，或者独立24Mhz晶体。

4、Single LVDS支持最高分辨率：1280*800/60FPS。

5、Single MIPI 支持最高分辨率：1080P/60FPS。



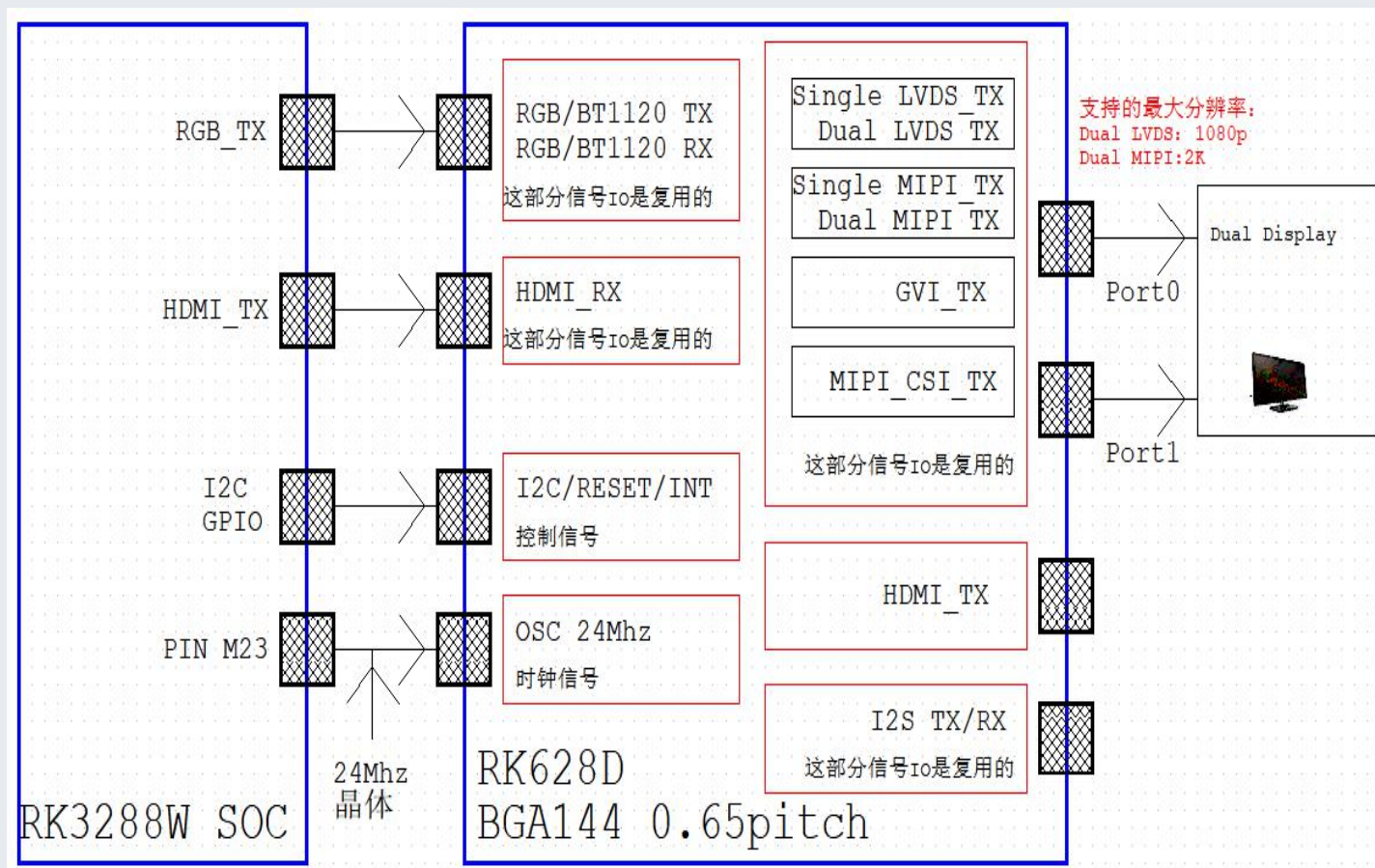
场景四：RGB_RX->Dual LVDS 和 HDMI_RX->Dual MIPI

参考图组合：

- 41.RK628D HDMI_RX Port + 40.RK628D Part + 54.Dual LVDS Panel
- 43.RK628D RGB_RX Port + 40.RK628D Part + 54.Dual LVDS Panel
- 41.RK628D HDMI_RX Port + 40.RK628D Part + 52.Dual MIPI Panel
- 43.RK628D RGB_RX Port + 40.RK628D Part + 52.Dual MIPI Panel

- 1、RK3288W输出RGB/HDMI信号给RK628D。
- 2、I2C/RESET/INT由RK3288W控制。
- 3、RK3288W PIN-M23输出24Mhz时钟给RK628D，或者独立24Mhz晶体。

- 4、Dual LVDS支持最高分辨率：1080P/60FPS。
- 5、Dual MIPI 支持最高分辨率：2K/60FPS。



场景五：HDMI_RX->Single_MIPI_CSI_TX

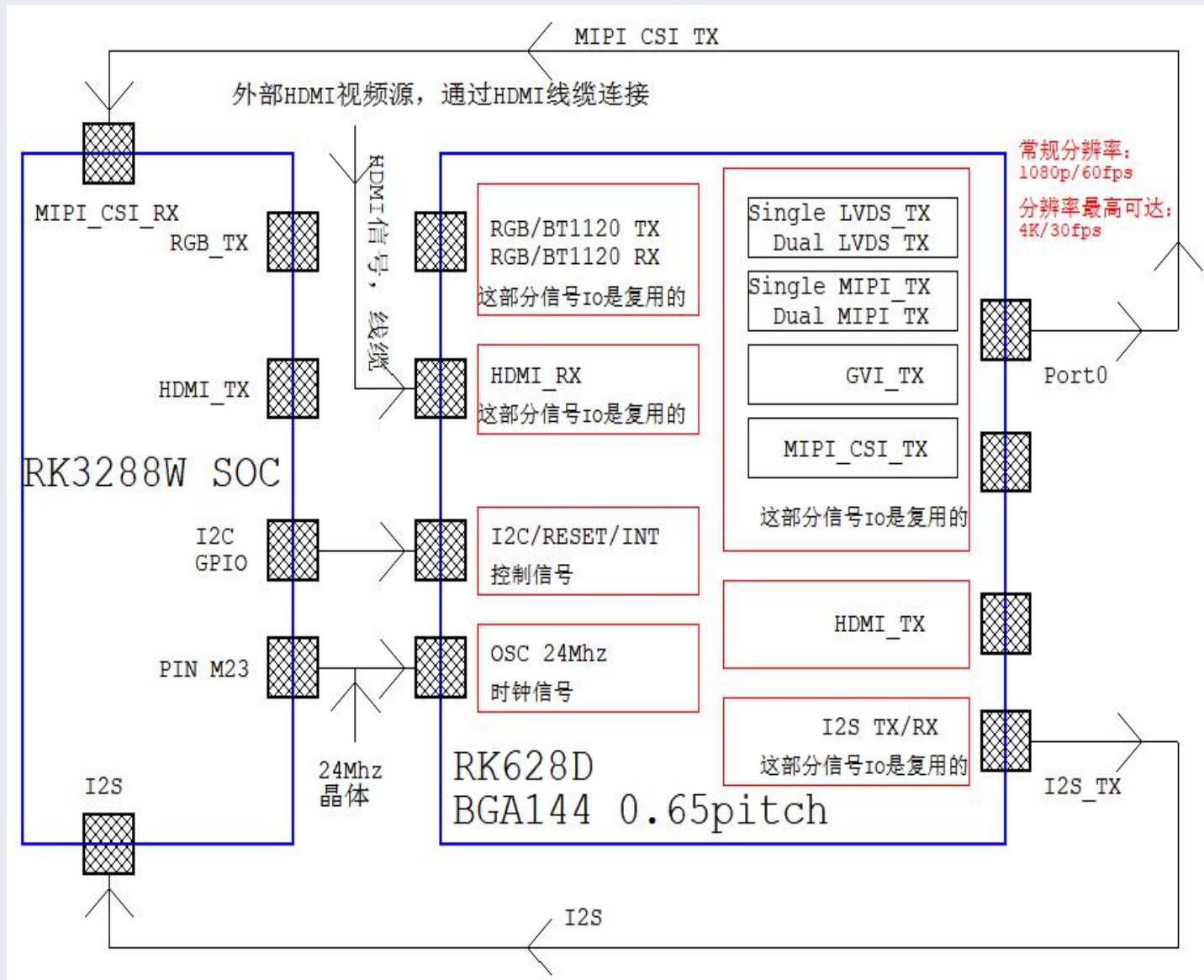
参考图组合：

56.HDMI IN Connector + 40.RK628D Part

- 1、RK628D的HDMIRX信号来自连接座。
- 2、视频源HDMI信号通过线缆接到连接座。
- 3、I2C/RESET/INT由RK3288W控制。
- 4、RK3288W PIN-M23输出24Mhz时钟给RK628D，或者独立24Mhz晶体。

5、MIPI_CSI_TX输出分辨率：常规场景 1080P/60FPS。
最高可达 4K/30FPS。

6、RK3288W/RK3399接收4K/30FPS，ISP需要超频。



场景六：RGB/BT.1120互连

如图，RK628D Num1接收RK3288W输出HDMI信号，经过芯片转换输出HDMI_TX的同时也输出RGB_TX或是BT.1120_TX，由RK628D Num2接收RGB或是BT.1120信号，经过RK628D转换之后输出HDMI_TX信号。

1、RGB互连：

RK628D.Num1和Num2 28根信号——对接

2、BT.1120互连：

RK628D.Num1和Num2 17根信号——对接

3、有HDMI_TX输出通道，需要同源时钟设计。

4、配置GPIO3_B3分别为上拉和下拉，对应不同的地址。

5、两颗RK628D输出可以有多种组合，比如：

- a、RK628D Num1 HDMI_TX + RK628D Num2 HDMI_TX
- b、RK628D Num1 HDMI_TX + RK628D Num2 LVDS_TX
- c、RK628D Num1 HDMI_TX + RK628D Num2 MIPI_DSI_TX
- d、RK628D Num1 LVDS_TX + RK628D Num2 HDMI_TX
- e、RK628D Num1 MIPI_DSI_TX + RK628D Num2 HDMI_TX

6、约束条件：

RK628D Num1和RK628D Num2输出的分辨率必须一致。

如Num1 LVDS_TX 720P同时Num2 HDMI_TX 720P。

