**DDR wrapper的端口总个数统计**：

-----------------------------------------------------------------------

* 时钟（3）

系统时钟：100M

参考时钟：200M

DDR时钟：400M

* 复位（2）

系统复位：1个

DDR复位：1个

* 配置网（43）

专用端口一套

每套：32+1+1+1+8 = 43bits

总位宽：43 \* 1 = 43（bits）

* 状态网（35）

专用端口一套

每套：32+3 = 35bits

总位宽：35 \* 1 = 35（bits）

* PCC网（1152）

专用端口8套

每套包含输入/输出2组

每组：66+6 = 72bits

总位宽：72 \* 2 \* 8 = 1152（bits）

* 广播网（68）

专用端口1套

每套：66+2 = 68bits

总位宽：68 \* 1 = 68（bits）

* DDR3\_SDRAM PHY（116）

专用端口1套

每套：64+8+8+16+3+4+5+8 = 116bits

总位宽：116 \* 1 = 116（bits）

-----------------------------------------------------------------------

总计：3+2+43+35+1152+68+116 = 1419（bits）

**已知xc7v2000tflg1925-1资源清单**：

-----------------------------------------------------------------------

* IO pin counte : 1925
* Available IOBs : 1200
* LUT Elements : 1221600
* Flipflop : 2443200
* Block ram : 1292
* DSPs : 2160

-----------------------------------------------------------------------

可知：没有足够的IOBs，实现环节无法通过！

**奇怪现象**：在综合过程中发现，在100M目标频率下，负时序主要出现在DDR ip部分！

理论上来讲，ip核的生成，会伴随着对应的正确的与ip有关的相关约束，一般不需要ip使用者考虑！

为了探究究竟是那一部分出了问题，需要通过一系列的对比试验来排除验证！

Ip核内部出现负时序，不外乎有以下几方面的可能：

1. ~~由Ip核外部电路引起；~~
2. ~~Ip核PHY侧接口信号的名字在传递过程中被修改；~~
3. Ip核产生的约束文件的位置被挪动；
4. Ip核整体文件的位置被挪动；

***约定****：所有组的试验中的ip 核都需要被一个模块实例化才能运行！*

***相同****：ip核、外部模块*

* **对比组一**

**对比内容：**ip内是否存在违例路径？

**试验1-1**

1. 实验特点：
2. 保持伴随ip核产生的约束文件不变；
3. 保持ip核PHY侧信号名传递过程中不变！
4. 外部模块仅包含ip核，无其他功能！
5. 实验结果：

存在违例路径（该路径就是DDR3-ip核内的固有违例路径）！

**实验1-2**

1. 实验特点：
2. 保持伴随ip核产生的约束文件不变；
3. 保持ip核PHY侧信号名传递过程中不变！
4. 外部模块不仅包含ip核，还包括其他功能模块！
5. 实验结果：

存在违例路径（与实验1-1的一致）

**结果分析：**DDR3-ip内存在违例路径，该违例路径不受用户的外部电路影响，是固有存在的！

**延伸设想：**DDR3-ip内的违例路径是否影响最终设计的实现环节？需要通过其他实验来验证！

* **对比组二**

**对比内容：**Ip核PHY侧接口信号的名字在传递过程中被修改，是否会影响设计？

**试验2-1**

1. 实验特点：
2. 保持伴随ip核产生的约束文件不变；
3. 保持ip核PHY侧信号名传递过程中不变！
4. 外部模块仅包含ip核，无其他功能！
5. 实验结果：

存在违例路径！（正常！）

**实验2-2**

1. 实验特点：
2. 保持伴随ip核产生的约束文件不变；
3. 保持ip核PHY侧信号名传递过程中发生变化！
4. 外部模块仅包含ip核，无其他功能！
5. 实验结果：

**实验2-3**

1. 实验特点：
2. 保持伴随ip核产生的约束文件被修改（相关端口适用于外部模块一致）；
3. 保持ip核PHY侧信号名传递过程中发生变化！
4. 外部模块仅包含ip核，无其他功能！
5. 实验结果：

**对比结论：**DDR3-ip内存在违例路径，该违例路径不受用户的外部电路影响，是固有存在的！

**延伸设想：**DD