

# TP N°1: Curvas características del transistor MOSFET

Accifonte, Franco - 93799  
franco.accifonte@gmail.com

Iturria, Germán - 86270  
german.iturria@gmail.com

Vázquez, Matías - 91523  
mfvazquez@gmail.com

14 de octubre de 2014

*En el siguiente trabajo se analizan las principales características de baja frecuencia de transistores MOS canal N y canal P. Estudiando las curvas de transferencia y de salida, obtenidas en mediciones, se consiguen los parámetros característicos y se calculan los parámetros de pequeña señal. Finalmente se realiza un modelo básico de Spice con los parámetros calculados y se presentan simulaciones para contrastar con las mediciones.*

## 1. Desarrollo

A continuación, se presenta se obtuvieron las simulaciones en *Spice* y luego se comenta la realización del desarrollo experimental del trabajo para la obtención de las curvas de los transistores que tienen importancia en el análisis.

### 1.1. Simulación de transistores del integrado CD4007

En primera instancia se simularon con LTSPICE las curvas de transferencia propias del transistor, usando la biblioteca del integrado CD4007.lib proporcionada por la cátedra.

#### 1.1.1. Curva de transferencia: $i_D$ vs. $v_{GS}$ con $v_{DS} = cte$

##### ■ PMOS

En el circuito de la figura 1, se fijó  $v_{DS} = -5V$  y se varió el parámetro  $v_G$  entre los valores  $-5V$  y  $0V$  con pasos de  $0.1V$ .

##### ■ NMOS

En el circuito de la figura 2, se fijó  $v_{DS} = 5V$  y se varió el parámetro  $v_G$  entre los valores  $0V$  y  $5V$  con pasos de  $0.1V$ .

#### 1.1.2. Curva de salida: $i_D$ vs. $v_{DS}$ con $v_{GS} = cte$

##### ■ PMOS

En el circuito de la figura 1 se varió el parámetro  $v_{DS}$  entre los valores  $-5V$  y  $0V$  con pasos de  $0.1V$ . Se realizaron dos simulaciones para distintos  $v_{GS}$  ( $I_{DSAT} \simeq -0,5mA$ ) y  $v_{GS}$  ( $I_{DSAT} \simeq -2,5mA$ ).

##### ■ NMOS

En el circuito de la figura 2 se varió el parámetro  $v_{DS}$  entre los valores  $0V$  y  $5V$  con pasos de  $0.1V$ . Se realizaron dos simulaciones para distintos  $v_{GS}$  ( $I_{DSAT} \simeq 0,5mA$ ) y  $v_{GS}$  ( $I_{DSAT} \simeq 2,5mA$ ).

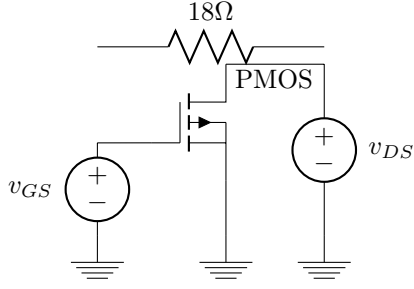


Figura 1: Circuito para la simulación del PMOS.

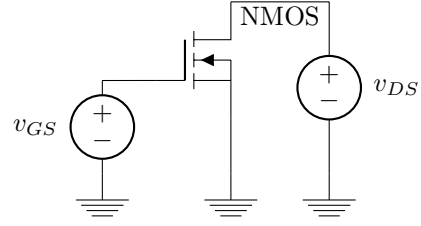


Figura 2: Circuito para la simulación del NMOS.

## 1.2. Obtención de las curvas de forma experimental

Para realizar las mediciones se utilizó una placa experimental entregada por la cátedra con el fin de agilizar el armado del circuito, la misma cuenta con un regulador **LM7805** para mantener la tensión de alimentación constante en 5V y aislar las interferencias y fluctuaciones de tensión de una fuente externa. Dependiendo de la configuración de jumpers y el conexionado de instrumentos de medición se obtuvo el circuito deseado para realizar las mediciones requeridas. En este caso, se relevaron las curvas de tres transistores canal P y tres transistores canal N de un mismo integrado.

### 1.2.1. Curva de transferencia de los transistores: $i_D$ vs. $v_{GS}$ para $v_{DS} = cte$

Para obtener la curva  $i_D$  vs.  $v_{GS}$  para los transistores NMOS y PMOS se utilizó el banco de trabajo presentado en la figura 3. Se logró obtener distintos valores de  $v_{GS}$  a partir de la variación de un potenciómetro conectado al *Gate*.

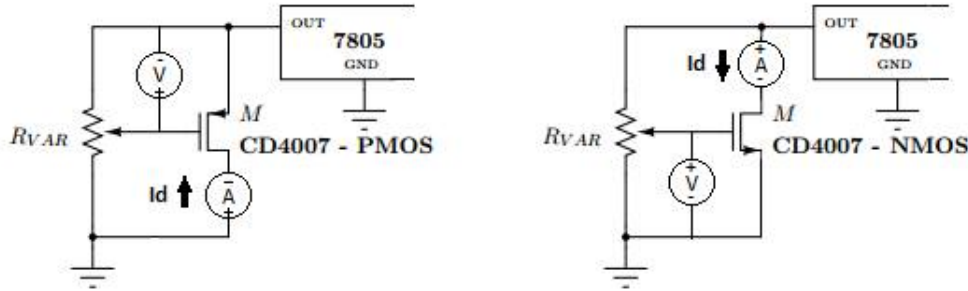


Figura 3: Circuitos para la medición de la curva de transferencia  $i_D$  vs.  $V_{GS}$

Dado que previamente se habían realizado las simulaciones correspondientes a cada circuito se decidió tomar más puntos de medición en los codos de las curvas, es decir donde comienza la saturación del transistor, ya que en esta parte de la curva es donde se produce una mayor variación de  $i_D$  con respecto a  $v_{GS}$ . Los resultados obtenidos son detallados más adelante donde se realiza una comparación con los valores obtenidos del modelo de *Spice* y un modelo modificado.

### 1.2.2. Curva de salida de los transistores: $i_D$ vs. $v_{DS}$ para $v_{GS} = cte$

En este caso se utilizó el banco de medición detallado en la figura 4. Se realizaron mediciones de  $i_D$  vs.  $v_{DS}$  para las cuales se obtuvieron dos  $I_{D_{SAT}}$  distintas, 0,5mA y 2,5mA para transistores NMOS, -0,5mA y -2,5mA para transistores PMOS.

A partir de los resultados de  $V_T$  e  $I_{D_{SAT}}$  obtenidos en la medición experimental de la curva  $i_D$  vs.  $v_{GS}$  se calculó el valor del potenciómetro conectado al *Gate*, con el fin de obtener una tensión del *Gate* para la corriente de drain en saturación fuera la deseada.

Una vez fijada la tensión del *Gate* para cada  $I_{D_{SAT}}$ , se procedió a variar  $R_D$ , con el fin de alterar la tensión  $v_{DS}$  y poder obtener los valores de la curva deseada (manteniendo siempre  $v_{GS}$  constante en la obtención de cada curva).

EL agregado de  $R_D$  se debe a que contábamos con una fuente regulada constante de 5V. Por lo tanto al agregar esta resistencia variable, parte de la tensión regulada cae sobre ella y de esta manera se

consiguió variar la tensión  $v_{DS}$  sobre el transistor. Se calculó el rango en el cual debía variar  $R_D$ , para que fuera posible relevar tanto la región de codo como la región de saturación de la curva  $i_D$  vs.  $v_{DS}$ .

Del circuito mostrado en la figura 4 obtenemos la ecuación 1. Siendo  $V_{DD} = 5V$  la salida del regulador de tensión **LM7805**.

$$i_D = \frac{V_{DD}}{R_D} - \frac{v_{DS}}{R_D} \quad (1)$$

Se eligió un valor máximo de  $R_D$  para el cual se obtuvieron valores de  $i_D$  que eran de importancia para el análisis. Por lo tanto, para  $I_{D_{SAT}} = 2,5mA$  se eligió  $R_{D_{MAX}}$  de  $5k\Omega$ , ya que corresponde a  $i_D = 1mA$  aproximadamente, de la ecuación 1 se obtiene la aproximación  $I_D \simeq \frac{V_{DD}}{R_D}$ .

En el caso de  $I_{D_{SAT}} = 0,5mA$  se eligió  $R_{D_{MAX}} = 15k\Omega$ , ya que corresponde a  $i_D \simeq 3,5mA$ . Se decidió tomar el valor de  $R_{D_{MIN}} = 0k\Omega$  que corresponde a  $V_{DS} = V_{DD}$  ya que era interesante analizar estos puntos para calcular la pendiente de la recta de  $I_D$  en saturación.

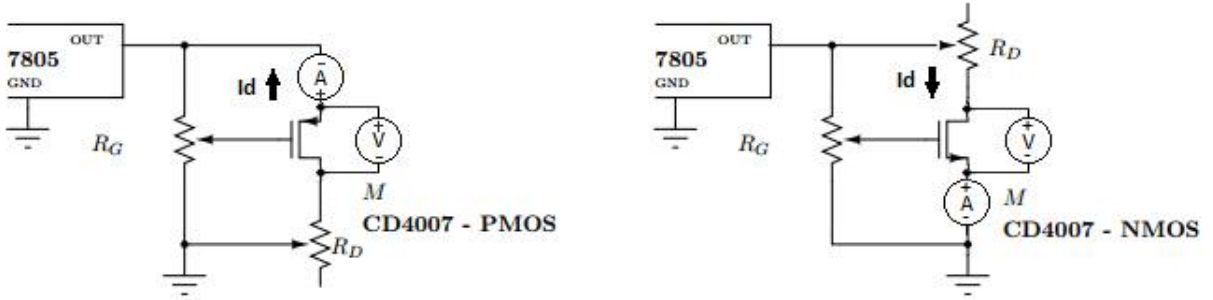


Figura 4: Circuitos para la medición de la curva de salida  $i_D$  vs  $v_{DS}$

### 1.3. Obtención de parámetros

Una vez obtenidas las curvas experimentales y las curvas simuladas, por métodos numéricos se realizó el ajuste de la recta  $y = Ax + B$  a los valores obtenidos de  $\sqrt{i_D}$  vs.  $v_{GS}$  que cumplen la ecuación 2 para los valores  $i_D > 0mA$ . De esta forma con los parámetros finales de la recta se obtuvieron  $k$  y  $V_T$ .

$$\sqrt{i_D} = \sqrt{k}(v_{GS} - V_T) \quad (2)$$

Para calcular  $\lambda$  y  $r_o$  se ajustó la recta con los valores obtenidos de  $i_D$  vs.  $v_{DS}$  que cumplen la ecuación  $i_D = I_{D_{sat}} + \frac{v_{DS}}{r_o}$ . Para obtener dichos valores se ajustó la región de las curvas que tenían pendiente constante. De esta forma con los parámetros finales de la recta se obtuvieron  $I_{D_{SAT}}$  y  $g_o$ . Con los que se calculó  $r_o = g_o^{-1}$  y  $\lambda = \frac{g_o}{I_{D_{SAT}}}$ .

### 1.4. Simulación del modelo modificado

Se diseñó un modelo modificado basado en el modelo de la biblioteca **CD4007.lib** reemplazando los parámetros  $k$ ,  $V_T$  y  $\lambda$  obtenidos en los ajustes de M1 para NMOS y de M2 para PMOS. Con estos valores se repitieron las simulaciones.

Se debe tener en cuenta que el parámetro  $K_P$  de *Spice* no es el mismo  $k$  obtenido mediante los ajustes. Puede obtenerse mediante la ecuación 3 Siendo  $\frac{L}{W} = 1$ .

$$K_P = k \cdot 2 \frac{L}{W} \quad (3)$$

En el caso de las curvas para los PMOS se incluyó la siguiente directiva:

.MODEL MiModelo PMOS (LEVEL=1 KP=645.45u VT0=-1.352233 LAMBDA=75.862m)

En el caso de las curvas para los transistores tipo N se incluyó la siguiente directiva:

.MODEL MiModelo NMOS (LEVEL=1 KP=755.81u VT0=1.1703 LAMBDA=8.5116m)

## 2. Análisis y comparación de los resultados

### 2.1. Curvas obtenidas

#### 2.1.1. PMOS

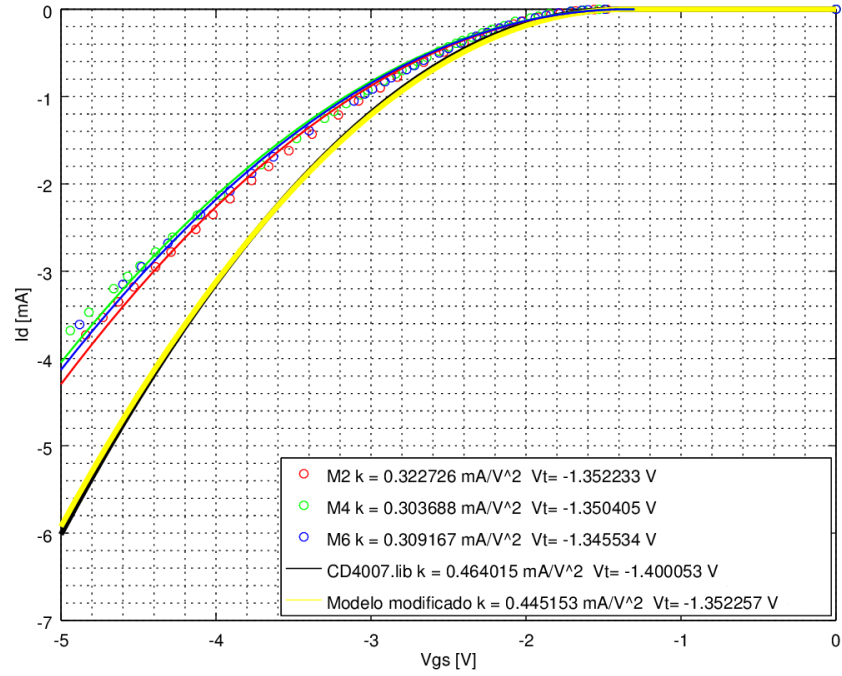


Figura 5: Curva de transferencia PMOS:  $i_D$  vs.  $v_{GS}$  para  $v_{DS} = -5V$

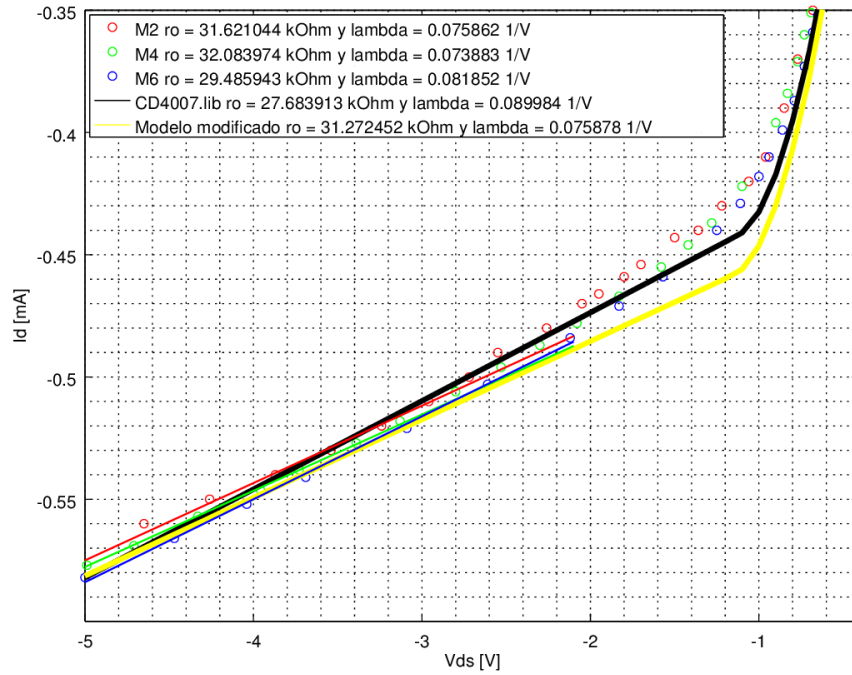


Figura 6: Curva de salida PMOS:  $i_D$  vs.  $v_{DS}$  para  $I_{DSAT} = -0.5mA$

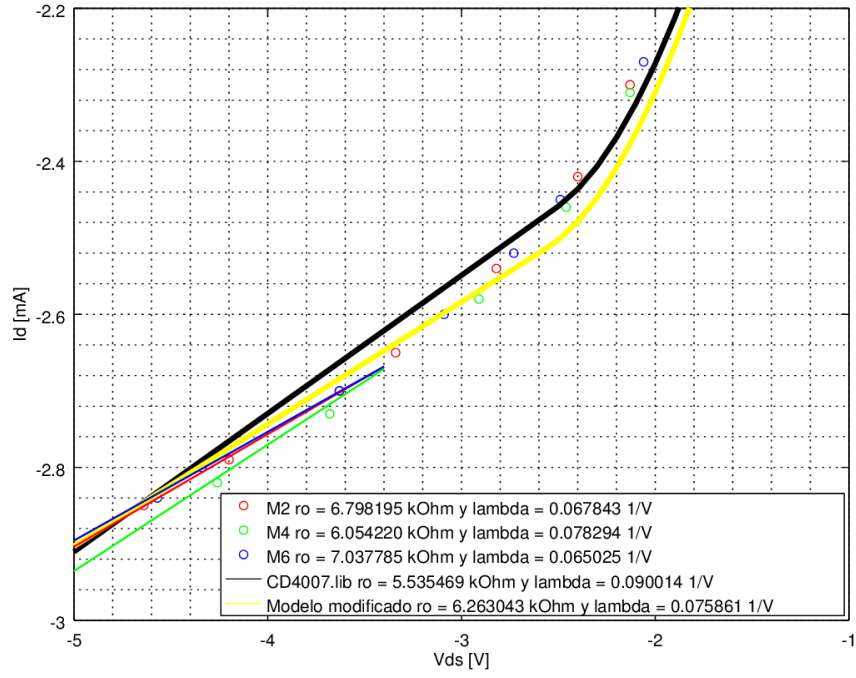


Figura 7: Curva de salida PMOS:  $i_D$  vs.  $v_{DS}$  para  $I_{D_{SAT}} = -2,5\text{mA}$

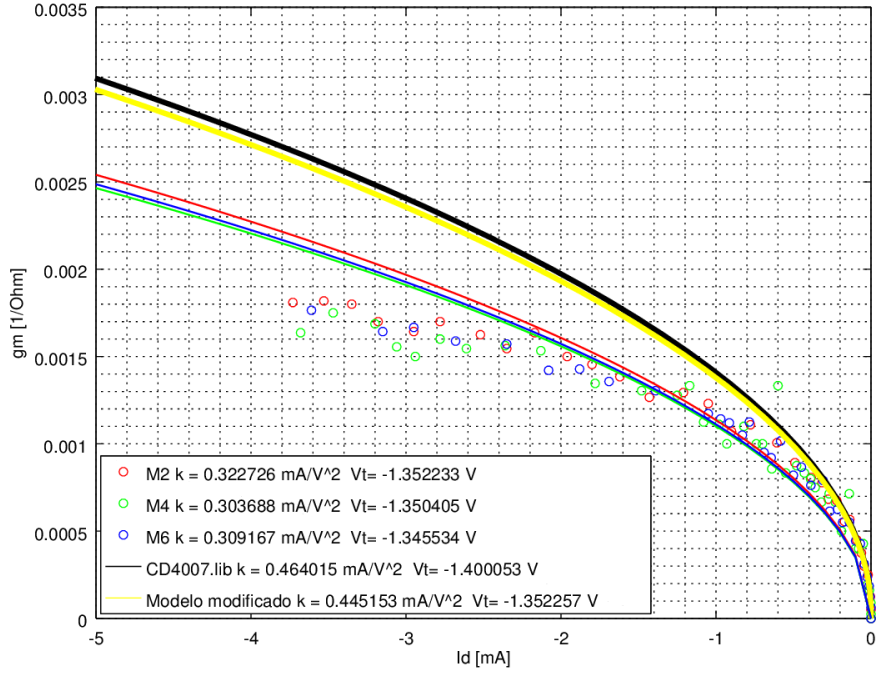


Figura 8: Curva de transconductancia PMOS:  $g_m$  vs.  $i_D$

### 2.1.2. NMOS

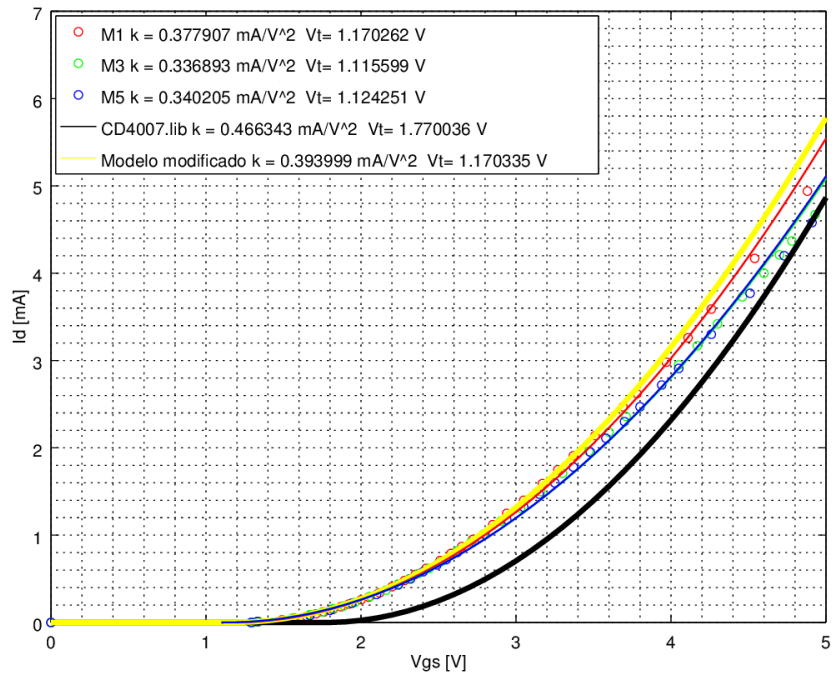


Figura 9: Curva de transferencia NMOS:  $i_D$  vs.  $v_{GS}$  para  $v_{DS} = 5V$

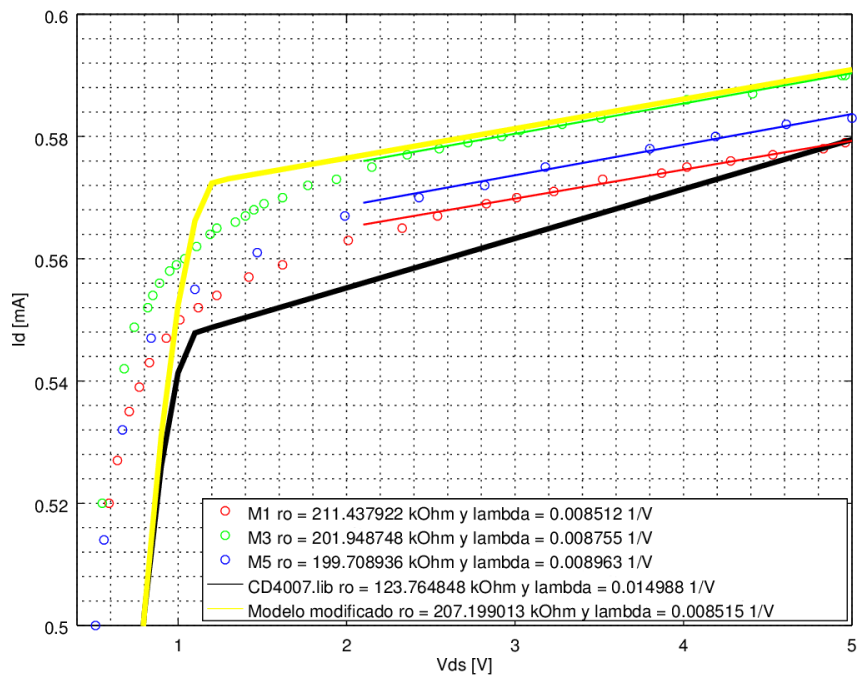


Figura 10: Curva de salida NMOS:  $i_D$  vs.  $v_{DS}$  para  $I_{D_{SAT}} = 0,5 \text{ mA}$

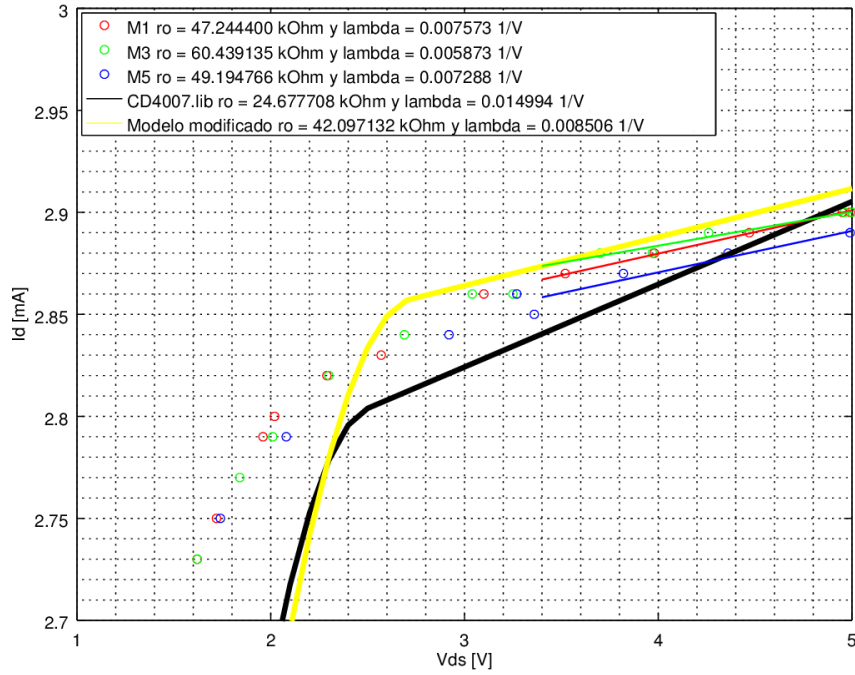


Figura 11: Curva de salida NMOS:  $i_D$  vs.  $v_{DS}$  para  $I_{D_{SAT}} = 2,5$  mA

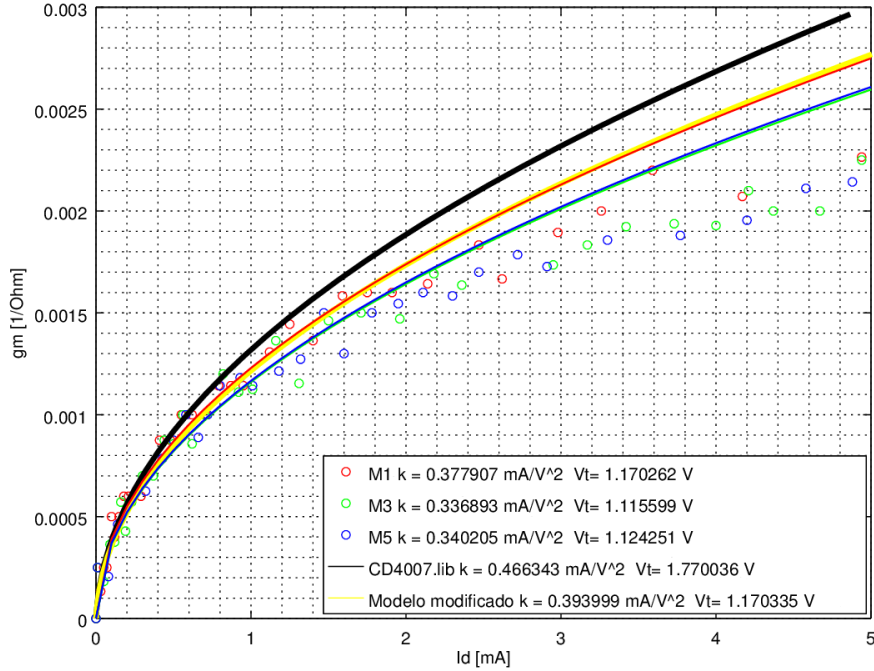


Figura 12: Curva de transconductancia NMOS:  $g_m$  vs.  $i_D$

## 2.2. Comparación de los resultados

En la tabla 1 se muestran las diferencias relativas de los transistores M1, M2 y los transistores de la biblioteca CD4007.lib respecto al modelo modificado NMOS y PMOS respectivamente.

Se comparan los parámetros de los transistores M1 y el modelo modificado NMOS y el transistor M2

con el modelo modificado PMOS, ya que los modelos modificados fueron diseñados con los parámetros de M1 y M2 para los NMOS y PMOS respectivamente.

También son comparados los parámetros de los transistores de la biblioteca `CD4007.lib` con el modelo modificado tanto para transistores NMOS como PMOS, ya que el modelo modificado fue diseñado en base al modelo de la biblioteca `CD4007.lib` solo modificando los parámetros  $k$ ,  $V_T$  y  $\lambda$  así podremos estudiar la influencia de dichos parámetros en las simulaciones.

	Transistor		PMOS		NMOS	
	$X$		M2	<code>CD4007.lib</code>	M1	<code>CD4007.lib</code>
$I_{DSAT} \simeq 0,5\text{mA}$	$\frac{k_X - k_{\text{modelo modificado}}}{k_{\text{modelo modificado}}}$	100 %	27,5 %	4,2 %	4,1 %	18,4 %
	$\frac{V_{TX} - V_{T_{\text{modelo modificado}}}}{V_{T_{\text{modelo modificado}}}}$	100 %	0,001 %	3,5 %	0,006 %	51,2 %
	$\frac{r_{oX} - r_{o_{\text{modelo modificado}}}}{r_{o_{\text{modelo modificado}}}}$	100 %	1,1 %	11,5 %	2,0 %	40,3 %
	$\frac{\lambda_X - \lambda_{\text{modelo modificado}}}{\lambda_{\text{modelo modificado}}}$	100 %	0,02 %	18,6 %	0,04 %	76,0 %
$I_{DSAT} \simeq 2,5\text{mA}$	$\frac{r_{oX} - r_{o_{\text{modelo modificado}}}}{r_{o_{\text{modelo modificado}}}}$	100 %	8,5 %	11,6 %	12,2 %	41,4 %
	$\frac{\lambda_X - \lambda_{\text{modelo modificado}}}{\lambda_{\text{modelo modificado}}}$	100 %	10,6 %	18,7 %	11,0 %	76,2 %

Tabla 1: Comparación de los parámetros principales respecto al modelo modificado

A continuación se listan las principales relaciones encontradas entre las curvas y sus parámetros:

- En la mayoría de las comparaciones de los parámetros se obtiene menor diferencia entre M1 con su modelo modificado y M2 con su modelo modificado a comparación de las diferencias entre los modelos modificados y los transistores de la biblioteca `CD4007.lib`. Esto demuestra que tienen mas influencia en el comportamiento del transistor los parámetros modificados de la biblioteca `CD4007.lib` que el resto de los parámetros que la componen.
- Como se puede apreciar en las curvas de salida para los transistores NMOS, los resultados en el régimen de *saturación* son compatibles. Y en régimen *triode* presenta un comportamiento distinto a pesar de tener una diferencia del 4,1 % para el valor de  $k$  y una diferencia del 0,006 % para el valor de  $V_T$  en los parámetros de M1 respecto al modelo modificado. Esto se puede deber a que la ecuación de la corriente en *triode* (ecuación 4) sea distinta a las curvas de salida de los transistores medidos o bien *Spice* no utiliza dicha ecuación en el régimen *triode*.

$$I_D = 2k \left( V_{GS} - V_T - \frac{V_{DS}}{2} \right) V_{DS} \quad (4)$$

- Las curvas de  $g_m$  vs.  $i_D$  encontramos que a medida que  $i_D$  crece los valores de  $g_m$  obtenidos con las mediciones realizadas son aproximadamente un 22,2 % mas pequeño que los valores obtenidos mediante cálculos teóricos.
- El transistor M2 encontramos una diferencia mayor entre su parámetro  $k$  y el del modelo modificado. Esto puede deberse a que en la biblioteca `CD4007.lib`  $\frac{L}{W}$  sea distinto de 1 y así el  $k$  obtenido mediante el ajuste será distinto.
- Tanto para las simulaciones en *Spice* como para las curvas medidas los  $\lambda$  de los transistores NMOS son de un orden de magnitud comparado con los  $\lambda$  de los transistores PMOS. Comparando el transistor M1 y M2 se llega a que  $\lambda_{M2}$  es un 88,5 % mas grande que  $\lambda_{M1}$ .

### 2.3. Problemas a resolver

Una vez obtenidos los parámetros característicos, elegimos las curvas del transistor M1 y M2 para resolver los siguientes problemas:

1. A partir de la curva de transferencia de uno de los transistores PMOS, encuentre el valor de  $V_{GS}$  y el valor de las resistencias del divisor resistivo en el *Gate* para obtener una corriente  $I_D = -1,5\text{V}$ .



De la Figura 5 para  $I_D = -1,5V$  se obtiene  $V_{GS} = -3,6V$ .

Finalmente del divisor resistivo formado por las tensiones  $V_{GS} = -3,6V$  y  $V_{DD} = -5V$  (Figura 13) y teniendo en cuenta que  $R_{G_1}$  y  $R_{G_2}$  forman el potenciómetro  $R_G = 20k\Omega$  se obtienen las siguientes ecuaciones:

$$-3,6V = \frac{R_{G_2}}{R_{G_1} + R_{G_2}} (-5V) \quad R_{G_1} + R_{G_2} = 20k\Omega$$

Despejando  $R_{G_1}$  y  $R_{G_2}$  se llega a los siguientes resultados:

$$R_{G_1} = 5,6k\Omega \quad R_{G_2} = 14,4k\Omega$$

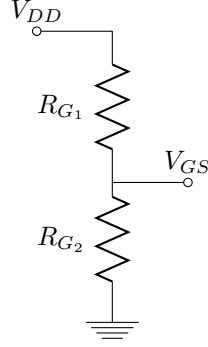


Figura 13: divisor de tensión

2. Para la curva de salida de los transistores NMOS, teniendo en cuenta que  $R_D$  es un potenciómetro de  $20k\Omega$ , ¿cuál sería la mínima corriente que puede medir?

La menor corriente se obtiene en el régimen *triode* por lo tanto:

$$I_D = 2k \left( V_{GS} - V_T - \frac{V_{DS}}{2} \right) V_{DS}$$

Del circuito para NMOS mostrado en la Figura 4 obtenemos la siguiente ecuación:

$$I_D = \frac{V_{DD} - V_{DS}}{R_D} \quad (5)$$

Siendo  $V_{DD} = 5V$  la salida del regulador de tensión **LM7805**.

Encontramos una relación inversa entre  $I_D$  y  $R_D$  de la ecuación 5. Por lo tanto  $I_D$  alcanzará si valor mínimo a mayor valor de  $R_D = 20k\Omega$ .

Reemplazando la ecuación 4 en 5 se obtiene la siguiente ecuación cuadrática de  $V_{DS}$ :

$$0 = V_{DS}^2 - V_{DS} \left( 2(V_{GS} - V_T) + \frac{1}{k R_D} \right) + \frac{V_{DD}}{k R_D} \quad (6)$$

Una vez calculado  $V_{DS}$  despejamos  $I_D$  de la ecuación 5.

A continuación se calcula  $I_{DS}$  y  $V_{DS}$  con los parámetros del transistor **M1** para las dos tensiones de  $V_{GS}$  utilizadas en el trabajo:

- $V_{GS} = 2,36V$  ( $I_{DSAT} \simeq 0,5mA$ ):  $V_{DS} = 0,3V$   $I_{Dmin} = 0,235mA$
- $V_{GS} = 3,91V$  ( $I_{DSAT} \simeq 2,5mA$ ):  $V_{DS} = 0,12V$   $I_{Dmin} = 0,244mA$

3. Para el caso anterior, suponiendo al transistor polarizado de forma tal que  $I_{DSAT} = 2,5mA$ , ¿cuál es el valor de la resistencia  $R_D$  cuando  $V_{DS} = 2,5V$ ?

De la ecuación 5 se despeja  $R_D$  y se obtiene:

$$R_D = \frac{V_{DD} - V_{DS}}{I_D} = \frac{5V - 2,5V}{2,5mA} = 1k\Omega$$

4. Si mantengo ese valor de resistencia de *Drain*, pero ahora se cambia  $V_{GS}$  de forma tal que  $I_{D_{SAT}} = 0,5\text{mA}$ , ¿cómo será el nuevo valor de  $V_{DS}$ , igual, mayor o menor? Justificar a partir de la recta de carga.

De la ecuación 5 se despeja  $V_{DS}$  y se obtiene:

$$V_{DS} = V_{DD} - I_D R_D = 5\text{V} - 0,5\text{mA} \cdot 1\text{k}\Omega = 4,5\text{V}$$

Siendo el  $V_{DS}$  calculado mayor al del ejercicio 3.

5. Para el caso 3, ¿cuál es el máximo valor de  $R_D$  de forma tal que el transistor se encuentre en saturación? ¿Cuál es la tensión  $V_{DS}$  en ese caso?

De la ecuación de la corriente de saturación  $I_D = k (V_{GS} - V_T)^2$  se calcula  $V_{GS}$ :

$$V_{GS} = \sqrt{\frac{I_D}{k}} + V_T = 3,7\text{V}$$

Planteando las condiciones de *saturación*:  $V_{GS} > V_T$   $V_{GD} > V_T$   $V_{DS} > 0\text{V}$

Se obtienen los valores de  $V_{DS}$  para los cuales se cumplen las condiciones de *saturación*:

$$V_{GD} = V_{GS} - V_{DS} < V_T \implies V_{DS} > V_{GS} - V_T = 2,5\text{V}$$

De la ecuación 5 se encuentra que  $R_D$  alcanza su máximo valor a menor  $V_{DS}$ . Siendo  $V_{DS} = 2,5\text{V}$  el mínimo valor para seguir en *saturación*. Despejando  $R_D$  obtenemos:

$$R_D = \frac{V_{DD} - V_{DS}}{I_D} = \frac{5\text{V} - 2,5\text{V}}{2,5\text{mA}} = 1\text{k}\Omega$$

### 3. Conclusiones

Con la realización de este trabajo práctico se pudo apreciar lo bien que se aproxima el modelo matemático de los transistores MOSFET. Se pudo cuantificar las diferencias entre transistores del mismo modelo, y a su vez comparar estos valores con los provenientes de la simulación con *Spice*.

En base al trabajo realizado se concluye que el parámetro  $\lambda$  es menor para los transistores NMOS que los PMOS.

Las ecuaciones comúnmente utilizadas para el régimen de *saturación* tiene un comportamiento compatible con las curvas obtenidas experimentalmente y simuladas. Pero en el régimen de *saturación* su comportamiento difiere.

Los valores de  $g_m$  obtenidos mediante las curvas medidas difieren de los obtenidos mediante cálculos teóricos a medida que  $i_D$  aumenta.

Una observación importante es que la resistencia de salida disminuye al aumentar la corriente de saturación. De aquí se concluye que esta es una propiedad importante del transistor ya que permite controlar la resistencia que percibe algún circuito externo conectado al transistor. También se puede concluir que en régimen de saturación, el MOSFET puede actuar como un elemento que otorga una corriente aproximadamente constante al *Drain*, siempre y cuando la tensión de Drain no caiga por debajo del punto de saturación.