

Última actualización: 2^{do} Cuatrimestre de 2014



TP Nº1

Curvas características del transistor MOSFET CD4007 – N-MOSFET y P-MOSFET

Condiciones del trabajo

- Grupos de dos o tres estudiantes.
- La fecha de entrega y devolución es la que se indica en la página web de la materia.
- El trabajo deberá ser claro, conciso y correctamente redactado.
- Los gráficos y tablas deberán llevar títulos y estar numerados (Por ejemplo: Fig. 1)
- El trabajo completo, incluyendo la carátula o primera página, deberá tener 10 páginas o menos, y debe utilizarse tipografía tamaño 10pt.
- No es necesaria una carátula en una hoja aparte: en la primera página, además del nombre de los autores, los datos del curso y el resumen, puede presentarse también parte de los contenidos del trabajo.

Objetivos del trabajo

Objetivos generales

- Analizar las principales características de baja frecuencia de transistores MOS canal N y canal P.
- Familiarizarse con métodos para la obtención de parámetros a partir de curvas experimentales, y generación de modelos de simulación.
- Comparar los resultados obtenidos en forma experimental con los obtenidos mediante Spice.

Objetivos particulares

- A partir del circuito integrado CD4007 y de una placa experimental diseñada para tal fin, caracterizar transistores de canal N y canal P midiendo sus curvas características.
- Medir de forma exitosa la curva de transferencia $(i_D \text{ vs. } v_{GS})$ y de salida $(i_D \text{ vs. } v_{DS})$ para todos los transistores del circuito integrado.
- Obtener los parámetros característicos a partir de las curvas medidas y calcular los parámetros de pequeña señal.
- Generar un modelo básico de *Spice* de los transistores medidos y obtener simulaciones para contrastar con las mediciones.

Última actualización: 2^{do} Cuatrimestre de 2014



1. Obtención de las curvas mediante simulación

Obtener mediante *Spice* las siguientes curvas correspondientes a los transistores **CD4007** de la biblioteca **CD4007.1ib**.

P-MOSFET

- I_D vs. V_{GS} para $V_{DS} = -5$ V
- I_D vs. V_{DS} para V_{GS} tal que
 - $I_{Dsat} \simeq -0.5 \text{ mA}$
 - $I_{Dsat} \simeq -2.5 \text{ mA}$

N-MOSFET

- I_D vs. V_{GS} para $V_{DS} = 5$ V
- I_D vs. V_{DS} para V_{GS} tal que
 - $I_{Dsat} \simeq 0.5 \text{ mA}$
 - $I_{Dsat} \simeq 2.5 \text{ mA}$

2. Obtención de las curvas en forma experimental

Obtener en forma experimental las mismas curvas que en el punto 1. Deben relevarse las curvas de los tres transistores canal P y los tres transistores canal N de un mismo integrado.

Para las mediciones, se dispondrá de una placa experimental que permitirá realizar todas las conexiones necesarias para las distintas mediciones que se muestran en las figuras 1 y 2. La misma cuenta con un regulador de 5 V LM7805 para mantener la tensión de alimentación constante, potenciómetros de $20\,\mathrm{k}\Omega$ (30 vueltas) para realizar los barridos de tensión, y un sistema de *jumpers* para realizar las conexiones necesarias para cada medición. Para más detalles sobre el conexionado de la placa, ver el Apéndice A.

En la medición de la curva i_D vs. v_{GS} se utiliza el regulador de tensión **LM7805** para obtener $v_{DS} = 5$ V, y se obtendrán las distintas tensiones V_{GS} variando el potenciómetro, como se ilustra en la Figura 1.

En la medición de curvas de i_D vs. v_{DS} se utilizará el regulador de tensión **LM7805** y un potenciómetro para obtener V_{GS} constante. A partir de un resistor variable conectado al terminal Drain, se variará la tensión v_{DS} de forma tal que pueda medirse la transición del régimen lineal al régimen de saturación y la región de I_D constante (ver Apéndice B para más detalles sobre la Recta de Carga).

El banco experimental a utilizar sólo dispondrá, además de la placa, de una fuente de tensión variable, un amperímetro (sin fusible) y un voltímetro.

IMPORTANTE: Traer fusibles de 500 mA para el amperímetro, porque en el laboratorio no hay fusibles de repuesto y es probable que durante los ensayos se quemen varios fusibles.

SUGERENCIA: Medir al menos 30 puntos de cada curva con mayor densidad de puntos en las transiciones entre regímenes de operación.

Última actualización: 2^{do} Cuatrimestre de 2014



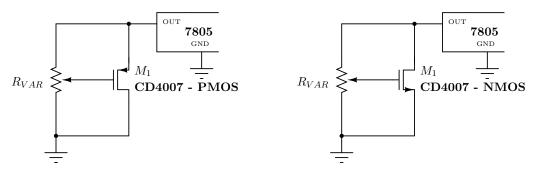


Figura 1: Circuitos sugeridos para la medición de la curva I_D vs. V_{GS} para los transistores del circuito integrado **CD4007**.

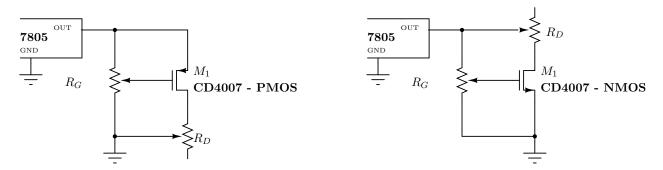


Figura 2: Circuitos sugeridos para la medición de la curva I_D vs. V_{DS} de los transistores del circuito integrado **CD4007**.

3. Obtención de parámetros a partir de las mediciones

Parámetros característicos

En las curvas i_D v
s v_{GS} medidas y simuladas, ajustar los resultados mediante la expresión

$$i_D = k \left(v_{GS} - V_T \right)^2$$

Para ello, tomar el valor de la raiz cuadrada de la corriente

$$\sqrt{i_D} = \sqrt{k} \left(v_{GS} - V_T \right)$$

y realizar por métodos numéricos el ajuste de la recta obtenida.

$$y = Ax + B$$

De los parámetros de la recta, obtener los parámetros eléctricos del transistor k y V_T .

En la región de saturación de las curvas i_D vs v_{DS} ajustar los resultados mediante la expresión

$$i_D = I_{Dsat} + \frac{v_{DS}}{r_o}$$

y detallar los valores de r_o obtenidos. A partir de los valores de r_o , calcular el valor de λ .



DISPOSITIVOS SEMICONDUCTORES

http://materias.fi.uba.ar/6625/



Última actualización: $2^{\rm do}$ Cuatrimestre de 2014

Cálculo de parámetros de pequeña señal

Calcular y graficar g_m en función de la corriente i_D como

$$g_{m(k)} = \frac{i_{D(k)} - i_{D(k-1)}}{v_{GS(k)} - v_{GS(k-1)}}$$

y comparar con los valores teóricos de g_m vs. I_D para los parámetros k obtenidos en el ajuste de la curva i_D vs v_{GS} .

4. Modificación del modelo de Spice

Crear un modelo de Spice elemental (LEVEL 1) de ambos MOSFETs para ajustarlo a los datos k, V_T y λ obtenidos del ajuste de la medición experimental de uno de los transistores medidos.

5. Problemas a resolver

Una vez finalizadas las mediciones y simulaciones, elija una de las curvas medidas y resuelva los siguientes problemas, indicando detalladamente cómo llega a la solución.

- 1. A partir de la curva de transferencia de uno de los transistores PMOS, encuentre el valor de V_{GS} y el valor de las resistencias del divisor resistivo en el Gate para obtener una corriente $I_D = -1.5 \,\mathrm{V}$.
- 2. Para la curva de salida de los transistores NMOS, teniendo en cuenta que R_D es un potenciómetro de $20 \,\mathrm{k}\Omega$, ¿cuál sería la mínima corriente que puede medir?
- 3. Para el caso anterior, suponiendo al transistor polarizado de forma tal que $I_{D_{SAT}}=2.5\,\mathrm{mA}$, ¿cuál es el valor de la resistencia R_D cuando $V_{DS}=2.5\,\mathrm{V}$?
- 4. Si mantengo ese valor de resistencia de Drain, pero ahora se cambia V_{GS} de forma tal que $I_{D_{SAT}}=0.5\,\mathrm{mA}$, ¿cómo será el nuevo valor de V_{DS} , igual, mayor o menor? Justificar a partir de la recta de carga.
- 5. Para el caso 3, ¿cuál es el máximo valor de R_D de forma tal que el transistor se encuentre en saturación? ¿Cuál es la tensión V_{DS} en ese caso?

Más detalles sobre el informe

Resumen del trabajo

El trabajo deberá estar encabezado por un breve resumen que detalle su contenido (objetivos, lo realizado, resultados y conclusiones). El resumen debe ser escrito de forma tal de despertar el interés y la curiosidad del lector por el trabajo.

Desarrollo

En el informe se debe:

 listar los parámetros principales empleados en cada simulación y presentar los circuitos esquemáticos correspondientes.



DISPOSITIVOS SEMICONDUCTORES

http://materias.fi.uba.ar/6625/ Última actualización: 2^{do} Cuatrimestre de 2014



- presentar los circuitos esquemáticos de los bancos de medición empleados, indicando no sólo la conexión del transistor, fuentes de tensión y resistencias, sino también de los instrumentos empleados.
- presentarse los parámetros resultantes de **TODOS** los ajustes realizados.
- presentar el detalle del modelo de *Spice* modificado.

Análisis y comparación de los resultados

Todo resultado presentado en el informe debe estar analizado. Se deben comparar los resultados experimentales, los obtenidos mediante simulación y los del modelo de *Spice* modificado.

La comparación debe hacerse superponiendo en un único gráfico todos los resultados obtenidos para cada curva y cada tipo de transistor. Los gráficos deben ser claros y compactos. Debe analizarse si los resultados son compatibles o no. De existir diferencias éstas deben ser cuantificadas y deben presentarse posibles explicaciones para estas diferencias.

Deben presentarse un total de 8 gráficos:

- Curva de transferencia de los transistores PMOS: i_D vs. v_{GS} para $v_{DS} = -5$ V.
- Curva de transferencia de los transistores NMOS: i_D vs. v_{GS} para $v_{DS} = 5$ V.
- Curva de salida de los transistores PMOS: i_D vs. v_{DS} para $I_{D_{SAT}}=-0.5\,\mathrm{mA}$.
- Curva de salida de los transistores NMOS: i_D vs. v_{DS} para $I_{D_{SAT}}=0.5\,\mathrm{mA}$.
- Curva de salida de los transistores PMOS: i_D vs. v_{DS} para $I_{D_{SAT}} = -2.5 \,\mathrm{mA}$.
- Curva de salida de los transistores NMOS: i_D vs. v_{DS} para $I_{D_{SAT}}=2.5\,\mathrm{mA}$.
- Curva de transconductancia para los transistores PMOS: g_m vs. I_D .
- Curva de transconductancia para los transistores NMOS: g_m vs. I_D .

y cada gráfico estará compuesto por 8 curvas:

- 3×mediciones experimentales.
- 3×ajustes (de cada una de las mediciones experimentales).
- 1×simulación del modelo de la biblioteca CD4007.1ib.
- 1×simulación del modelo generado a partir de las simulaciones.

En todos los gráficos debe figurar una leyenda indicando a qué corresponde cada curva (medición y simulación) y los parámetros calculados de la misma $(V_T, k, r_o, lambda, según el caso)$. Las curvas de ajuste no deben aparecer en la leyenda. Se recomienda graficar las mediciones con markers, mientras que los ajustes deben graficarse con línea contínua del mismo color que la medición a la cual ajusta. Graficar las simulaciones con línea contínua de mayor espesor.

Conclusiones

El informe debe culminar con las conclusiones, que deben ser breves y conceptuales. Deben estar focalizadas en los objetivos que se cumplieron en el trabajo y eventualmente en resultados interesantes adicionales que se hubieran obtenido.



Última actualización: $2^{\rm do}$ Cuatrimestre de 2014



Contenidos adicionales

Repetir la medición de todas las curvas para un transistor de otros 2 circuitos integrados. Evaluar la dispersión intra—chip e inter—chip.

Pueden agregarse curvas o contenidos adicionales que resulten de interés al grupo, siempre que el trabajo completo no exceda las 10 páginas.

Última actualización: 2^{do} Cuatrimestre de 2014



Apéndices

A. Utilización de la placa experimental

Para leer este apéndice, es conveniente contar con la hoja de datos del circuito integrado CD4007.

El C.I. **CD4007** está compuesto por 6 transistores, 3 canal N (normalmente con numeración impar en la hoja de datos) y 3 canal P (normalmente con numeración par). Es importante observar que el pin 14 es considerado V_{CC} y es compartido con el terminal de Source de uno de los transistores de canal P y que el pin 7 es considerado GND y es compartido con el terminal de Source de uno de los transistores de canal N.

La placa experimental debe permitir conectar de forma individual cada uno de estos transistores. Para esto, se optó por un diseño donde la conexión a realizarse es eligida mediante un sistema de jumpers, con sólo 3 potenciometros, uno conectado como divisor resistivo común a todos los terminales de $Gate(R_{V2})$, otro conectado como resistor variable que conecta los Drain de los transistores PMOS a $GND(R_{V3})$, y un tercero también conectado como resistor variable que conecta los Drain de los transistores NMOS a $V_{CC} = 5 \text{ V}(R_{V1})$. Un esquemático simplificado se muestra en la figura 3.

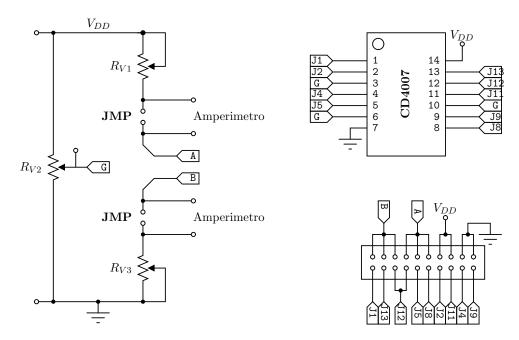


Figura 3: Circuito esquemático simplificado de la placa de medición.

La tensión de alimentación de 5 V es suministrada por un regulador de tensión **LM7805**, por lo que la placa debe alimentarse con una tensión de mayor a 7 V (ver hoja de datos para más detalles del regulador). Para la medición de la curva i_D vs. v_{GS} es necesario que no haya resistencia de *Drain*. Para lograrlo, no es posible cortocircuitar los potenciometros, sino que se debe llevar el valor de esta resistencia a 0.0.

Para conectar los distintos transistores, es necesario seguir el "código" de jumpers que se muestra en la figura 4. La placa cuenta con una tira de 2×10 pines dónde se deben colocar los jumpers



Última actualización: 2^{do} Cuatrimestre de 2014



para realizar las distintas conexiones dependiendo del transistor que se desea medir. Los rectángulos sombreados en la figura indican el jumper que se debe colocar.

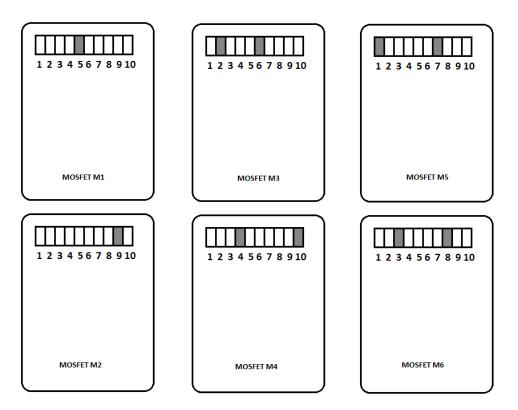


Figura 4

Apuntando a mantener un uso fácil de la placa, intuitivo y acorde a los diagramas, el potenciómetro P1 se encuentra en la parte superior derecha, el del gate en el centro, y el P2 en la inferior derecha.

Se proveen varios pines en la parte inferior de la placa para realizar las mediciones. Los indicados como $5\,\mathrm{V},\,GND\,\,\mathrm{y}\,\,\mathrm{G}\,\,(Gate)$ se utilizan para medir tensión. Los marcados como A1/JA1 y A2/JA2 (Amperímetro y Jumper del Amperímetro) están en serie con los potenciómetros P1 y P2 respectivamente y sirven tanto para medir la corriente i_D como para el potencial v_D o "puentearse" en caso de no querer utilizarlo.

Recomendaciones para el uso de la placa

- Armar 10 cables con hembras para los pines estándar, para no tener que conectar cables directamente a la misma, evitando posibles cortocircuitos, dificultades para conectar varios instrumentos juntos, o romper los pines.
- Antes de realizar cualquier conexión en la placa, corroborar el funcionamiento de la misma verificando conexiones entre *pines* del dispositivo y *pines* de medición, cortocircuito entre V_{DD} y GND, y corroborar el estado de los potenciómetros, esto es, verificar su valor y el sentido de la variación.
- Ante cualquier funcionamiento errático de la placa, consultar con los docentes.



Última actualización: 2^{do} Cuatrimestre de 2014



B. Recta de carga

En la medición experimental de las curvas de I_D vs. V_{DS} (para V_{GS} constante) ilustrada en la Figura 5b existe una dificultad práctica: para mantener el regulador de tensión operando correctamente, la tensión de la fuente debe mantenerse por encima de los 7 V. Además, por cuestiones de precaución y de ruido, conviene no conectar directamente el transistor bajo prueba a la fuente de tensión. Por ese motivo, con estas fuentes de tensión no es posible obtener directamente tensiones V_{DS} a partir de 0 V. Para salvar esta dificultad se propone recurrir al circuito de la Figura 5a, donde se ha incorporado una resistencia R_D y se utiliza la salida de 5 V del regulador **LM7805**. La función de esta resistencia es que parte de la tensión regulada caiga sobre ella, de modo tal de reducir la tensión V_{DS} sobre el transistor, y así obtener tensiones V_{DS} a partir de aproximadamente 0 V. La tensión que caiga en la resistencia, dependerá del régimen de operación del transistor, y del valor de la resistencia.

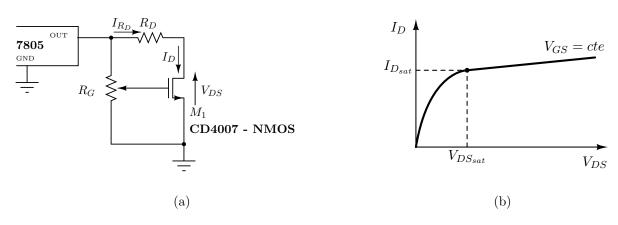


Figura 5: (a) Circuito sugerido para la medición de la curva I_D vs. V_{DS} de los transistores del circuito integrado **CD4007**. (b) Esquema del resultado que se espera obtener.

Para calcular el valor adecuado de R_D se plantea la condición $I_D = I_{R_D}$ y la malla de salida

$$V_{DD} - I_{R_D} \times R_D - V_{DS} = 0 \Rightarrow I_D = \frac{V_{DD}}{R_D} - \frac{V_{DS}}{R_D}$$

y se resuelve gráficamente, como se muestra en la Figura 6.

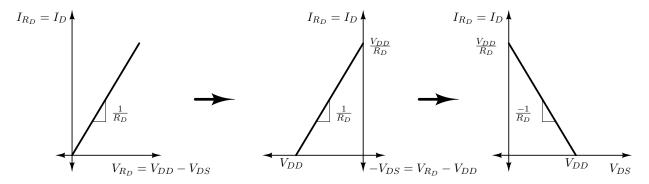


Figura 6: Resolución gráfica de los valores posible de I_D y V_{DS} de acuerdo al resistor R_D utilizado.

Superponiendo la curva de la Figura 6 con la curva de salida característica del transistor se obtiene el valor de I_D resultante, es decir, se resuelve la tensión V_{DS} que satisface $I_D = I_{R_D}$, como se ilustra en la Figura 7a. Entonces, para medir la curva I_D vs. V_{DS} (para V_{GS} constante) lo que se hace es



elegir un rango de valores de R_D apropiado, tal que al variarla se consiga relevar tanto la región de codo como la región de saturación de la curva I_D vs. V_{DS} , como se ilustra en la Figura 7b.

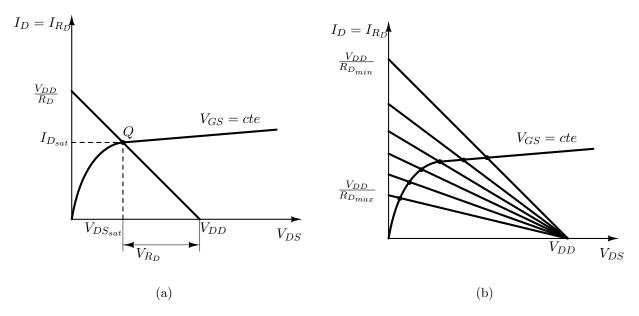


Figura 7: Resolución gráfica del valor de I_D y V_{DS} de acuerdo a la variación del resistor R_D y a la tensión V_{DD} .

La dificultad del circuito de la Figura 5a está en calcular el valor de R_D apropiado a partir de los datos de V_T y de I_{Dsat} obtenidos en la medición experimental de la curva I_D vs V_{GS} , el posterior cálculo del rango razonable de valores a utilizar para R_D , y finalmente obtener el valor de R_D que permita obtener mejores resultados en la medición de la curva I_D vs V_{DS} mediante el método de prueba y error.

C. Sugerencias

Para el desarrollo de este trabajo se recomienda utilizar los siguientes materiales complementarios:

- Archivos complementarios para el TP Nº1 disponibles en la página web de la materia:
 - Tutoriales de uso de LTSpice y Octave disponibles en la página web de la materia.
 - CD4007.lib: modelo Spice del CD4007.
 - LM7805C.pdf: Hoja de datos del regulador de tensión (Vin: 6 V a 30 V, Vout: 5 V).
 - ayuda_TP1.m: Archivo de ayuda/guía para el TP Nº1.
 - A_x_mas_B.m: Funcion auxiliar para el ajuste de curvas del TP Nº1.
- Tutoriales de uso de MATLAB:
 - Guía de MATLAB 6.1 113 páginas son necesarios los capítulos 2, 3, 4.3 y 7.
- Capítulo 4 del libro "Semiconductor Device Modeling with SPICE Giuseppe Massobrio, Paolo Antognetti"