

A decorative graphic on the left side of the slide, consisting of a network of light blue lines and small circles, resembling a circuit board or a stylized tree structure.

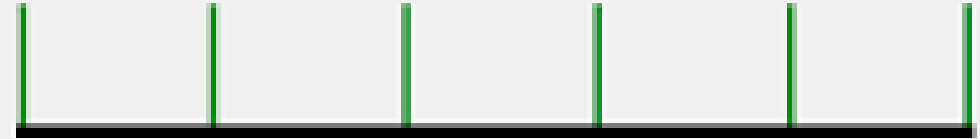
REGISTROS DE PWM

INTRODUCCIÓN

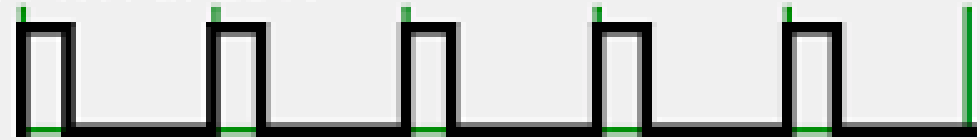
- PWM (Pulse-Width Modulation o modulación por ancho de pulso).
- La modulación por ancho de pulsos de una señal es una técnica en la que se modifica el ciclo de trabajo de una señal periódica. Una señal PWM consta de dos componentes principales que definen su comportamiento: un ciclo de trabajo y una frecuencia.

VEAMOS ALGUNOS GRÁFICOS

A) PWM al 0%



B) PWM al 25%



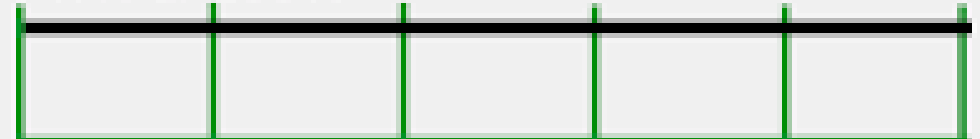
C) PWM al 50%

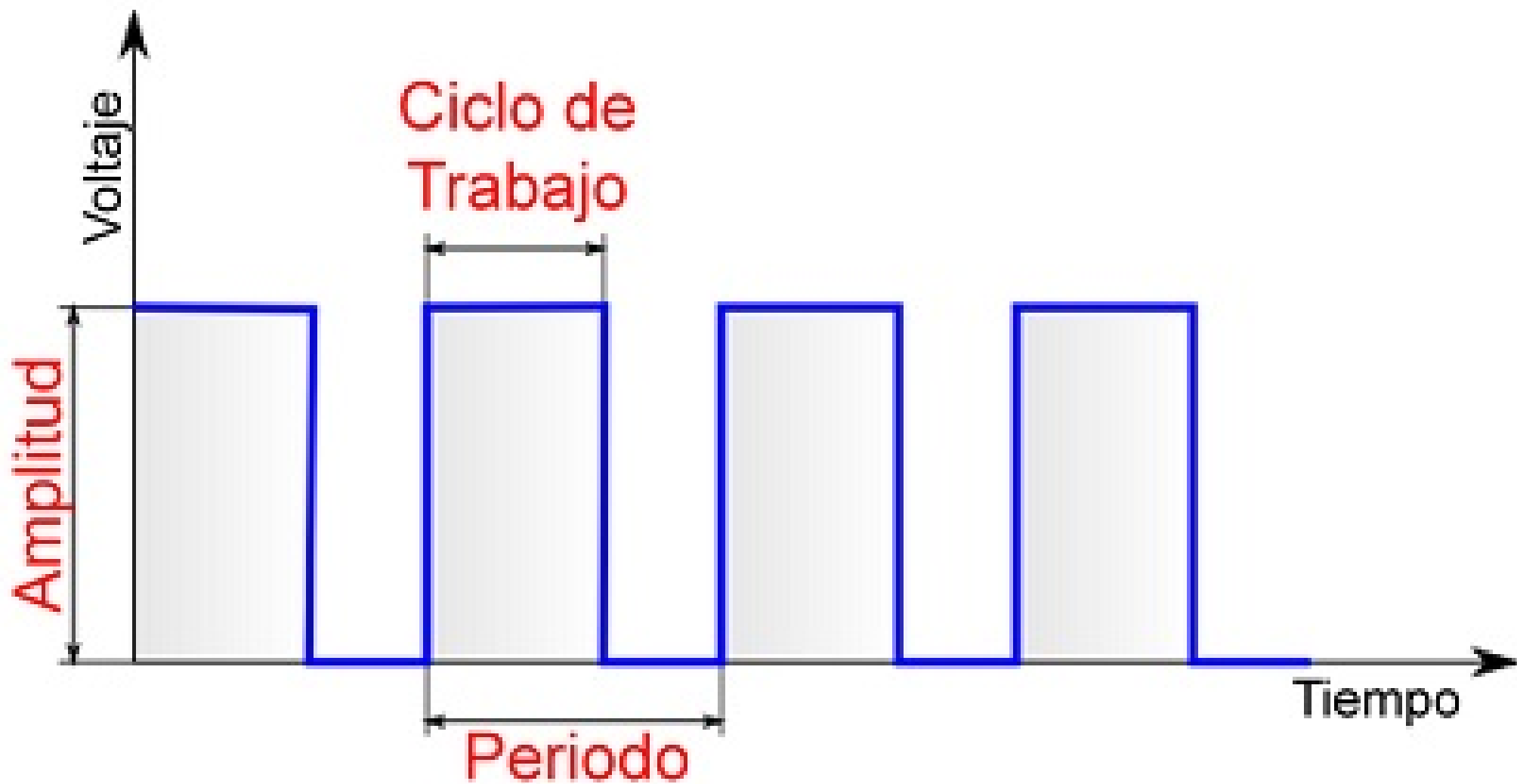


D) PWM al 75%



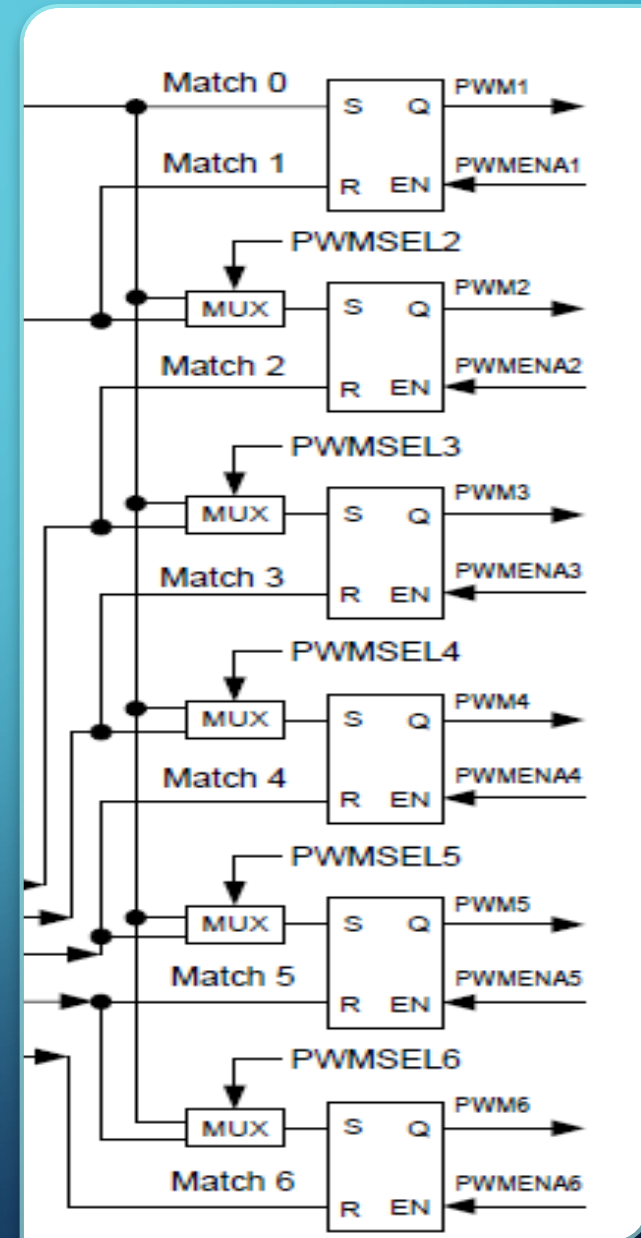
E) PWM al 100%





REGISTRO - PWM1PCR

- Registro de 32 bits que tiene dos funciones.
- Elegir entre tener el ancho de pulso al inicio del periodo o en cualquier parte del mismo.
- Habilitar/deshabilitar las salidas de PWM.



REGISTROS – PWM1TCR

Table 448. PWM Timer Control Register (PWM1TCR address 0x4001 8004) bit description

Bit	Symbol	Value	Description	Reset Value
0	Counter Enable	1	The PWM Timer Counter and PWM Prescale Counter are enabled for counting.	0
		0	The counters are disabled.	
1	Counter Reset	1	The PWM Timer Counter and the PWM Prescale Counter are synchronously reset on the next positive edge of PCLK. The counters remain reset until this bit is returned to zero.	0
		0	Clear reset.	
2	-		Reserved, user software should not write ones to reserved bits. The value read from a reserved bit is not defined.	NA
3	PWM Enable	1	PWM mode is enabled (counter resets to 1). PWM mode causes the shadow registers to operate in connection with the Match registers. A program write to a Match register will not have an effect on the Match result until the corresponding bit in PWMLER has been set, followed by the occurrence of a PWM Match 0 event. Note that the PWM Match register that determines the PWM rate (PWM Match Register 0 - MR0) must be set up prior to the PWM being enabled. Otherwise a Match event will not occur to cause shadow register contents to become effective.	0
		0	Timer mode is enabled (counter resets to 0).	
31:4	-		Reserved, user software should not write ones to reserved bits. The value read from a reserved bit is not defined.	NA

REGISTROS – PWM1PR

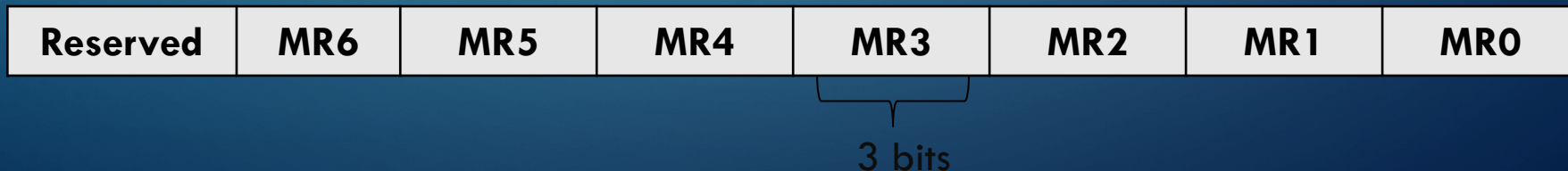
- Registro de 32 bits que sirve para ajustar la resolución que quiero tener en el contador del PWM.
- Expresión a utilizar: $PR = (PCLK_{HZ} * PWM_{resolución}) - 1$
- Ejemplo: $PCLK = 25 \text{ MHz} = 25 \cdot 10^6 \text{ Hz}$; Resolución de $1 \mu\text{Seg} = 1 \cdot 10^{-6} \text{ Seg}$
 $PR = (25 \cdot 10^6 \text{ Hz} * 1 \cdot 10^{-6} \text{ Seg}) - 1 = 25 - 1$
- PWM1TC se incrementara en cada ciclo de reloj periférico $PWM_{PR} + 1$

REGISTROS – PWM1MR0/MR1 /.../MR6

- Registros de 32 bits a los cuales se le carga el valor que quiero que tenga el ancho de pulso/ciclo de trabajo/dutty o el periodo.
- El Match 0 (MR0) contendrá el valor del periodo de la señal.
- Los Match del 1 al 6, serán los que contendrán el dutty asociado a cada salida.
- Cada Match tiene asociado, como mínimo, dos pines para inicializar como PWM1.X. Por lo que podremos elegir el pin que nos convenga.

REGISTROS - PWM1MCR

- Registro de 32 bits que sirve para indicar que acción realizar cuando el valor de TC es igual que el valor cargado en alguno de los Match.
- Las distintas acciones a realizar son:
 - Producir una interrupción. (MR?I)
 - Resetear TC. (MR?R)
 - Detener TC y “deshabilitar” PWM. (MR?S)



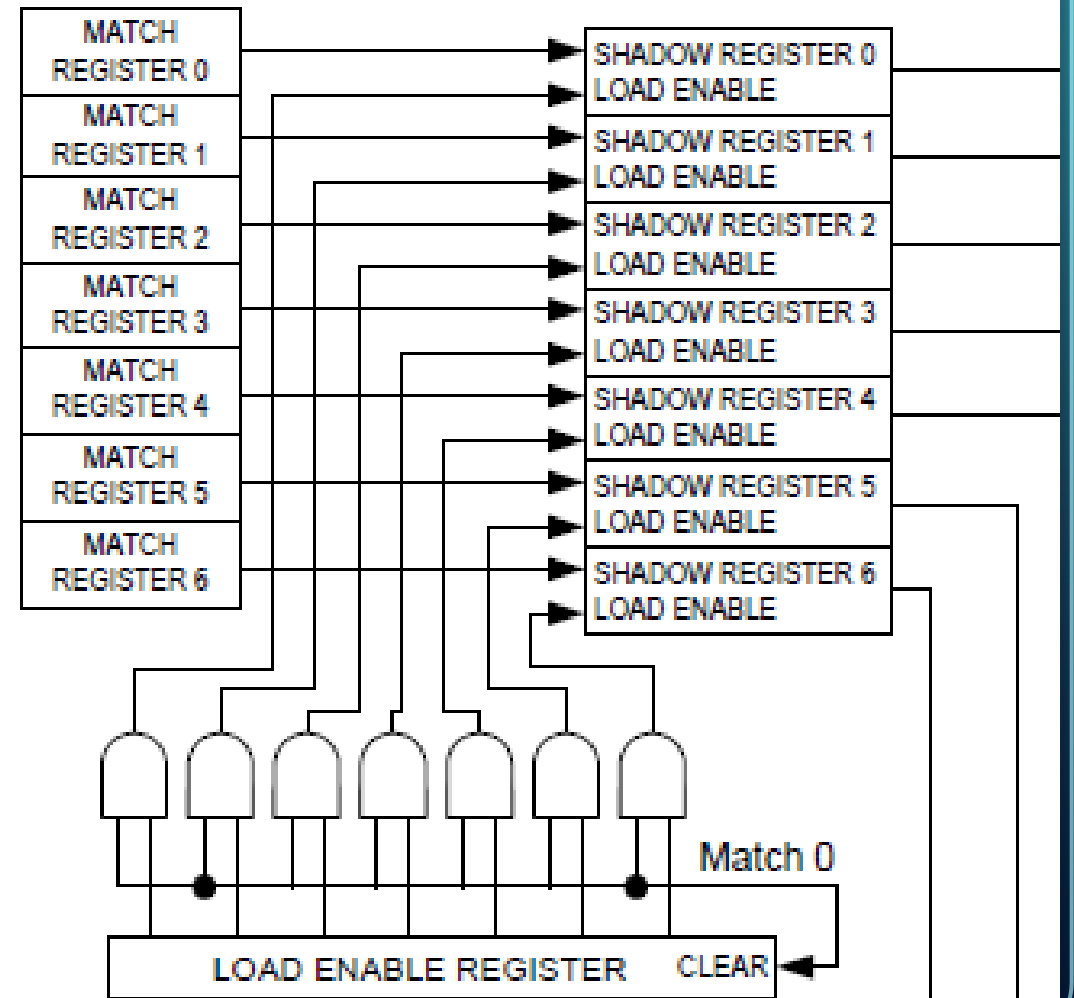
REGISTROS - PWM1IR

- Registro de 32 bits el cual, en caso de que algún match produzca una interrupción, nos informara levantando un flag en el bit correspondiente al match en cuestión.
- Poniendo un 1 en esa posición, borra la interrupción. Es decir, avisa que ya atendimos dicha interrupción.

31:11	10	9	8	7:6	5	4	3	2	1	0
Res.	MR6	MR5	MR4	Reserved	CAP1	CAP0	MR3	MR2	MR1	MR0

REGISTROS – PWM1LER

- Registro de 32 bits que me permite actualizar el valor de match en el siguiente periodo de la señal.
- Colocando un 1 en el bit correspondiente, se actualizará el valor del match asociado a ese bit. Si no se pone un 1, el valor que se quiera cargar en dicho match, no tendrá efecto por mas que se produzca el inicio del siguiente periodo.



EJEMPLO DE INICIALIZACIÓN

```
5 void Init_PWM(void)
6 {
7     PCONP |= 1 << 6; //Habilitar PWM1
8
9     // Elijo el clock completo(como tengo inicializado el PLL --> 100 Mhz)
10    PCLKSEL0 &= ~(3 << 12);
11    PCLKSEL0 |= 1 << 12;
12
13    PWM_PCR = 0x00; // Selecciono Single Edge PWM, que seria que empezar en alto la señal de PWM.
14
15    PWM_PR = 100-1; // para definir este valor hacemos (PCLK * PWM_Resolution)-1 --> (100Mhz * 1uS)-1 = 100
16
17    PWM_MR0 = 10000; // 10000uS = 10ms
18
19    PWM_MR1 = 1700; // 1700uS = 1,7ms DUTTY
20
21    PWM_MCR = 1 << 1; // Restablecer PWM
22
23    PWM_LER = (1<<1) | (1<<0); // Actualizar valores de MR0 y MR1
24
25    PWM_PCR = (1<<9); // Habilitar salida PWM
26
27    PWM_TCR = (1<<1); // Reset PWM TC & PR
28
29    PWM_TCR = (1<<0) | (1<<3); // Habilitar contador y modo PWM
30 }
```