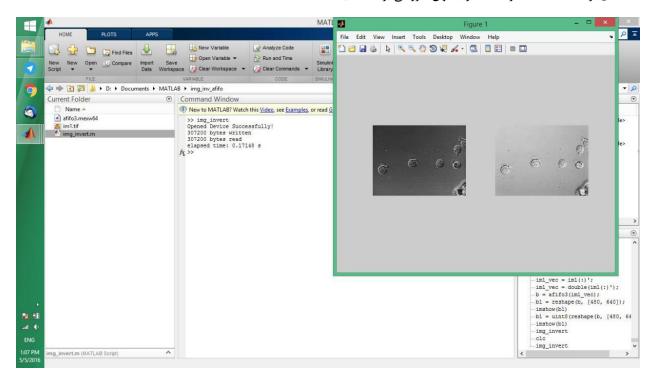
طبق قول داده شده به دوستداران پردازش تصویر در MATLAB مبنی بر راه اندازی اینترفیس پرسرعت async fifo جهت نقل و انتقال تصویر از متلب به FPGA و بالعکس، این خبر خوش را به این دسته از دوستان بدهم که نسخه ی اولیه ی API برای این کار آماده شده!

این API با نام afifo3 یک بردار با ماکزیمم سایز ۵۱۲ کیلوبایت داده ی double را دریافت کرده و به FPGA ی بورد پازج ار سال میکند و داده های برگشت داده شده از FPGA را بعنوان خروجی برگشت میدهد.



به منظور آ شنایی بیشتر با نحوه ی استفاده از اینAPI ، پروژه ی نمونه ای آماده شده که در ادامه تقدیم حضور دو ستان میشود. با پروگرام کردن فایل bit . موجود در آرشیو به FPGA ارسال میشود) توسط وا سط (afifo ، درون FPGA بصورت INVERT تبدیل شده و تصویر INVERT شده از FPGA به متلب برگشت داده شده و نمایش داده میشود. لازم به ذکر است کل این عملیات در عرض ۱۵۰ میلی ثانیه انجام میشود!

لازم به ذکر است این نسخه صرفا جهت تست بوده و مسلما بهبودهای زیادی) مخصوصا در سمت (MATLAB قابل انجام است که از همه ی دوستان دعوت میشود در تکمیل آن مشارکت داشته باشند.

تذکر ۱: API موجود تنها برای سیستم های ۶۴ بیتی است. برای سیستم های ۳۲ بیتی بایستی جداگانه کامپایل صورت گیرد.

تذکر ۲: فراموش نکنید که قبل از اجرای این پروژه لازم است <u>صرفا با استفاده از نرم افزار ftdi_change_mode موجود روی سایت</u> مود M- به حالت fifo تبدیل کنید . توجه داشته با شید که در صورت استفاده از نرم افزار FT_PROG یا -M عملکرد مبدل Stlinx موجود روی بورد را به حالت PROG تبدیل کنید . توجه داشته با شید که در صورت استفاده از آن در نرمافزارهای Xilinx وجود ندارد.