

# Architekturen und Entwurf von Rechnersystemen

## Besprechung Theorieblatt 3

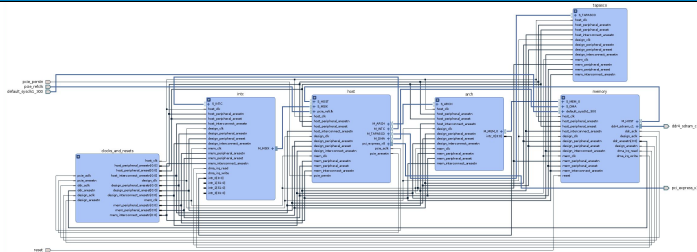


TECHNISCHE  
UNIVERSITÄT  
DARMSTADT

Wintersemester 2022/2023

Yannick Lavan

Fachgebiet Eingebettete Systeme und ihre Anwendungen





# Theorieübungsblatt 3

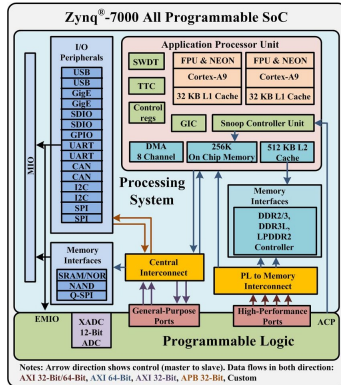


- Fragen zum Zynq 7000 rSoC
- Spezifika der verschiedenen Komponenten auf dem SoC
- Fragen zu Bauteilen des FPGA
- Grundsätzliche Fragen zum Verständnis der Funktionsweise von SoC und FPGA

# Was ist ein GIC und wofür ist der gut?



TECHNISCHE  
UNIVERSITÄT  
DARMSTADT

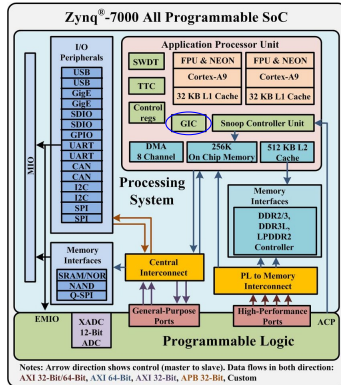


## ■ Generic Interrupt Controller

# Was ist ein GIC und wofür ist der gut?



TECHNISCHE  
UNIVERSITÄT  
DARMSTADT

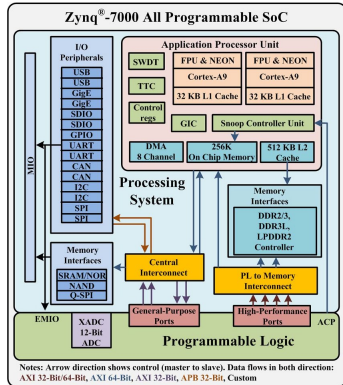


- Generic Interrupt Controller
- Organisiert Interrupt Signale zwischen PS und PL und Interrupts zw. ARM Cores

# Was ist ein GIC und wofür ist der gut?



TECHNISCHE  
UNIVERSITÄT  
DARMSTADT

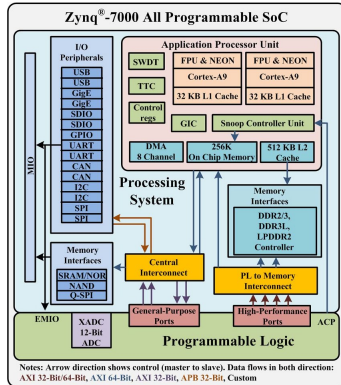


- Generic Interrupt Controller
- Organisiert Interrupt Signale zwischen PS und PL und Interrupts zw. ARM Cores
- Private Interrupts pro CPU

# Was ist ein GIC und wofür ist der gut?



TECHNISCHE  
UNIVERSITÄT  
DARMSTADT

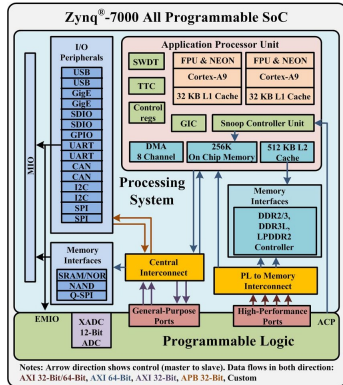


- Generic Interrupt Controller
- Organisiert Interrupt Signale zwischen PS und PL und Interrupts zw. ARM Cores
- Private Interrupts pro CPU
- Software-generated Interrupts zwischen CPUs

# Was ist ein GIC und wofür ist der gut?



TECHNISCHE  
UNIVERSITÄT  
DARMSTADT



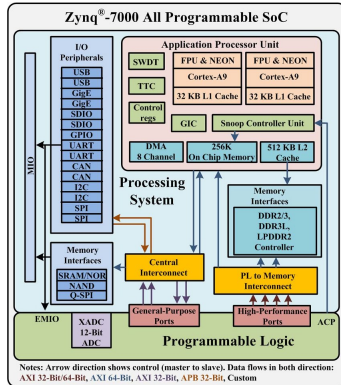
- Generic Interrupt Controller
- Organisiert Interrupt Signale zwischen PS und PL und Interrupts zw. ARM Cores
- Private Interrupts pro CPU
- Software-generated Interrupts zwischen CPUs
- Geteilte Interrupts an eine oder beide CPUs



# Was ist ein DMAC und wofür ist der gut?



TECHNISCHE  
UNIVERSITÄT  
DARMSTADT

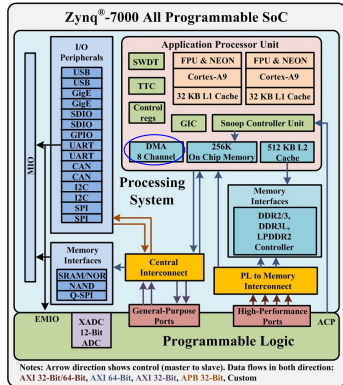


- Direct Memory Access Controller

# Was ist ein DMAC und wofür ist der gut?



TECHNISCHE  
UNIVERSITÄT  
DARMSTADT

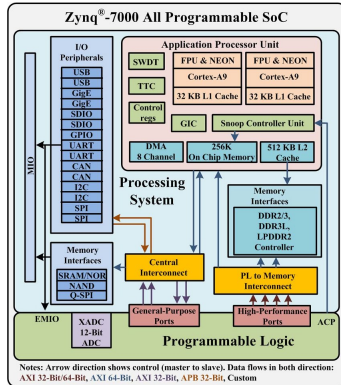


- Direct Memory Access Controller
- Speichertransfers zwischen PL und Systemspeicher

# Was ist ein DMAC und wofür ist der gut?



TECHNISCHE  
UNIVERSITÄT  
DARMSTADT

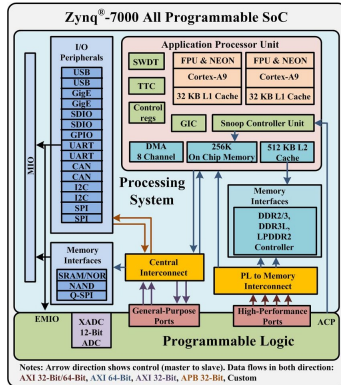


- Direct Memory Access Controller
- Speichertransfers zwischen PL und Systemspeicher
- Mehrere parallele Kanäle

# Was ist ein DMAC und wofür ist der gut?



TECHNISCHE  
UNIVERSITÄT  
DARMSTADT

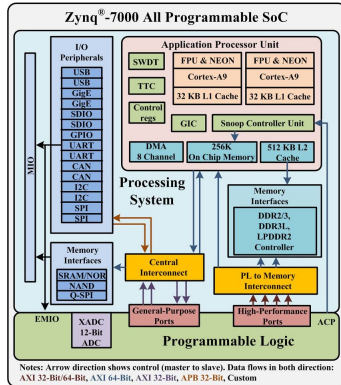


- Direct Memory Access Controller
- Speichertransfers zwischen PL und Systemspeicher
- Mehrere parallele Kanäle
- Transfers unabhängig von CPUs  $\Rightarrow$  CPUs können unabhängig weiterrechnen

# Was ist ein OCM und wofür ist der gut?



TECHNISCHE  
UNIVERSITÄT  
DARMSTADT

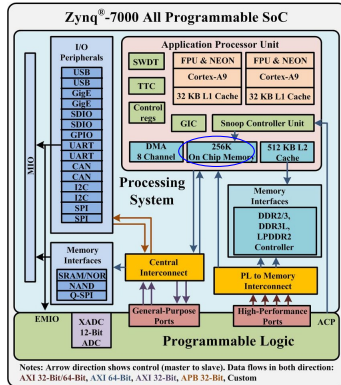


## ■ On-Chip Memory

# Was ist ein OCM und wofür ist der gut?



TECHNISCHE  
UNIVERSITÄT  
DARMSTADT

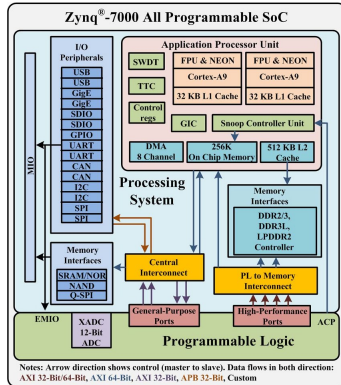


- On-Chip Memory
- 256 kB RAM und 128 kB ROM

# Was ist ein OCM und wofür ist der gut?



TECHNISCHE  
UNIVERSITÄT  
DARMSTADT

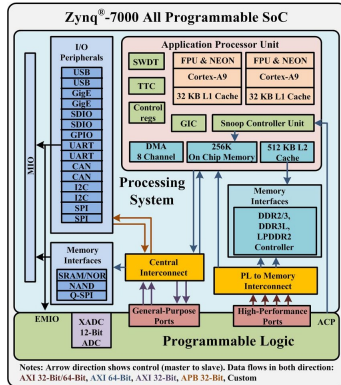


- On-Chip Memory
- 256 kB RAM und 128 kB ROM
- Zwei 64-Bit AXI Slave Interfaces

# Was ist ein OCM und wofür ist der gut?



TECHNISCHE  
UNIVERSITÄT  
DARMSTADT



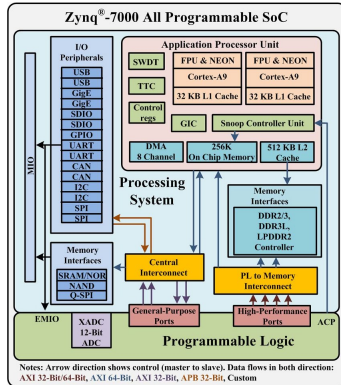
- On-Chip Memory
- 256 kB RAM und 128 kB ROM
- Zwei 64-Bit AXI Slave Interfaces
  - ▣ Einer für CPU Zugriffe



# Was ist ein OCM und wofür ist der gut?



TECHNISCHE  
UNIVERSITÄT  
DARMSTADT

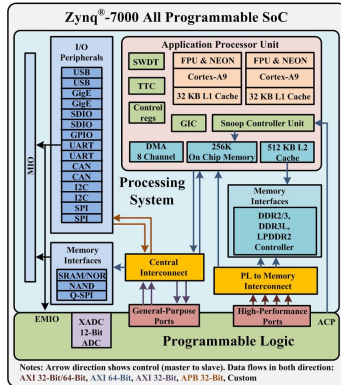


- On-Chip Memory
- 256 kB RAM und 128 kB ROM
- Zwei 64-Bit AXI Slave Interfaces
  - ▣ Einer für CPU Zugriffe
  - ▣ Der andere von allen Mastern geteilt

# Was ist ein OCM und wofür ist der gut?



TECHNISCHE  
UNIVERSITÄT  
DARMSTADT

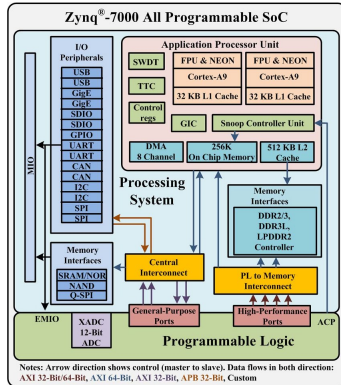


- On-Chip Memory
- 256 kB RAM und 128 kB ROM
- Zwei 64-Bit AXI Slave Interfaces
  - ▢ Einer für CPU Zugriffe
  - ▢ Der andere von allen Mastern geteilt
- Niedrige eher konstante Latenz

# Was ist ein SCU und wofür ist der gut?



TECHNISCHE  
UNIVERSITÄT  
DARMSTADT

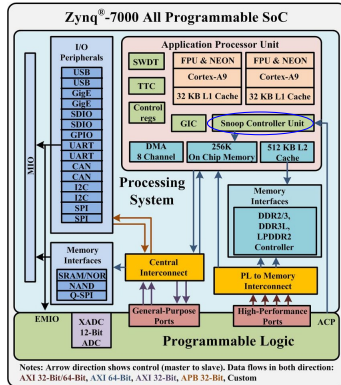


## ■ Snoop Control Unit

# Was ist ein SCU und wofür ist der gut?



TECHNISCHE  
UNIVERSITÄT  
DARMSTADT

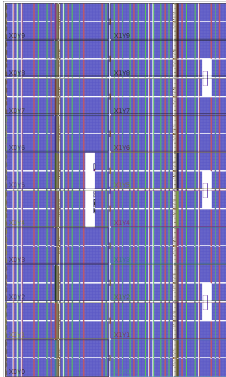


- Snoop Control Unit
- Cache Kohärenz zwischen Prozessor Caches und L2-Cache

# Für welche Zwecke können DSPs genutzt werden?



TECHNISCHE  
UNIVERSITÄT  
DARMSTADT

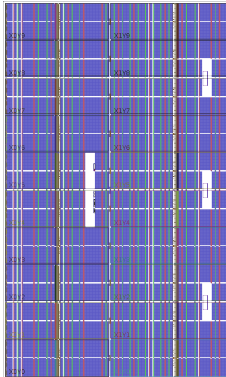


- Arithmetische Operationen wie Add, Mul, MAC

# Für welche Zwecke können DSPs genutzt werden?



TECHNISCHE  
UNIVERSITÄT  
DARMSTADT

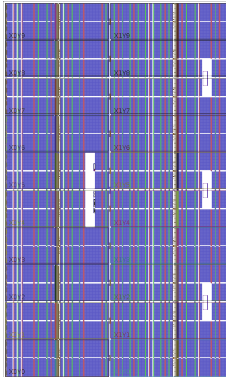


- Arithmetische Operationen wie Add, Mul, MAC
- Begrenzt auf FPGA vorhanden

# Für welche Zwecke können DSPs genutzt werden?



TECHNISCHE  
UNIVERSITÄT  
DARMSTADT



- Arithmetische Operationen wie Add, Mul, MAC
- Begrenzt auf FPGA vorhanden
- Verwendung von DSPs spart CLBs

# Unterscheiden Sie zwischen Soft-Core und Hard-Core Prozessoren.



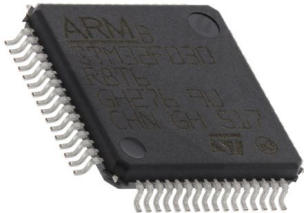
TECHNISCHE  
UNIVERSITÄT  
DARMSTADT



# Unterscheiden Sie zwischen Soft-Core und Hard-Core Prozessoren.



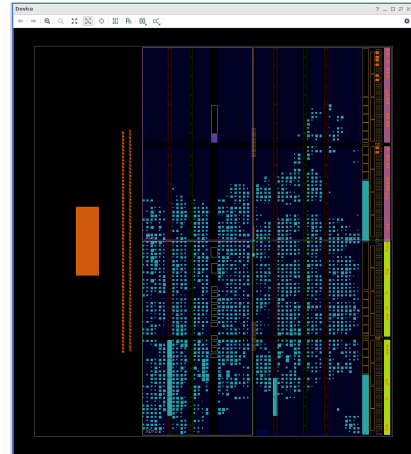
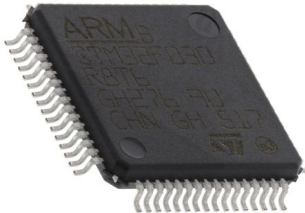
TECHNISCHE  
UNIVERSITÄT  
DARMSTADT



# Unterscheiden Sie zwischen Soft-Core und Hard-Core Prozessoren.



TECHNISCHE  
UNIVERSITÄT  
DARMSTADT





- Beschleunigungssystem für Negativ-Bilder-Berechnung



- Beschleunigungssystem für Negativ-Bilder-Berechnung
- Aufteilung auf Komponenten von Zynq7000



- Beschleunigungssystem für Negativ-Bilder-Berechnung
- Aufteilung auf Komponenten von Zynq7000
- Ablauf:
  1. Benutzereingabe über CLI
  2. Bild von Speicher lesen
  3. Negativberechnung
  4. Bild in Speicher schreiben



- Beschleunigungssystem für Negativ-Bilder-Berechnung
- Aufteilung auf Komponenten von Zynq7000
- Ablauf:
  1. Benutzereingabe über CLI
  2. Bild von Speicher lesen
  3. Negativberechnung
  4. Bild in Speicher schreiben
- Erste Frage: Hardware-Beschleunigung sinnvoll?

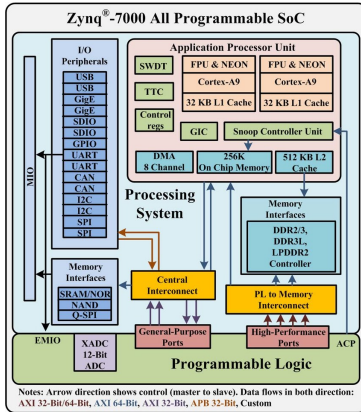


- Beschleunigungssystem für Negativ-Bilder-Berechnung
- Aufteilung auf Komponenten von Zynq7000
- Ablauf:
  1. Benutzereingabe über CLI
  2. Bild von Speicher lesen
  3. Negativberechnung
  4. Bild in Speicher schreiben
- Erste Frage: Hardware-Beschleunigung sinnvoll?
- Vielleicht reicht NEON aus → Vorhandene Libraries testen

# Beschleunigungssystems für Negativ-Bilder-Berechnung: Vorschlag



TECHNISCHE  
UNIVERSITÄT  
DARMSTADT

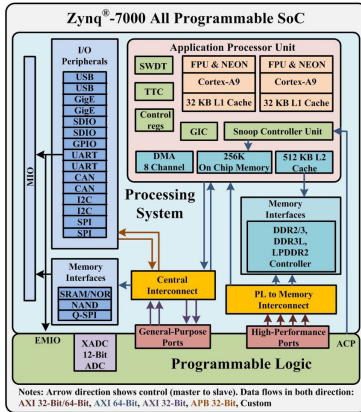




# Beschleunigungssystems für Negativ-Bilder-Berechnung: Vorschlag



TECHNISCHE  
UNIVERSITÄT  
DARMSTADT

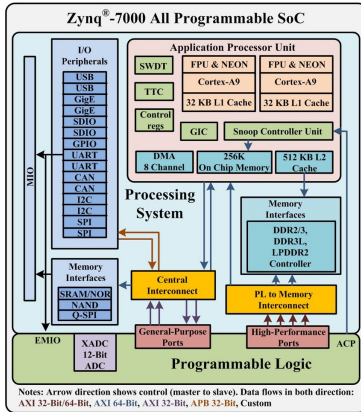


## ■ Nutzereingaben in PS

# Beschleunigungssystems für Negativ-Bilder-Berechnung: Vorschlag



TECHNISCHE  
UNIVERSITÄT  
DARMSTADT

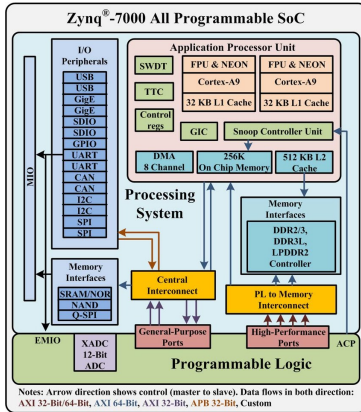


- Nutzereingaben in PS
- Bilder in Speicher laden in PS
- Wesentlich einfacher in Software zu realisieren
- Normalerweise nicht Performanz-Problemstelle

# Beschleunigungssystems für Negativ-Bilder-Berechnung: Vorschlag



TECHNISCHE  
UNIVERSITÄT  
DARMSTADT

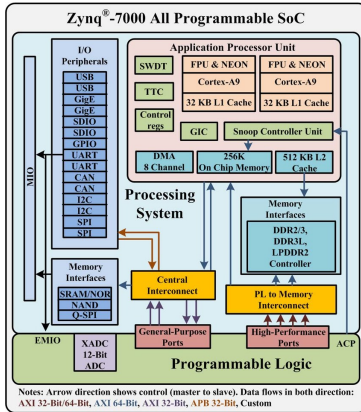


- Nutzereingaben in PS
- Bilder in Speicher laden in PS
- Wesentlich einfacher in Software zu realisieren
- Normalerweise nicht Performanz-Problemstelle
- Bilder für Beschleuniger in DDR → HP-Ports

# Beschleunigungssystems für Negativ-Bilder-Berechnung: Vorschlag



TECHNISCHE  
UNIVERSITÄT  
DARMSTADT

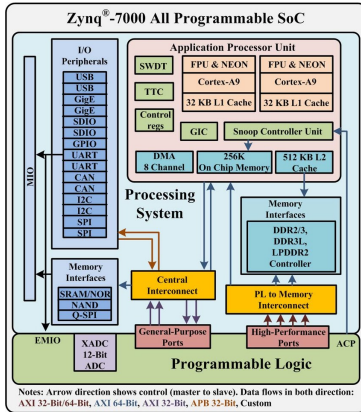


- Nutzereingaben in PS
- Bilder in Speicher laden in PS
- Wesentlich einfacher in Software zu realisieren
- Normalerweise nicht Performanz-Problemstelle
- Bilder für Beschleuniger in DDR → HP-Ports
- Konfiguration über GP-Ports

# Beschleunigungssystems für Negativ-Bilder-Berechnung: Vorschlag



TECHNISCHE  
UNIVERSITÄT  
DARMSTADT

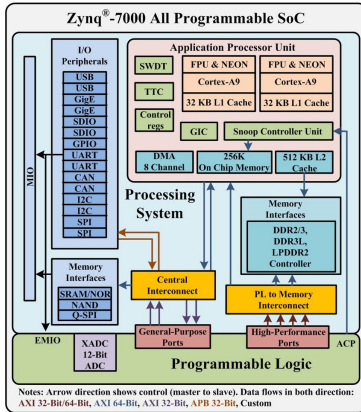


- Nutzereingaben in PS
- Bilder in Speicher laden in PS
- Wesentlich einfacher in Software zu realisieren
- Normalerweise nicht Performanz-Problemstelle
- Bilder für Beschleuniger in DDR → HP-Ports
- Konfiguration über GP-Ports
- Bearbeitung beendet → Interrupt

# Beschleunigungssystems für Negativ-Bilder-Berechnung: Vorschlag



TECHNISCHE  
UNIVERSITÄT  
DARMSTADT



- Nutzereingaben in PS
- Bilder in Speicher laden in PS
- Wesentlich einfacher in Software zu realisieren
- Normalerweise nicht Performanz-Problemstelle
- Bilder für Beschleuniger in DDR → HP-Ports
- Konfiguration über GP-Ports
- Bearbeitung beendet → Interrupt
- Im Detail noch viele Probleme...
- z.B. Zugriff auf Process Virtual Memory?



# Fragen zur Vorlesung oder zur Übung?