Rechnerorganisation Sommersemester 2023 – 8. Vorlesung

Prof. Stefan Roth, Ph.D.

Technische Universität Darmstadt

19. Juni 2023



Inhalt

- Wiederholung Eintakt-Prozessor
- 2 Mehrtakt-Prozessor
- 3 Eintakt-Prozessor vs. Mehrtakt-Prozessor
- Zusammenfassung und Ausblick
- **5** Literatur

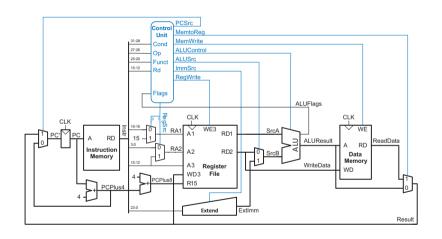
Mikroarchitektur [HH16, S. 385 – 484]

- Einführung in die Mikroarchitektur
- Eintakt-Prozessor
- Mehrtakt-Prozessor
- Pipeline-Prozessor
- Analyse der Rechenleistung
- Ausnahmebehandlung
- Weiterführende Themen

Wiederholung Eintakt-Prozessor

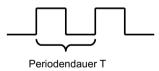


Eintakt-Prozessor, Datenpfad und Kontrolleinheit



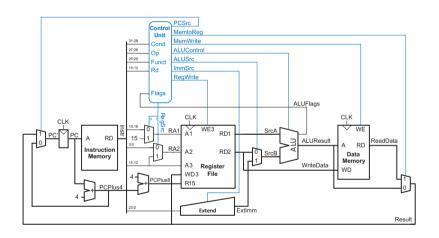
Eintakt-Prozessor, Diskussion

- Eintakt-Prozessor: bearbeitet jeden Befehl in einem Takt
- drei Phasen der Befehlsausführung
 - Befehlsholphase
 - Befehlsdekodierung
 - ► Befehlsausführung
- Taktsignal: Periodendauer/Taktfrequenz $(f = \frac{1}{T})$



- Die Länge des **Pfades**, der zur Ausführung eines Befehls durchlaufen wird, ergibt eine Ausführungszeit
- Der längste Pfad gibt dann die maximale Taktfrequenz vor

Eintakt-Prozessor, Beispiele für Pfade



Mikroarchitekturen

Eintakt-Implementierung

• Jeder Befehl wird in einem Takt ausgeführt.

Mehrtakt-Implementierung

• Jeder Befehl wird in Teilschritte zerlegt.

Pipelined-Implementierung

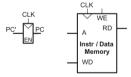
• Jeder Befehl wird in Teilschritte zerlegt. Mehrere Teilschritte werden gleichzeitig (parallel) ausgeführt.

Mehrtakt-Prozessor



Zustandselemente im Mehrtakt-Prozessor

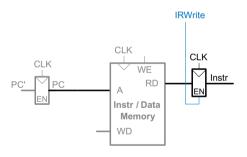
- Ersetze getrennte Instruktions- und Datenspeicher
 - Harvard-Architektur
- durch einen gemeinsamen Speicher
 - ► Von-Neumann-Architektur
 - heute weiter verbreitet

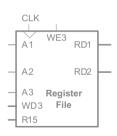




Mehrtakt-Datenpfad: Instruktion holen

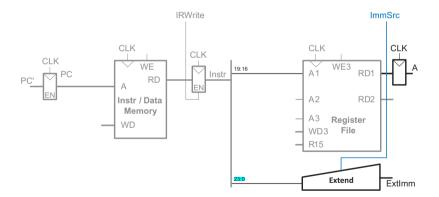
- Beispiel: Ausführung von Idr
- Schritt 1: Hole Instruktion





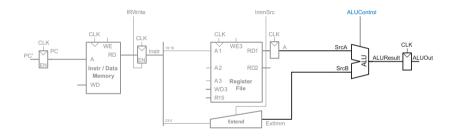
Mehrtakt-Datenpfad: Lese Register für 1dr

• Schritt 2: Lese Quelloperand aus Registerfeld und Werte Direktwert aus



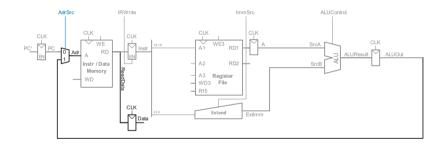
Mehrtakt-Datenpfad: Bestimme Adresse für ldr

• Schritt 3: Berechne die Speicheradresse (Basisadresse + Offset)



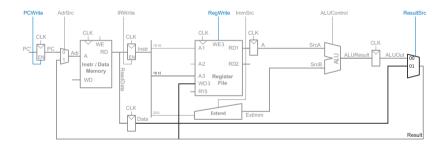
Mehrtakt-Datenpfad: Lesezugriff von ldr

• Schritt 4: Lese Daten aus Speicher



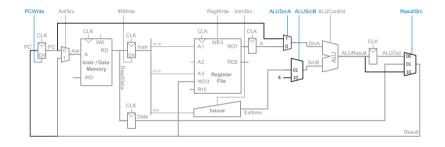
Mehrtakt-Datenpfad: Schreibzugriff von 1dr

• Schritt 5: Schreibe die Daten ins passende Register



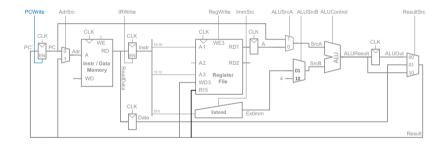
Mehrtakt-Datenpfad: Erhöhe PC

• Schritt 6: Berechne Adresse des nächsten Befehls

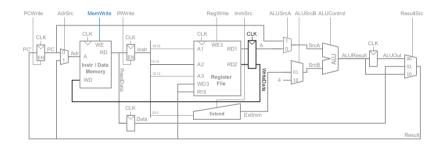


Mehrtakt-Datenpfad: Behandlung von r15 (pc)

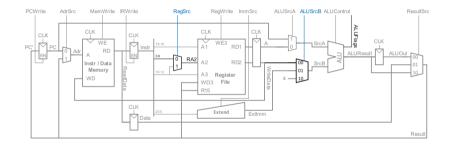
• Schritt 7: Behandlung von r15 (pc)



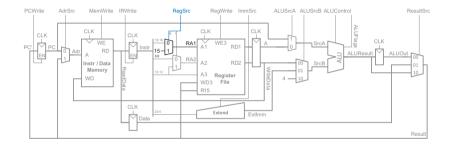
Mehrtakt-Datenpfad: Erweiterung für str



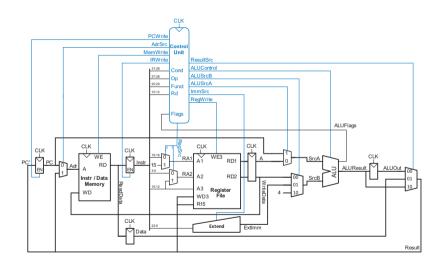
Mehrtakt-Datenpfad: arithmetische/logische Befehle



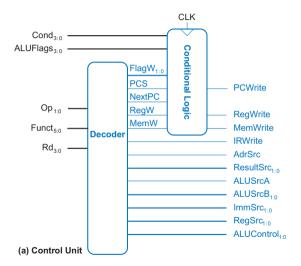
Mehrtakt-Datenpfad: Sprungbefehl b



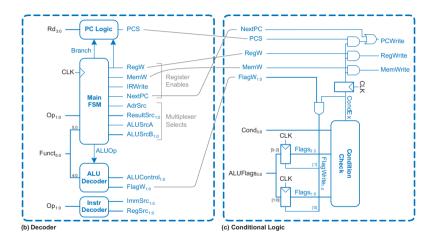
Mehrtakt-Prozessor: Datenpfad und Kontrolleinheit



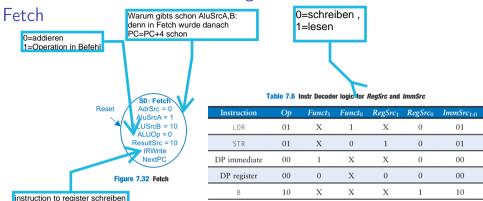
Mehrtakt-Prozessor: Kontrolleinheit



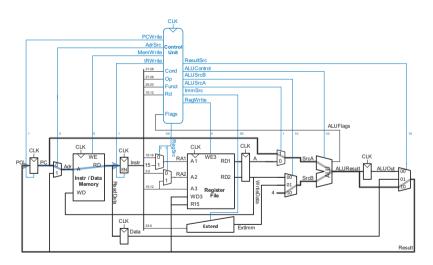
Mehrtakt-Prozessor: Kontrolleinheit - Detail



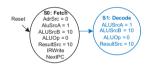
Mehrtakt-Prozessor: Entwicklung des Steuerwerks I



Mehrtakt-Prozessor: Entwicklung des Steuerwerks II Fetch

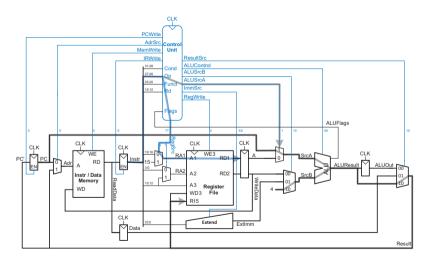


Mehrtakt-Prozessor: Entwicklung des Steuerwerks III Decode ldr



- Steuersignale sind so lange 1, wie sie in Zuständen dediziert auf 1 gesetzt sind
- Beispiel: IRWrite; dieses Signal ist im Zustand S0 auf 1 gesetzt und in allen weiteren Zuständen 0

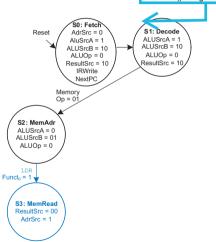
Mehrtakt-Prozessor: Entwicklung des Steuerwerks IV Decode ldr



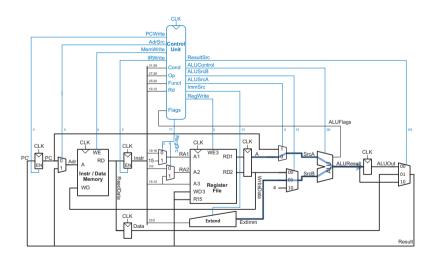
Mehrtakt-Prozessor: Entwicklung des Steuerwerks V

Execute ldr

warum wieder ALUScrA,B,Op: PC wird nochmal um 4 inkrementiert und in PC()R15 geschrieben

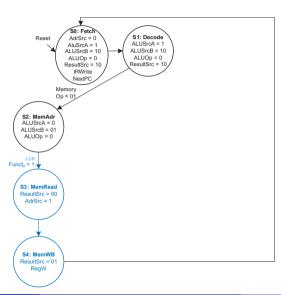


Mehrtakt-Prozessor: Entwicklung des Steuerwerks VI Execute ldr

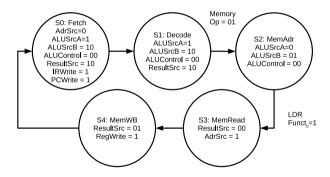


Mehrtakt-Prozessor: Entwicklung des Steuerwerks VII

Execute ldr



Mehrtakt-Prozessor: Entwicklung des Steuerwerks VIII Execute ldr, mit den Bezeichnungen der Steuersignale (abstrahiert)



Mehrtakt-Prozessor, Learning Nugget

• Learning Nugget 06 - Mehrtakt-Prozessor



Eintakt-Prozessor vs. Mehrtakt-Prozessor



Eintakt-Prozessor vs. Mehrtakt-Prozessor

- Eintakt-Prozessor
 - ► + einfach
 - Taktfrequenz wird durch langsamste Instruktion bestimmt
 - Drei Addierer / ALUs und zwei Speicher
- Mehrtakt-Prozessor
 - + höhere Taktfrequenz
 - + einfachere Instruktionen laufen schneller
 - ▶ + bessere Wiederverwendung von Hardware in verschiedenen Takten
 - aufwendigere Ablaufsteuerung
- Gleiche Grundkomponenten
 - Datenpfad: verbindet funktionale Blöcke
 - ► Kontrollpfad: Steuersignale/Steuerwerk

Zusammenfassung und Ausblick



Zusammenfassung und Ausblick

Zusammenfassung

- Mikroarchitekturen von Rechnersystemen
- Mehrtakt-Prozessor

Ausblick

- Mikroarchitekturen von Rechnersystemen
- Pipeline-Prozessor

Lernkontrolle

- Ich habe die Unterschiede zwischen einem Eintakt-Prozessor und einem Mehrtakt-Prozessor verstanden ☑
- Die Entwicklung eines Steuerwerks kann ich nachvollziehen ☑
- ..

Literatur



Literatur

[BO10] Bryant, Randal E. und David R. O'Hallaron: Computer Systems - A Programmer's Perspective.
Prentice Hall. 2010.

[HH16] Harris, David Money und Sarah L. Harris: Digital Design and Computer Architecture, ARM^{\circledR} Edition.

Morgan Kaufmann, 2016.