

Vorlesung Architekturen und Entwurf von Rechnersystemen



TECHNISCHE
UNIVERSITÄT
DARMSTADT

Prof. Andreas Koch, Yannick Lavan, Johannes Wirth, Mihaela Damian

Wintersemester 2022/2023
Theorieblatt 3

In dieser Übung wird das Zynq 7000 Reconfigurable System-on-Chip (rSoC) genauer betrachtet.

3.1 Zynq Hardware

Betrachten Sie die Application Processor Unit des Zynq 7000 rSoC (vgl. SoC Foliensatz, Folie 14). Erläutern Sie kurz die Funktion der folgenden Komponenten im Zynq rSoC:

- GIC
- DMAC
- OCM
- SCU

Hinweis: Sie finden genaue Informationen zu jeder Komponente im User Guide des Zynq rSoCs¹.

3.2 DSPs in FPGAs

In der Programmable Logic (PL) des Zynq rSoC befindet sich ein Field-Programmable Gate Array (FPGA). Dort sind Digital Signal Processors (DSPs) verbaut.

- Für welche Zwecke können DSPs genutzt werden?
- Welche Vor- und Nachteile stehen sich bei der Umsetzung mit DSPs und der Umsetzung mit Configurable Logic Blocks (CLBs) gegenüber?

3.3 Soft Core vs. Hard Core

- Wie entsteht der Unterschied in Chipfläche und maximaler Taktfrequenz zwischen Soft Core Prozessoren und Hard Core Prozessoren?
- In welchen Szenarien könnte der Einsatz von Softcore Prozessoren trotzdem sinnvoll sein?

3.4 Empfohlene Bonusaufgabe: Realisierung eines Hardware-Beschleunigers auf dem Zynq rSoC

Sie möchten einen Hardware-Beschleuniger für die Erstellung von Negativ Bildern[1] realisieren. Für die Verwendung des Beschleunigers ist folgender Ablauf vorgesehen:

Ein Bild liegt als Datei auf einem Speichermedium (z.B. SD-Karte). Der User startet ein Programm und gibt dabei den Dateipfad für das gewünschte Bild und einen Dateinamen für das invertierte Bild an. Das Programm soll das gewünschte

¹Zynq 7000 Technical Reference Manual: <https://docs.xilinx.com/v/u/en-US/ug585-Zynq-7000-TRM>



Bild laden und mit Hilfe des Hardware-Beschleunigers konvertieren. Nachdem die Konvertierung abgeschlossen ist, soll das Bild unter dem angegebenen Dateinamen auf dem Datenträger gespeichert werden. Überlegen Sie sich, wie diese Aufgabe auf dem Zynq SoC umgesetzt werden könnte.

Hinweis: Sie müssen hier keinen Code schreiben. Skizzieren Sie lediglich grob Ihre Ideen. Überlegen Sie zunächst, welche Komponenten im Processing System (PS) (auf den Cortex-A9) und in der PL (FPGA) agieren und wie die Komponenten miteinander interagieren.

Wichtige Abkürzungen

CLB	Configurable Logic Block
DMA	Direct Memory Access
DSP	Digital Signal Processor
FPGA	Field-Programmable Gate Array
FPU	Floating-Point Unit
LUT	Lookup Table
PL	Programmable Logic
PS	Processing System
RAM	Random-Access Memory
ROM	Read-Only Memory
rSoC	Reconfigurable System-on-Chip

Literatur

[1] [https://de.wikipedia.org/wiki/Invertieren_\(Bildbearbeitung\)](https://de.wikipedia.org/wiki/Invertieren_(Bildbearbeitung)).