

第5章习题

1. 解：① 串行总线需要的物理连线数目少，消耗硬件资源少，功耗也更低，但相同频率下传输速率更慢；

② 并行总线需要较多的物理连线及相应的硬件资源，功耗高，但是相同频率下传输速率更快。

(2) 原因：并行总线能够同时传输更多数据，因此速率快；串行总线无法做到同时传输，因此速率慢。

2. 解：(1) 系统每秒传输 960 个数据包，每个数据包有 10 位数据

因此波特率为 $960 \times 10 = 9600 \text{ B}$

(2) 1 个数据包中含有 7 位数据位

因此系统的有效数据传输速率为 $960 \times 7 = 6720 \text{ bit/s}$

3. 解：(1) I₂C 的数据包首先为起始条件，之后是 7~10 位的地址帧，然后分别为读/写位、ACK/NACK 位。然后是 8 位数据帧、ACK/NACK 位和另外 8 位数据帧。最后是 ACK/NACK 位和终止条件。

(2) 因为 I₂C 协议仅使用一条数据线 SDA

(3) 起始条件：在 SCL 为高电平时，SDA 由高到低跳变；

终止条件：在 SCL 为低电平时，SDA 由低到高跳变。

4. 解：(1) 4 块这种磁盘组成的 RAID 0 的 MTTF = $\frac{N}{4}$ 小时

(2) 已知每次磁盘可用容量为 50G，系统要求的存储空间为 80G

因此可采用 RAID-6，此时 2 个磁盘冗余，剩余的 2 个磁盘空间大小 > 80G
由于 RAID 能够纠正同时发生的 2 个磁盘失效且正常响应磁盘数

据请求的任何磁盘阵列形式，因此此时的 MTTF 达到最大。

5. 解：(1) 寻道时间：磁头从当前位置移动到目标磁道并消除抖动所需要的时间。

影响因素：磁头臂需要移动的距离及移动速度

(2) 旋转时间：磁头移动到目标磁道后，目标扇区随着盘面转动而经过磁头上下方所需的时间。

影响因素：盘面转动距离及转速

(3) 数据传输时间：磁头完成读出或写入所用的时间

影响因素：数据传输速率

6. 解：(1) 总容量为 $6 \times 240 \times 12 \text{ KB} = 17280 \text{ KB} = 16.875 \text{ MB}$

因此磁盘的总容量为 16.875 MB

(2) 数据传输速率为 $5400 \times 12 = 64800 \text{ KB/min}$

$$= 1080 \text{ KB/s}$$

因此数据传输速率为 1080 KB/s

$$(3) 平均旋转时间为 \frac{17280 \text{ KB}}{1080 \text{ KB/s}} = 16 \text{ s}$$

因此磁盘的平均旋转时间为 16 s

7. 解：磁盘读写的主要延时为寻道时间和磁盘旋转时间

① 磁盘控制电路可以先缓存一段时间的磁盘 I/O 请求并决定请求的最优执行次序，以达到最短的磁头移动距离，从而减小寻道时间。

② 控制电路还可以优化执行次序以达到最小的转动圈数，从而优化磁盘旋转时间。

解：RAID 4 的写入优化即数据块写入某磁盘前，首先读出该位置原先的数据块，对比将要写入的新数据块，计算出发生翻转的位，并由此计算出奇偶校验磁盘中该位置数据块对应位是否需要翻转。

由于该写入方式只涉及待写入数据的磁盘和奇偶校验盘，因此在磁盘数目较多时可显著提升性能。

9. 解：已知 $W = \frac{1}{\mu - \lambda}$ ，其中 μ 为磁盘每秒处理请求数， λ 为每秒发送请求数。当 λ 减小时，将 λ 看作变量， $W''(\lambda) = \frac{2}{(\mu - \lambda)^3} > 0$ ， $0 < \lambda < \mu$ 。此时 $W(\lambda)$ 为凹函数。

随 λ 减小， W 的降低幅度趋缓。

即随着磁盘 I/O 请求减少，系统性能提升幅度下降。

10. 解：(1) 会，因为 DMA 控制器与处理器共享总线，会争用内存。

(2) 采用良好的存储器层次化设计时，I/O 设备与内存进行数据传输耗时短，避免长时间使用总线，减少了 DMA 设备与处理器争抢内存带宽资源。

第六章习题

1. 解：(1) 轮询机制：每个主设备优先级相同，依次使用总线。

① 优点：实现简单，对资源消耗少。

② 缺点：无法实现对总线访问需求高的设备的优先访问。

③ 应用场景：各个主设备对总线的访问需求相近。

(2) 优先级仲裁机制：优先级高的设备在总线仲裁中更容易胜出。

① 优点：提高了总线访问效率。

② 缺点：消耗资源多，需要配套的保护机制

③ 使用场景：各个主设备对总线访问需求差异较大

2. 解：(1) APB

① 特点：没有复杂传输事务的功能，且为非流水线操作；

② 使用场景：面向总线连接的低速低功率外围设备。

(2) AHB

① 特点：支持大量高级特性，如总线仲裁、突发传输、分离传输、流水操作

② 使用场景：面向高性能系统模块的互连

(3) AXI

① 特点：支持 outstanding 传输、乱序传输、窄带非对齐传输

② 使用场景：需大量存取数据的高性能系统

(4) ACE

① 特点：正确的跨缓存共享、器件交互、最大利用缓存数据

② 使用场景：需大量存取数据的高性能系统

(5) C4I

① 特点：采用独立的分层结构、支持 Cache-一致性模型、流控机制

② 使用场景：互联的一致性节点组件多，对时延和带宽有要求的场景

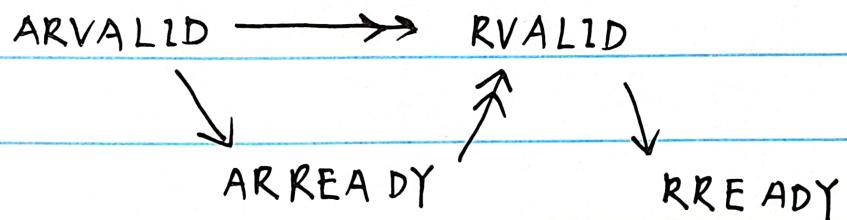
3. 解：(1) AXI 总线包括 读地址通道、读数据通道、写地址通道、写数据通道、写响应通道。

② 因为 读响应 是在 读地址通道 完成的

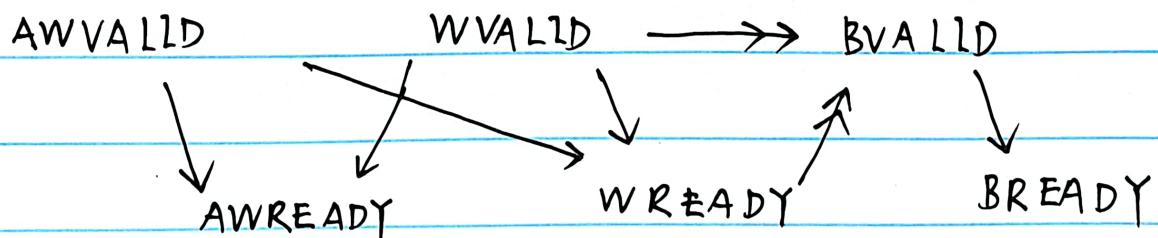
(2) ① 在下图中，单箭头指向可以在前一个信号（本信号）断言之前或之后断言的信号（指向的信号），双箭头指向只有在前一个信

号(本信号)断言之后才可以断言的信号(指向的信号)

读事务握手信号的关系



写事务握手信号的关系



②原因：防止死锁

(3) ① 突发传输：在地址总线上进行一次地址传输后，进行多次数据传输

② 突发传输类型：

INCR 模式：后续数据的存储地址在起始地址基础上递增；

WRAP 模式：首先递增，到达上限地址后回到起始地址，继续递增；

FIXED 模式：后续数据不断写入起始地址。