

考虑以下指令序列：

2.
- I1: ld a1,0(s1)
I2: mul a2,a0,a2
I3: add a1,a2,a2
I4: ld a2,0(s2)
I5: add a3,a1,a2
I6: sd a3,0(s3)

不必考虑内存地址的相关性，在下表中列出所有的数据依赖。

	I1	I2	I3	I4	I5	I6
I1	-					
I2	X	-				
I3	WAW	RAW	-			
I4	X	WAW	WAR	-		
I5	X	X	RAW	RAW	-	
I6	X	X	X	X	RAW	-

4.

$$S_{overall} = \frac{T_A \cdot CPI_A}{T_B \cdot CPI_B} = \frac{1 \times 1.2}{0.6 \times 1.375} \approx 1.455$$

处理器A的时钟周期为 $T_A=1ns$ ，处理器B的时钟周期为 $T_B=0.6ns$

流水级数

$$CPI_A = \frac{N - (k - 1) + \frac{N}{k}}{N}$$
 当 N 很大时, $CPI_A \approx \frac{6}{5} = 1.2$.

流水级数

$$CPI_B = \frac{N - (k - 1) + \frac{3N}{8}}{N}$$
 当 N 很大时 $CPI_B \approx \frac{11}{8} = 1.375$

2) 计算 CPI_A .

$$CPI_A = \frac{N_{cycle}}{N_{Instruction}} \approx \frac{0.8N - (k - 1) + \frac{N}{5} + 0.2N + 0.2N \times 5\% \times 2}{N} = \frac{N - (k - 1) + \frac{N}{5} + 0.2N \times 5\% \times 2}{N}$$
 当 N 即指令数很多时

$$CPI_B = \frac{N_{cycle}}{N_{Instruction}} = \frac{0.8N - (k - 1) + \frac{3N}{8} + 0.2N + 0.2N \times 5\% \times 5}{N} = \frac{\frac{11}{8} + 0.2 \times 5\% \times 5}{1} = 1.375 + 0.05 = 1.425$$
 当 N 充分大时

6.
- Loop: I₁: ld a1, 0(a2)
I₂: addi a1, a1, 1
I₃: sd a1, 0(a2)
I₄: addi a2, a2, 4
I₅: sub a4, a3, a2
I₆: bnez a4, Loop

D

	I1	I2	I3	I4	I5	I6
I1	-					
I2	WAW, RAW	-				
I3	X	RAW	-			
I4	X	X	WAR	-		
I5	X	X	X	RAW	-	
I6	X	X	X	X	RAW	-

	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18
ld a1, 0(a2)	IF	ID	EX	MEM	WB													
addi a1, a1, 1		IF	ID	S	S	EX	MEM	WB										
sd a1, 0(a2)			IF	S	S	ID	S	S	EX	MEM	WB							
addi a2, a2, 4					IF	S	S		ID	EX	MEM	WB						
sub a4, a3, a2								IF	ID	S	S	EX	MEM	WB				
bnez a4, Loop									IF	S	S	ID	S	S	EX	MEM	WB	

2) 一个循环需要18个时钟周期，总共需要25个循环之后指令完成指定内容的执行

$$t_{cycle总} = t_{cycle} \times N_{cycle} = 18 \times 25 = 450 \text{ 个时钟周期}$$

7. 1) 相比无前端电路此时一个循环需要11个时钟周期，需要25个循环。

$$t_{cycle总} = 11 \times 25 = 275 \text{ 个时钟周期}$$

2) 若在IP级存在一个IP的固定预测发生跳转且能记录3跳转目标位置的分支预测器，

$$t_{cycle} = 7$$

$$t_{cycle总} = t_{cycle} \times 25 = 179 \text{ 个时钟周期} + 4$$

	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17
ld a1, 0(a2)	IF	ID	EX	MEM	WB												
addi a1, a1, 1		IF	ID	S	EX	EX	MEM	WB									
sd a1, 0(a2)			IF	S	ID	ID	EX	MEM	WB								
addi a2, a2, 4					IF	ID	EX	MEM	WB								
sub a4, a3, a2						IF	ID	EX	MEM	WB							
bnez a4, Loop							IF	ID	EX	MEM	WB						

8 (1)

$$t_{cycle} = 12$$

$$t_{cycle总} = 10 + 24 \times 12 + 11 = 309 \text{ 个时钟周期}$$

	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20	21	22	23	24
ld a1, 0(a2)	IF1	IF2	ID1	ID2	EX1	EX2	MEM1	MEM2	WB1	WB2														
addi a1, a1, 1		IF1	IF2	ID1	ID2	S	S	S	EX1	EX2	MEM1	MEM2	WB1	WB2										
sd a1, 0(a2)			IF1	IF2	ID1	S	S	S	ID2	S	EX1	EX2	MEM1	MEM2	WB1	WB2								
addi a2, a2, 4				IF1	IF2	S	S	S	ID1	S	ID2	S	EX1	EX2	MEM1	MEM2	WB1	WB2						
sub a4, a3, a2					IF1	S	S	S	IF2	S	ID1	ID2	S	EX1	EX2	MEM1	MEM2	WB1	WB2					
bnez a4, Loop									IF1	S	IF2	ID1	S	ID2	S	EX1	EX2	MEM1	MEM2	WB1	WB2			

12)

$$N_{指令总} = 25 \times 6 = 150, CPI_6 = \frac{N_{cycle_6}}{N_{指令总}} = \frac{450}{150} = 3$$

$$CPI_{7-1} = \frac{275}{150} = 1.83$$

$$CPI_{7-2} = \frac{179}{150} = 1.193$$

$$CPI_{8-1} = \frac{309}{150} = 2.06$$

19.
- 基础的5级RISC流水线能够单周期完成ID阶段的前提是寄存器堆拥有至少2个读端口以同时读出2个源操作数。假设某个系统仅能使用具有单个读端口的寄存器堆，这将导致流水线面临结构冲突。为此，拥有两个源操作数寄存器的指令的ID阶段需要被拆分为两周期完成，单个源操作数寄存器指令则不受影响。

1) 标记下表中的指令是否需要两周期完成ID阶段。

	add	addi	ld	sd	bne	jal	jalr
是否需要2周期?	✓	✗	✗	✓	✓	✗	✗

2) 考虑以下指令序列：

Loop: lw a4, 0(a3)
addw a1, a4, a1
addiw a2, a2, -1
addiw a3, a3, 4
bnez a2, Loop

	1	2	3	4	5	6	7	8	9	10	11	12	13
lw a4, 0(a3)	IF	ID	EX	MEM	WB								
addw a1, a4, a1		IF	ID	S	S	ID2	EX	MEM	WB				
addiw a2, a2, -1			IF	S	S	S	ID	EX	MEM	WB			
addiw a3, a3, 4					IF	S	S	S	IF2	ID	EX	MEM	WB
bnez a2, Loop						IF	ID	EX	MEM	WB			

若a1初值为0，a2初值为N，流水线无前馈，则在上述单个读端口寄存器堆系统中，循环单次迭代需要的周期数是至少多少？画出执行时序表。

- 3)
- 为流水线引入前馈，如果两个源操作数寄存器中的任意一个可以通过前馈而不是读寄存器堆得到，则即使寄存器堆只有一个读端口，ID阶段仍然可以单周期完成。此时上述代码段单次迭代需要的周期数是多少？画出执行时序表。

	1	2	3	4	5	6	7	8	9	10	11	12
lw a4, 0(a3)	IF	ID	EX	MEM	WB							
addw a1, a4, a1		IF	ID	S	EX	MEM	WB					
addiw a2, a2, -1			ID	EX	MEM	WB						
addiw a3, a3, 4				IF	ID	EX	MEM	WB				
bnez a2, Loop					IF	ID	EX	MEM	WB			