

优点: 运行速度快, 处理能力强, 应用范围广, 安全性强
劣势: 制造困难, 连通性低, 技术限制, 返回答案为量子态不易理解.

三周

9. ① 基准测试: 用基准测试软件测试

② 微架构分析: 比较缓存大小, 总带宽等指标

③ 模拟器仿真: 用模拟器, 可能受限于模拟器性能.

④ 实际应用程序测试

D 与 C 均为基准程序测试

D: 根据 DMDPS/MHz 评价每秒 ^{秒数} Dynastone 次数

M: 根据 Coremark/MHz 评价每秒 Coremark 执行数.

内存: cache (可能多组) — 主存 — 磁盘

提高内存速度

操作系统: 用户层 — 服务层 — 内核层 — 硬件抽象层

高效、可靠、易用、扩展性强

编程语言: 框架层 — 库层 — 语义层 — 语法层

使用修改、复用.

补 2:

相较于 CISC, RISC 有如下好处, RISC 拥有更简单的指令, 因此不需要微编码解码器。RISC 指令通常与微指令一样简单, 且可以由硬件直接执行。其次, 以前用于 CISC 的 ISA 微码解码器的快速内存, 被重新定义由 RISC 指令的高速缓存, 提高指令的重用速度。第三, 基于 Gregory Chaitin 的

proof-coloring scheme 证明译码器能更有效的使用寄存器, 有利于寄存器—寄存器的 ISA。最后, Moore 定律表明, 在 1980 年代, 已经存在足够多的晶体管来实现这一设计。

由于移动设备的兴起, 功耗与模具面积越来越受重视, 在成本与性能的双重压力下, RISC 越来越成为主流市场选择的对象, 此外, 设计成本也是一项重要参考指标。

为了应对功耗墙的存在, 越来越专业化的架构与语言被设计出来, 通过损失部分, 同时, 开源设计可以鼓励更多的人参与设计, 进一步加速技术进步。通过更灵活的硬件开发, 包括软件模拟、FPGA、EPCAD 工具, 能够在流片之前, 给开发者心理预期从而更好的改进设计。