

## 第四周作业

1.2.4.5.6.11

1. CISC优势：增强硬件的运算能力，降低编译难度，代码密度高

劣势：随着计算机的发展，不断有新指令被添加进指令集，这使硬件研发周期变长，成本提升。

RISC优势：指令格式统一，类型简单，硬件开发周期短

劣势：指令灵活性不佳，对编译器设计要求高

2. 基本指令集是 RV32I, RV32E, RV64I

常用的拓展指令集有 M: 扩展了整数除法指令

A: 拓展了并发操作中的原子指令

F: 扩展了 IEEE 标准单精度浮点数运算指令，增加了 32 个 32 位浮点寄存器

D: 双精度

32 个 64 位

Q: 扩展了四精度浮点数运算指令

4. (1) ADD 指令的 opcode 为 0110011 ADDW 的 opcode 为 0111011 不相同

两者的 add 指令具有相同的 opcode

意义：在 32 位符号扩展整数上，执行 64 位宽度逻辑操作，需要保持符号扩展的正确性。

因此设计 ADDW 以区分 ADD。ADDW 作用在 32 位数值上，产生有符号 32 位结果，溢出被忽略，低 32 位被符号扩展为 64 位

(2) 需要符号位扩展，这两条指令生成 32 位符号扩展整数且溢出被忽略，如果不进行符号扩展而将结果直接写回 64 位寄存器中时，后续计算中操作数的符号会出错

5. 一些指令仅在某些操作数时是有效的。当无效时，它们有可能被标记为 HINT，意味着这个操作码被留给未来的微体系结构提示。在提示没有效果的实现上，标记为 HINT 的指令必须作为空指令执行。



扫描全能王 创建

6 REM, REMU 给出余数 KEM rd, rs1, rs2

DIV, DIVU 指令分别执行有符号、无符号的 X 位整数除以 X 位整数除法操作

REM, REMU 给出相应的余数

$I_6 = 0 \ 000 \ 0000 \ 0000 \ 0000 \ 0000 \ 0000 \ 0001 \ 0000$

$J = 0 \ 000 \ 0000 \ 0000 \ 0000 \ 0000 \ 0000 \ 0101$

$-5 = 1 \ 111 \ 1111 \ 1111 \ 1111 \ 1111 \ 1111 \ 1011$

指令集手册要求结果向 0 趋近，所以应该为商 -3，余 1。余数与被除数符号相同

11. 寻址 (1) 偏移量寻址 (2) 直接寻址 (3) 立即数寻址 (4) 寄存器寻址 (5) 偏移量寻址



扫描全能王 创建