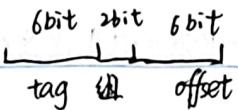


17. (1) 按字节寻址且页大小64字节 \therefore 页内偏移 $\log_2 64 = 6$ 位

故标签为 $12-6=6$ 位， 组: $14-12=2$ 位， 即 虚拟地址:



对于 $Dx05A4$, 考虑后8位转为二进制: 10100100

组号10为第2组, 标签 $0x05 \Rightarrow$ 物理页号为 $0x1C = 011100B$

\therefore TLB命中, 物理地址为 011100100100

(2) 使用单级页表, 虚拟页号共计 $14-6=8$ 位, 条目共计 $2^8=256$

(3) 块大小4Byte \Rightarrow 2位 offset 16个组 \Rightarrow 4位组号 tag: $12-2-4=6$ 位

代入(1)中的物理地址: 组号 $(100)_b = (9)_d$ 标签 $(011100)_b = 0x1C$ offset $(00)_b = 0x0$

\therefore 命中缓存, 访存结果为 $0x63$

18. (1)	访存地址	A	B	C	D	A	B	C	D
way 0	-	A	A	C	C	A	A	A	C
way 1	-	-	B	B	D	D	B	B	B
命中?	N	N	N	N	N	N	N	N	N

长时间运行, 想必命中率还是0

(2) FIFO 的命中率也是0, 考虑随机替换, 设命中率为P

考虑一个ABCD周期: A: 无论上一个周期中D是否命中, 必定有D进入缓存

$$A \quad B \quad C \quad D \quad P: \begin{matrix} D \\ A \\ \downarrow \\ A \\ D \end{matrix} \Rightarrow \begin{matrix} A \\ D \end{matrix}$$

$$\begin{array}{ll} \text{way 0} & \begin{matrix} D & A & B & C \end{matrix} \\ \text{way 1} & \begin{matrix} P_A & P_B & P_C & P_D \\ P_1 \cdot A & P_1 \cdot B & P_1 \cdot C & P_1 \cdot D \\ P_2 \cdot C & P_2 \cdot D & P_2 \cdot A & P_2 \cdot B \end{matrix} \end{array} \quad P_1: \begin{matrix} D \\ B \end{matrix} \Rightarrow \begin{matrix} 50\% & A \\ 50\% & D \end{matrix} \quad P_2: \begin{matrix} D \\ C \end{matrix} \Rightarrow \begin{matrix} 50\% & A \\ 50\% & D \end{matrix}$$

$$\therefore P = 50\% P_1$$

$$P_1 = 50\% P_2$$

$$\text{而 } P + P_1 + P_2 = 100\%$$

$$P_2 = P + 50\% P_1 + 50\% P_2$$

$$\therefore \text{命中率 } P = 14.3\%$$

$$\therefore P : P_1 : P_2 = 1 : 2 : 4$$

19. (1) 如果在同一缓存组内有多个缓存行具有相同的低位标签，即低位标签冲突，就会导致无法准确识别待访问数据所在的具体缓存行，降低系统的性能和效率。

(2) microtag 技术在预测命中 Ltag 时会将数据提前传递给处理器，如果该预测不是真正命中 (Htag 不匹配) 则需要取消之前的数据传递。这种情况下，由于替换策略无法准确识别真正的命中，可以导致错误的替换，从而引入了数据的错误。

(3) $16\text{ KB} = 2^{14}\text{ Byte}$ ，故 14 位页偏移

~~块大小 = 8KB / 4 = 2KB~~ 索引位数 + 块内偏移位数 = $\log_2 \text{组数} + \log_2 \frac{\text{块大小}}{8\text{KB}}$

\therefore 至多 $14 - 11 = 3$ bit 的低位标签。