

4. 1) PMP中 XWR位用于进一步限制物理内存区访问权限, 页表中 XWR针对虚拟地址, PMP中 XWR针对物理地址, 当二者冲突时以更严格的为准

2) 1) PMP是否被锁定, 1为被锁, 被锁后不可修改直至重置PMP

A: 表示PMP地址匹配模式; 为0时地址范围由PMPADDR指定为1时, 由PMPADDR与PMPADDR1指定, 更灵活.

5) 页数: $2^{64}/2^{12} = 2^{52}$ 个.

需要 $8 \times 2^{52} = 2^{55}$ Byte 空间

2) 2^{39} Byte 空间

3) 因为多级页表将大的虚拟地址空间分成多个小虚拟地址空间, 每个小的虚拟地址空间需要的页表也更小.

5. 通过中间位作索引, 高位作标签的方式可以尽可能使块映射至不同组中, 而不是同组的不同处, 从而提高cache利用率.

6. 可以让页号与物理地址组号直接对应, 简化地址转换.

$$1) 1 \times 97\% + 110 \times 3\% = 4.27$$

$$2) \text{命中: } \frac{64K}{1G}, \quad 1 \times \frac{2^6 \cdot 2^{10}}{2^{30}} + 110 \times (1 - \frac{2^6 \cdot 2^{10}}{2^{30}}) \approx 110$$

3) 程序的空间局部性越强, 越能使cache发挥作用, 提高访存性能

$$4) 1 \cdot x + 110(1-x) \leq 105 \quad \Rightarrow x \geq 4.6\%$$



32位地址

编号	缓存大小	块大小	相联度	组数	组索引数	标签位数	偏移位数
1	4	64	2	32	5	1	6
2	4	64	8	8	3	3	6
3	4	64	全相联	1	0	6	6
4	16	64	1	256	8	0	6
5	16	128	2	64	8	1	7
6	64	64	4	256	8	2	6
7	64	64	16	64	6	4	6
8	64	128	16	32	5	4	7

Q. 1) $0.22(1-p_1) + 100.22 p_1 < 0.52 + 100 p_2$

即 $p_1 - p_2 < 0.003$

2) $0.22(1-p_1) + k \cdot 0.22 p_1 < 0.52(1-p_2) + k \cdot 0.52 p_2$

即 $p_1 < \frac{0.3}{0.22(k-1)} + \frac{26}{11} p_2$

1) 直接: mod 16后分别为: 1, 5, 1, 5, 5, 5, 5, 替换5次

2路: 3次, 4路: mod 4: 3次, 8路: 0次

2. 16块, 一块16字节, 4个 int32-t. 96个数组元素, 24块.

N=102较大, 忽略稳态前.

直接映射: 第0~7块与第16~23块争用前8块cache. 第8~15块一直在cache中, 缺失率: $\frac{2}{3} \times \frac{1}{4} = \frac{1}{6}$

2路: 第0~7块, 第8~15块, 第16~23块同时争用2路.

缺失率: $1 \times \frac{1}{4} = \frac{1}{4}$




```

13. for (int j=0; j<128; ++j) {
    for (int i=0; i<64; ++i) {
        A[j][i] = A[j][i] + 1;
    }
}

```

14. 一块存8个数组元素, 128个块.

1) 优化前: 一直缺失, 共 2^{13} 次. 优化后每8次缺一次, 共 2^{10} 次.

2) 前: 有8次缺一次, 共 2^{10} 次. 后: 8次/缺一次, 共 2^{10} 次.

3) 优化前: 1024块, 32KB缓存.

优化后: 1块, 32B缓存.

in	inp				out				
	0	1	2	3		0	1	2	3
0	X	✓	✓	✓	X	X	X	X	X
1	X	✓	✓	✓	X	X	X	X	X
2	X	✓	✓	✓	X	X	X	X	X
3	X	✓	✓	✓	X	X	X	X	X

16. 32块, 16组, 2路, 一块有4个int.

1) 每4次中有一次缺失, 命中率75%.

2) 不可以, 每次调用一块, 顺序使用, 所有ms均为强制缺失.

3) 可以, 可减少强制缺失.

