

2023.3.21

3. 1) nop: addi X0, X0, 0

2) ret: jalr X0, 0(ra)

3) call offset: anipc Xb, offset[31:12]

jalr Xb, Xb, offset[11:0]

4) mv rd, rs: addi rd, rs, 0

5) rd cycle^[h] rd: csrrs rd, cycle[h], X0

周期性读取指令

6) sext.w rd, rs: addiw rd, rs, 0

符号位扩展指令

7. 1) 先判断一个加数 t_1 的正负, 再判断 t_1 与 t_2 的大小关系
 t_1 正 $t_1 > t_2$ 或 t_1 负 $t_1 > t_2$ 跳转 overflow

\therefore slti $t_3, t_1, 0$ # $t_1 > 0$ t_3 为 0; $t_1 < 0$ t_3 为 1

slti t_4, t_2, t_0 # $t_2 > t_0$ t_4 为 0; $t_2 < t_0$ t_4 为 1

2) 若溢出则 t_0 应 $< t_1, t_2$ 中任意一个

\therefore bitu $t_0, t_1, \text{overflow}$

3) x86: 当有符号整数出现加法溢出时设置溢出标志
无符号 . . . 设置进位标志

eg. 溢出标志: overflow flag: 1

ARM: 通过 CPSR 的状态寄存器反映当前指令的溢出状态

8. 1) DIVU: $rd = 0x \underbrace{ff \dots ff}_{16 \text{ 个 } P}$

REMU: $rd = x$ (被除数)
 $\underbrace{16 \text{ 个 } P}$

DIV: $rd = 0x \underbrace{ff \dots ff}_{16 \text{ 个 } P}$

REM: $rd = x$ (被除数)

2) NX - 非精确异常 NX=0 没有产生非精确异常

NX=1 产生 - - -

UF - 下溢异常

UF=1 产生下溢异常 (以下省略=0 没有产生)

OF - 上溢异常

OF=1 产生上溢异常

DZ - 除0异常

} 为1时产生异常

NV - 无效操作数异常

不会陷入系统调用

3) x86 系统会出现除法零中断

ARM 系统可配置控制寄存器 CCR 的 DIV-0-TRP

此位为0时 除以0操作不触发异常

为1时 除以0触发异常事件并产生相应中断

12 1) 管理员特权级

2) 机器特权级

3) 机器特权级

4) 机器特权级

5) 用户应用特权级

13 li A2, 100

Loop:

bge A3, A2, end

slli A4, A3, 2

add A5, A4, t0

add A6, A4, t1

lw A2, 0(A5)

lw A6, 0(A6)

mvi A7, A5, A6

j Loop

end:

lw A5, 0(t0)

mv A0, A5

sw A7, 0(A5)

addi A3, A3, 1

14. ~~part 1~~

part1: blt a1, a0, part2

sub a2, a0, a1

j end

part2: add a2, a0, a1

end:

15 lw a2, 0(t0)

mv a2, t0; sw a2, 0(t0) # p[0] = p

li t1, 3 # int a = 3

addi t0, t0, 4

lw a2, 0(t0)

mv a2, t1

sw a2, 0(t0)

slli a3, t1, 2

add t0, t0, a3

lw a2, 0(t0)

mv a2, t1

sw a2, 0(t0)

} # p[0] = a.

} # p[a] = a.

16 mv a2, t0

mv t0, t1

mv t1, a2

1) 初 (计数器)
赋值 $a_0 = 0$ $a_1 = 1$ $a_2 = 30$

每循环一次 $a_1 \times 2$ 共循环 30 次

$$\text{即 } a_1 = 1 \times 2^{30} = 2^{30}$$