

可知, 循环迭代需要的周期数为12.

(3).	1	2	3	4	5	6	7	8	9	10
lw a4, 0(a3)	IF	ID	EX	MEM	WB					
addu a1, a4, a1		IF	ID	EX	MEM	WB				
addiu a2, a2, 1			IF	ID	EX	MEM	WB			
addiu a3, a3, 4				IF	ID	EX	MEM	WB		
bne a2, loop					IF	ID	EX	MEM	WB	

可知, 周期数为9.

4.22.

9. 解(1)	开始周期	结束周期	
fld f2, 0(a0)	1-4		
fld f4, 8(a0)	5-15		> RAW
fmul f2, f2	6-10		
fld f4, 0(a1)	7-10		
fadd f4, f2, f4	11-13		> RAW, WAW
fadd f10, f2, f2		16-18	
fsd f10, 0(a0)		19-20	> WAW
fsd f4, 0(a1)		20-21	
addi a0, a0, 8		21	
addi a1, a1, 8			
snb x20, x4, a0		22	
bne x20, loop		23	
			24-25

综上, 共需要25个周期执行完成

(2) fld	1-4					
fdiind		5-15				
fmul.d		5-9				
fld		6-9				
fadd.d		10-12				
fadd.d			16-18			
fsd				19-20		
fsd				19-20		
addi					20	
addi					20	
sub						21
bnz						22-23

由上图可知，双发射，共需 23 个周期执行。

(3). 调整如下:

fld f2, 0(a0)	1-4
fdiind f8, f0, f2	5-15
fmul.d f2, f6, f2	5-9
fld f4, 0(a1)	6-9
fadd.d f4, f0, f4	10-12
fsd f4, 0(a1)	13-14
fadd.d f10, f8, f2	16-18
fsd f10, 0(a0)	19
addi a1, a1, 8	20
sub x20, x4, a0	20
bnz x20, loop	21-22

共需 22 个周期。

10. 解：寄存器中的指令序列如下：

```
Loop: fld    T9, 0(a0)
      fmul.d  T10, f0, f2
      fdiv.d  T11 T11, T9, T10
      fld     T12, 0(a1)
      fadd.d  T13 T13, f0, T12
      fsub.d  T11 T11, T11, T13
      fsd     T11, 0(a1)
```

11. 解：(1) 显式寄存器：物理上的寄存器堆中具有的真实寄存器数目比 ISA 定义的要多，对每条需写回的指令总会新分配一个且的寄存器。

而隐式寄存器：物理寄存器数和 ISA 定义的寄存器数相同，ISA 寄存器只保存跟该指令的值而不包括处于推测状态的值。

(2) 显式寄存器寄存器：涉及到使用专门的硬件来实现寄存器寄存器。该硬件维护程序使用的逻辑寄存器名称和处理器使用的物理寄存器之间的映射。当执行一条指令时，逻辑寄存器名称被转换为物理寄存器名称，并且结果被存储在适当的物理寄存器中。显示寄存器寄存器的优点是它非常灵活，并且可以处理广泛的指令序列。缺点是需额外的硬件，增加了成本。

(3) 对于隐式寄存器，处理器使用一组规则来指定为每个指令使用哪个物理寄存器。这可以在软件中完成，也可以使用硬件和软件的组合。

优点是：相比显式寄存器更简单，成本更低。

缺点是：不是很灵活，且可能无法处理所有指令序列。

(4) 显式寄存器实现法：使用专用的寄存器寄存器单元，或使用硬件和软件的组合来执行
隐式——：使用一组规则来指定使用哪些物理寄存器。

寄存器。