

Chapter4 (上周新冠阳性，有两道作业没来得及做，现在补全)

- 17.1) 页内偏移量为 6 位，因此虚拟页号为 00010110(2)，TLB 对应的组号为 2，标签为 0x05，TLB 发命中，此次内存访问的物理地址为 011100100100。
- 2) 虚拟页号有 $14-6=8$ 位，因此该系统的页表有 $2^8=256$ 个条目。
- 3) 块内偏移量为 2 位，因此块地址为 0111001001，得到的索引为 9，标签为 0x1C，块偏移为 0x00，访存请求命中缓存，访存结果为 0x63。

18.1) 命中率=0。

访存地址	A	B	C	D	A	B	C	D
way 0	-	A	A	C	C	A	A	C
way 1	-	-	B	B	D	D	B	B
命中?	N	N	N	N	N	N	N	N

2) 遵循被仿存过的块被优先替换，未命中的先进后出原则，命中率=1/3。

访存地址	A	B	C	D	A	B	C	D	A	B	C	D	A
way 0	-	A	A	A	A	B	C	C	C	C	D	A	A
way 1	-	-	B	C	D	D	D	D	A	B	B	B	C
命中?	N	N	N	N	Y	N	N	Y	N	N	Y	N	N

Chapter5

1.串行总线需要的物理连线数目少，消耗硬件资源少，功耗低，但相同频率下传输速率慢；并行总线需要较多的物理连线及相应的硬件资源，功耗高，但可以传输更多数据，传输速率更快。

两者的数据传输方式不同，串行总线是一位一位地传输数据，并行总线是同时传输多位数据，因此相同的传输速率下，串行总线传输的数据量要比并行总线少；传输距离的不同，串行总线的传输距离可以很长，而并行总线的传输距离比较短，因此，串行总线需要更高的传输速率来保证数据的传输效率；传输信号的稳定性不同，串行总线在传输过程中只需要维护一个信号的稳定性，而并行总线则需要同时维护多个信号的稳定性，因此串行总线的传输速率可以更高；系统复杂度的不同，平行总线需要同时传输多个信号，需要更多的物理线路和接口，因此系统复杂度比较高，而串行总线只需要一条传输线路和一个接口，系统复杂度较低。

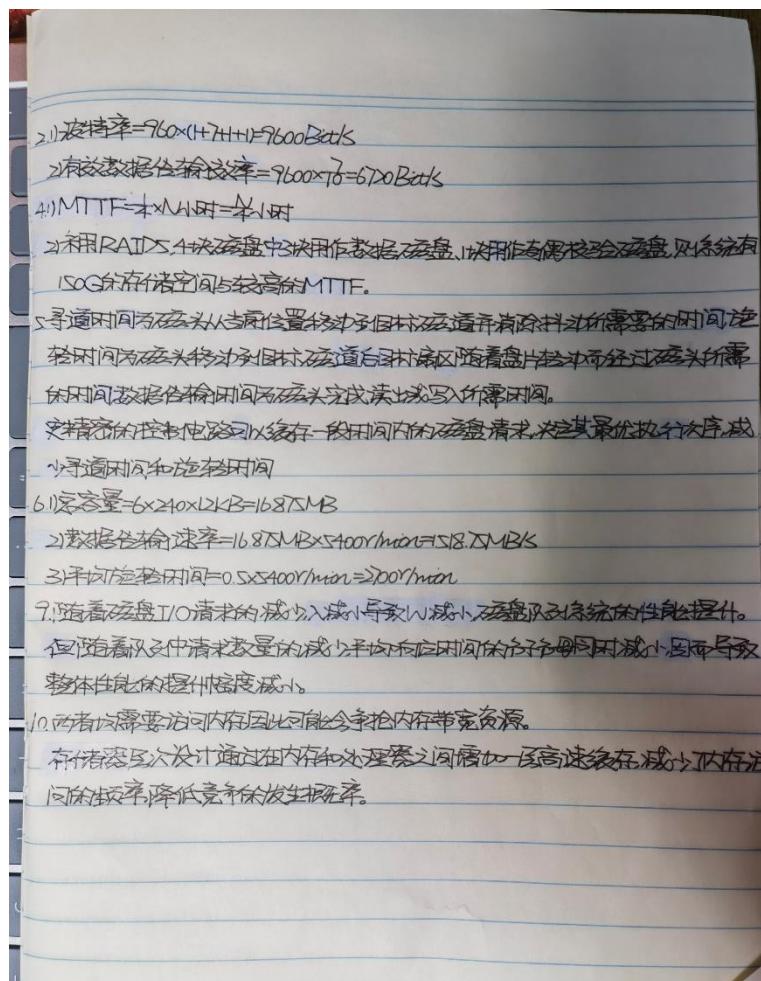
3.1) I2C 由起始位 (I2C 通信的起始标志，由主机发送，告诉从机通信即将开始)、地址位 (包含从机地址和读写位)、数据位 (实际的数据传输部分)、确认位 (用于确认从机已经正确接收到数据)、停止位 (I2C 通信的结束标志，由主机发送，告诉从机通信已经结束)。

2) 因为 I2C 的通信线只有一个数据线，既可以传输数据也可以接收数据，但不能同时进行数据的发送和接收。这种设计可以减少硬件成本和复杂度，并且适用于大部分应用场景。

3) 起始条件是在 I2C 总线上，当 SDA 线 (数据线) 为高电平的同时，SCL 线 (时钟线) 由高电平变为低电平时，表示起始条件发生。停止条件是在 I2C 总线上，当 SDA 线为低电平的同时，SCL 线由低电平变为高电平时，表示停止条件发生。

7. 磁盘控制电路可以通过重新排列对磁盘的访问请求顺序来减少磁盘寻道时间和旋转延迟，从而减少磁盘访问时间。这种重新排列可以利用访问的物理位置和状态信息，例如当前磁头位置、磁盘旋转速度和请求队列中请求的相对位置等，来确定最优执行次序。

8. RAID4 中的写入优化可以提高写入速度，但对于读取速度影响较小。因为 RAID4 针对数据块进行独立的计算和校验，所以在读取时无需重新计算校验信息，只需要读取相应的数据块即可。然而，写入时需要计算并更新校验信息，因此写入速度会受到影响。



Chapter6

1. 集中式仲裁：由一个中心控制器负责整个系统总线的分配，优点是简单易实现，适用于总线接口数较少的系统。缺点是当总线接口数量增多时，会出现瓶颈。

分布式仲裁：各个设备都有权利请求总线并获得控制权，优点是可以避免瓶颈问题，适用于总线接口数量比较多的系统。缺点是需要更复杂的电路设计和协议规定。

旋转式仲裁：按照一定顺序轮流分配总线使用权，优点是公平，适用于总线接口数量不多、使用率低、对响应时间没有特别严格要求的系统。

带优先级的仲裁：设立不同的请求优先级，根据优先级决定总线使用权的分配。优点是能够满足高优先级设备对总线使用的紧急需求，适用于需要对响应时间要求比较严格的系统。

2.APB 是一种低功耗、低带宽的总线协议，适用于连接低速外设。APB 总线采用简单的单一总线结构，具有低成本、低功耗、低时延等特点。

AHB 是一种高性能的总线协议，适用于连接高速外设和内存。AHB 总线采用多主多从的总线结构，具有高带宽、低时延、低功耗等特点。

AXI 是一种高性能、高扩展性的总线协议，适用于连接高速外设和内存。AXI 总线采用多层次结构，具有高带宽、高灵活性、高扩展性等特点。

ACE 是一种高性能、高一致性的总线协议，适用于连接具有高一致性要求的外设和内存。

ACE 总线在 AXI 基础上增加了一致性协议，能够保证数据的一致性，具有高带宽、高一致性等特点。

CHI 是一种高性能、高一致性、高扩展性的总线协议，适用于连接具有高一致性要求的多个处理器和内存。CHI 总线采用多层次结构，具有高带宽、高一致性、高扩展性等特点。

3.1) AXI 总线包含读通道（主要用于从内存读取数据或者从外设读取寄存器的操作，包括读地址、读数据和读响应）、写通道（主要用于向内存写入数据或者向外设写入寄存器的操作，包括写地址、写数据和写响应）、保留通道（为了兼容以前的 AXI 协议，可以用于传输一些保留字段）。

AXI 协议没有设置独立的读响应通道，是因为读响应通常是在读通道中与读数据一起传输的。在 AXI 协议中，读响应的类型有三种：OKAY、EXOKAY 和 SLVERR。OKAY 表示读操作成功，EXOKAY 表示读操作成功但是需要额外的延迟，SLVERR 表示读操作失败。因此，读响应可以通过读通道中的数据和类型字段来进行识别和解析，避免了使用独立的读响应通道所带来的复杂性和成本。

2) 请求信号必须先到达接收方才能触发响应，响应信号必须在请求信号之后发送。

这样的约束是为了确保数据不会被意外地覆盖或损坏。如果没有这些依赖关系，可能会出现无法预测的行为，例如重复发送请求或在响应未完成时发送新请求。因此，在设置通道握手信号时序时需要遵守这些约束以确保正常的数据传输。

3) AXI 的突发传输是指一次总线事务中可以传输多个数据，从而减少了总线占用时间，提高了总线的利用率。突发传输可以在同时传输多个数据时，减少总线的空闲时间，从而提高了总线带宽和传输效率。

AXI 支持以下几种突发传输类型：固定突发传输（在一次总线事务中，传输固定数量的数据，这种传输类型适用于事先知道需要传输的数据量的情况）、自增突发传输（在一次总线事务中，每传输一个数据地址自动加一，从而连续传输多个数据，这种传输类型适用于访问连续的地址空间）、突发读-改写传输（在一次总线事务中，先读取一个数据，然后修改该数据，最后将修改后的数据写回到内存中，这种传输类型适用于需要读取和修改一个数据的情况）、无规突发传输（在一次总线事务中，传输任意数量的数据，不需要遵循固定的字节对齐规则，这种传输类型适用于非对齐的数据访问）。