

W/O

- 假设一个未流水化的处理器使用单个长周期来执行每条指令，时钟周期为 7ns。将其进行 5 级分割后，每个阶段需要的时间为：IF 1ns、ID 1.5ns、EX 1ns、MEM 2ns、WB 1.5ns，插入的每个流水线寄存器的延迟为 0.1ns，则：
  - 5 级流水化后的处理器时钟周期应为多少？
  - 流水化后的机器相比原来单周期处理器的加速比是多少？
  - 如果流水化的机器拥有无限多个流水级，流水线寄存器延迟不变。则相比原来单周期处理器的加速比极限是多少？

$$1) T = 2.1 \text{ ns}$$

$$2) \eta = \frac{7}{2.1} = 3.3$$

$$3) \eta_{\max} = 7$$

- 考虑一个深度流水线处理器，无分支指令时其基本 CPI 为 1。对于分支指令采用两种方案，方案 A 使用一个分支目标缓存（BTB），缓存缺失代价为额外 3 个周期，缓存命中但预测错误的代价为额外 4 个周期，缓存命中且预测正确则无分支代价。假设这个 BTB 的命中率为 90%，预测正确率为 90%。方案 B 不使用分支预测，分支代价固定为额外 2 个周期。假设分支频率为所有指令的 15%，则处理器采用方案 A 比采用方案 B 快多少？

$$\eta = \frac{0.85 + 0.15 \times 0.1 \times 4 + 0.15 \times 0.9 \times 3}{0.85 + 0.15 \times 3} = 1.33$$

- 考虑如下的代码片段：

```

li      a0,0
li      a4,10000
addi    a1,a0,0
Loop:   addi    a3,a0,2
        rem     a2,a1,a3
0xe44:  bne     a2,a0,Rem2      //B1
        #...CodeA
Rem2:   addi    a3,a0,5
        rem     a2,a1,a3
0xe84:  bne     a2,a0,End       //B2
        #...CodeB
End:    addi    a1,a1,1
0xec0:  bne     a1,a4,Loop      //B3
  
```

```

1)  a0 = 0;
    a4 = 10000;
    a1 = a0;
    while (a1 != a4)
    {
        a3 = a0 + 2;
        a2 = a1 % a3;
        if (a2 != a0)
        {
            a3 = a0 + 5;
            a2 = a1 % a3;
        }
        else if (a2 == a0)
        {
            a1 = a1 + 1;
            break;
        }
    }
  
```

- 写出与该汇编代码功能一致的 C 语言代码。
- 无分支预测时，上述代码中的三条 bne 指令发生跳转的比例分别是多少？
- 引入一个静态分支预测器，该预测器对向前跳转总是给出“跳转”预测，对向后跳转总是给出“不跳转”预测，则上述代码中的三条 bne 指令的预测准确率分别是多少？