

2.I1 I2 I3 I4 I5 I6

I1 -----

I2 RAW -----

I3 - WAW WAR ---

I4 RAW -----

I5 -- RAW RAW --

I6 ---- WAR -

4.

1) 设处理器 A 处理一条指令的时间为 T_A , 在 1ns 时钟周期下, $T_A = 5\text{ns}$ 。处理器 B 处理一条指令的时间为 T_B , 在 0.6ns 时钟周期下, $T_B = 7.2\text{ns}$ 。

处理器 A 处理一条指令需要经历的有效周期数为 5, 停顿周期数为 1, 即处理 5 条指令需要花费 6 个时钟周期, 每条指令平均需要 1.2 个周期:

处理器 B 处理一条指令需要经历的有效周期数为 12, 停顿周期数为 3, 即处理 8 条指令需要花费 15 个时钟周期, 每条指令平均需要 1.875 个周期:

处理器 B 相比处理器 A 的加速比为:

$$5/7.2 * 1.2 / 1.875 = 0.44$$

即处理器 B 相比处理器 A 快约 44%。

2) 计算两处理器的 CPI

处理器 A 处理分支指令时, 平均需要 2 个周期; 处理器 B 处理分支指令时, 平均需要 5 个周期。在所有指令中, 分支指令占 20%, 因此有 20% 的指令需要在预测错误时多消耗 1 个周期 (因为预测错误后需要再执行一次分支指令), 因此两处理器的 CPI 分别为:

$$\text{CPI}_A = (1 - 0.05) * 1.2 + 0.05 * (1.2 + 0.2 * 2) = 1.26$$

$$\text{CPI}_B = (1 - 0.05) * 1.875 + 0.05 * (1.875 + 0.2 * 5) = 2.05$$

6.

1) - 第 2 行的 `ld a1,0(a2)` 和第 3 行的 `sd a1,0(a2)` 之间存在 WAR 冲突

2) - 第 4 行的 `addi a2,a2,4` 和第 7 行的 `sub a4,a3,a2` 之间存在 WAW 冲突

- 第 5 行的 `sub a4,a3,a2` 和第 8 行的 `bnez a4,Loop` 之间存在 RAW 冲突

2)

	1	2	3	4	5	6	7	8	9	10
ld a1,0(a2)	IF	ID	EX	MEM	WB					
addi a1,a1,1		IF	ID	s	s	EX	MEM	WB		
sd a1,0(a2)			IF	ID	EX	MEM	WB			
addi a2,a2,4				IF	ID	S	S	EX	MEM	WB
sub a4,a3,a2					IF	ID	EX	MEM	WB	
bnez a4,Loop						IF	ID	S	EX	B

即总共需要 10 个时钟周期

7.1)

	1	2	3	4	5	6	7	8	9	10
ld a1,0(a2)	IF	ID	EX	MEM	WB					
addi a1,a1,1						IF	ID	EX	MEM	WB

sd a1,0(a2)													
addi a2,a2,4														
sub a4,a3,a2														
bnez a4,Lopp														

容易明白，需要 29 个时间周期。

2) 28 个

8.1)

	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15
ld a1,0(a2)	IF1	IF2	ID1	ID2	EX1	EX2	M1	M2	WB1	WB2					
addi a1,a1,1		IF1	IF2	ID1	ID2	s	s	s	EX1	EX2	WB1	WB2			
Sd a1,0(a2)			IF1	IF2	ID1	ID2	EX1	EX2	WB1	WB2					
Addi a2,a2,4				IF1	IF2	ID1	ID2	S	S	S	EX1	EX2	WB1	WB2	
Sub a4,a3,a2					IF1	IF2	ID1	ID2	EX1	EX2	WB1	WB2			
BNEZ a4,Lopp						IF1	IF2	ID1	ID2	S	S	EX1	EX2	WB1	WB2

15 个

2) 6.10

7.30

8.15

19.1) 需要两周期完成 ID 阶段的指令有：add、ld、bne、jal、jalr。

2) 循环单次迭代需要的周期数为 6，执行时序表如下：

Cycle	I	F	D	E	M	W	
-----	-----	-----	-----	-----	-----	-----	
1	IF						
2		ID IF					
3			ID EX				
4				MEM			
5			EX			WB	
6					IF		

3) 引入前馈后，单次迭代只需要 5 个周期，执行时序表如下：

Cycle	I	F	D	E	M	W	
-----	-----	-----	-----	-----	-----	-----	
1	IF						
2		ID IF					
3			ID EX				
4			EX MEM		WB		
5				IF			