

## 嵌入式第七周作业

1. 一个未流水线化的处理器使用单个周期来执行每条指令，时钟周期为7ns。将其进行5级分割后，每个阶段需要的时间为：

IF 1ns, ID 1.5ns, EX 1ns, MEM 2ns,

WB 1.5ns，插入的每级流水线寄存器的延迟为0.1ns，则：

(1) 5级流水化后处理器时钟周期应为多少？

(2) 流水化后的机器相比原来单周期处理器的加速比是多少？

(3) 如果流水化的机器拥有无限多个流水级，流水线寄存器延迟不变，则相比与原来单周期处理器的加速比极限是多少？

解：由  $T_{\text{pipe}} = \max\{\text{IF}, \text{ID}, \text{EX}, \text{MEM}, \text{WB}\}$

$$+ 0.1\text{ns} = 2.1\text{ns}$$

① 执行时间比 (假设没有N个指令)

$$\begin{aligned} S &= \frac{T_{\text{pipe}}}{T_{\text{cycle}}} \times \frac{CPI_{\text{cycle}}}{CPI_{\text{pipe}}} \\ &= \frac{2.1\text{ns}}{7\text{ns}} \times \frac{N+4}{N} = \frac{3}{10} \cdot \frac{N+4}{N} \end{aligned}$$

则加速比为  $\frac{1}{S} = \frac{10}{3} \cdot \frac{N}{N+4}$

则  $N > k$  时,  $\frac{1}{S} = \frac{10}{3}$ .

$$\begin{aligned} (3) \text{ 加速比 } \frac{1}{S} &= \frac{T_{\text{cycle}}}{T_{\text{pipe}}} \cdot \frac{CPI_{\text{cycle}}}{CPI_{\text{pipe}}} \\ &= \frac{1}{\frac{7}{k+2}} \cdot \frac{N}{N+k-1} = \frac{7k \cdot N}{(7+k) \cdot (N+k-1)} \end{aligned}$$

当  $k \rightarrow \infty$  时,  $\frac{1}{S} \rightarrow 0$ . 即若流水线有墨延时,

$k \rightarrow \infty$ , 处理速度反而下降。