

2023-4-20 第九周作业 Chapter 3: 9.10.11

T9(1) Loop: fld f2, 0(a0)

fdiv.d f8, f0, f2.

fmul.d f2, f6, f2.

fld f4, 0(a1).

fadd.d f4, f0, f4

fadd.d f10, f8, f2.

fsw f10, 0(a0)

fsw f4, 0(a1)

addi a0, a0, a8

addi a1, a1, a8

sub x20, x4, a0.

bnz x20, Loop

一次迭代需28周期

有RAW冲突

RAW

有RAW冲突

有RAW冲突

RAW

RAW

1~4

5~15

6~10

7~10

11~13

~~12~14~~ 16~18

~~15~16~~ 19~20

~~16~17~~ 20~21

~~17~19~~ 21~23

~~18~20~~ 22~24

~~20~22~~ 24~26

~~23~24~~ 27~28

运算单元饱和
同时运算

2/ Loop: fld f2, 0(a0)

fdiv.d f8, f0, f2

fmul.d f2, f6, f2

fld f4, 0(a1)

fadd.d f4, f0, f4

fadd.d f10, f8, f2

fsw f10, 0(a0)

fsw f4, 0(a1)

addi a0, a0, a8

addi a1, a1, a8

sub x20, x4, a0

bnz x20, Loop

RAW

RAW

RAW

RAW

RAW

RAW

RAW

1~4

4~14

4~8

5~8

8~10

~~8~10~~ 14~16

~~10~11~~ 16~17

~~10~11~~ 16~17 需16周期

~~11~13~~ 17~19

~~11~13~~ 17~19

~~13~15~~ 19~21

~~15~16~~ 21~22

无冲突

22



扫描全能王 创建

(3) 将 $f1d\ a4, 0(a1)$ 前移, 将 $f3d\ f4, 0(a1)$ 前移

$f1d\ f2, 0(a0)$		1~4
$\Delta\ f1d\ f4, 0(a1)$	RAW	1~4
$fdiv.d\ f8, f0, f2$	RAW	4~14
$fmul.d\ f2, f6, f2$	RAW	4~8
$fadd.d\ f4, f0, f4$	RAW	5~7
$\Delta\ f3d\ f4, 0(a1)$		7~9
$fadd.d\ f10, f8, f2$	RAW	14~16
$f3d\ f10, 0(a0)$		16~17
$addi\ a0, a0, a8$		16~18
$addi\ a1, a1, a8$		17~19
$sub\ x20, x4, a0$		18~20
$bne\ x20, Loop$		20~21

21个周期

10. $Loop: f1d\ T10, 0(a0)$

$fmul.d\ T12, T0, T2$

$fdiv.d\ T14, T10, T12$

$f1d\ T16, 0(a1)$

$fadd.d\ T18, T0, T16$

$fsub.d\ T20, T14, T18$

$f3d\ T20, 0(a1)$

$f0: T0$

$f2: T2 \rightarrow T12$

$f4: T4 \rightarrow T10 \rightarrow T16$

$f6: T6 \rightarrow T18$

$f8: T8 \rightarrow T14, T20$



11. 显式重命名: 使用映射表来维护 ISA 寄存器和物理寄存器的映射关系。需要额外的硬件逻辑进行两类寄存器编号的映射。

隐式重命名: 将 ISA 寄存器更改为逻辑寄存器, 通过增加标记位来标识是否已经就绪。如果未就绪, 该指令的执行会暂停。

优缺点: 显式: 避免资源争用; 物理寄存器有限有效避免资源溢出; 直接映射使得分支预测更灵活。

隐式: 硬件复杂度更低, 能实现较好并行性。

可能实现方式: 显式: 在执行引擎中增加重命名寄存器映射表和逆向映射表

隐式: 在物理寄存器中增加标志位。

