

第四次作业

1. CISC 优势：实现相同操作所需的指令数少，指令类型丰富、操作灵活，对编译器要求较低
劣势：硬件设计复杂，测试验证难度较高

RISC 优势：硬件设计较为简单，适合利用流水线提升性能
劣势：对编译器设计的要求较高，程序的代码密度较低

2. RISC-V 属于寄存器—寄存器型

基本指令集：RV32I

标准拓展指令集：① RV64I 作用：64位基础指令扩展

应用范围：64位寄存器，立即数运算

② RV32M 作用：乘法指令扩展

应用范围：整数乘法除法指令

③ RV32F 作用：单精度浮点拓展

应用范围：32个通用32位浮点寄存器使用及相关命令

④ RV32D 作用：双精度浮点扩展

应用范围：32个通用64位浮点寄存器使用及相关命令

⑤ RV32G 作用：通用指令拓展

应用范围：包含 I、M、A、F、D 指令拓展

4. (1) RV32I 中的 add 指令 opcode 为 0110011；

RV64I 中的 addw 指令 opcode 为 0111011；两者不同

RV32I 中的 add 指令和 RV64I 中的 add 指令的 opcode 相同

原因：避免不同的命令进行相同操作得到错误结果；

避免拓展后原有命令不能正常执行

(2) 需要

两命令是对64位整型进行操作，运算后取低32位存入，补全符号位至64位

5. HINT是RISC架构用来提高性能的，通过无效果的指令来暗示处理器执行一些优化操作，相对低性能的处理器可直接将hint指令当成NOP指令执行

6. $a_0 = 16 \quad a_1 = -5$

div: 有符号除法 $a_2 = -3$

rem: 有符号取余 $a_3 = -1$

符号规定：向零取值，即先都当作无符号数进行除法和除数操作，再根据符号位补上相应的符号；被除数和除数符号相反，除法结果为负；反之二者相同，结果为正。

余数与被除数符号相同

11. (1) jal ra, 0x88 内存直接寻址

(2) jalr x0, ra, 0 立即数寻址

(3) addi a0, a1, 4 立即数寻址

(4) mul a0, a1, a2 寄存器直接寻址

(5) ld a4, 16(sp) 偏移量寻址