

第3章习题

- 假设一个未流水化的处理器使用单个长周期来执行每条指令，时钟周期为7ns。将其进行5级分割后，每个阶段需要的时间为：IF 1ns、ID 1.5ns、EX 1ns、MEM 2ns、WB 1.5ns，插入的每个流水线寄存器的延迟为0.1ns，则：
 - 5级流水化后的处理器时钟周期应为多少？
 - 流水化后的机器相比原来单周期处理器的加速比是多少？
 - 如果流水化的机器拥有无限多个流水级，流水线寄存器延迟不变。则相比原来单周期处理器的加速比极限是多少？

$$1) T_{\text{pipe}} = 2\text{ns} + 0.1\text{ns} = 2.1\text{ns}$$

$$\Rightarrow T_{\text{clock}} = 7\text{ns}$$

$$S = \frac{T_{\text{pipe}} \times \text{CP1}_{\text{pipe}}}{T_{\text{clock}} \times \text{CP1}_{\text{cycle}}} \approx \frac{T_{\text{pipe}}}{T_{\text{clock}}} = \frac{3}{10}$$

$$\text{加速比为: } \frac{1}{S} = 3.3 \text{ 倍}$$

3) $k \rightarrow \infty$ 时，

$$T_{\text{pipe}} = \frac{T_{\text{clock}}}{k} + 0.1\text{ns} = \frac{7\text{ns}}{k} + 0.1\text{ns}$$

$$\therefore \frac{T_{\text{pipe}}}{T_{\text{clock}}} = \frac{1}{k} + \frac{1}{70} \rightarrow \frac{1}{70}$$

$$\times \frac{\text{CP1}_{\text{pipe}}}{\text{CP1}_{\text{clock}}} = \lim_{N, k \rightarrow \infty} \frac{N+k-1}{N} = 1$$

$$\therefore S = \frac{T_{\text{pipe}} \times \text{CP1}_{\text{pipe}}}{T_{\text{clock}} \times \text{CP1}_{\text{clock}}} = \frac{1}{70}$$

\therefore 加速比为 70。