

第15周作业

第5章:

1 串行总线: 优点: 保证数据准确性, 不会产生信号竞争的问题, 同时由于数据逐一传输, 可以节省通信线路的成本。缺点: 数据传输速度相对较慢, 不支持大量数据传输, 不能满足高带宽需求

并行总线: 优点: 传输数据量较大, 支持高带宽数据传输, 支持多处理器访问。缺点: 会出现时序误差和传输干扰等问题, 且需要较大的芯片空间和更多的开销

原因: 串行总线是一位一位地将数据传送, 而并行总线可以同时传输多字节数据

$$2(1) N = 1 + 7 + 1 + 1 = 10 \quad P = 960 \times N = 9600$$

$$(2) \text{有效数据为71位数据位} \quad 960 \times 7 = 6720$$

3 (1) 起始位 (起始条件) 7或10比特的地址帧 ACK/NACK 反馈

2个8比特的数据帧 1, 2 (相互隔开) 1 停止位 (中止条件)

(2) 1 硬件资源有限, 这样做可以减少信号线 2 为了简化过程, 简单。双工通信的操作机制比较复杂 3 实时性和稳定性更好

(3) 起: 在SCL和SDA均为高电平时, 主设备向从设备发送一个低电平的SDA信号, 然后主设备通过SCL线发送9个时钟脉冲以完成起始条件

止: 在SCL为高电平, SDA在SCL低电平期间, 主设备将SDA由低电平拉高至高电平

$$4 (1) \text{RAID0 仅将数据分散} \quad \text{MTTF}' = \frac{1}{n} \cdot \text{MTTF} = \frac{N}{4}$$

$$(2) \text{两两并联后串联} \quad \frac{1}{2N} + \frac{1}{2N} = \frac{1}{N} \quad X = 10$$

5



5 寻道时间: 磁头移动到需要读写的扇区所在的磁道所需的时间

旋转时间: 磁盘旋转将读/写数据所需的时间

数据传输时间: 数据从盘面读取或写入磁盘所需的时间

寻道时间受到磁头与所需读写扇区之间距离的影响。旋转时间取决于磁盘的转速, 分别随磁盘转速的升高和扇区容量的增大而减小。数据传输时间受到磁盘控制设备和主处理器的影响, 可以通过设计高速的控制电路和缓存算法来减少传输时间, 提高磁盘访问。

6 (1) $240 \times 12 \times 6 = 17280 \text{ kB}$

(2) 转速 $90/\text{s}$ 1s 传输 $90 \times 12 = 1080 \text{ kB}$ 传输速率 1080 kB/s

(3) $240 \times 6 \div 5400 \times 60 = 16 \text{ s}$

9 磁盘处理请求用时不变即 μ 不变 $w = \frac{1}{\mu - \lambda}$ λ 减小 求得 $w' = \frac{1}{(\mu - \lambda)'}$

$w'' = \frac{2}{(\mu - \lambda)^2}$ 随 λ 减小导数减小, 说明增长地越来越慢

即性能提升幅度下降

随 λ 增大



7 通过决定磁盘读写请求的最优执行次序。

需要考虑多个因素,包括磁头移动,数据块的读写,寻址,数据缓存等。控制器可以通过收集所有请求后计算出最优的执行次序,优化磁盘访问的效率。

8 写入优化对读取速度影响较小。在进行写入操作时,由于只更新数据块而不更新奇偶校验块,因此写入速度相对较快。RAID4中采用的奇偶校验分布式存储方案,使得读取过程中可以通过奇偶校验块计算出数据块的内容,即使数据块或奇偶盘中的一个发生故障,也能够正确恢复数据。

10 是。处理器需要通过总线访问存储器,同时DMA设备也需要访问存储器以读写数据,因此会存在竞争,会影响两者之间的带宽竞争情况。可以通过增加缓存的大小和改进缓存命中率来降低DMA设备和处理器之间的带宽竞争。内存控制器的优化可以减少存取主存的时间,提升带宽效率。



第6章习题

1. 集中式仲裁: 优点: 过程简单 缺点: 主控设备成为瓶颈, 适用于较少设备使用
的场景。由主控设备控制总线访问, 其他设备必须等待主控访问完成后才能访问。
分布式仲裁: 由每个设备独立地请求访问总线, 总线上的仲裁电路会根据一定的算法判定
定那个设备可以访问。优点: 可利用总线带宽, 缺点: 传输效率低, 适用于
个设备同时访问总线的场景。
轮流仲裁: 由一个控制信号轮流控制各个设备的访问顺序。优点: 过程简单, 比集中和
分布式仲裁快速。缺点: 高负载时性能不佳

2. APB: 低功耗、低带宽, 用于连接低速的外设
AHB: 快速, 高带宽, 低延迟, 用于连接处理器、高速存储器等外设
AXI: 最新, 最高效, 用于高性能系统
ACE: 支持缓存一致性, 用于多处理器系统的高速缓存
CHI: 有高吞吐量 and 低延迟, 面向高性能计算和服务器

3. (1) 1 读通道 2 写通道 3 完成通道 4 读写同步通道 5 保留通道

由于AXI采用附位的方式来表示读和写操作的完成状态, 在响应返回时, 从存储器或
外设返回的数据和完成状态会在同一条返回通道上传输, 这样可以显著减少AXI总
线的引脚数量和体积

- (2) ① 在Master发出读/写信号后, slave必须在一个特定的时间窗口内发出响应信号, 且必
须与请求信号在时间上对应, 否则被视为无效

② 在响应信号进入主设备后, 主设备必须在一段特定的时间窗口内接收响应信号,
以确保AXI总线传输的正确性和可靠, 从而避免数据的错误读取或写入

- (3) AXI的突发传输是指主设备以特定的方式向从设备获取或写入多个数据, 从而提



传输效率。

1 固定突发传输 2 递增突发传输 3 随机突发传输 4 指定长度突发传输

