

C1

1.

$$\text{加速比} = \frac{1}{1-F+F/N}$$

1) 在 $F \rightarrow 1$ 时

$$\text{加速比} \rightarrow N$$

含义: 系统均可改进, 系统最大加速比为 N

2) 在 $N \rightarrow +\infty$ 时

$$\text{加速比} \rightarrow \frac{1}{1-F}$$

含义: 可优化部件对全系统优化帮助有上限

系统可达加速比上限为 $\frac{1}{1-F}$

2.

$$\text{加速比} = \frac{1}{1-90\%+90\%/N} = \frac{10}{1+9/N}$$

$$\frac{10}{1+9/N} > 5 \Rightarrow N > 9$$

至少需要 9 个处理器核心

$$\text{当 } N \rightarrow +\infty \text{ 时, 加速比 } \frac{10}{1+9/N} \rightarrow 10 < 15$$

不可能获得 15 的加速比

3.

$$1) \text{ 整型运算 加速比} = \frac{1}{1-10\%+10\%/3} = \frac{15}{14}$$

$$\text{浮点运算 加速比} = \frac{1}{1-60\%+60\%/5} = \frac{25}{13}$$

$$\text{内存访问 加速比} = \frac{1}{1-5\%+5\%/20} = \frac{400}{381}$$

选择浮点运算



2) 在系统优化设计时, 优先选择对整体影响更大的部件来进行优化

可优化比例越高, 优化提升幅度越大, 则该部件对整体优化影响更大

其中单项很高的部分不如两项均匀提升.

可优化比例和优化幅度综合考虑

4.

1) 加速比 = T^*/T'

T 为原时长, T' 为新时长

$$T' = (1 - M\%)T + \frac{M\% \cdot T}{N} + M\% \cdot T \cdot 1\% \cdot \log_2 N$$

$$\text{加速比} = \frac{1}{1 - M\% + M\%/N + 0.01 M\% \cdot \log_2 N}$$

2) 代入 $M = 80$

$$\text{加速比} = \frac{1}{0.2 + 0.8/N + 0.008 \cdot \log_2 N}$$

$$= \frac{5}{1 + 4/N + 0.04 \log_2 N}$$

$$\text{加速比} \rightarrow \text{Max 即 } \frac{4}{N} + 0.04 \log_2 N \rightarrow \text{Min}$$

$$\text{令 } f(N) = \frac{1}{N} + 0.01 \log_2 N, \text{ 取 } f(N) \text{ Min 值}$$

$$f'(N) = -\frac{1}{N^2} + 0.01 \cdot \frac{1}{\ln 2} \cdot \frac{1}{N} = 0$$

$$\text{则 } N = \frac{\ln 2}{0.01} = 100 \ln 2 \approx 69.3$$

$$\text{当 } N = 69 \text{ 时, } f(N) = 0.07557799819$$

$$\text{当 } N = 70 \text{ 时, } f(N) = 0.07557854446$$

取 $N = 69$ 时, $f(N)$ 达到 Min

能取得最佳加速比的 N 是 69

7.

微处理器的功耗和能量效率

影响功耗的因素:

环境条件(如: 温度)、制造工艺(半导体工艺)、

处理器的微架构

提高微处理器能量效率:

采用多核或 Σ DSA 等为代表的高能效体系结构

改进制造工艺、探索新技术

创造新的电源管理技术

采用优良的网络拓扑结构

8.

量子计算机

以量子芯片为基础的量子计算机称为量子计算机

量子计算主要分为固态器件和光学路线两大类路线

优势:

具有潜在的无限并行性, 通过设计全新的量子算法,

可以计算或破解以前的指数级复杂度的计算机科学

难题

可以破解传统公钥密码, 算法模型更高效, 预测模型

更智能

劣势:

对于没有量子算法的问题(如简单逻辑)不高效

只能解决一类特定问题(如优化)且非常易出错

不稳定