

Chapter 5

1.

答：串行总线：

优点：

1. 信号干扰较少，可以较长距离传输。
2. 需要的传输线路较少，成本较低。
3. 可以进行速率自适应，根据系统需求做出调整。

缺点：

1. 速度较慢，传输效率较低。
2. 可靠性较差，一旦某个信号出现问题，会影响整个传输过程。
3. 对信号时序要求较高，需要较高的信号采样精度。

并行总线：

优点：

1. 传输速度较快，适用于高带宽、低延迟的场景。
2. 可以同时传输多条数据，可靠性较高

缺点：

1. 对线路的要求较高，需要多条并行线路，会增加成本。
2. 可靠性差，一旦其中某条线路出现问题，会影响整个传输。

主要原因是并行总线需要同时传输多个数据，因此需要同时使用多条数据线。而串行总线一般使用单条高速信号线，使用专业设计的编码方式从单条信道上复用多个低速通道，并通过编解码器进行帧同步。信号干扰较少，因此可以采用较长的线路来传输数据，降低线路成本。

3.

答：1) I2C 的数据包由地址、数据、读/写标志位以及控制位（如重发位、停时位等）构成。
2) 因为它使用了两条线路：SDA（数据线）和 SCL（时钟线）。在 I2C 总线上，数据和时钟是分开传输的。
3) I2C 传输的起止条件：起始信号：SDA 线从高电平处跳变为低电平。停止信号：SDA 线从低电平跳变为高电平。

7.

答：1. 执行请求优化：当多个请求同时到达磁盘控制电路时，磁盘控制电路会分析请求所涉及的磁盘及其位置信息，以及每个请求的优先级等信息，然后根据这些信息动态调度磁盘读写操作的顺序，使得磁盘读/写头的移动距离、寻道时间等操作最小化，进而实现磁盘访问用时的最小化。

2. 数据缓存优化：磁盘控制电路会通过开启磁盘访问缓存来避免重复访问磁盘，以提高磁盘访问效率。当读写请求到达磁盘控制电路时，电路会根据请求所需的数据块从磁盘中读取数据，同时将数据存储在磁盘缓存中，供后续读写请求使用。在此过程中，磁盘控制电路会动态管理磁盘缓存，根据缓存的大小、使用率等因素来控制缓存的替换和定期刷新，从而最大化缓存的效果，提高磁盘访问效率。

8.

答：对于读取速度来说，RAID4 中的写入优化不会直接影响读取速度，因为 RAID4 在读取时可以直接从数据块中进行读取，而不需要对校验盘进行读取。而且，写入优化所带来的写入性能的提升可以让磁盘更快地完成写入操作，从而让更多的空间留给读取操作。因而，在

实际应用中，RAID4 的写入优化通常可以显著地提高整个磁盘系统的性能表现，进而提高读取速度。

Chapter 6

1. 答：常见的总线仲裁机制有如下几种：

1) 集中式仲裁机制：通过一个独立的仲裁器进行仲裁。集中式仲裁机制的优点是仲裁器的响应速度快，具有较高的可靠性，但它也有明显缺点，例如单点故障问题以及系统容易受到仲裁器带宽的限制。

2) 分布式仲裁机制：各设备可以相互协作进行仲裁。分布式仲裁机制的优点是没有单点故障，并且能够有效避免带宽瓶颈问题。但是分布式仲裁机制需要一定的时间来协调冲突，因此响应速度相对来说较慢。

3) 旋转仲裁机制：通过轮流仲裁的方式使得设备轮流获得总线控制权，从而降低仲裁成本。旋转仲裁机制的优点在于相对公平，并且不受外界因素的影响，但是它也有缺点，例如不能直接适应带宽需求变化。

4) 计数器仲裁机制：通过计数器对总线请求进行计数，按照请求次数多少来分配总线使用权。计数器仲裁机制的优点在于简单易行，并且可以通过调整计数周期来适应不同的带宽需求。但它也有缺点，例如无法应对请求之间的差异。

对于只需要交换几个命令的低速总线，可以采用集中式仲裁机制；对于需要高可靠性的高速总线，可以采用分布式仲裁机制；对于较为公平的总线，可以采用旋转仲裁机制。同时，计数器仲裁机制在一些场景下也可以发挥较好的作用，例如系统工作周期固定的情景。

2.

答：1) APB：APB 是 AMBA 总线中速度最慢的一种协议，主要用来连接较慢的外设，例如看门狗、定时器、GPIO 等等。由于速度较慢，因此 APB 通常只在低端控制器中使用。

2) AHB：AHB 是 AMBA 总线中基础性能较好的一种协议，支持多个主设备与多个从设备连接，主要用来连接中速外设以及内存和 DMA 控制器等。AHB 还有多个版本，包括 AHB Lite、AHB Multi-Layer 等，可以满足不同场景下的需求。

3) AXI：AXI 是 AMBA 总线中性能最好，应用最广泛的一种协议，主要用来连接高速外设，例如高性能处理器、FPGA 芯片等。AXI 有多个版本，包括 AXI Lite、AXI Stream、AXI4 等，可以满足不同场景的需求。

4) ACE：ACE 是基于 AXI 总线的一种协议，主要用来实现高速处理器与外设之间的缓存一致性，它支持多个处理器，可以有效避免缓存一致性问题。

5) CHI (Coherent Hub Interface)：CHI 是 AMBA 总线中的最新协议，基于 ACE 协议，支持多个处理器、多个存储区域以及多个从设备等，并且支持高级的缓存一致性特性。CHI 在连接高性能 SoC 的时候，可以提供更高的性能和可伸缩性。

APB 协议适用于较慢的外设，AHB 适用于中速外设，AXI 适用于高速外设，ACE 协议适用于具有缓存一致性需求的场景，CHI 在连接高性能 SoC 的时候更具有优势。

3.

答：1) AXI 总线包含以下独立的事务通道：读数据通道 (AR)、读地址通道 (RD)、写数据通道 (AW)、写地址通道 (WD) 和写响应通道 (B)。协议不设置独立的读响应通道是因为读响应可以和读数据通道合并在一起，这样可以减少总线的复杂度，提高总线的性能。

2) 在读/写传输事务中，通道的握手信号时序需要满足以下依赖关系：读数据 (RD) 必须在读地址 (AR) 的响应之前到达，写数据 (WD) 必须在写地址 (AW) 的响应之前到达，写响

应 (B) 必须在写数据 (WD) 之后生成。这样的约束是为了保证数据的正确性和一致性，并且可以有效避免数据在总线上传输的冲突和误差。

3) AXI 的突发传输是指可以在一次传输事件中进行多次数据传输，这样可以减少总线传输的时钟周期数，提高传输效率。

AXI 的突发传输类型包括：固定突发传输、转换突发传输、未对齐突发传输。

