

9. 对微处理器架构进行性能分析的途径和对比

1. ~~比较流水线宽度~~

1. 操作数来源

2. 存储器寻址

3. 地址模式

4. 操作数类型与大小

5. 指令独立

6. 指令编码

CoreMark 是 EEMBC 即嵌入式微处理器基准评测协会，用于嵌入式系统中的微控制器(MCU)和中央处理器(CPU)性能标准。CoreMark 是在单配置参数组合下单位时间内跑了多少次 CoreMark 程序，其指标单位为 CoreMark /MHz。

CoreMark 包含数字矩阵操作，列举，状态机，CRC

↓
循环冗余校验

Dhrystone 计分

用一个用 C 语言编写的测试用例，把该用例在 CPU 上运行，看每秒跑多少次程序，然后除以 1757，从而计算 DMIPS 值，而且 Dhrystone 反映系统的整体性能，不受 CPU 性能以外的因素包括配置软件的影响。

9. 答案：1. 各层之间是独立的

2. 具有灵活性，结构上可分离
3. 有利于对每层的实现和维护

~~硬件与微架构、硬件实现~~

硬件逻辑级

→ 微程序设计级：

实在的硬件级，由机器硬件

直接执行微指令

一般机器机级

机器语言机，由微程序解释机器指令

系统。硬件级

操作系统

由机器指令和汇编指令组成，混合级

↓

汇编语言级

汇编程序编写

↓

高级语言级

面向用户

↓
应用语言机

读后感

John Hennessy 和 David Patterson

读后感：

John Hennessy 和 David Patterson 站在现在集成电路架构的视角回顾了自 20 世纪 60 年代以来计算机架构的发展，并结合当下摩尔定律和登纳德缩放定律走向终结的困境现实，预测未来十年计算机架构领域的发展方向和机遇存在。

伴随着摩尔定律的衰败，原有 CMOS 技术方法已接近极限，并且随着技术的不断迭代，分支预测失效率高，难以控制。硅芯片上每平方微米的能量早已不能保持恒定。芯片内核数量的增加虽然一定程度上提高了芯片的计算能力却又受到阿姆达尔定律的限制，每年的性能改进最多只有几百个节点。与此同时，架构冗余功能又带来了影响计算机安全性的未知缺陷，如果保护高风险数据成了通用处理器架构新的难题。

面对如此窘迫的局面，计算机架构重现高速发展的历史荣光吗？John Hennessy 和 David Patterson 认为是有机会的。他们将计算机架构的未来机遇归纳为了四个关键点：研究特定领域的体系（DSA）、构建特定领域专用的语言（DSL）、建立开放式架构以及高效率的敏捷硬件开放。其中 DSA 和 DSL 更是紧密相关，已经席卷了大量的计算机设计思想，DNA 架构呈现雷同式的涌现。RISC-V 是行业内开放式结构的典范，其开放标准、协作的思想开创了处理器架构创新的新纪元。ECAD 发展的日益成熟使得硬件的敏捷开发成为可能，小型化硬件的迭代速度可能呈现指数级。

目前的计算机架构创新面对着许多挑战，但挑战与机遇始终是共存的。我们把握好新机遇的方向才有可能新一轮架构创新浪潮中追赶上甚至超越于欧美国家的先进水平，解决目前在计算机架构领域更利于人的尴尬局面。