

1. 分析 RISC 和 CISC 架构优、劣势。

CISC 优点：对编译器和程序储存空间要求较低。
缺点：硬件设计复杂，测试验证难度较高。

RISC 优点：硬件设计较为简单，适合利用流水线提升性能。
缺点：对编译器设计的要求较高，程序的代码密度较低。

2. RISC-V 基本指令集有

- RV32I 32位整数指令集，使用32位寄存器的32位整数指令。
- RV32E RV32I 的子集，用于小型嵌入式场景，使用16个寄存器的基本32位指令。
- RV64I 使用64位寄存器的基本64位整数指令。

扩展指令集：

- M 扩展了整数乘法和除法指令
- A 扩展了并发操作中的原子指令
- F 扩展了 IEEE 标准单精度浮点数运算指令，增加了32个32位浮点寄存器
- D 扩展了 IEEE 标准双精度浮点数运算指令，增加了32个64位浮点寄存器
- R 扩展了圆精度浮点数运算指令

4. (1) RV32I 中 add 与 RV64I 中 addw 是否有相同指令操作数？RV32I 中 add 与 RV64I 中 add 是否有相同 op code？分析为什么采取这种设计。

RV32I 中 add 与 RV64I 中 addw 具有相同操作数，而 RV32I 中 add 与 RV64I 中 add 不具有相同 op code。

使用 RV64I 相对 RV32I 的一个优点是寻址大于 4GB 地址空间，有更大的地址空间和能够在 64 位寄存器中进行 64 位计算。

(2) RV64I 中，addw 和 addiw 指令目标寄存器中存放的 32 位计算结果不需要进行额外扩展进行后续 64 位计算，addw 和 addiw 只进行低 32 位计算，高位不变，不需要外扩展。

5. HINT 指令空间表示该操作码为未来的标准微体系结构保留。HINT 指令设计的目的是支持将来添加可能影响性能但不会影响向体系结构状态的微体系结构。

6. a_2 为 -3, a_3 为 1.

除法符号由除数、被除数共同决定，余数符号由被除数决定

1. 1) jal ra, 0x88 偏移量寻址

2) jalr x0, ra, 0 寄存器直接寻址

3) addi a0, a1, 4 立即数寻址

4) mul a0, a1, a2 寄存器直接寻址。

5) ld a4, 16(SP) 偏移量寻址。