

## 5.1

串行总线：

优点：

- (1) 高速传输：串行总线可以使用较高的时钟频率进行传输
- (2) 线路简单：由于只需要一根传输线路，串行总线的布线和连接较为简单
- (3) 长距离传输：串行传输可以通过使用差分信号和传输驱动器来减少信号失真，并允许在较长距离上进行可靠的数据传输。

缺点：

- (1) 传输延迟：由于需要逐位地传输数据，串行总线在传输大量数据时可能会产生较高的传输延迟。
- (2) 复杂性：串行总线需要使用额外的协议和电路来支持数据的同步和传输，增加了系统设计和维护的复杂性。

并行总线：

优点：

- (1) 高带宽：并行总线可以一次传输多个比特位，因此在单位时间内可以传输更多的数据，具有更高的带宽。
- (2) 低延迟：由于并行总线可以同时传输多个比特位，它在传输大量数据时可以实现较低的传输延迟。

缺点：

- (1) 布线复杂：由于需要多个传输线路，布线和连接并行总线的复杂度较高，特别是在高位数的数据传输中。
- (2) 信号干扰：并行总线中的多条传输线路容易产生信号干扰和串扰，可能导致数据传输的错误和失真。

造成串行总线和并行总线接口速率不同的原因：

- (1) 传输效率：串行总线在单位时间内只能传输一个比特位，而并行总线可以同时传输多个比特位。
- (2) 布线和连接复杂性：并行总线需要布置和连接多条传输线路，而串行总线只需要一根线路。
- (3) 信号干扰：并行总线中的多条传输线路容易产生信号干扰和串扰，而串行总线只有一条线路，更不容易受到干扰。

## 5.3

(1) I2C 的数据包由起始条件、7~10 位地址帧、读/写位、ACK/NACK 位、以及 8 位数据帧和终止条件构成。

(2) 由于 I2C 通信协议仅使用一条数据线 SDA 故同一时间只能单向传输数据为半双工通信协议。

(3) 起始条件：在 SCL 线为高电平时，SDA 线从高电平转为低电平。这表示主设备希望启动一个 I2C 传输。

停止条件：形式是在 SCL 线为高电平时，SDA 线从低电平转为高电平。这表示主设备已完成 I2C 传输。

## 5.7

FCFS:

特点: 按照请求的到达顺序依次进行磁盘访问。

优点: 简单、公平。

缺点: 可能导致磁盘头寻道时间增加, 因为请求的顺序可能不是最优的。

SSTF:

特点: 选择磁盘头当前位置与下一个请求之间寻道距离最短的请求进行访问。

优点: 可以减少寻道时间, 提高访问效率。

缺点: 可能导致某些请求长时间等待, 出现请求饥饿现象。

SCAN:

特点: 磁头按照一个方向(例如向外或向内)移动, 按照请求的顺序进行磁盘访问, 直到到达边界, 然后改变方向继续进行访问。

优点: 可以兼顾不同位置的请求, 减少磁盘头移动的次数。

缺点: 可能导致某些请求等待时间较长, 出现请求饥饿现象。

SSTF-LOOK:

特点: 根据磁盘头当前位置和所有待处理请求的位置, 预测选择下一个最短寻道时间的请求进行访问。

优点: 结合了 SSTF 的优势, 并且可以避免某些请求长时间等待。

缺点: 可能引入更多的计算开销和复杂性。

## 5.8

RAID4 由于采取了写入优化, 使得写入数据时, 不再产生对其它的物理磁盘的读取任务, 而只牵涉到待写入数据的物理磁盘和奇偶校验磁盘, 从而减少了读取任务提高了读取速度。

## 6.1

①集中式仲裁机制:

优点: 简单、易于实现, 能够提供公平的访问机会。

缺点: 单点故障问题, 当中央仲裁器出现故障时, 整个系统可能无法正常工作。

适用场景: 小规模系统、对实时性要求不高的场景。

②分布式仲裁机制:

特点: 每个主设备根据一定规则自主进行仲裁决策, 通常采用优先级编码或时间分割等方法。

优点: 没有单点故障问题, 更可靠, 适用于大规模系统。

缺点: 可能存在优先级倾斜或时间冲突等问题, 需要精心设计和调试。

适用场景: 大规模系统、对实时性要求较高的场景。

③基于令牌的仲裁机制:

特点: 每个主设备通过传递令牌的方式获得总线的访问权。只有持有令牌的设备才能在总线上进行传输。

优点: 能够提供公平的访问机会, 不存在冲突问题。

缺点: 需要额外的令牌传递机制, 可能引入一定的延迟。

适用场景: 对公平性要求较高的系统、实时性要求一般的场景。

## 6.2

APB (Advanced Peripheral Bus):

特点: APB 是 AMBA 总线中速度较低的一种总线协议, 用于连接低带宽外设, 如配置寄存器、控制寄存器等。它采用简单的单一主-从结构, 支持片上外设的低功耗设计。

使用场景：APB 常用于与低速外设（如 UART、GPIO 等）的连接，适用于对带宽要求较低的应用。

AHB (Advanced High-performance Bus)：

特点：AHB 是 AMBA 总线中中等带宽和性能的一种总线协议，具有较高的吞吐量和灵活性。它支持多主-多从结构，并提供高效的数据传输和支持多个独立的通道。

使用场景：AHB 常用于连接中等带宽要求的外设，如嵌入式处理器、DMA 控制器、存储控制器等。

AXI (Advanced eXtensible Interface)：

特点：AXI 是 AMBA 总线中高性能和高带宽的一种总线协议，设计用于连接高性能的处理器和高速外设。它采用了全新的流水线和交叉连接机制，支持乱序传输和突发传输等高级特性，以提高系统性能和效率。

使用场景：AXI 常用于连接高性能的处理器（如 ARM Cortex-A 系列）和高速外设（如图形加速器、视频编解码器等）。

ACE (AXI Coherency Extensions)：

特点：ACE 是在 AXI 基础上添加的一组协议扩展，用于提供一致性 (coherency) 支持。它支持高级缓存一致性协议（如 MESI）和共享内存系统，确保多个处理器和外设之间的数据一致性。

使用场景：ACE 常用于多核处理器系统或多处理器系统中，以提供高级缓存一致性和共享内存支持。

CHI (Coherent Hub Interface)：

特点：CHI 是 AMBA 总线的最新版本，是一个高级的、高性能的片上系统互联协议。它提供了全局并发性、高性能的缓存一致性，并支持可扩展性和灵活性。

使用场景：CHI 主要应用于复杂的多核处理。

## 6.3

(1) ①读 (Read) 通道：用于从主设备读取数据。包括读取地址 (Read Address) 通道和读取数据 (Read Data) 通道。

②写 (Write) 通道：用于向主设备写入数据。包括写入地址 (Write Address) 通道、写入数据 (Write Data) 通道和写入响应 (Write Response) 通道。

③写入应答 (Write Response) 通道：用于从主设备向从设备返回写入操作的响应。

协议没有设置独立的读响应通道，而是使用了写入响应通道来处理读操作的响应。

这是因为在 AXI 协议中，读和写操作是通过不同的通道进行的，并且读操作通常比写操作更频繁。通过使用写入响应通道处理读操作的响应，可以减少总线上的控制信号线数量，从而降低复杂性和成本。此外，通过复用写入响应通道，还可以提高总线的效率和带宽利用率。

(2) ①读取 (Read) 事务：

读取地址 (Read Address) 信号必须在读取数据 (Read Data) 信号之前发送。

读取数据 (Read Data) 信号必须在读取应答 (Read Response) 信号之前发送。

②写入 (Write) 事务：

写入地址 (Write Address) 信号必须在写入数据 (Write Data) 信号之前发送。

写入数据 (Write Data) 信号必须在写入应答 (Write Response) 信号之前发送。

设置约束的具体原因：

①读取事务时序约束：读取地址必须在读取数据之前发送：这样可以确保从正确的地址读取数据，避免读取到错误的数据。读取数据必须在读取应答之前发送：这样可以确保读取数据时的一致性，防止读取到写入操作未完成的数据。②写入事务时序约束：写入地址必须在写入数据之前发送：这样可以确保将数据写入到正确的地址，避免将数据写入到错误的位置。写入数据必须在写入应答之前发送：这样可以确保写入数据的完整性和正确性，防止写入数据丢失或损坏。③通过满足这些时序约束，可以保证数据的正确读取和写入，并且保持系统的一致性。这些约束确保了在读取和写入事务中的数据流顺序和正确性，防止数据冲突和不一致的情况发生。同时，这些约束也有助于确保总线协议的正确执行，避免通信错误和数据丢失。

(3) AXI 总线支持的突发传输是一种连续传输多个数据的方式，以提高数据传输效率。突发传输允许在一个事务中传输多个数据，而不需要每个数据都进行单独的地址和控制信号传输。

AXI 总线支持以下几种突发传输类型：

- ①固定突发传输 (Fixed Burst)：在固定突发传输中，所有数据都在一个事务中连续传输，无需额外的地址传输。首地址由读/写地址信号指定，并通过计数器递增的方式依次传输连续的数据。
- ②递增突发传输 (Incrementing Burst)：在递增突发传输中，首地址由读/写地址信号指定，之后的每个数据地址都根据地址编码进行递增。递增突发传输可以在一个事务中传输多个连续的数据。
- ③块突发传输 (Wrap Burst)：块突发传输与递增突发传输类似，不同之处在于块突发传输可以在一个事务中传输连续的数据块，即传输到一定数量后重新从起始地址开始传输。
- ④突发长度可变 (Variable-Length Burst)：突发长度可变传输允许在一个事务中传输可变数量的数据，首地址和传输的数据数量由读/写地址信号和传输长度字段指定

5.2 (1) 波特率 =  $960 \times (1 + 7 + 1 + 1) = 9600 \text{ 位/s}$

(2) 有效传输速率 =  $960 \times 7 = 6720 \text{ 位/s}$

5.4 (1)  $MTTF = \frac{N}{M}$  小时

(2) 使用 RAID 10 标准, 有  $50G \times 2 > 80G$ , 设置镜像两组。

5.5 寻道时间: 磁头从当前磁道移动到目标磁道所需时间, 受磁道移动距离影响

旋转时间: 磁头旋转使磁头移至目标扇区所需时间, 受驱动器转速影响

数据传输时间: 从磁盘读取/写入数据所需时间, 受数据传输速率影响

5.6 (1) 总容量 =  $240 \times 12KB \times 6 = 17.28 \text{ MB}$

(2) 总数据传输速率 =  $12KB \times 1 \times 5400 \text{ r/min} \times n = 1.08 \text{ n MB/s}$ ,  $n$  为磁头数。

(3) 平均旋转时间 =  $\frac{60}{5400} \times \frac{1}{2} = \frac{1}{1800} \text{ s} = 0.556 \text{ ms/转}$ 。

由于 I/O 请求减少,

5.9 磁盘转速  $\mu$  不变,  $\Rightarrow$  平均响应时间  $W$  增大  $\Rightarrow$  访盘时间不变  $\Rightarrow$  平均等待时间增大  $\Rightarrow$  性能  $\downarrow$

5.10 会竞争内存带宽资源。

层次设计主要的在减少对内存的访问次数, 而 DMA 缓冲区的设置可以有效缓解竞争