

1、并行总线:	串行总线
优点	优点
快速传输，可以同时传输多个比特	1.简化布线，只需要传输一条线路
缺点	2.可靠性高，对干扰容忍度高
1.布线复杂，增加了布线成本	缺点
2.对干扰敏感，多条线路都需要保护	1.传输延迟较大，特别是传输大量数据时
3.传输距离受限，不适合远距离传输	2.高成本，通常需要专门的串行传输芯片

串行总线和并行总线之间接口速率不同的主要原因是它们在数据传输方式和电信号传输上的不同。

串行总线是通过一条单独的传输线路逐位地传输数据。它使用较高的时钟频率来实现高速传输。由于数据是按位传输的，串行总线的速率受到传输位数和时钟频率的影响。例如，一个串行总线接口以1 Gbps（Gigabits per second）的速率传输数据，表示每秒传输10^9个比特。

与此相反，并行总线是通过多个并行的传输线路同时传输数据。每个传输线路传输一个数据位。并行总线的速率受到传输线路数目和每个线路的速率的影响。例如，一个8位并行总线接口以1 Gbps的速率传输数据，表示每秒传输10^9个8位数据。

2. 1) 1s ~ 9600 bit , 则波特率为9600
2) 1s ~ 960x 7 bit = 6720 bit , 则波特率为6720

3. 1)IC2的数据包包括起始条件，7到10位地址帧，读/写位，ACK/NACK位，8位数据帧
1，ACK/NACK位，终止条件。
2)IC2仅使用一条数据线SDA
3)起始条件:在SCL为高电平时，SDA由高到低跳变
终止条件:在SCL为高电平时，SDA由低到高跳变

4. 1) MTF为 $\frac{\sqrt{2}}{4}$ 小时
2) 将其中2个用来存放实际数据,另外两个存放相同数据

5. 寻道时间指的是磁头在盘面上沿半径方向从里向外移动，从盘面上各个同心圆构成的磁道中找到所需的磁道。该过程称为寻道,花费时间为寻道时间。在定位到正确的磁道后,盘片需要旋转来使得正确的扇区被旋转到磁头的正下方。这部分耗时为旋转时间。传送一个扇区的数据所需要的时间同样和盘片旋转速度有关，这部分时间称为数据传输时间。

6. 1) $6 \times 40 \times 12 \text{KB} = 17280 \text{KB}$
2) $12 \text{KB} \times 5400 \div 60 = 1080 \text{KB/s}$ 传输数据速度为1080KB/s
3) 平均旋转时间: $(5400 \div 60)^{-1} = \frac{1}{90} \text{s} \approx 0.011 \text{s}$

7. 通过决定请求的最优执行次序可以减少磁盘访问用时的主要原因如下:

寻道时间减少：磁盘访问的一个重要时间组成部分是寻道时间，即将磁头从当前磁道移动到目标磁道所需要的时间。通过优化请求的执行顺序，磁盘控制电路可以使相邻的访问请求接近，从而减少寻道时间。这意味着磁头移动的距离更短，加快了数据的读取或写入速度。

扇区预读取：磁盘控制电路可以利用扇区预读取技术，在读取请求的同时预先读取相邻的扇区数据。这样做可以减少后续读取请求的访问延迟，因为数据已经在缓存中可用，而不需要等待额外的磁盘旋转。

减少旋转延迟：在磁盘访问过程中，磁盘需要旋转到所需数据的位置。通过调度请求的执行顺序，磁盘控制电路可以尽量保证磁盘旋转到所需数据的位置，从而减少旋转延迟。

优先处理延迟敏感请求：磁盘控制电路可以根据请求的类型和优先级，优先处理延迟敏感的请求，如实时数据流或交互式应用。这确保了这些关键请求能够及时得到响应，减少了用户感知的延迟。

8. 优化后，写入只牵涉到两个物理磁盘:待写入数据的物理磁盘和奇偶校验磁盘。因此该方法在物理磁盘数量很多时能够显著提升性能

9. I/O 请求减少, 则忙也减小, 因此平均响应时间会变长, 性能提升幅度下降。

10. 会, 所以DMA传输采用突发模式、周期窃取模式和透明模式来防止抢占资源。

存储器层次设计的优劣对此问题的影响:

1. 良好设计的存储器层次结构可以提供高带宽和低延迟的存储器访问。使DMA设备和处理器以更快的速度和写入数据, 减少彼此之间的竞争。

2. 高速缓存的利用可以降低对主存的频繁访问。也可以减少竞争。

3. 内存带宽调度策略也能缓解DMA设备与CPU的竞争, 公平分享内存带宽资源。

1. 集中式仲裁: 工作原理: 由一个中央仲裁器负责协调总线上的访问请求。每个设备通过向中央仲裁器发送请求来获取总线访问权。优点: 仲裁过程简单, 易于实现和管理。能够确保公平性, 避免死锁情况。缺点: 仲裁器成为系统性能的瓶颈。对于大型系统, 仲裁器可能无法有效处理大量的请求, 导致延迟增加。适用场景: 小规模系统或对总线访问的实时性要求较高的系统。分散式仲裁: 工作原理: 每个设备都具有一定的仲裁能力, 在需要访问总线时, 设备会通过某种协议进行仲裁, 并决定哪个设备可以获得总线访问权。优点: 分担了仲裁的负担, 可以并行地处理多个请求, 提高总线的吞吐量。适用于大规模系统。缺点: 可能出现冲突和竞争, 需要合理的协议和算法来解决冲突, 否则可能导致性能下降和资源浪费。适用场景: 大规模系统或对总线带宽利用率要求较高的系统。混合式仲裁: 工作原理: 结合了集中式和分散式仲裁的特点, 通过将总线分割成多个区域, 每个区域使用分散式仲裁, 而区域之间的冲突由中央仲裁器处理。优点: 兼具了集中式和分散式仲裁的优势, 能够平衡性能和实时性的需求。缺点: 需要更复杂的硬件支持和仲裁策略, 增加了系统的复杂性和成本。适用场景: 大规模系统, 对实时性和性能都有一定要求的系统。

2. APB: 特点: APB是一种简单、低功耗、低带宽的总线协议。它主要用于连接低复杂度的外设, 如控制器、定时器等。使用场景: 适用于对带宽要求较低且对实时性要求不高的外设连接。AHB: 特点: AHB是一种高性能、高带宽、分层次的总线协议。它支持多主多从的体系结构, 并提供了高度可配置的地址映射和优先级控制。使用场景: 适用于连接较复杂的外设和存储器, 如高性能处理器、DMA控制器、SRAM等。AXI (Advanced eXtensible Interface): 特点: AXI是一种高性能、高带宽、可扩展的总线协议。它支持多主多从、乱序传输和突发传输等特性, 具有灵活的信号控制和流水线机制。使用场景: 适用于连接高性能处理器、高带宽外设和高速存储器等需要较高性能和吞吐量的设备。ACE (AXI Coherency Extensions): 特点: ACE是在AXI协议基础上扩展的一种一致性协议。它提供了高级缓存一致性支持, 包括多处理器缓存一致性和外设缓存一致性。使用场景: 适用于多处理器系统或需要缓存一致性的系统, 支持高性能的数据共享和一致性维护。CHI (Coherent Hub Interface): 特点: CHI是一种高级、高性能的一致性总线协议。它支持高带宽、多处理器的一致性访问和共享, 并提供了强大的错误检测和纠正机制。使用场景: 适用于大规模多处理器系统, 需要高性能、高一致性和高可靠性的数据访问和共享。

3. 1) 地址、读数据、写数据、握手信号需在不同通道中发送。通过将读地址响应和读数据响应合并为一个传输, 可减少总线协议的复杂性和延迟, 使总线更加高效和灵活。

2) 读传输事务: ARVALID (读地址有效) 信号的产生必须满足先前的读传输的AXI总线通道必须处于空闲状态, 即AWVALID (写地址有效) 和 WVALID (写数据有效) 信号都为低电平。

RVALID (读数据有效) 信号的产生必须满足读地址请求被接受, 即ARREADY (读地址就绪) 信号为高电平。

写传输事务: AWVALID和WVALID信号的产生必须满足先前的写传输的AXI总线通道必须处于空闲状态, 即ARVALID和RVALID信号都为低电平。

BVALID (写响应有效) 信号的产生必须满足写地址请求被接受, 即AWREADY (写地址就绪) 信号为高电平。

以上握手信号的时序约束能够确保AXI总线上的读写传输事务按照正确的顺序和时序进行。能够避免冲突, 保证数据一致性, 确保数据的有效性, 还可以优化性能, 避免不必要的等待与延迟。

3) AXI (Advanced eXtensible Interface) 总线协议支持突发传输，它允许在一个传输事务中连续传输多个数据。突发传输是一种优化技术，可以减少传输的开销和延迟，提高总线的效率和性能。

在AXI总线中，有两种常见的突发传输模式：

固定突发 (Fixed Burst) 传输：在固定突发传输模式下，一次传输中的所有数据都是从连续的地址开始的，每个传输都传输一个数据。传输的起始地址在传输事务的开始时指定，并且在整个传输过程中保持不变。这种模式适用于需要按照连续地址顺序传输数据的情况。

增量突发 (Incrementing Burst) 传输：在增量突发传输模式下，一次传输中的地址逐渐增加。每个传输传输一个数据，并且每个传输的地址都比前一个传输的地址增加一个固定的偏移量。这种模式适用于需要按照递增地址顺序传输数据的情况，例如访问连续的存储器单元。