嵌入式第十周作业

3. 如果不同的虚拟地址页都映射到不同物理地址页，为下列存储-加载指令对是否可能产生数据依赖？如当不同的虚拟地址页可被映射到相同的物理地址页，页大小为4KB，呢？

解：如 sd a2, 0(a0)　　当不同的虚拟地址页都映射到不同的物理地址页，
ld a3, 0(a1)　　如此的话均不可能发生数据依赖；当不同的虚拟地址
如 sd a2, 0(a0)　　页可被映射到相同的物理地址页时，如可能发生数据
ld a3, 4(a1)　　依赖，条件是 a0, a1 映射到同一物理地址页；如此都可
如 sd a2, 0(a0)　　能发生数据依赖，条件同上.
ld a3, 4096(a1)

5. 考虑一个深度流水线处理器，在分支指令时其基本CPI为1.方案A（对于分支指令）：分支目标缓存（BTB），缓存缺失代价为额外3个周期，缓存命中但预测错误的代价是额外4个周期，缓存命中且预测正确则无分支代价。命中率、预测正确率均为90%。方案B：不使用分支预测，分支代价为固定额外2个周期。假设分支频率为所有指令的15%，则A比B快多少？

解：无分支指令时，$CPI = (N+k-1)/N = 1 \quad (N \gg k)$

$CPI_A = [N+k-1+15\%N(1-90\%)\cdot 3 + 15\%\cdot N\cdot 90\%\cdot(1-90\%)\cdot 4]/N = 1.099$

$CPI_B = (N+k-1+15\%\cdot N\cdot 2)/N = 1.3$

$S = \frac{CPI_B}{CPI_A} = \frac{1.3}{1.099} = 1.18$　　即A比B快1.18

13. 解：(1) 该代码段的pc范围为 0xe24 ~ 0xe40.

$(24)_{16} = (100100)_2$，$(40)_{16} = (1000000)_2$

寄存器 I 共5位，I的最小值为5.

(2) B1处：$N \geq 2$.　　B2处：$N \geq 1$，　B3处：$N \geq 1$

∴ N最小值为2

(3) B1：50%，　B2：80%，　B3：100%.

Date.

14. 引入局部分支历史：假设P值足够大，映射到不同位置。为了使三条bne指令都能在程序静态时被完全准确地预测，H最小值是多少？

解：

	执行序列
B1：H最小值为1	0 0 0 0 …
B2：H最小值为4	0 1 1 1 1 0 1 1 1 1 …
B3：H最小值为1	1 1 1 1 1 1 …

∴H最小值为4.

15. 引入全局分支历史，为了使三条bne指令都能在程序静态时，H最小值是多少？

解：执行序列为：00|1110 11111 0111 0|0|1111 0 11111 …

其中最长的单数字序列是11111为5位，∴BHR最小位数实现完美预测的最小位数为5，即H的最小值为5.

16. 试分析当P和Q满足什么数值关系时，方案A预测准确率优于B？

解：方案A：TTT…TTN | TTT…TTN | TT…

Q个 Q个

预测器 0111…111 | 011…1111 | 01

准确率为 $P\times(Q+1) \div [P\times(Q+1)] = \frac{Q+1}{Q+1}$

方案B：TTT…TTN | TTT…TTN | TT

Q个 Q个

BHR：11…110 | 111…1110 | 11…

预测 XXX…XX0 | 000…000 | 11…

准确率为 $[1+(P-2)\times(Q+1)] \div [(P-1)\times(Q+1)+1]$

∴当 $\frac{Q+1}{Q+1} > \frac{1+(P-2)(Q+1)}{1+(P-1)(Q+1)} \Rightarrow \frac{Q+1}{Q+1} > \frac{1+PQ+P-2Q-2}{1+PQ+P-Q-1}$

得 $Q^2+4Q-2PQ-2P+1>0$ 近似于 $P>Q$

Date.

17. 解：(1) B1处：N T N T N T N T

00 01 01 00 01 01 01 00 错误4次

B2处：T T T T T T T N

00 01 10 11 11 11 11 11 错误3次

共错误7次

(2) 引入1位全局分支历史：

全局：N T T T N T T T N T T T N T T N

X 0 1 1 1 0 1 1 1 0 1 1 1 0 1 1

X 00 01 10 01 01 10 11 10 10 11 11 11 10 11 错误9次

(3) 2位全局分支历史：

全局：N T T T N T T T N T T T N T T

GHR X X 01 11 11 10 01 11 11 10 01 11 11 10 01

预测器 X X 00 00 01 00 01 00 01 01 10 00 01 10 11

共有7个错误

(4) ①该情况下，全局分支历史表的位数越多，预测准确率越高，位数≥3时达到完美预测.

② n非常大时，(3)中的2位全局分支历史表配合2位饱和计数器的预测器表现最好.

(5) 当数组P[]的数据模式变为在0和1之间以均等概率随机取时：

结论① 是位数少更准确，且结论②变为局部预测器表现更好.

18. 顺序5级RISC流水线中，指令异常如何能会乱序产生？为了支持精确的异常处理，流水线是如何做到对乱序产生的异常进行(按程序顺序)顺序处理的？

(1) 在同一时刻，多个指令可能同时在流水线中不同的阶段执行，因此指令的执行顺序是乱序的. 当执行指令异常时，处理异常程序需立即执行，以确保正确性.

(2) 为了支持精确的异常处理，处理程序对乱序生的顺序处理："乱序执行指令突发"技术，暂停处理流水线中指令. 一旦异常指令被执行，停止顺序，执行异常. 在处理完异常后，恢复正常状态. 处理器会清空流水线中所有排队指令，重新开始.

Date.

20. 拥有浮点单元的单发射乱序处理器：

解：(a) 处理器的浮点单元包含一个2运算周期的加法器，一个10运算周期的乘法器，和一个单执行周期的浮点加载/存储单元，加法器和乘法器是完全流水化的。

(b) 当发生写回冲突时，更早的指令会获得优先写回权。

(c) 浮点指令的结果只能在写回阶段完成后被其它指令使用，整型指令的结果则可以前馈。

(d) 处理器使用寄存器重命名，从R0、R1、R2起有不受限制的重命名寄存器可用

(e) 译码级每周期可以将当1条重命名指令添加到ROB中，指令通过ROB顺序提交且每周期提交1条指令。

(f) 忽略前端取指，指令经过译码、发射、执行和写回即完成执行并提交。

1) 如果 ROB 的深度是无限的，将下表补充完全。（部分结果已给出）

	周期				操作码	目标	源 1	源 2
	Decode (ROB enqueue)	Issue	WB	Commited				
I1	0	1	2	3	fld	T0	a0	—
I2	1	3	13	14	fmul.d	T1	T0	f0
I3	2	14	16	17	fadd.d	T2	T1	
I4	3	4	5	18	addi	T3	a0	—
I5	4	5	6	19	fld	T4	T3	—
I6	5	14	24	25	fmul.d	T5	T4	T4
I7	6	25	27	28	fadd.d	T6	T5	T2

2) 如果 ROB 仅容纳 2 条指令，当一条指令提交后的下一周期该条目可以被新指令占据。重新将下表补充完全。（部分结果已给出）

	周期				操作码	目标	源 1	源 2
	Decode (ROB enqueue)	Issue	WB	Commited				
I1	0	1	2	3	fld	T0	a0	—
I2	1	3	13	14	fmul.d	T1	T0	f0
I3	4	14	16	17	fadd.d	T2	T1	f0
I4	15	16	17	18	addi	T3	a0	—
I5	18	19	20	21	fld	T4	T3	—
I6	19	21	31	32	fmul.d	T5	T4	T4
I7	22	32	34	35	fadd.d	T0	T5	T2