

fld f>0(a0).1~4

fld f10.0(a0).25~26

fdivd f8,f0,f2.5~15

fdivd f4.0(a1).26~27

fmuld f2,f6,f2.16~20

addi a0,a0,8.27

fld f4.0(a1).7~20

addi a1,a1,8.28

faddd f4,f0,f4.21~23

sub x>0,x4,a0.29

faddd f10,f8,f2.22~24

bnez x>0,Loop.30~31

共需31个周期

→ fld f>0(a0).1~4

fmuld f2,f6,f2.5~10

fdivd f8,f0,f2.5~15

fld f4.0(a1).6~9

fadd f4,f0,f4.l0n12

addi a0,a0,821

fadd f10,f8,f21bny8

addi a1,a1,822

fsl f10,0(a0)19~20

sub x20,x4,a0,23

fsl f4,0(a1)19~20

bnz x20,Loop,24~25

共需要>5个时钟周期

3) I1.fbl f2,0(a0)

I7.addi a1,a1,8

I2.fld f4,0(a1)

I8.fadd.d f10,f8,f2

I3.fdiv.d f8,f0,f2

I9.fsl f10,0(a0)

I4.fmul.d f2,f6,f2

I10.addi a0,a0,8

I5.fadd.d f4,f0,f4

I11.sub x20,x4,a0

I6.fsd f4,0(a1)

I12.bnz x20,Loop

共需要>4个时钟周期

10.Loop.fld T9,0(a0)

faddd TB,T0,T9

fmuld T10,T0,T2

fsubd TH,TT,TB

fdivd TI,T9,T10

fsld TH,0(a1)

1. 暂式重命名中物理寄存器体数量比ISA寄存器多，对指令寄存器与回路指
令寄存器一个寄存器。暂式重命名中物理寄存器体数量与ISA寄存器数相同。
但后者只保存已提交的指令的值。

显式重命名可以消除WAR/WAW冲突的出现，实现流水线指令的有序
执行，但所需的物理寄存器较多而隐式重命名所需寄存器较少，但它
读取数据的步骤更复杂因而消耗较大。