

嵌入式

3. 1) nop \rightarrow addi x0, x0, 0

2) ret \rightarrow jalr x0, x1, 0

3)

4) mv rd, rs \rightarrow addi rd, rs, 0

5) rdcycle rd \rightarrow csrrs rd, cycle, x0

6) sext.w rd, rs \rightarrow addiw rd, rs, 0

7. 1) add t0, t1, t2

slti t3, t2, 0

slt t4, t0, t1

bne t3, t4, overflow

2) add t0, t1, t2 bltu t0, t1, overflow

3) ARM体系结构通过CPSR状态寄存器反映当前指令的溢出状态

8. 1) 指令

	rs1	rs2	Op=DIVU时 rd值	Op=REMU时 rd值	Op=DIV时 rd值	Op=REM时 rd值
Op rd, rs1, rs2	X	0	$2^{XLEN}-1$	X	-1	X

2) NV: 无效操作 DZ: 除数为0 OF: 溢出 UF: 下限溢位

NX: 不精确 会

3) ARM指令集的除法会先判断除数是否含为0, 若为0另定义有函数处理异常情况。

12. 1) 管理员模式

2) 机器

3) 机器模式

4) 管理员模式

5) 用户模式



13. ...

addi a0, x0, 0

addi a1, x0, 100

Loop:

bge a0, a1, exit

sll a2, a0, 2

add a3, t0, a2

add a4, t1, a2

lw a5, 0(a4)

mul a6, a5, t2

sw a6, 0(a3)

addi a0, a0, 1

j loop

exit: ...



14. `addi sp, sp, -32` 15. ...

`sw ra, 28(sp)`

`sw t0, 0(t0)`

`sw s0, 24(sp)`

`sw t1, 4(t0)` `addi t1, x0, 3`

`addi s0, sp, 32`

`sll a0, t1, 2`

`bge a1, a0, part2`

`add t2, a0, t0`

`j part1`

`sw t1, 0(t2)`

`part1: add a2, a0, a1`

...

`j end`

16. ...

`part2: sub a2, a0, a1`

`lw a0, 0(t0)`

`j end`

`lw a1, 0(t1)`

`end: lw ra, 28(sp)`

`sw a1, 0(t0)`

`lw s0, 24(sp)`

`sw a0, 0(t1)`

`addi sp, sp, 32`

...

`ret`

17. 功能: 将寄存器 `a1` 中的值左移 30 位.

