

- No. 04  
Date 010
1. CISC 架构的优势：①指令集比较丰富，可以完成很多复杂的操作。②单个指令可以完成多个操作，提高了计算机效率。③可以使用更少的指令完成更多任务，减少存储器开销。
- CISC 架构的劣势：①指令复杂，需要更多芯片面积来实现。②指令执行时间不一致，导致处理器性能不易优化。③CISC 处理器的设计和制造成本较高。
- RISC 架构优势：①指令简单，执行时间稳定，方便处理器性能优化。②指令集精简，易于设计和制造。③通常 RISC 处理器具有更高的时钟频率，因此有更快的速度。
- RISC 架构劣势：①每个操作都需要单独指令，所以需要更多的指令来完成复杂的任务。②指令集比较简单，不能完成一些复杂的操作。③需要更多指令来完成复杂任务，因此需要更多存储器。
2. RISC-V 的基本指令集由 RV32I 和 RV32F 组成，分别适用于 32 位和 16 位的 RISC-V 处理器。这些基本指令集包括一些基础指令，例如加载存储指令、算术指令、条件分支指令、无条件跳转指令等。
- ① RV32M 和 RV64M：添加了乘除指令，提高处理器运算能力。这些指令在数字信号处理、图像处理、加密算法等领域得到广泛应用。
- ② RV32F 和 RV64F：添加了浮点运算指令，包括浮点加减、乘除、比较等指令，可以处理浮点数运算。这些指令在科学计算、图形处理、数据分析等领域得到广泛应用。
- ③ RV32D 和 RV64D：添加了双精度浮点运算指令，可以处理更高精度的浮点数运算。这些指令在需要高精度计算的领域，如文字、大科学、工程计算等领域得到广泛应用。
- ④ RV32G 和 RV64G：这些扩展指令将 RV32I 和 RV64I 与 RV32M、RV64M、RV32F、RV64F 以及 RV32D、RV64D 结合起来，提供了一个完整的框架，支持基本的整数和浮点数运算。
- ⑤ RV32A 和 RV64A：添加原子操作指令，可以支持多线程程序的同步操作。这些指令在并行计算、操作系统、数据库等领域得到广泛应用。
3. ① 不同 ② 不同
- ③ 这样的设计是为了支持 RV64I 架构中的 32 位操作。因为 RV64I 中的寄存器是 64 位的，但是在实际编程中，经常需要对 32 位数据进行操作。采用 RV32I 中的 add 指令对 32 位数据进行操作可能会影响结果的准确性，因为 RV64I 中的寄存器只支持 32 位操作数。因此，RV64I 使用了一种新的 addw 指令，该指令专门用于对 32 位数据进行加法操作，以保持与 RV32I 中操作数的兼容性。
- ④ 需要。addw 指令将两个带有符号的 32 位整数相加，并将结果截断为 32 位，然后将其结果扩展为 64 位，并将结果写入目标寄存器；addiw 指令，目标寄存器是 16 位，但 RV64I 中所有带符号数运算都必须以 64 位为，所以即使目标寄存器是 16 位的，也需要将其扩展。

5. RV32I为HINT指针保留了很大一片读写空间。HINT指空空间。HINT指空空间用于向微架构传达性能提示，并且就像NOP一样，将帮助PC从以任何可取性能计算机器外，并没有文件操作可见的状态。

11. (1) 简单寻址

(2) 内存直接寻址

(3) 立即数寻址

(4) 寄存器直接寻址

(5) 寄存器间接寻址

6.  $a_2$  寄存器中值为 3  $a_3$  寄存器中值为 1

如果里没有长除法，则商字余数都是太极，如果有长除法，则商的飞位是随除数里而同步增长，而余数是随除数同步