

⑧ 18. 2条目全相联缓存	A B C D	A B C D
11,	way0 — A A C C	C A A C
	way1 — — B B D D	B B B B
	N N N N N N N N	命中率: 0%
(2) 只记录最早进入缓存的2条数据, 之后不再更改		
则 way0, way1 始终为 A, B, 长时间区间时命中率 50%		
19. (1) 当低位标签在同一缓存组中唯一时, 在判断缓存的一次命中时只用将地址的 LTag 与数据比较一次便可判定是否命中, 否则 LTag 需要与该组中各路 LTag 各比较一次, 这就慢的多且体现不出引入 LTag 的优势(因为后期比较 HTag 又要与各路 HTag 各比一次)。所以目的是提升数据前缓的速度.		
(2) 需要对替换的缓存块进行新的 LTag 替换。比如如果新进来的 cache 块与原本的 LTag 不同 可能要将原本的 Cache 全清除才能覆盖进来新的		
13) 16KB 页大小 → 页内偏移 14位 四路组相联: 8KB → $2^3$ B		
设块大小为 $2^m$ B 块内偏移 m 则组数: $2^3 / 2^m / 2^2 = 2^{11-m}$ 条 $3 / 11-m$ 位		
故页内偏移: $14 - (m + 11 - m) = 3$ 位		
20. 目录一致性: 单对单传播 扩展性更好; 但处理时间长, 延迟高		
全局一致性: 单对多传播, 延迟低, 总线传输流量规模更大; 但扩展性差, 难以在大规模系统实现		
其现代代价: ①硬件变复杂 ②延迟增加 ③通信开销增加, 消耗带宽和网络资源		
④功耗增加 ⑤增加程序员复杂性		
17. 虚拟内存 + L1 Cache 访存 18节 页大小 64B → 页内偏移 6 位 TLB: 16 条, 4 路		
L1 Cache 物理寻址 块大小 $4B \times 16$ 直接映射 虚拟地址 14bit → 物理地址 12bit		
(1) 0x05a4: 由页大小 64B → VPN: 8 位 页内 offset: 6 位 0b000000101010100		
TLB 12 位组相联 且号 2 $0 \times 05 \rightarrow 0 \times 1C$ 则物理地址: 011100100100		
(2) VPN 有 8 位 故页表应有 $2^8 = 256$ 表		
(3) 物理地址: 0x1e4: 0x0000000011100100 6 位偏移 0x0 index: 4 位 $\rightarrow 9$		
011100100100 ↓ 并且 块内偏移 0x1C 访存结果为 0x63		