

作业 5

1. 习题 3

- 1) `addi x0, x0, 0`
- 2) `jalr x0, x1, 0`
- 3) `auipc x1, offset[31:12]`
`jalr x1, x1, offset[11:0]`
- 4) `addi rd, rs, 0`
- 5) `csrrs rd, cycle, x0`
- 6) `addiw rd, rs, 0`

2. 习题 7

- 1) `slt t3, t1, zero`
`slt t4, t0, t2`
- 2) `blt t0, t1, overflow`
- 3) x86: 通过状态寄存器的第 11 位: OF 标志, 反映溢出状态, 当其被设置时代表运算结果溢出

ARM: 通过状态寄存器的第 28 位: V 标志位 (一般简称为 OF) 反映溢出状态, OF=1 表示运算结果有溢出, OF=0 表示无溢出

3. 习题 8

Op	rs1	rs2	Op=DIVU 时 rd 值	Op=REMU 时 rd 值	Op=DIV 时 rd 值	Op=REM 时 rd 值
指令						
<code>Op rd, rs1, rs2</code>	x	0	$2^{xLEN} - 1$	x	-1	x

不会抛出异常, 这样设计可以简化硬件, 而这种异常只需要通过分支指令来处理。

2) NV: 无效操作数 (Invalid Operation)

DZ: 除以 0 (Divide by Zero)

OF: 上溢 (Over-flow)

UF: 下溢 (Under-flow)

NX: 不精确 (Inexact)

不会使处理器陷入系统调用

3) x86: 除数为 0 时引发除法错误异常, 然后操作系统会将控制权传递给异常处理程序, 异常处理程序会根据异常类型执行相应处理操作。

ARM: ~~ARM V8 有整型~~

ARM ~~ARM~~ V7 没有整型除法指令, ARM V7s, ARM V8 有整型除法指令。

ARM V4 的除法指令有一个 DZ 标志位, 默认为 0 (即除以 0 时不抛出异常而是返回 0), 若设为 1, 则会抛出异常。

除以 0 时

4. 习题 12

1) 管理员模式

2) 机器模式

3) 机器模式

4) 管理员模式

5) 用户模式

5. 题13

int i = 0

li a1, 0

设 a2 为常数 100

li a2, 100

mv a0, t0

loop:

bge a1, a2, end

将 C 存入 a3, B[i] 存入 a4

lw a3, 0(t2)

lw a4, 0(t1)

计算 B[i] * C, 结果存入 a4, 并存入内存

mul a4, a4, a3

sw a4, 0(t0)

地址自增 4, i 自增 1

addi t0, t0, 4

addi t1, t1, 4

addi a1, a1, 1

j loop

end:

lw a0, 0(a0)

ret

6. 习题 14

bgt a0, a1, plus

minus:

sub a2, a0, a1

j endif

plus:

add a2, a0, a1

endif:

7. 习题 15

sw t0, 0(t0)

P[0] = P;

li t1, 3

int a = 3;

addi t2, t0, 4

计算 P[1] 地址

sw t1, 0(t2)

P[1] = a;

slli t2, t1, 2

add t2, t0, t2

计算 P[a] 地址

sw t1, 0(t2)

P[a] = a;

8. 习题 16

lw t2, 0(t0)

int tmp = *a;

lw t3, 0(t1)

*b 存入 t3

sw t3, 0(t0)

*a = *b;

sw t2, 0(t1)

*b = tmp;

ret

9. 习题 17

功能: 将寄存器 $a1$ 中的值 (1) 左移 30 位

即计算 $1 \times 2^{30} (= 2^{30})$