

第5章习题

1. 串行总线与并行总线各有什么优缺点？试简述造成它们接口速率不同的原因。

串行：优点：所需物理连接数少，消耗硬件资源少，
功耗更低

缺点：相同频率下传输速率更慢

并行：优点：相同频率下传输速率更快

缺点：需多条物理连接和硬件资源，功耗高

接口速率不同：频率较高时，并行总线中并排的信号线
会产生干扰，串扰效应导致速率不同

2. 假设某系统使用 UART 传输数据，每个数据包拥有 1 位起始位、7 位数据位、1 位校验位和 1 位停止位，系统每秒传输 960 个数据包。回答以下问题。
- 1) 系统的波特率为多少？
 - 2) 系统的有效数据传输速率是多少？

1) 波特率：每秒位数

波特率为 $960 \times 10 = 9600$ 波特

3. 阅读 I2C 相关标准，回答以下问题。

- 1) I2C 的数据包是如何构成的？
- 2) 为什么 I2C 是半双工的？
- 3) I2C 传输的起止条件是什么？

1) I2C 的数据包分为两部分：起始条件和数据传输

2) 在传输数据时，时序是主设备控制的，而且主设备和从设备之间只有一条数据线 SDA 和一条时钟线 SCL。由于 I2C 的时序是由主设备控制的，因此主从设备不能同时发送和接收数据，只能通过交替发送和接收数据来完成通信。

3) 将 SCL 线保持在高电平状态

在 SCL 线上产生一个下降沿

在 SDA 线上产生一个下降沿

4. 若某块磁盘的 MTTF 为 N 小时, 回答以下问题。
- 1) 计算由 4 块这种磁盘组成的 RAID0 的 MTTF。
 - 2) 若每一块磁盘的可用容量为 50G, 而系统只需要 80G 的存储空间, 试设计一种方案, 使得 4 块磁盘组成的 RAID 达到尽可能大的 MTTF。

1) 4 块 RAID0 的 MTTF 为 $\frac{N}{4}$ 小时

2) 为了最大化 RAID 的 MTTF, 需冗余阵列来保护数据, 并且使用 RAID 级别 5 或 6, 即使两个磁盘失效, 系统也可继续运行

方案: 4 块磁盘分为两个组

在每个组中使用 RAID 镜像, 将容量成倍
使用 RAID0 跨越两个组, 容量为 100G

5. 磁盘完成某个扇区上数据读写需要的时间可以概括为: $T = \text{寻道时间} + \text{旋转时间} + \text{数据传输时间}$ 。试说明上述各量的含义, 并简要分析影响上述时间的因素。

① 寻道时间: 磁头臂移到正确位置并消除转动的时间

影响因素: 磁头臂需移动的距离和移动速度

② 旋转时间: 盘片通过旋转来使得正确扇区移到磁头正对的时间

影响因素: 执行次序, 电路设计

③ 数据传输时间: 传送一个扇区所需要的时间

影响因素: 特定工艺

6. 若某块磁盘的转速为 5400r/min, 共有 6 个记录数据的盘面, 每个盘面包含 240 个磁道, 每个磁道的信息量为 12KB。回答以下问题。

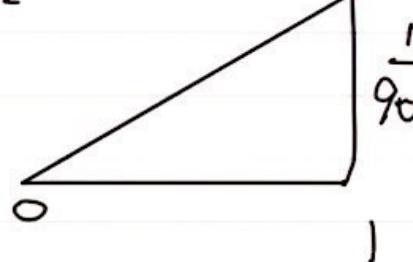
- 1) 该磁盘的总容量为多少?
- 2) 该磁盘的数据传输速率为多少?
- 3) 估算磁盘的平均旋转时间。

1) $6 \times 240 \times 12KB = 17280KB = 16.875G$

2) $5400r/min = 90r/s, \therefore 1\text{转} \frac{1}{90}s$

\therefore 平均旋转延迟为 $\frac{1}{2} \times \frac{1}{90}s = 5.56ms$

\therefore 数据传输速率为 $12KB / 5.56ms = 2158.3KB/s$



3) 由(2)知 平均旋转时间 5.56ms

7. 简述磁盘控制电路如何通过决定请求的最优执行次序来减少磁盘访问用时？

磁盘控制电路可以先缓存一段时间内的I/O请求，并决定请求的最优执行次序，以达到最短的磁头移动距离，从而减少寻道时间；控制器还可以优化执行次序以达到最小的盘片转动圈数，从而优化磁盘旋转时间。

8. 试分析 RAID4 中的写入优化对于读取速度的影响。

RAID4 对于写入的优化：将数据块写入某物理磁盘前首先读出该位置原先的数据块，对比将要写入的数据块计算出翻转位，并由此计算出奇偶校验磁盘中的该位置数据块对应位是否需要翻转。优化后该写入方式只牵涉到两个物理磁盘：待写入数据的物理磁盘和奇偶校验磁盘。

9. 根据 I/O 请求花费在队列系统中的平均响应时间公式：

$$W = \frac{L}{\lambda} = \frac{\frac{1}{\mu}}{1 - \frac{\lambda}{\mu}} = \frac{1}{\mu - \lambda}$$

分析随着磁盘 I/O 请求减少，磁盘队列系统的性能提升幅度下降的原因。

μ : 单位时间内处理请求数

λ : 单位时间内发送的请求数

μ 不变时， λ 下降则 W 下降，即平均响应时间下降

所以 磁盘队列系统中 I/O 请求平均等待时间
变大，性能提升幅度下降

10. DMA 设备与处理器是否会争抢内存带宽资源？存储器层次设计的优劣对此问题有何影响？

DMA 与处理器不会争抢内存资源，因为 DMA 是一种数据传输方式，它可以绕过 CPU 直接与内存交互

如果设计得好，层次存储器可以使 DMA 和其他处理器并行访问内存，从而减少它们之间的竞争。例如，较小但更快的高速缓存可以缓存 DMA 设备经常使用的数据，以便无需访问内存；另外，处理器可以通过缓存来加速其自身的内存访问

第6章习题

1. 简述常见的总线仲裁机制，它们各有什么优缺点、分别适用于什么场景？

① 集中式仲裁：优点：实现简单易于掌控

缺点：可能成为系统的瓶颈，影响整体性能

② 应用场景：只有少量设备需要共享总线

分布式仲裁：优点：不需要一个单独的中心化的仲裁器。

这减少了系统出现瓶颈的可能性

缺点：协议复杂，实现难度大

应用场景：设备数量多且需要频繁访问总线

③ 串行仲裁：优点：提高总线并行性

缺点：需要额外的硬件支持

应用场景：需频繁访问总线且时间敏感的系统

2. 简要描述 AMBA 总线中 APB、AHB、AXI、ACE 及 CHI 等总线协议的特点和使用场景。

APB：主要面向总线连接的低速低功耗外设；没有复杂的传输寻址功能，因为非流水线操作，这种模式能相对降低低功耗；适用场景：总线连接的低速低功耗外设

AHB：包含总线连接的主设备从设备，还有配套的硬件设备为 AHB 的正常传输提供支持。主设备发出读写请求后通过总线仲裁器、地址译码器和多路复用器的处理后才能传输到对应从设备上。适用场景：高性能系统互联的模块

AXI：读写地址通道独立，读写数据通道独立。
结构：多主多从，仲裁机制，突发传输，乱序传输，大小端对齐，非对称操作，适用场景：满足高数据带宽的需求

ACE：特点：高效性、灵活性、易用性（兼顾先前版本的 AXI 总线协议，并提供了简单易用的端口）。

适用场景：嵌入式系统、图形显卡、处理器芯片组

CHI：特点：高性能，可扩展性强，低延迟，可靠性强，易于集成

适用场景：高性能计算和数据中心领域
① 服务器互连 ② 存储互连

3. 调研 AXI 总线标准并回答以下问题。

- 1) AXI 总线包含哪些独立的事务通道？为什么协议不设置独立的读响应通道？
- 2) 简要描述在读/写传输事务中，通道的握手信号时序需要满足怎样的依赖关系？为什么要设置这样的约束？
- 3) 什么是 AXI 的突发传输？有哪些突发传输类型？

1) ① 地址通道 ② 数据通道 ③ 控制通道
④ 写响应通道

原因：在 AXI 协议中，读写操作的处理方式不同。在读操作从存储器获取的数据会直接在数据通道中返回给主设备，而无需专门的响应通道。

2) ① 读数据的请求依赖于写入数据的确认信号
② 写数据的请求依赖于读取数据的确认信号

原因：保证数据完整性和正确性，以防①读取到错误的数据和② 覆盖待要读的数据

3) AXI 突发传输：在一次地址传输中，一次性传输多个数据
从而提高数据传输效率
① 固定突发传输：每个传输周期传输相同数量连续地址
② 块突发传输：每个传输周期传输一个新地址
③ 未对齐突发传输：传输的地址不以最低位开始