

1. CISC:

优: 对编译器和程序存储空间的要求较低

缺: 硬件设计复杂, 测试汇编难度较高

RISC:

优: 硬件设计较为简单, 适合利用流水线提升性能

缺: 对编译器的设计要求较高, 程序的代码密度较低

2. RISC-V 的基本指令集为 RV64IMAFD, 扩展指令集如:

M: 扩展了整数乘法和除法指令

A: 扩展了并发操作中的原子指令

F: 扩展了 IEEE 标准单精度浮点数运算指令, 增加了 32 个 32 位浮点寄存器。

D: 扩展了 IEEE 标准双精度浮点数运算指令, 增加了 32 个 64 位浮点寄存器。

Q: 扩展了四精度浮点数运算指令

4. 1) RV32I 的 add 和 RV64I 的 addw 具有不同的 opcode, RV32I 的 add 和 RV64I 的 add 具有相同的 opcode; 这样可以提升代码的可移植性及通用性。

2). 需要进行扩展, 因为 RV64I 的位宽是 64 位, 运行 32 位的数据可能导致最后的结果错误 (网上有更详细说明).

5. RV32I 为 HINT 指令保留了很大一片编码空间, HINT 指令通常用于向微架构传达性能提示, 并且就像 NOP 一样, 除了启动 PC 以及任何可用性能计数器外, 并不改变任何体系结构可见的状态。

$$6. \quad a_2 = -3$$

$$a_3 = 1$$

按照 被除数 = 除数 \times 商 + 余数的规则

- 11.
- 1) 偏移量寻址
 - 2) 立即数寻址
 - 3) 立即数寻址
 - 4) 寄存器直接寻址
 - 5) 偏移量寻址