

1. CISC架构 优势: 对编译器和程序存储空间的要求较低; 具有复杂的指令集, 处理器能以更少的指令完成更多的操作; 代码剪度高, 具有良好的编程灵活性。

劣势: 硬件设计复杂, 测试验证难度较高; 复杂的指令集使优化更困难; 难以扩展。

RISC架构 优势: 硬件设计较为简单, 适用利用流水线提升性能; 易于优化和扩展。

劣势: 对编译器设计的要求较高, 程序的代码密度较低, 编程复杂性提高。

2. RISC-V的基本指令集是~~寄存器-寄存器型指令集~~ RV32I、RV32E、RV64I 的整数指令集。

RISC-V标准扩展指令集: ~~AArch~~

① M 作用: 扩展了整数乘法和除法指令

应用范围: 需要高效处理复杂算术运算的运用

② F 作用: 扩展了IEEE标准单精度浮点数运算指令, 增加了32个32位浮点寄存器

应用范围: 需要高精度浮点计算的应用

③ A 作用: 扩展了并发操作中的原子指令

应用范围: 需要高效实现并发操作的应用。

④ D 作用: 扩展了IEEE标准双精度浮点数运算指令, 增加了32个64位浮点寄存器

应用范围: 需要高精度双精度浮点计算的应用。

⑤ C 作用: 定义了部分指令的16位版本, 用于小内存的嵌入式应用

应用范围: 存储空间有限的应用。



4. (1) RV32I中的add和RV64I中的addw不具有相同的指令操作数。

RV32I中的add和RV64I中的add具有相同的指令操作数。

因为RV32I中的add与RV64I中的add实际上是相同的操作,为了保持指令集的简洁性和统一性,使它们具有相同的指令操作数;而RV32I中的add与RV64I中的addw是不同的操作,故采用不同的opcode加以区别。

(2) 需要进行额外的符号扩展。因为~~add~~^{addw}和addw都是进行32位有符号整数的加法并将结果截断为32位存储到目标寄存器中,因此,想将其进行后续的64位计算需要进行符号扩展(RV64I中寄存器都是64位宽度)。这是为了保证计算结果的正确性与一致性。

5. RISC-V的I标准指令集中存在的HINT指令空间是指一组用于提供提示和建议的指令。它们提供給处理器一些提示,但不会导致任何明确的操作或结果。HINT指令可以提高处理器的性能和能效,可以用于实现特定的编程模式。

6. a_2 是-3, a_3 是1

符号规定: ①除数与被除数异号,商为负数,余数符号和被除数一致;

②除数与被除数同号,商为正数,余数符号和被除数一致;

③除数为0时,产生零除错误的异常。

1. ~~(1) 偏移量寻址 立即数寻址~~

11. (1) 立即数寻址

~~(2) 寄存器寻址 寄存器间接寻址 直接寻址~~

(2) 寄存器寻址

~~(3) 立即数寻址~~

(3) 立即数寻址

~~(4) 寄存器寻址 寄存器寻址~~

(4) 寄存器寻址

~~(5) 偏移量寻址~~

(5) 偏移量寻址

