

17. 因为页大小为64字节 = 2^6 Byte, 故有6位 page offset.

(1) 由于TLB使用16位直接相联, 还有2位索引用于在TLB中查找相应的项

$$0x05a9 = 00\ 0010110100100$$

Page
索引

\therefore page number 为 6 位, page offset 为 6 位, 索引 10 对应的值为 2.

标签 = 000101 = 0x05, 对应TLB表中物理页号为 0x1c

$$0x1c = 01\ 1100, \text{page offset 不变, 为 } 100100$$

$$\therefore \text{物理地址} = 011100100100 = 0x724$$

\therefore 对应物理地址为 011100100100, 十六进制表示为 0x724

(2) 存储页表有多少个条目?

因为页号为6位, 所以页表有 $2^6 = 64$ 个条目(表项)

(3) (1) 得到的物理地址为 $0x724 = 011100100100 =$

因为L1缓存块大小为4字节, 共16个块,

\therefore 该字节物理地址对应的块地址为 457 (十进制)

$$457 \bmod 16 = 9, \therefore \text{对应组号为 } 9.$$

在第 9 组中, 有且仅有 Tag 为 0x1c 的地址对应的块数据, 因为

byte offset 为 2 位, ~~Index 为 4 位~~, cache 容量为 64 byte,

Index 为 4 位, 剩下 6 位作为 tag

$\therefore tag = 011100 = 0x1c$, 正好与第 9 组中标签对应

\therefore 缓存命中, 块偏移为 00 = 0x0, 对应访存结果为 0x63.

18.

访存地址	A	B	C	D	A	B	C	D
way 0	-	A	A	C	C	A	A	C
way 1	-	-	B	B	D	D	B	B
命中?	N	N	N	N	N	N	N	N

按照此淘汰规律, 缓存命中率一直为 0%.

Date. /

(2) 可以使用将最近被使用的缓存优先替换的策略, 这样可以将命中率提升至33.3%。情况如下:

访存地址	A	B	C	D	A	B	C	D	A	B	C	D
way0	-	A	A	A	A	A	B	C	C	C	C	C
way1	-	-	B	C	D	D	D	D	A	B	B	B
命中?	N	N	N	N	Y	N	N	Y	N	N	Y	N

A	B	C	D	A	B	C	D
D	A	A	A	A	A	B	C
B	B	B	C	D	D	D	D
N	Y	N	N	Y	N	N	Y

(图中) [2] 重复循环 (注释部分)

如上图所示, 当重复访存时, 会出现如上规律, 每访存12次可命中4次, 命中率提升至33.3%左右。

1	2	3	4	5	6	7	8	9	10	11	12	13
D	A	A	A	A	A	A	B	C	C	C	C	C
3	2	1	0	3	0	1	2	3	0	1	2	3
6	5	4	3	6	5	4	3	2	1	0	3	0

.81

19. (1) 低位标签在同一缓存组中通常被要求是唯一的，因为处理器仍需要低位标签来判断具体应从组内取哪个块的数据，来区分同组内的不同块。

(3) 如果判断命中，但在随后的比较中发现高位实际并没有命中，则在替换时不应按照一般的替换策略选择其他块替换（例如使用 LRU 策略替换最长时间未使用的块），而应该替换当前假命中的块，以提高可能的命中率。

(3) 页大小 $16\text{ KB} = 2^{14}\text{ Byte}$ ，则页偏移字段为 14 位。

因为缓存为 8KB，且采用四路组相联，由于无法判断块大小，假设块大小为 2^m Byte ，则有 2^{11-m} 组，每组有 9 个缓存块。

则 Byte offset 为 m 位，且字 31 有 $11-m$ 位，则剩余最多 3 位。
所以低位标签至多有 3 位。

20. 一致性：

优点：简单、容易实现，对处理器较少的情况效率高。

缺点：增加了总线带宽压力，不适合核数很多的情况，且不适用于非统一内存访问 (NUMA) 模式。

目录一致性

优点：可支持大规模多核系统和更复杂的内存行为。

缺点：设计和实现更复杂；目录增加了额外的存储开销。

要实现目录一致性，会增加额外硬件开销，例如目录的存储和缓存控制器等硬件资源，还可能增加通信带宽的压力。此外，额外的控制也可能使延迟增大，降低处理器性能并增加能耗等。