

8.

1)

			dest	j	k	Issue	Exec	WB
Loop:	4 fld	f2,0(a0)	f2	a0		1	5	6
	11 fdiv.d	f8,f0,f2	f8	f0	f2	7	18	19
	5 fmul.d	f2,f6,f2	f2	f6	f2	20	25	26
	4 fld	f4,0(a1)	f4	a1		27	31	32
	3 fadd.d	f4,f0,f4	f4	f0	f4	33	36	37
	3 fadd.d	f10,f8,f2	f10	f8	f2	34	37	38
	2 fsd	f10,0(a0)	0(a0)		f10	39	41	42
	2 fsd	f4,0(a1)	0(a1)		f4	40	42	43
	1 addi	a0,a0,8	a0	a0		43	44	45
	1 addi	a1,a1,8	a1	a1		44	45	46
	1 sub	x20,x4,a0	x20	x4	a0	46	47	48
	2 bnz	x20,Loop				49	51	52

共 52 个周期

2)

						Issue	EXE	WB
	4 fld	f2,0(a0)				1	5	6
	11 fdiv.d	f8,f0,f2				7	18	19
	5 fmul.d	f2,f6,f2				7	12	13
	4 fld	f4,0(a1)				8	12	13
	3 fadd.d	f4,f0,f4				14	17	18
-	3 fadd.d	f10,f8,f2				14	17	18
	2 fsd	f10,0(a0)				19	21	22
	2 fsd	f4,0(a1)				19	21	22
-	1 addi	a0,a0,8				23	24	25
	1 addi	a1,a1,8				23	24	25
	1 sub	x20,x4,a0				26	27	28
	2 bnz	x20,Loop				29	31	32

共 32 个周期

Issue EXE WB

3)

4	fld	f2, 0(a0)	1	5	6
4	fld	f4, 0(a1)	1	5	6
11	fdiv.d	f8, f0, f2	7	18	19
5	fmul.d	f2, f6, f2	7	12	13

3	fadd.d	f4	f0	f4	8	11	12
2	fsd	f4	0(a1)		13	15	16
3	fadd.d	f10	f8	f2	14	17	18
2	fsd	f10	0(a0)		19	21	22
1	addi	a0	a0	8	19	20	21
1	addi	a1	a1	8	21	22	23
1	sub	x20	x4	a0	22	23	24
2	bnz	x20			24	26	27

27个周期

10. Loop:

- fld T9, 0(a0)
- fmul.d T10, f0, f2
- fdiv.d T11, T9, T10
- fld T12, 0(a1)
- fadd.d T13, f0, T12
- fsub.d T14, T11, T13
- fsd T14, 0(a0)

11. 区别: 显式需要确保真实物理寄存器多于ISA定义的而隐式寄存器则需要两者保持一致。

显式优点: 不用借助重排序等其它结构, 可读性更强

缺点: 需要硬件资源更多, 资源利用率低

隐式优点: 需要硬件资源少, 资源利用率高

缺点: 需要借助其它结构暂存推测值

显式的可能实现方式: 通过空闲列表FL寻找当前可用物理寄存器, 并利用重命名列表RT

来维护物理寄存器与ISA之间映射关系。在指令发射时用FL寻找空闲寄存器并将映射关系存入RT中当正式退休后释放FL。

隐式的可能实现：用与ISA数量相同的物理寄存器存放最终写回值将中间推测值用重排序缓冲区存储。