

4.18

9 将指令依次命名为①~⑫

①③ RAW ③⑥ WAR ①② RAW ②③ WAR ④⑤ RAW ⑥⑦ WAR ⑧⑨ WAR ⑧⑩ WAR ⑪⑫ RAW

共  $4 + 1 + 1 + 1 + 1 + 1 + 1 + 1 + 1 + 1 + 1 + 1 = 13$  个周期

(2) 共  $4 + 1 + 1 + 1 + 1 + 1 + 1 + 1 + 1 + 1 + 1 + 1 = 13$  个周期

Loop:	指令	周期	流水线1	流水线2	周期	流水线1	流水线2
	fld f2, 0(a0)	1	fld f2, 0(a0)		12	S	S
	fld f4, 0(a1)	2		fld f4, 0(a1)	13	S	S
	fdiv.d f8, f0, f2	3	S	S	14	S	S
	fmul.d f2, f6, f2	4	S	S	15	S	S
	fadd.d f4, f0, f4	5	S	S	16	S	S
	<del>fadd.d f10, f8, f2</del> fsd f4, 0(a1)	6	<del>fadd.d f10, f8, f2</del>	fdiv.d f8, f0, f2	17	S	S
	<del>fsd f10, 0(a0)</del> faddi f10, f8, f2	7	<del>fsd f10, 0(a0)</del>	fadd.d f4, f0, f4	18	S	S
	<del>fsd f4, 0(a1)</del> fsd f10, 0(a0)	8	<del>fsd f4, 0(a1)</del>	S	19	S	S
	addi a0, a0, 8	9	addi a1, a1, 8	S	20	sub x20, x4, a0	S
	addi a1, a1, 8	10	S	S	21	bnz x20, Loop	S
	sub x20, x4, a0	11	S	S	22	S	S
	bnz x20, Loop						

10 Loop: fld ~~f2~~<sup>T4</sup>, 0(a0)  
 fmul.d -T9, T0, T2  
 fdiv.d T8, T4, T9  
 fld T10, 0(a1)  
 fadd.d T6, T0, T10  
 fsub.d T11, T8, T6  
 fsd T11, ~~0(a1)~~

11 显式重命名：提供更多的物理寄存器

隐式重命名：将推测值保存在ROB等结构中

优缺点：显式：无需在ROB中创建大量空位，但需要大量物理寄存器

隐式：无需大量物理寄存器，但要额外表项记录值最新值在ARF/ROB中，ROB要能前读

实现方式 显式：引入更多硬件寄存器，~~引入FPU~~ 引入FU

隐式：ROB、ARF分别保存未提交、已提交的结果 并建立映射表