

## 第五章

### 第五章

2. 1) 波特率:  $(1+7+1+1) \times 960 = 9600$

2)  $7 \times 960 = 6720 \text{ bps}$

3) I<sub>2</sub>C 的数据包由一个起始位、7~8 位数据位、1 位标志 ACK 或 NAK 的应答位和 1 位停止位组成

4. 1) 1/4 小时

2) 可以采用 RAID5 或 RAID6 等方式，增加磁盘数目并采用数据校验技术，以提高容错能力和 MTTF

5. 寻道时间：磁头移动到目标块读写磁道上的时间。

旋转时间：等待所需扇区的旋转至磁头下方的时间

数据传输时间：数据从磁盘扇区传输到计算机内所需的时间。

平均寻道：磁头位置，寻道完成

平均旋转：磁盘转速，所需扇区在磁盘中的位置

平均数据：磁盘传输速率和所需传输的数据量大小。

6. 1)  $240 \times 12 \text{ kB} \times 6 \approx 1.73 \text{ GB}$

2)  $5400 / 60 \times 2 \times \pi \times 240 \times 12 \text{ kB} \approx 444.7 \text{ MB/s}$

3)  $\frac{1}{\frac{5400}{60}} \times \frac{1}{2} = 5.56 \text{ ms}$

9. 此时队列系统的瓶颈已经不再是系统而是系统的其他部分，如处理器和内存，因此磁盘队列系统的性能已提升受到了这些因素制约。

10. DMA 设备和处理器可能会争抢内存带宽资源。存储器层次设计的优势将对此产生影响。存储器层次结构的优秀设计可以提高存储带宽利用率和减少不必要的内存访问次数等方式降低处理器和 DMA 设备争抢。

1. 串行总线的优点是占用少量针脚，传输距离远，传输速率高，缺点是传输速率受限于物理传输速度；并行总线的优点是传输速率高，传输数据量大，缺点是占用大量针脚，传输距离短。导致它们接口速率不同的原因主要是受限于物理传输速度和占用针脚数的限制。

3.

1) I<sub>2</sub>C 是半双工的，因为有 SCL 和 SDA 两条线路，可以在同一时刻传输数据和应答信号，

但不能同时进行；

2) I2C 传输的起止条件是在 SCL 为高电平时，SDA 从高电平变为低电平表示起始条件，SDA 从低电平变为高电平表示结束条件。

7. 磁盘控制电路可以通过决定请求的最优执行次序来减少磁盘访问用时，具体来说，可以将磁盘访问请求按照磁盘磁盘头所在的磁道排序，减少磁头的移动距离，从而提高磁盘访问效率。

8. RAID4 中的写入优化可以提高写入速度，但对于读取速度的影响较小，因为 RAID4 的读取速度主要取决于奇偶校验盘的读取速度，而写入优化不会影响奇偶校验盘的读取速度。

## 第六章

1. 常见的总线仲裁机制包括集中式、分布式、旁路式和混合式。集中式仲裁机制的优点是简单实用，适用于小规模系统。缺点是会造成性能瓶颈。分布式仲裁机制的优点是性能好，适用于大规模系统。缺点是实现较为复杂。旁路式仲裁机制的优点是简单易用，适用于一些临时性数据传输。缺点是会占用总线带宽。混合式仲裁机制则综合了前三种仲裁机制的优点，可以兼顾性能、实现复杂度和可靠性等因素，适用于大规模、复杂的系统。

2. APB（Advanced Peripheral Bus）是 AMBA 中的一种低速外设总线，适合于一些低速、低功耗的外设连接，如 GPIO、UART 等；AHB（Advanced High-performance Bus）是 AMBA 中的一种高性能系统总线，适合于连接系统外围和存储器等设备；AXI（Advanced eXtensible Interface）是 AMBA 中的一种高速、高带宽、低延迟的系统总线，适用于高性能存储器和处理器之间的数据传输；ACE（AXI Coherency Extension）是 AMBA 中的一种扩展，提供了高效的缓存一致性机制，适用于多核处理器系统；CHI（Cache Coherent Interconnect for Accelerators）是 AMBA 中的最新一种总线协议，与 ACE 相似，但更适用于高吞吐量的加速器和多核系统。

### 3.

1) AXI 总线包括了可分离的地址通道、数据通道、写响应通道和读响应通道。数据传输时读响应信息会包含在数据通道中，因此无需设置独立的读响应通道。2) 在读/写传输事务中，通道的握手信号时序需要满足一定的依赖关系。以读传输为例，当 AXI Master 将地址和传输类型发出去后，AXI Slave 要在规定的时间内返回必要的读响应信息，否则 Master 会认为读操作失败。这样设置约束可以保证通信的正确性和稳定性。

3) AXI 的突发传输是指在一次读/写传输事务中，可以连续传输多个数据或地址，以提高数据传输效率。AXI 支持不同类型的突发传输，包括无限制突发传输、固定长度突发传输和增量突发传输。