

3) 例題 1. 例題 9

Loop: f1d	f2, 0(a0)	I1
fdiv.d	f8, f0, f2	I2
fmul.d	f2, f6, f2	I3
f1d	f4, 0(a1)	I4
fadd.d	f4, f0, f4	I5
fadd.d	f10, f8, f2	I6
fsd	f10, 0(a0)	I7
fsd	f4, 0(a1)	I8
addi	a0, a0, 8	I9
addi	a1, a1, 8	I10
sub	x20, x4, a0	I11
bnez	x20, Loop	I12

1) 4T: I1 完成, I2 发射

15T: I2 完成, I3 发射

16T: I3 剩 4T, I4 发射

20T: I5 发射

21T: I5 剩 2T, I6 发射

24T: I7 发射

25T: I7 剩 1T, I8 发射

26T: I8 剩 1T, I9 发射

27T: I10 ~~发射~~ 发射

28T: I11 ~~发射~~ 发射 29T: I12 ~~发射~~ 发射

31T: I12 完成

即一次迭代需要 31 个周期执行完成

9T: I₂到I₆T, I₅发射
 12T: I₂到I₃T, I₆, I₇发射
 15T: I₈发射
 18T: I₉, I₁₀发射
 19T: I₉到I₇, I₁₁发射
 20T: I₁₂发射
 22T: I₁₂完成 即调整后一次迭代需要22个周期

2. 习题10

Loop: fld T₉, 0(a₀)
 fmul.d T₁₀, f~~old~~ T₀, T₂
 fdiv.d T₁₁, T₉, T₁₀
 fld T₁₂, 0(a₁)
 fadd.d T₁₃, T₀, T₁₂
 fsub.d T₁₄, T₁₁, T₁₃
 fsd T₁₄, 0(a₁)

3. 习题11

区别: 显式: 物理寄存器数目比ISA定义的多 隐式: 物理寄存器数量与ISA规定一致
 优缺点: 显式: 降低功耗, 在嵌入式处理器中受欢迎, 但需要的物理寄存器较多
 隐式: 需要的物理寄存器较少, 但读取数据的复杂度较高, 功耗更高
 实现方式: 显式: 需要空闲列表(free list) 和重命名列表(renameing table),
 即将提交的数据和处于推测状态的数据都保存在物理寄存器中
 隐式: 最终写回的指令结果放在物理寄存器中, 处于推测状态的数据
 存放在重排序缓冲区(ROB)中, 还需要额外表项记录寄存器最新值
 已写回ARF中还是暂存在ROB中。