

1. 记加速比为 N_0 .

$$1) \lim_{F \rightarrow 1} N_0 = \lim_{F \rightarrow 1} \frac{1}{1-F+\frac{F}{N}} = N$$

实际含义是随着性能改进部分比例的扩大, 系统整体性能会不断提升, 但上限是改进部分性能提升比 N (N 限制了 N_0 的增长)

$$2) \lim_{N \rightarrow \infty} N_0 = \lim_{N \rightarrow \infty} \frac{1}{1-F+\frac{F}{N}} = \frac{1}{1-F}$$

实际含义是随着性能改进部分性能提升比的增加, 系统整体性能会不断提升, 但上限是 $\frac{1}{1-F}$ (F 是改进部分比例) ($(1-F)$ 限制了 N_0 的增长).
极限部分.

2. $F=0.9$.

设有 x 个处理器, $\text{Saverall} = x$

$$\text{Saverall} = \frac{1}{0.1 + \frac{0.9}{x}} \geq 5, \therefore x \geq 9. \text{ 故至少需要 9 个处理器核心.}$$

$$\text{而 } \lim_{x \rightarrow \infty} \text{Saverall} = \frac{x}{0.1} = 10 < 15 \text{ 故不可能获得超过 15 的加速比.}$$

3. 1) 整数运算: $\text{Saverall} = \frac{1}{0.9 + \frac{0.1}{15}} = \frac{15}{14}$

浮点运算: $\text{Saverall} = \frac{1}{0.4 + \frac{0.6}{25}} = \frac{25}{13}$

内存访问: $\text{Saverall} = \frac{1}{0.95 + \frac{0.05}{20}} = \frac{400}{381}$

显然应选择浮点运算部分进行优化.

2) 启示: 实际优化过程中, 不仅要看该部分能加速的倍数, 更要看该部分所占比例. 两方面综合, 占比大且加速倍数大的部分优化对系统整体提升最大.

4. (1) $T_{\text{new}} = (1-M\%)T_{\text{old}} + M\% \left(\frac{T_{\text{old}}}{N} + N \cdot 0.01 \cdot T_{\text{old}} \right)$

$$\therefore \text{Saverall} = \frac{T_{\text{old}}}{T_{\text{new}}} = \frac{1}{1-M\% + M\% \left(\frac{1}{N} + \frac{N}{100} \right)}$$

(2) $M=80$ $\text{Saverall} = \frac{1}{0.2 + 0.8 \left(\frac{1}{N} + \frac{N}{100} \right)}$ $\therefore N=10$ 时 $(\text{Saverall})_{\text{max}} = \frac{1}{0.2 + 0.8 \cdot 0.2} = \frac{25}{9} = 2.78$



7. 影响微处理器功耗的因素包括动态功耗、短路功耗和晶体管泄漏电流引起的功耗。 $P_{CPU} = P_{dyn} + P_{sc} + P_{leak}$ 。动态和短路功耗取决于时钟频率，而泄漏电流则取决于CPU电源电压。

动态功耗：当逻辑门翻转时，能量在内部的电容器充放电时消耗。

短路功耗：由于状态切换时间很短，可能会存在部分晶体管在短时间内存存同时导通的情况。

泄漏功耗：晶体管中的少量电流始终在晶体管的不同掺杂部分间流动。

要想升级处理器的能量效率，就要降低功耗，那么低功耗设计就是必要的。

低功耗设计的一般方法是：①基于时钟的低功耗设计 ②基于电压域的低功耗设计 ③多阈值库 ④RTL低功耗设计 ⑤动态电压-频率调整 ⑥针对典型情景设计 ⑦超频

量子计算机是一类遵循量子力学规律进行高速运算和逻辑运算、存储及处理量子信息的物理装置。当某个装置处理和计算的是量子信息，运行的是量子算法时，它就是量子计算机。

相对于传统计算机的优势：运行速度较快、处理信息能力较强、应用范围较广等，信息处理量越多，实施运算也就更有利，也就更能确保运算具备精准性。

相对于传统计算机的优势：量子消相干，量子纠缠，量子并行计算，量子不可克隆均是量子计算机副作用。