

嵌入式第七周作业

1. 一个未流水线化的处理器使用单个周期来执行每条指令，时钟周期为 $7ns$ 。将其进行5级分割后，每个阶段需要的时间为：

IF $1ns$ 、ID $1.5ns$ 、EX $1ns$ 、MEM $2ns$ 、

WB $1.5ns$ ，插入的每级流水线寄存器

的延迟为 $0.1ns$ ，则：

(1) 5级流水线化后处理器时钟周期应为多少？

(2) 流水线化后的机器相比原来单周期处理器的加速比是多少？

(3) 如果流水线化的机器拥有无限多个流水级，流水线寄存器延迟不变，则相比与原来单周期处理器，的加速比极限是多少？

解：(1) $T_{pipe} = \max\{IF, ID, EX, MEM, WB\} + 0.1ns = 2.1ns$

(2) 执行时间比 (假设有 N 个指令)

$$S = \frac{T_{pipe}}{T_{cycle}} \times \frac{CPI_{pipe}}{CPI_{cycle}}$$

$$= \frac{2.1ns}{7ns} \times \frac{N+4}{N} = \frac{3}{10} \cdot \frac{N+4}{N}$$

则加速比为 $\frac{1}{S} = \frac{10}{3} \cdot \frac{N}{N+4}$

如 $N \gg k$ 时， $\frac{1}{S} = \frac{10}{3}$ 。

(3) 加速比 $\frac{1}{S} = \frac{T_{cycle}}{T_{pipe}} \cdot \frac{CPI_{cycle}}{CPI_{pipe}}$

$$= \frac{7}{\frac{7}{k} + 2.1} \cdot \frac{N}{N+k-1} = \frac{70k \cdot N}{(70+k) \cdot (N+k-1)}$$

当 $k \rightarrow \infty$ 时， $\frac{1}{S} \rightarrow 0$ 。即考虑寄存器延时，

$k \rightarrow \infty$ ，处理速度不升反降。