

Chapter 2

1. CISC 架构

- 优势：① 指令集复杂，可以实现复杂的操作。
② 指令集复杂，可用较短指令完成复杂的操作，从而节约执行时间。
③ 存储器访问次数较少，可减少访问存储器时间以提高性能。
- 劣势：① 指令集复杂，需要较大芯片面积，会增加成本与能耗。
② 大量指令不常用，浪费时间与空间。
③ 难以学习与掌握。

RISC 架构

- 优势：① 指令集简单，可以更快执行命令并降低了能耗与成本。
② 更易于实现流水线。
③ 便于学习和掌握。
- 劣势：① 较为简单，需要较长程序才能完成任务，增加了存储器访问次数，降低了性能。
② 需要更多的寄存器，增加了芯片面积和成本。

2. RISC-V 中的基本指令集为 RV32I/RV64I、RV128I。

五个常见的标准扩展指令集：

- ① RV32M/RV64M：乘法和除法指令集扩展，用于实现高性能的数字信号处理器和浮点运算。
- ② RV32F/RV64F/RV32D/RV64D：浮点指令集扩展，用于需要高精度计算的应用程序。
- ③ RV32A/RV64A：原子操作指令集扩展，用于多核处理器和多线程应用程序。
- ④ RV32C/RV64C：压缩指令集扩展，用于多嵌入式系统和物联网设备。
- ⑤ RV32G/RV64G：全面指令机扩展，包括了以上几种扩展，用于需要高性能的通用计算或应用程序。

4. 1) 指令操作数不相同。

指令操作数取决于指令的位数。这样的设计是为了兼容不同的指令集架构，同时保持指令集的简洁性和可扩展性，可以在不增加指令数目的情况下实现不同的操作数大小。

2) 需要。因为 addw 和 addiw 指令执行的是 32 位整型加法操作，只能产生 32 位的结果。

5. HLT 指令空间是一组预留给处理器厂商和开发者使用的指令编码。这些指令可以根据处理器架构的需要自定义。

作用：为处理器提供一些提示信息，从而提高处理器的性能和功能。

6. 执行完成后， $a_2 = -3$, $a_3 = 1$

对于除法指令，结果的符号取决于被除数与除数，与数学定义相同。

对于余数指令，结果的符号与被除数符号相同。

11. 1) jal 指令为立即数寻址模式

2) jalr 指令为基于寄存器的寻址模式

3) addi 指令为立即数寻址模式。

4) mflr 指令为基于寄存器的寻址模式

5) ld 指令为基于寄存器和立即数的寻址模式