

20.

2023-5-10. 第4章 12周 1~5.

1. ① 存储层次由高到低满足不同访问延时和访问量的需求，提高处理器性能
- ② 处理器的访存操作有空间局部性和时间局部性，存储层次构建的各级缓存应合这些特性

2. ① 块过大：每个块所需内存空间过大，硬件开销高

② 块过小：进程可能频繁更换页面，访存效率低

3. 1> T_0 : DAG UXWRV

D: Dirty 0: 未被写/不可写 1: 已经被写/可写

A: Accessed 1: 可访问

G: Global 1: 共享页面(进程共用)

U: User 1: 用户模式可访问

X WR: 可执行、可写、可读

V: Valid 1: 当前页已在内存中分配好

2> ① 可能访问到恶意代码

② 可能导致内存访问错误，访问到非法地址

③ 可能导致内存泄漏或内存破坏，系统不稳定

3> 指向下级页表的指针



扫描全能王 创建

4. 17. PMR控制寄存器中的X/W/R位描述了页表表项的属性，表项匹配地址是否可执行、可写、可读

27. L位：Lock使能位

L为0：机器模式访问可以成功，系统模式根据R/W/X判定

L为1：无法对表项修改，所有模式根据R/W/X判定能否访问成功。

A位：表项地址匹配模式

00：OFF，无匹配项

01：Top of range. 使用相邻表项的地址作为匹配区间的模式

10：Naturally aligned 4-byte region. 区间大小为4字节的匹配模式。该模式不支持。

11：NAPOT. Naturally aligned power-of-2 regions. 区间大小为 2^n 的匹配模式。支持4KB。

5. 1>. 64位虚拟地址 $\rightarrow 2^{64}$ 地址空间(字节)

页面 4KB $\rightarrow 2^{12}$ Byte.

页表条目数： $2^{64} / 2^{12} = 2^{48}$. 所需空间： $2^{48} \times 2^3 = 2^{51}$ Byte ≈ 2000 TB.

2>. 2^{48} Byte地址空间. 页表存储空间

$$2^{48} / 2^{12} \times 2^3 = 2^{39} \text{ Byte} = 512 \text{ GB.}$$

3>. 考虑一个双级页表. 对于一个 2^{48} 地址空间的系统.

页表第一级. 用 2^{18} 表项. 第二级用 2^{18} 个表项

$$\text{需要 } 2^{18} \times 2^{18} = 2^{36} \text{ 个页表条目.}$$

$$\text{存储空间: } 2^{18} \times 2^3 + 2^{18} \times 2^{18} \times 2^3$$

* 每页表只记录更小空间的虚拟地址和物理地址的映射关系。

每个页表的大小大大降低了。



扫描全能王 创建