با عرض سلاه:

این مدارهای که همراه این فایل است مداریست به منظور مساب کردن افتلاف فاز ۲ سیگنال.

در این مدار ها از ADC و تایمر استفاده کرده که در یک مدار به روش Polling و مدار دیگر را با اینتراپت ها نوشته.

سافتار این مدار همانطور که گفته بوده است (روزی که آمده پیشــتون برای رفع اشــکال پروژه میکرو فوده) یعنی از زمان پیک شــدن سیگنال اول تایمر شروع به شمردن می کند تا زمان پیک بعدی سیگنال اول ، تا دوره سیگنال بدست آید. و از آن لمظه شروع به شمردن می کند تا زمان پیک سیگنال دوه. تا افتلاف زمانی پیک شدن بدست آید.

عال نسبت اغتلاف زمانی بر دوره ضرب در ۳۴۰ اغتلاف فاز را به ما می دهد.

این مدار پروژه نبود و جزء تکالیف نیز نبود ولی یک نکته جالب داشت آن هم ایجاد فطای زیاد جواب در فرکانس های بالا بود. که علت آن فطای ADC بود(فاصله step ها و مدت زمانی که طول می دهد تا ADC کند)

مدارهای ۹ و ۴ دو روش برای نوشــتن این مدار اســت البته راههای دیگری هم وجود داشت که از فاصیت ریاضی تفاضل دو عبارت سینوسی بود که بیشتر ریاضی بود تا مداری.

ى تشكر

ش*ما*خي