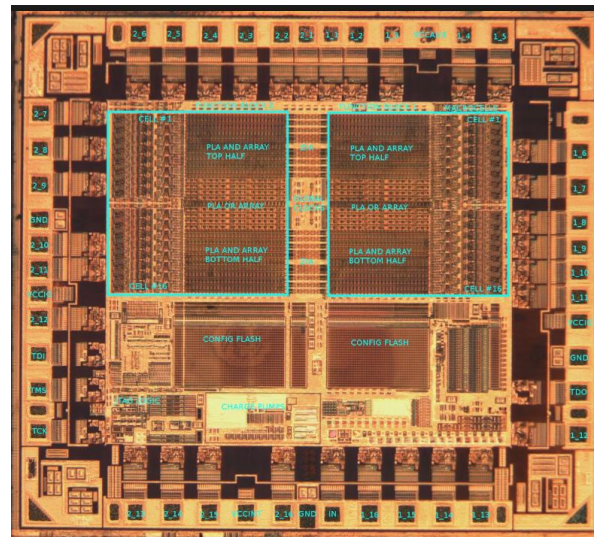


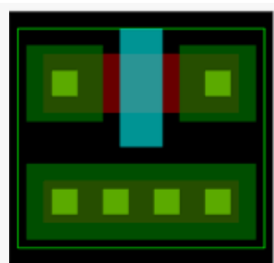


芯片应用PCB

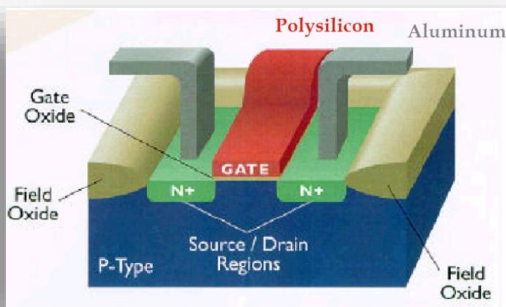


芯片内部版图显微图

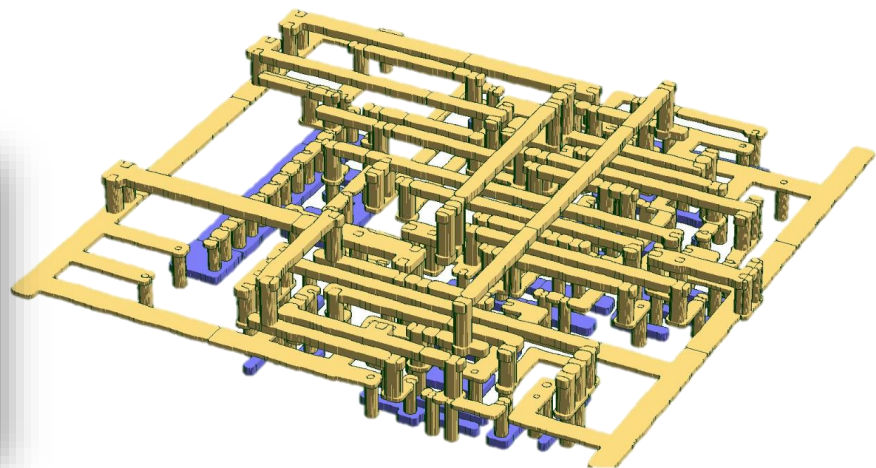
中国芯——



- Active
- Via 1
- Poly 1
- Metal 1
- p+
- n+



芯片内部MOS器件结构



芯片内部金属互联图

7.1 模拟集成电路中的直流偏置技术

7.1.1 FET电流源电路

7.1.2 BJT电流源电路

7.1.1 FET电流源电路

1. MOSFET镜像电流源

T_1 、 T_2 的参数全同

只要满足 $V_{GS} > V_{TN}$

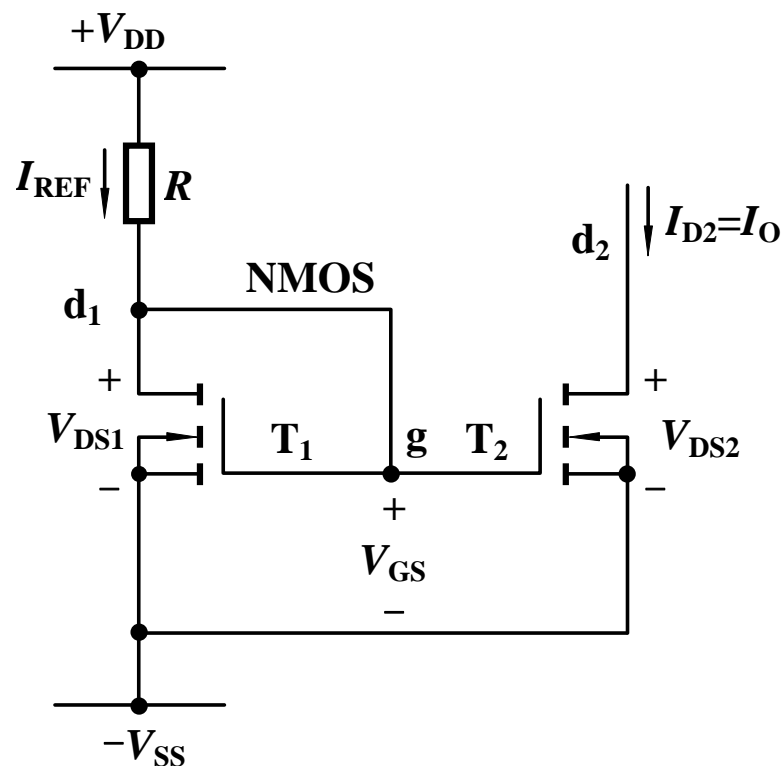
必有 $V_{DS1} > V_{GS} - V_{TN}$

T_1 一定工作在饱和区

又因为 $V_{GS2} = V_{GS1} = V_{GS}$

T_2 漏极接负载构成回路后，只要满足 $V_{DS2} > V_{GS} - V_{TN}$ ，就一定工作在饱和区，且有

$$I_O = I_{D2} = I_{REF} = \frac{V_{DD} + V_{SS} - V_{GS}}{R}$$



7.1.1 FET电流源电路

1. MOSFET镜像电流源

$$I_O = I_{D2} = I_{REF} = \frac{V_{DD} + V_{SS} - V_{GS}}{R}$$

再根据 $I_{REF} = I_{D1} = K_n (V_{GS} - V_{TN})^2$

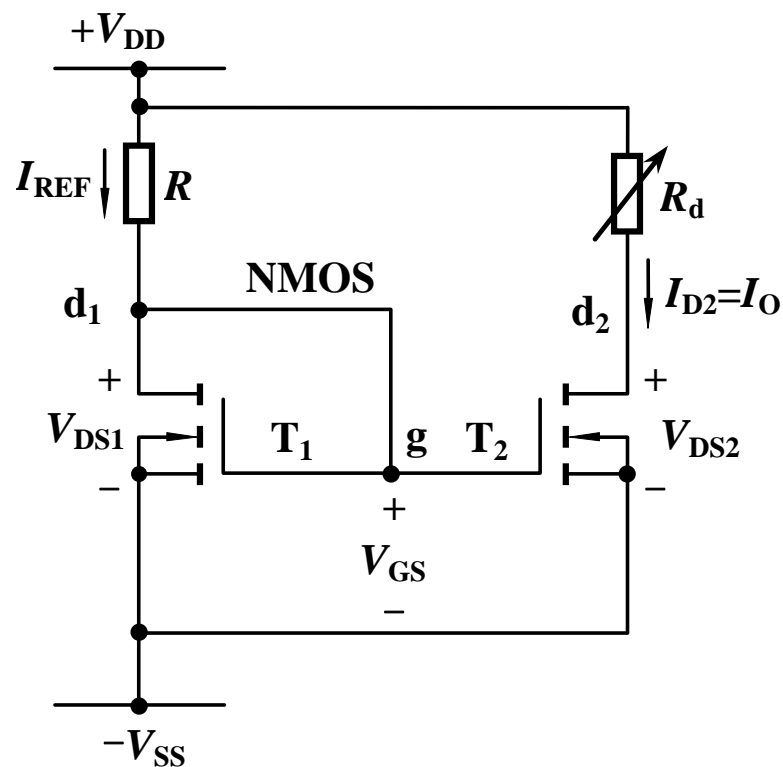
便可求出电流值

I_O 的电流值与 R_d 无关

R_d 的值在一定范围内变化时

$(V_{DS2} > V_{GS} - V_{TN})$, I_O 的电流值将

保持不变, 反映出 I_O 的**恒流特性**。



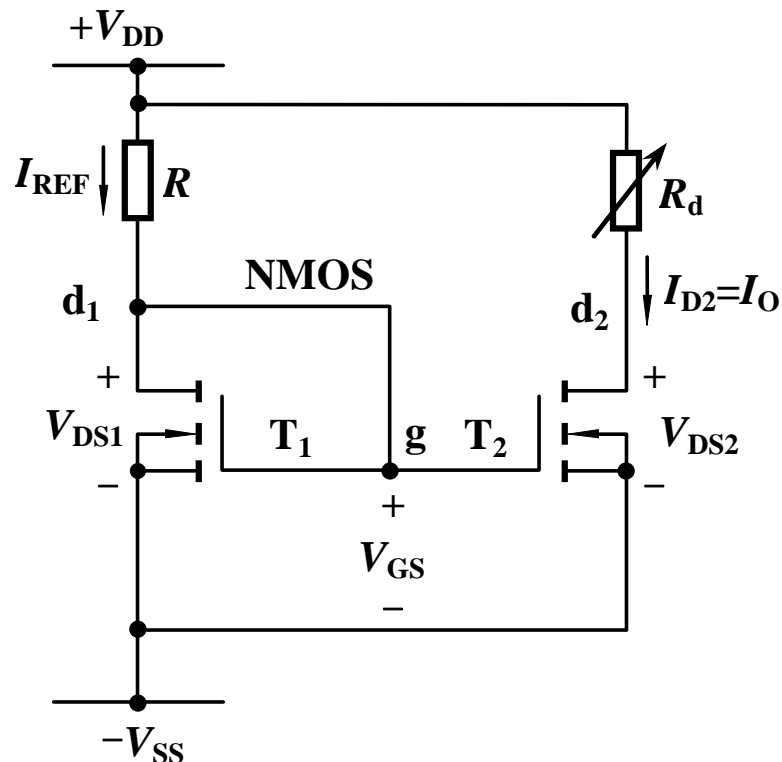
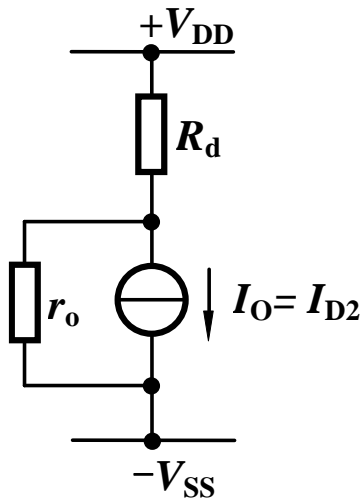
7.1.1 FET电流源电路

1. MOSFET镜像电流源

动态电阻(交流电阻)

$$r_o = \left(\frac{\partial i_{D2}}{\partial v_{DS2}} \right)^{-1} \Big|_{V_{GS2}}$$

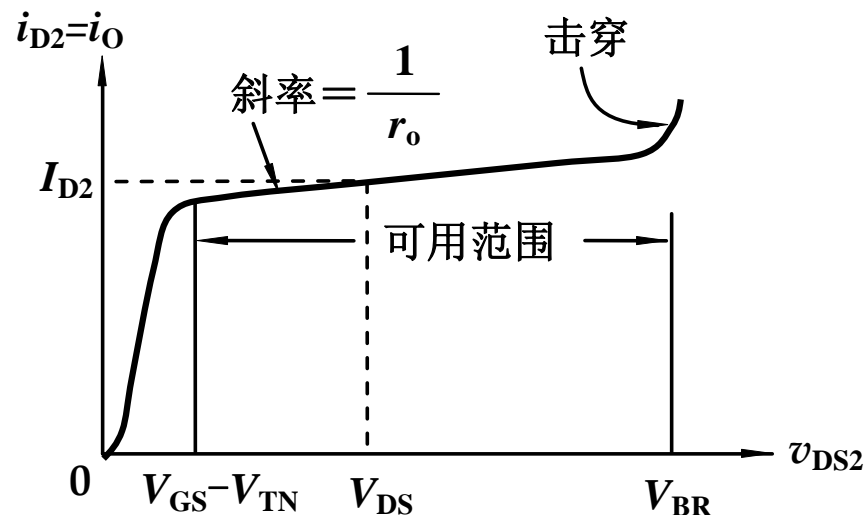
$$= r_{ds2} = \frac{1}{\lambda I_{D2}}$$



当器件具有不同的宽长比时

$$\frac{I_O}{I_{REF}} = \frac{I_{D2}}{I_{D1}} = \frac{(W/L)_2}{(W/L)_1} \quad (\lambda=0)$$

电流源是双口网络还是单口网络?



7.1.1 FET电流源电路

1. MOSFET镜像电流源

用 T_3 代替 R , $T_1 \sim T_3$ 特性相同

由于 $I_{D1} = I_{D3} = I_{REF} = K_n (V_{GS} - V_{TN})^2$

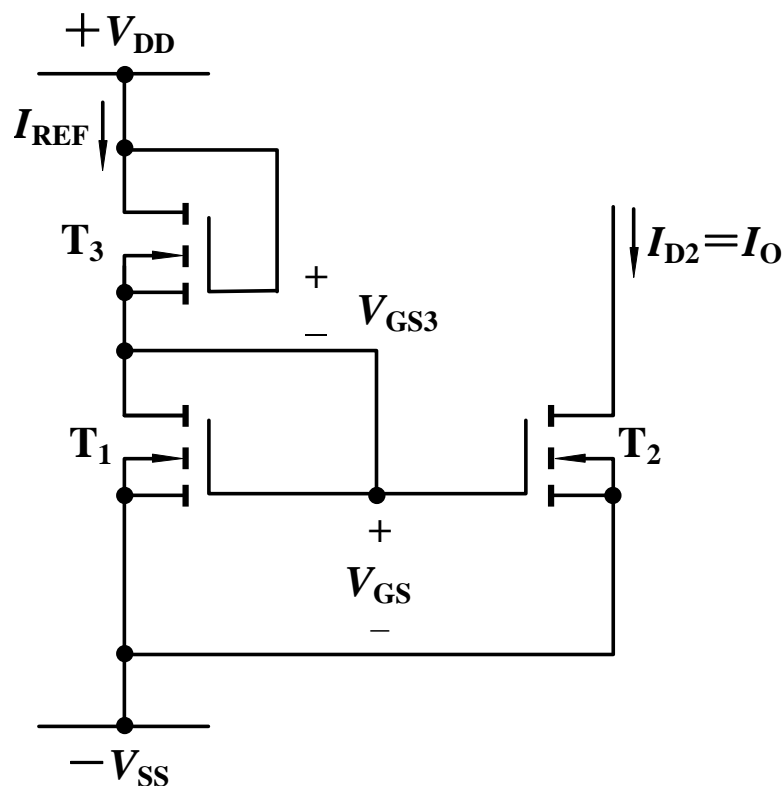
所以 $V_{GS3} = V_{GS} = \frac{1}{2}(V_{DD} + V_{SS})$

只要满足 $V_{DD} + V_{SS} > 2V_{TN}$

$T_1 \sim T_3$ 便可工作在饱和区

输出电流为

$$I_{D2} = K_n (V_{GS} - V_{TN})^2$$

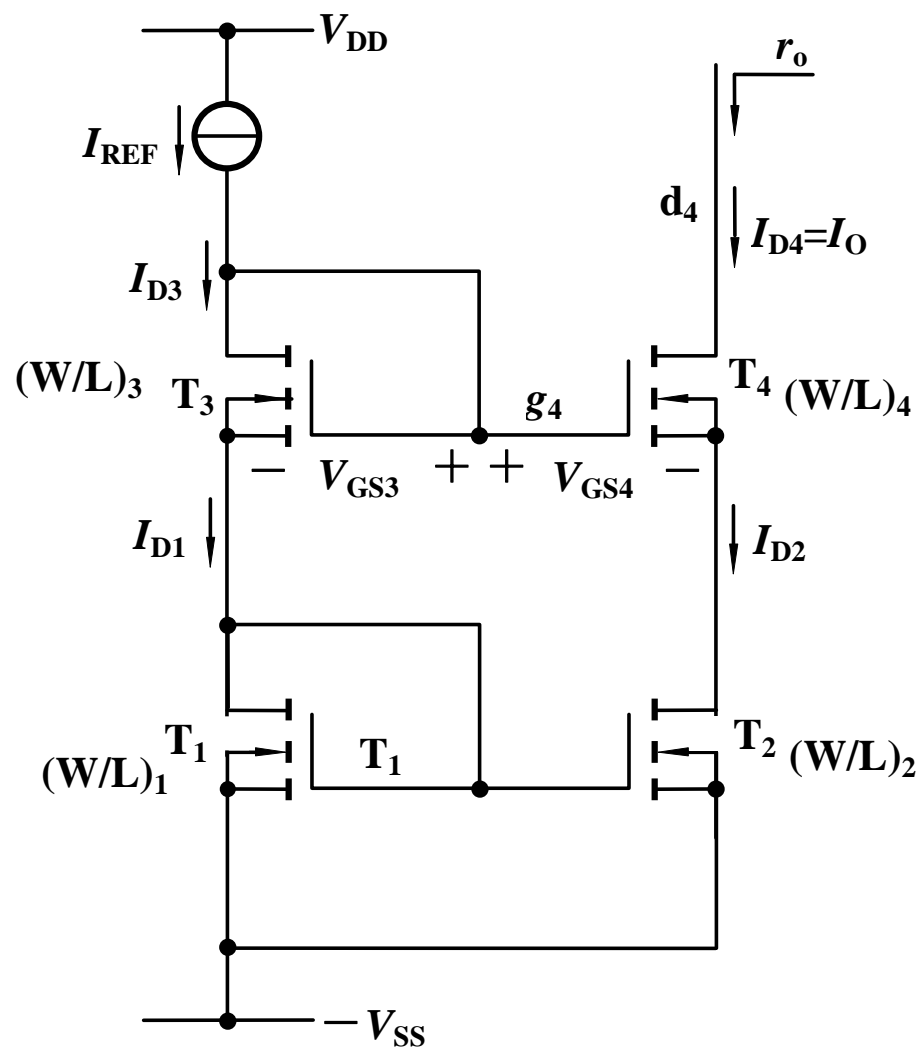


2. 串级镜像电流源

$$\mathbf{r}_0 = \mathbf{r}_{\text{ds4}} + \mathbf{r}_{\text{ds2}}(1 + g_{\text{m}}r_{\text{ds4}}) \approx g_{\text{m}}r_{\text{ds4}}r_{\text{ds2}}$$

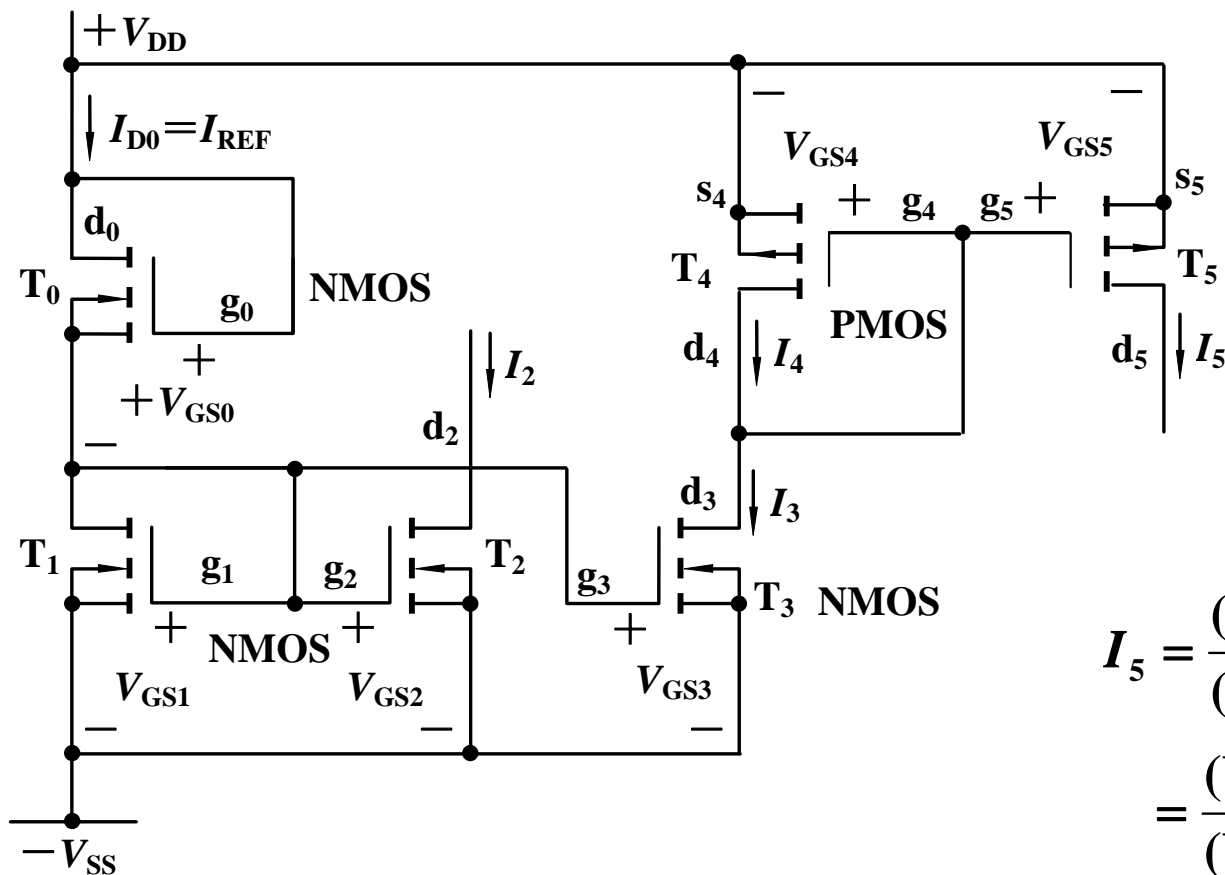
需要注意, T_4 漏极接负载构成回路后, 需要满足

$$V_{DS4} > V_{GS4} - V_{TN4}$$



7.1.1 FET电流源电路

3. 组合电流源



需保证所有管子工作在饱和区

除宽长比外,
 $T_0 \sim T_3$ 特性相同,
 T_4 、 T_5 特性相同

$$I_2 = \frac{(W/L)_2}{(W/L)_1} I_{REF}$$

$$I_3 = \frac{(W/L)_3}{(W/L)_1} I_{REF}$$

$$\begin{aligned} I_5 &= \frac{(W/L)_5}{(W/L)_4} I_4 = \frac{(W/L)_5}{(W/L)_4} I_3 \\ &= \frac{(W/L)_5}{(W/L)_4} \frac{(W/L)_3}{(W/L)_1} I_{REF} \end{aligned}$$

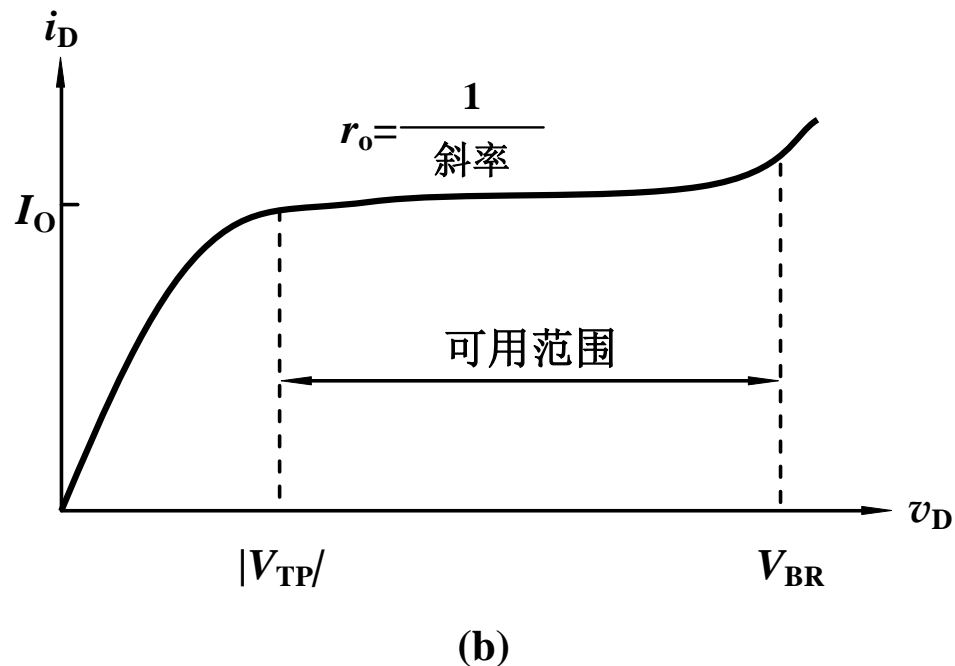
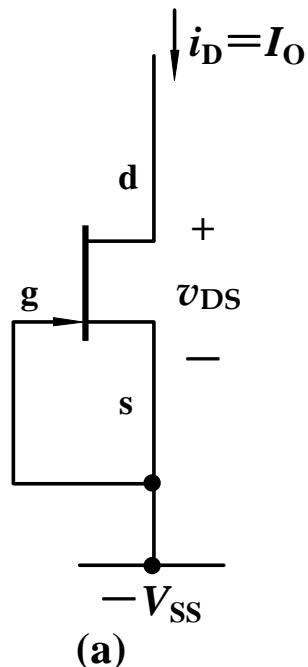
7.1.1 FET电流源电路

4. JFET电流源

JFET是耗尽型
管，所以 $V_{GS}=0$
时工作在饱和区

$$i_D = I_O$$
$$= I_{DSS} (1 + \lambda v_{DS})$$

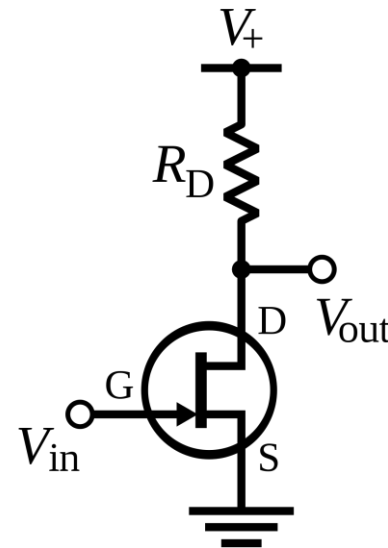
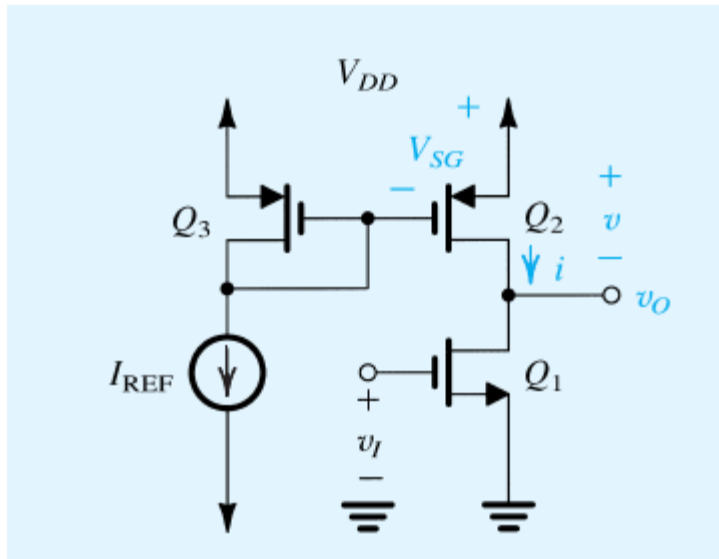
$$r_o = \frac{1}{\lambda I_{DSS}}$$



耗尽型MOS管也可采用类似的方式构成电流源

模拟集成电路设计中，电流镜 / 源在为放大电路提供直流偏置的同时提供非常高的小信号阻抗，提升放大器增益，降低芯片面积，是良好的有源负载：

In circuit design, an active load is a circuit component made up of active devices, such as transistors, intended to present a high small-signal impedance yet not requiring a large DC voltage drop, as would occur if a large resistor were used instead. Such large AC load impedances may be desirable, for example, to increase the AC gain of some types of amplifier. Most commonly the active load is the output part of a current mirror and is represented in an idealized manner as a current source.



总结

- 电流镜的MOS工作在饱和区，BJT工作在线性区，了解输出阻抗的大小；
- 掌握电流镜的电流计算，尤其是作为组合电流源时的输出电流计算；

7.2 差分式放大电路

7.2.1 差分式放大电路的一般结构

7.2.2 FET差分式放大电路

7.2.3 BJT差分式放大电路

7.2.1 差分式放大电路的一般结构

1. 差模信号和共模信号的概念

$$v_{id} = v_{i1} - v_{i2} \quad \text{差模信号}$$

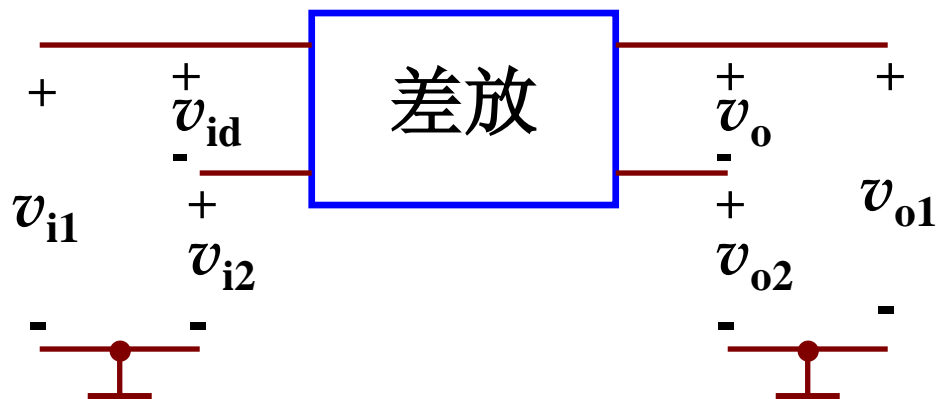
$$v_{ic} = \frac{1}{2}(v_{i1} + v_{i2}) \quad \text{共模信号}$$

$$A_{vd} = \frac{v'_o}{v_{id}} \quad \text{差模电压增益}$$

$$A_{vc} = \frac{v''_o}{v_{ic}} \quad \text{共模电压增益}$$

其中 v'_o —— 差模信号产生的输出

v''_o —— 共模信号产生的输出



差分式放大电路输入输出结构示意图

总输出电压

$$\begin{aligned} v_o &= v'_o + v''_o \\ &= A_{vd}v_{id} + A_{vc}v_{ic} \end{aligned}$$

$$K_{CMR} = \left| \frac{A_{vd}}{A_{vc}} \right| \quad \text{共模抑制比}$$

反映抑制零漂能力的指标

7.2.1 差分式放大电路的一般结构

考点

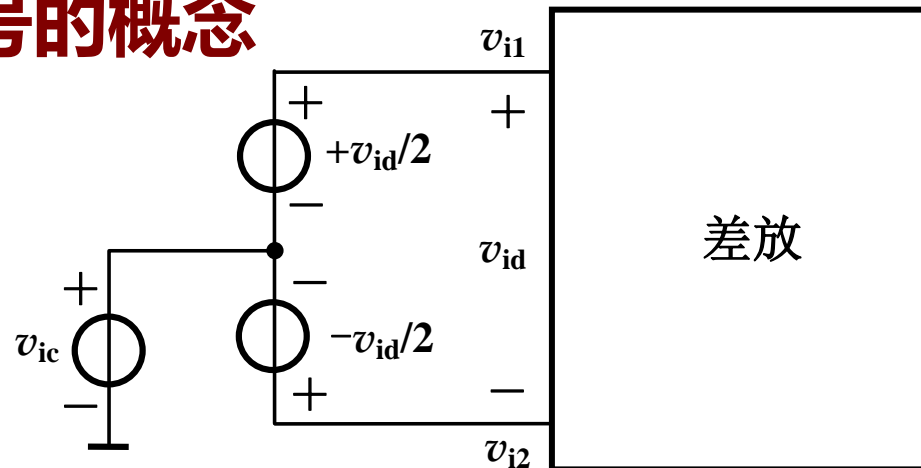
1. 差模信号和共模信号的概念

根据 $v_{id} = v_{i1} - v_{i2}$

$$v_{ic} = \frac{1}{2}(v_{i1} + v_{i2})$$

有 $v_{i1} = v_{ic} + \frac{v_{id}}{2}$

$$v_{i2} = v_{ic} - \frac{v_{id}}{2}$$



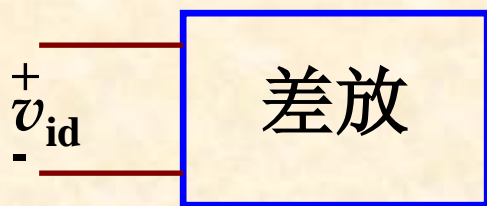
用 v_{id} 、 v_{ic} 表示 v_{i1} 和 v_{i2}

共模信号相当于两个输入端信号中相同的部分

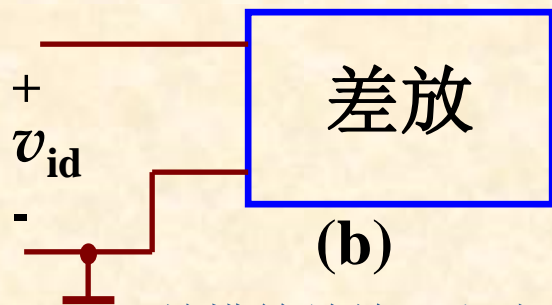
差模信号相当于两个输入端信号中不同的部分

两输入端中的共模信号大小相等，相位相同；差模信号大小相等，相位相反。

7.2.1 差分式放大电路的一般结构

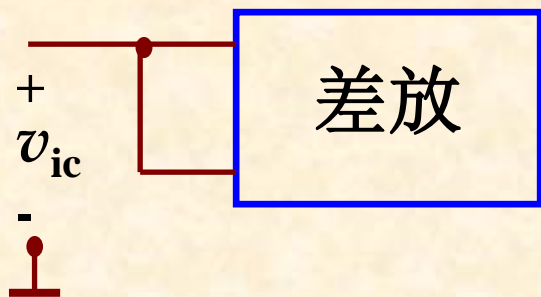


(a)

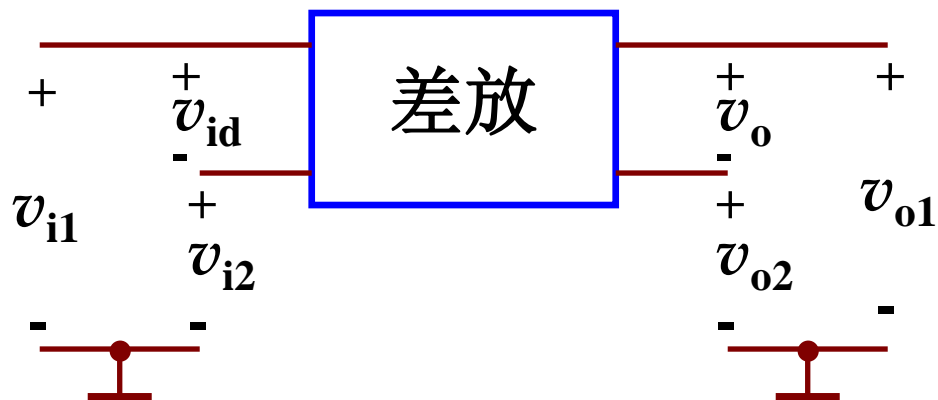


(b)

差模等效输入方式



共模等效输入方式



差分式放大电路输入输出结构示意图

**两输入端中的共模信号
大小相等，相位相同；差模信号
大小相等，相位相反。**

7.2.1 差分式放大电路的一般结构

2. 零点漂移

输入信号为零时，输出电压不为零且缓慢变化的现象。

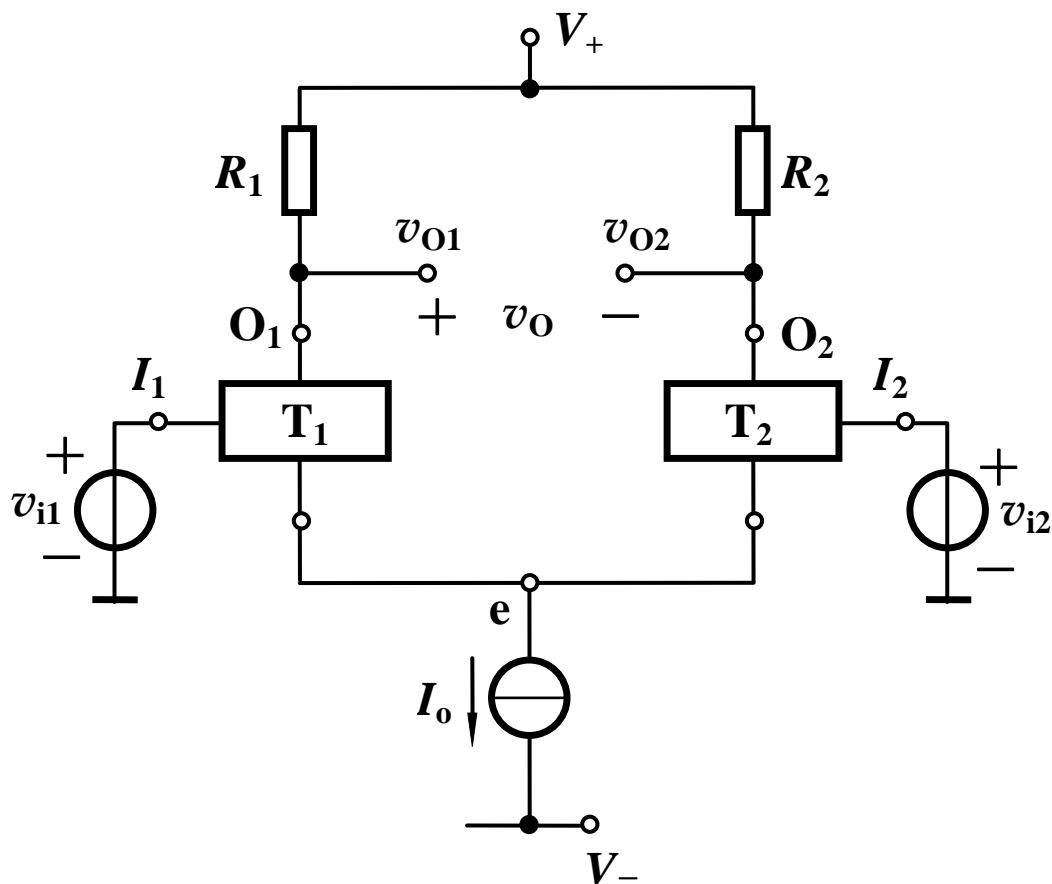
产生零漂的主要原因：（1）温度变化引起，也称温漂

（2）电源电压波动

温漂指标：温度每升高 1°C ，输出漂移电压按电压增益折算到输入端的等效输入漂移电压值。

7.2.1 差分式放大电路的一般结构

3. 三端器件组成的差分式放大电路



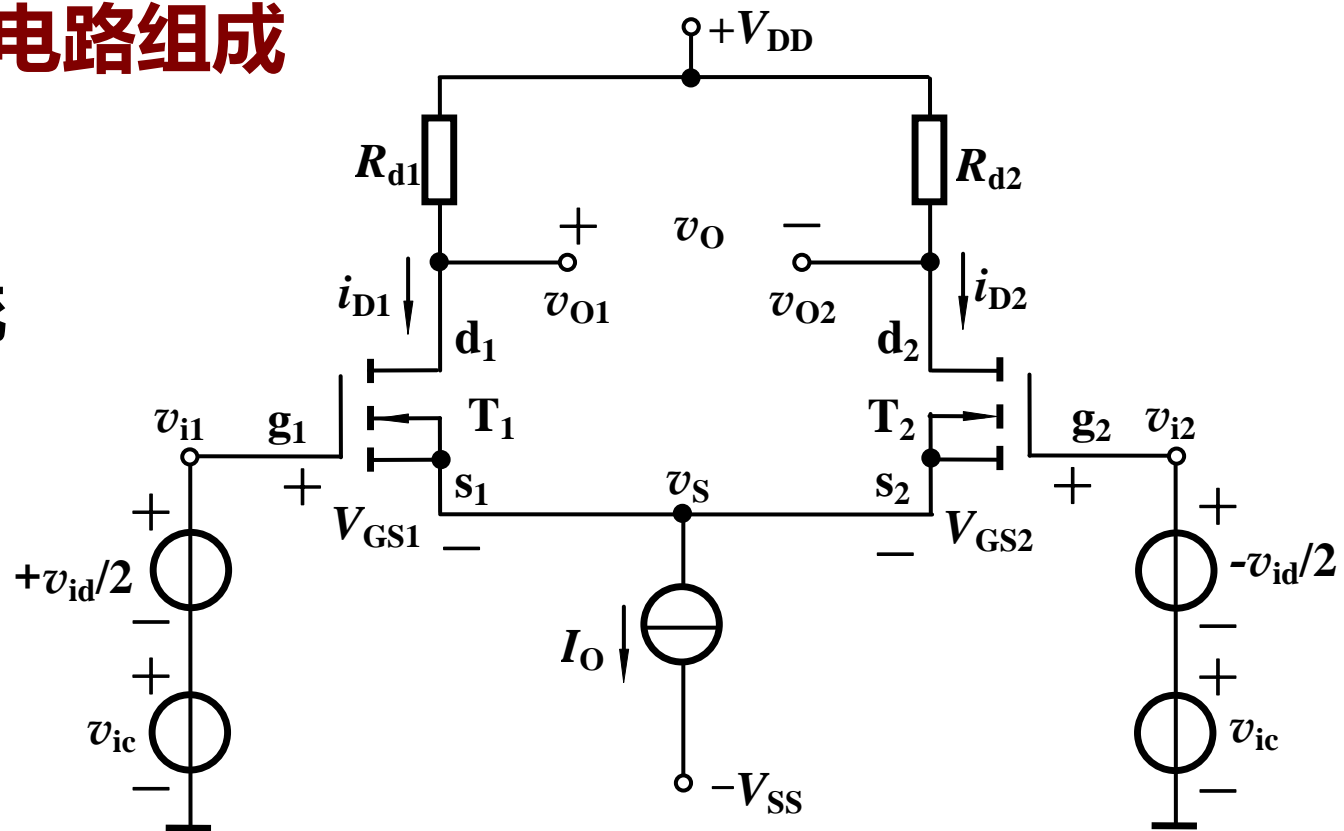
7.2.2 FET差分式放大电路

1. MOSFET电路组成

T_1 、 T_2 对称

源极共用电流

源支路



7.2.2 FET差分式放大电路

2. 工作原理

静态 $I_{D1Q} = I_{D2Q} = I_{DQ} = \frac{1}{2} I_O$

$$V_{GS1Q} = V_{GS2Q} = V_{GSQ}$$

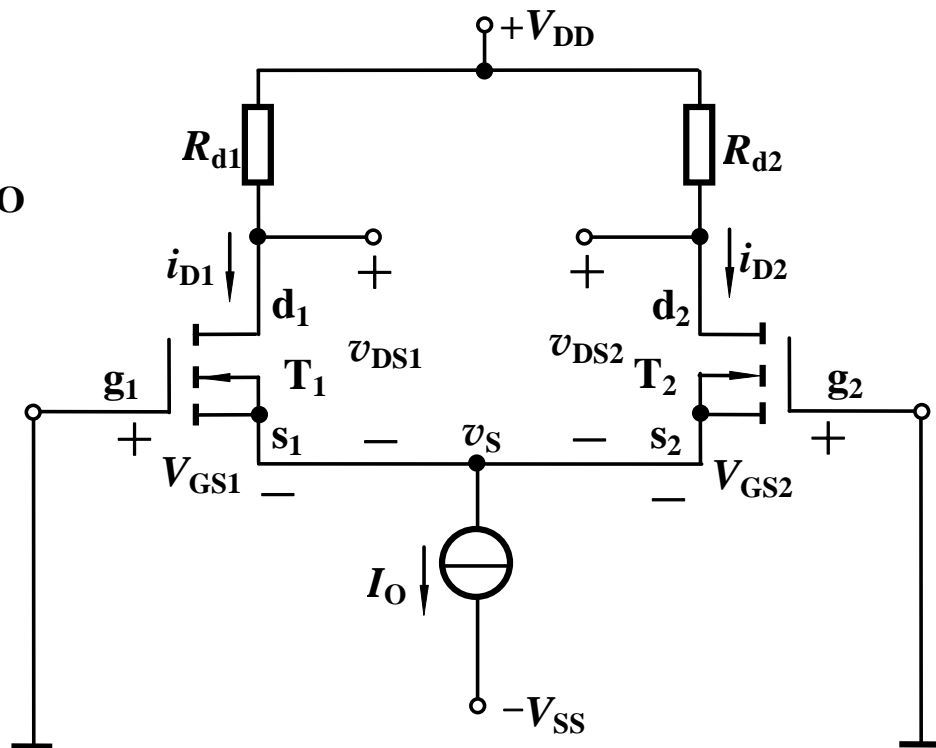
由 $I_{DQ} = K_n (V_{GSQ} - V_{TN})^2$

可求得 V_{GSQ}

$$V_{DS1} = V_{DS2} = V_{d1} - V_{s1}$$

$$= V_{DD} - I_{DQ} R_{d1} - (-V_{GSQ})$$

最后需要校验是否工作在饱和区

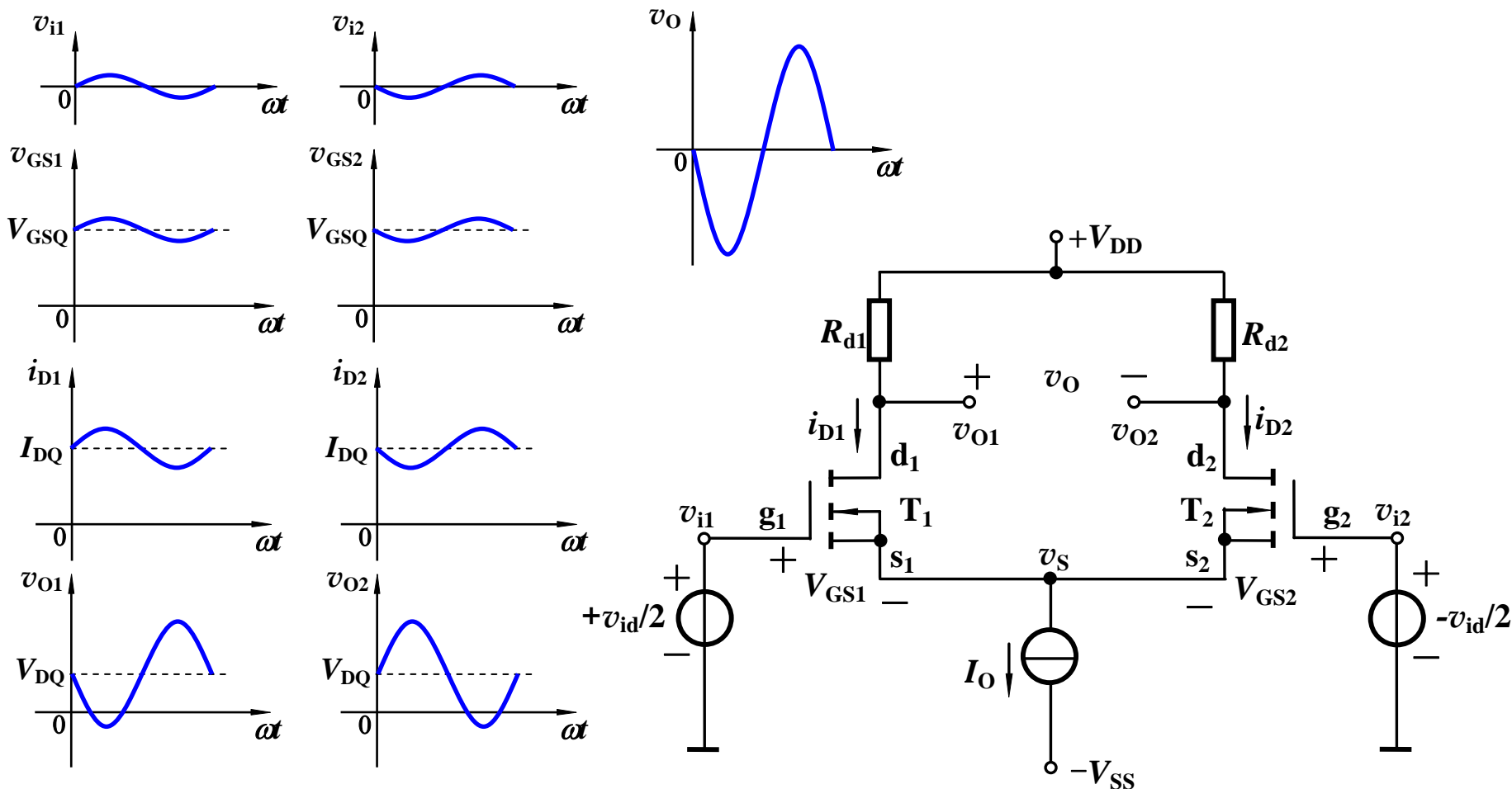


7.2.2 FET差分式放大电路

2. 工作原理

动态：仅输入差模信号

v_{i1} 和 v_{i2} 大小相等，相位相反。 v_{O1} 和 v_{O2} 大小相等，相位相反。 $v_O = v_{O1} - v_{O2} \neq 0$ ，信号被放大



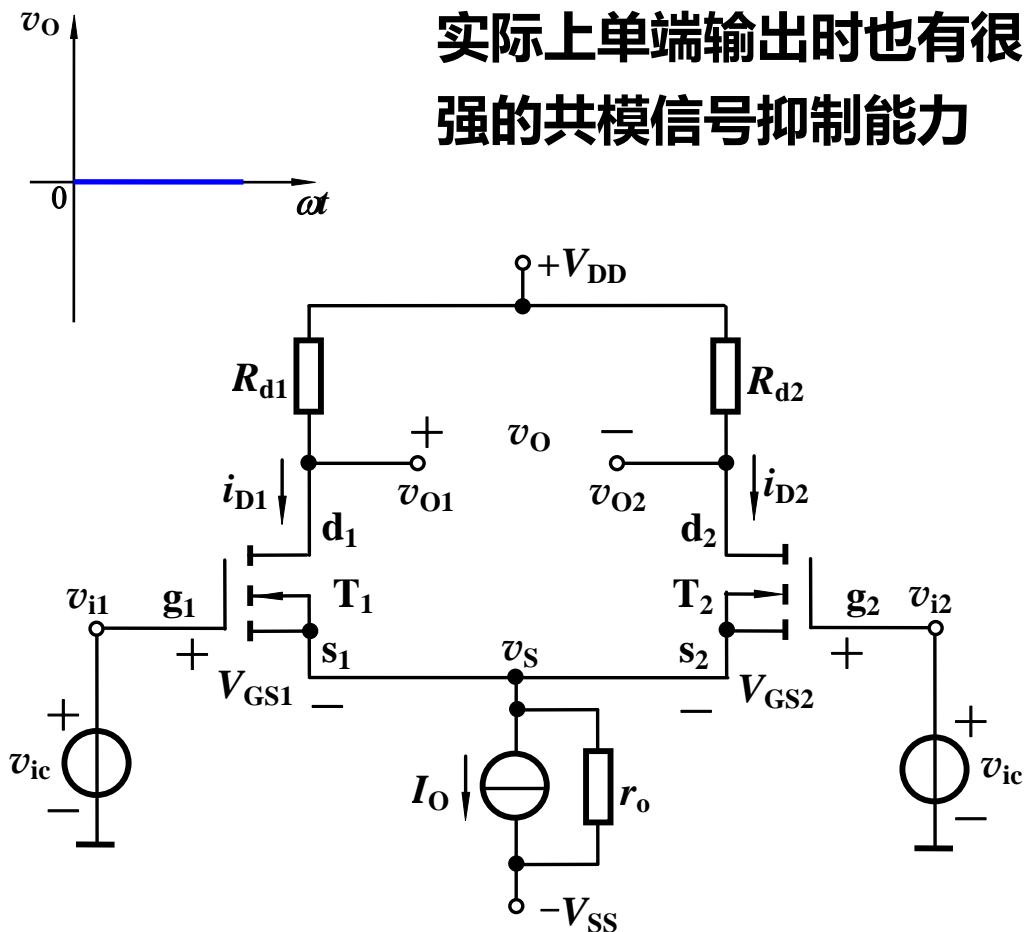
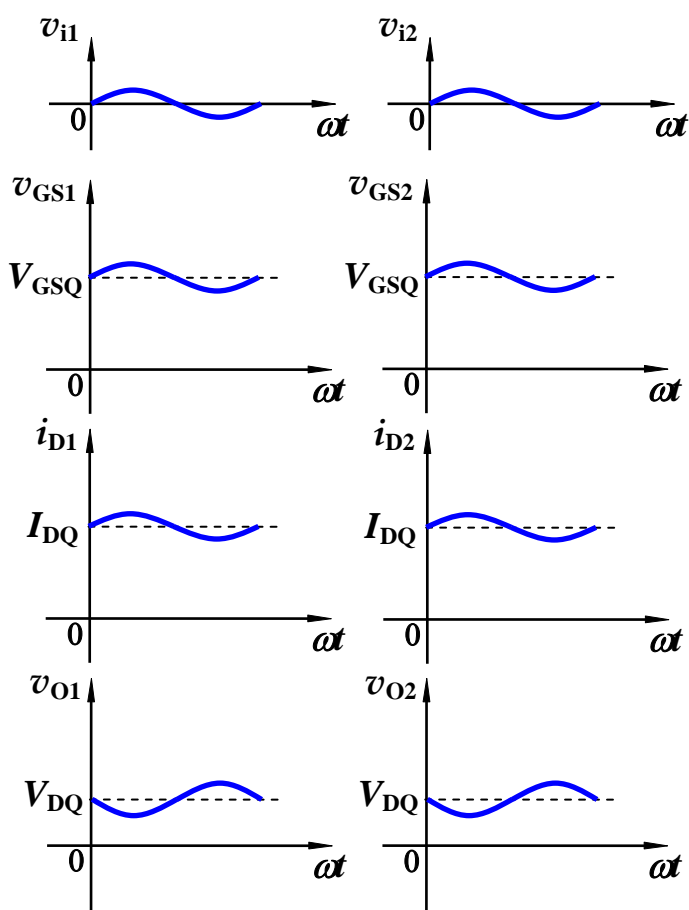
7.2.2 FET差分式放大电路

2. 工作原理

动态：仅输入共模信号

v_{i1} 和 v_{i2} 大小相等，相位相同。 v_{O1} 和 v_{O2} 大小相等，相位相同。 $v_O = v_{O1} - v_{O2} = 0$ ，双端无信号输出

实际上单端输出时也有很强的共模信号抑制能力



7.2.2 FET差分式放大

3. 主要指标计算

(1) 差模情况

<A> 双入、双出

v_{i1} 和 v_{i2} 大小相等，相位相反

i_{D1} 的增加量等于 i_{D2} 的减小量

(或者相反)

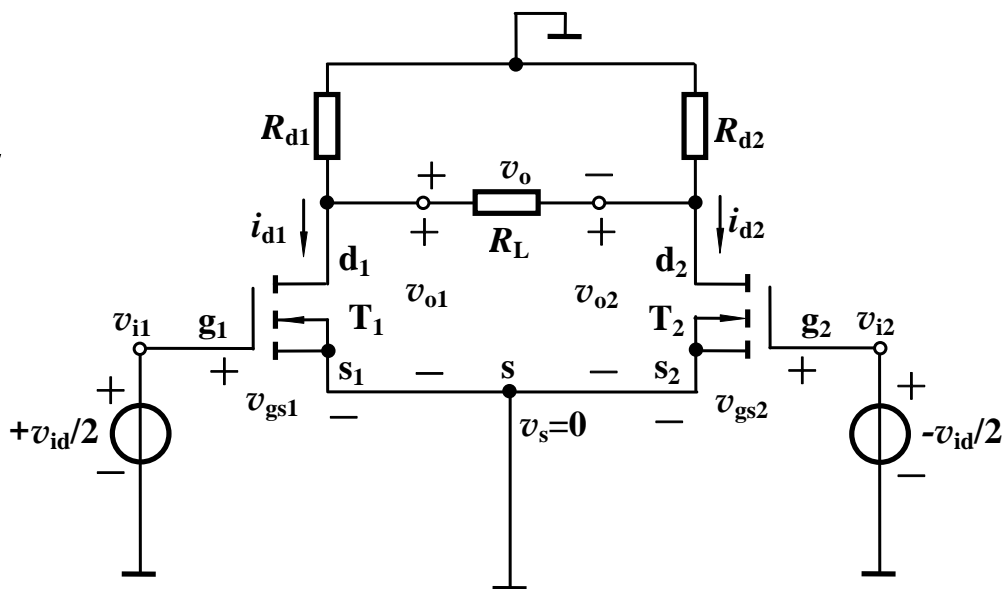
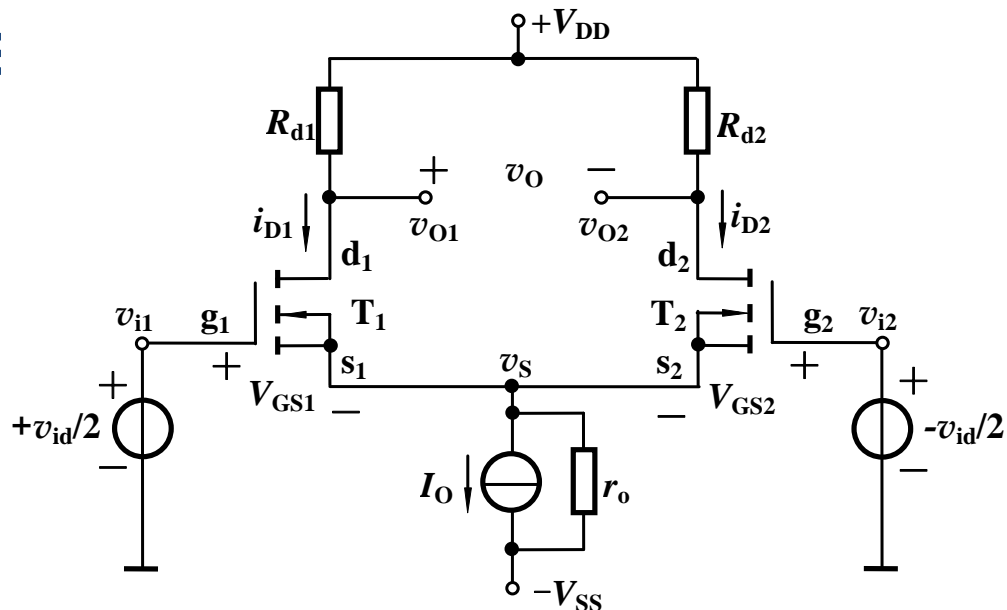
流过源极公共支路的电流不变，

即公共源极s电位没变化

相当于s节点交流量为零，即

$v_s=0$ ，故得交流通路

双端输出接负载



7.2.2 FET差分式放大

3. 主要指标计算

(1) 差模情况

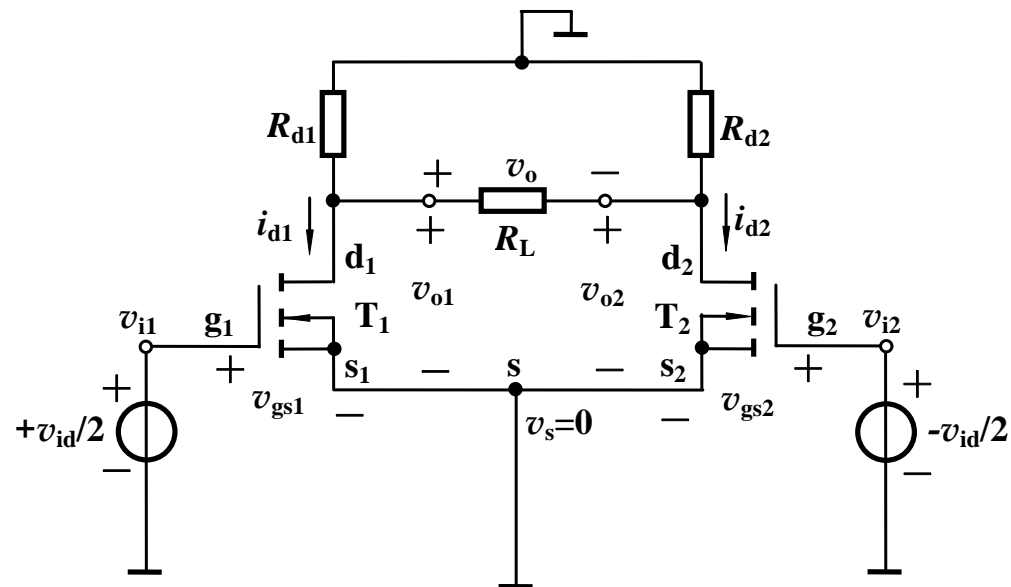
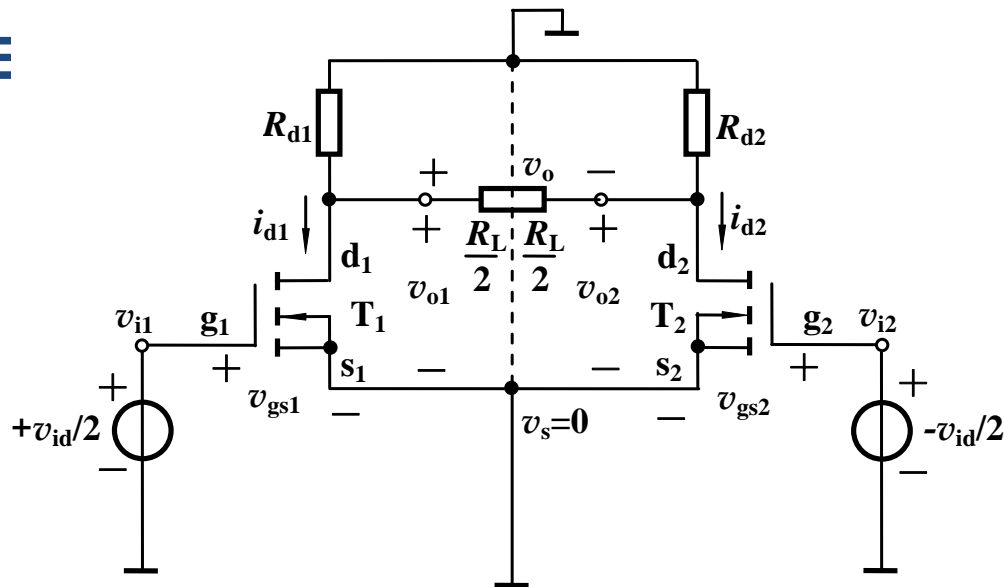
<A> 双入、双出

电路左右完全对称，相当于左右各带二分之一的接地负载

电压增益

$$\begin{aligned} A_{vd} &= \frac{v_o}{v_{id}} = \frac{v_{o1} - v_{o2}}{v_{i1} - v_{i2}} \\ &= \frac{2v_{o1}}{2v_{i1}} = \frac{v_{o1}}{v_{i1}} \end{aligned}$$

等于单边电压增益



7.2.2 FET差分式放大

3. 主要指标计算

(1) 差模情况

<A> 双入、双出

单边小信号等效电路 ($\lambda = 0$)

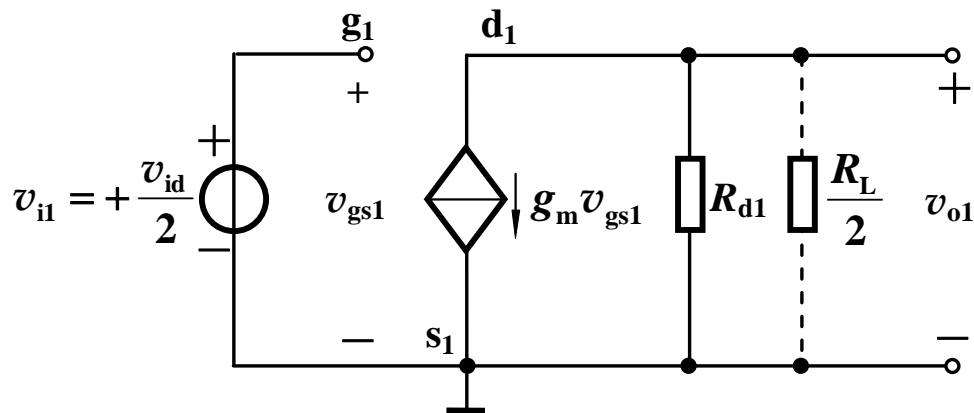
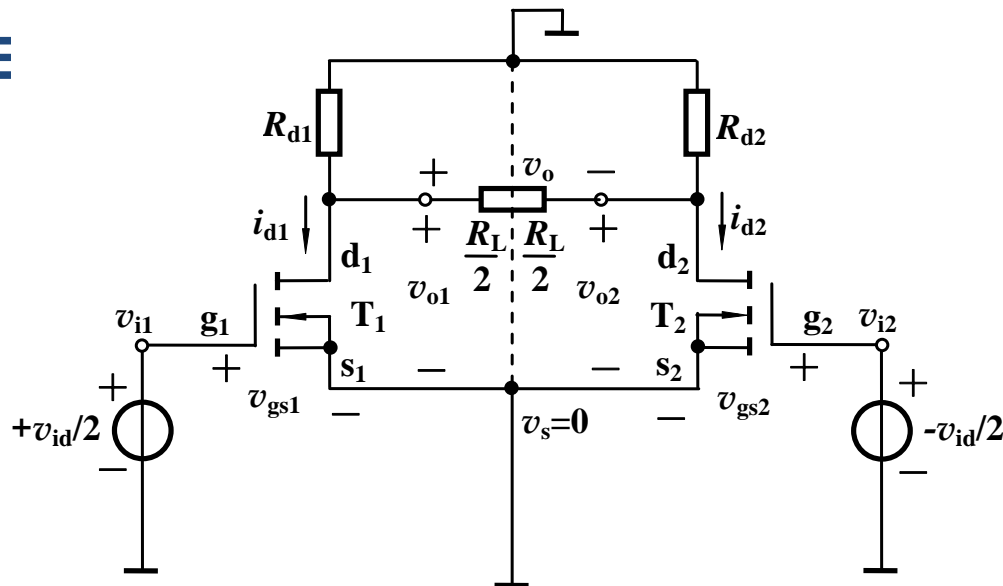
$$A_{vd} = \frac{v_{o1}}{v_{i1}} = -g_m (R_{d1} \parallel \frac{R_L}{2})$$

若 $\lambda \neq 0$

$$A_{vd} = -g_m (r_{ds1} \parallel R_{d1} \parallel \frac{R_L}{2})$$

其中 $r_{ds1} = \frac{1}{\lambda I_{DQ}}$

$$g_m = 2K_n (V_{GSQ} - V_{TN}) = 2\sqrt{K_n I_{DQ}}$$



以双倍的元器件换取抑制零漂的能力

7.2.2 FET差分式放大

3. 主要指标计算

(1) 差模情况

<A> 双入、双出

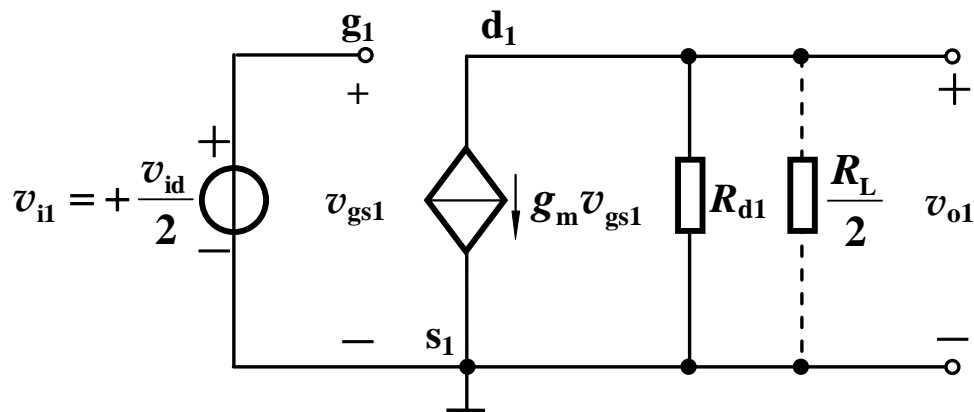
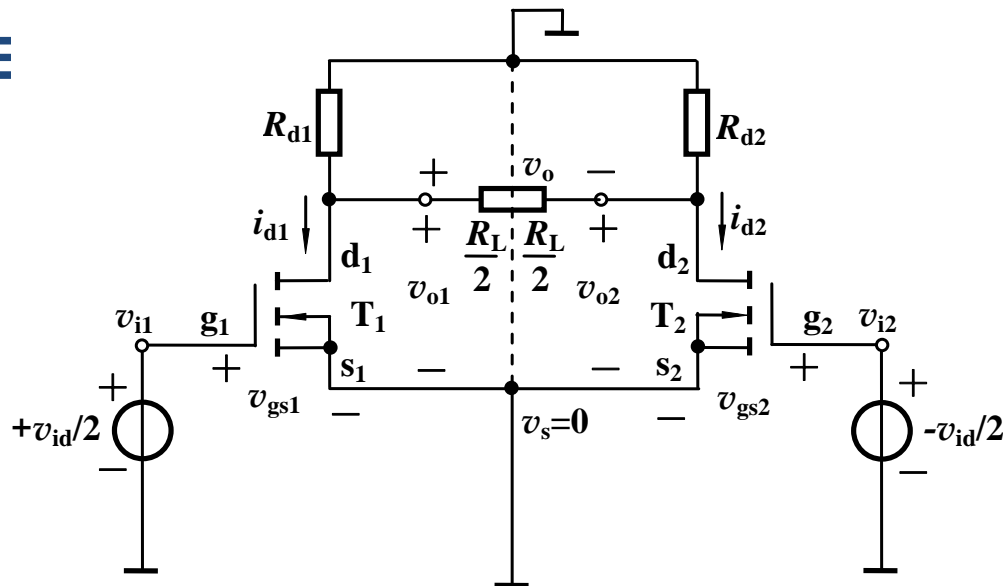
输入电阻

由两个栅极之间看进去的等效电阻。两个管子栅源极之间是串联结构，但由于栅极是绝缘的，所以输入电阻趋于无穷。

输出电阻

由两个漏极之间看进去的等效电阻

$$R_o = R_{d1} + R_{d2} \quad \text{或} \quad R_o = r_{ds1} \parallel R_{d1} + r_{ds2} \parallel R_{d2}$$



7.2.2 FET差分式放大电路

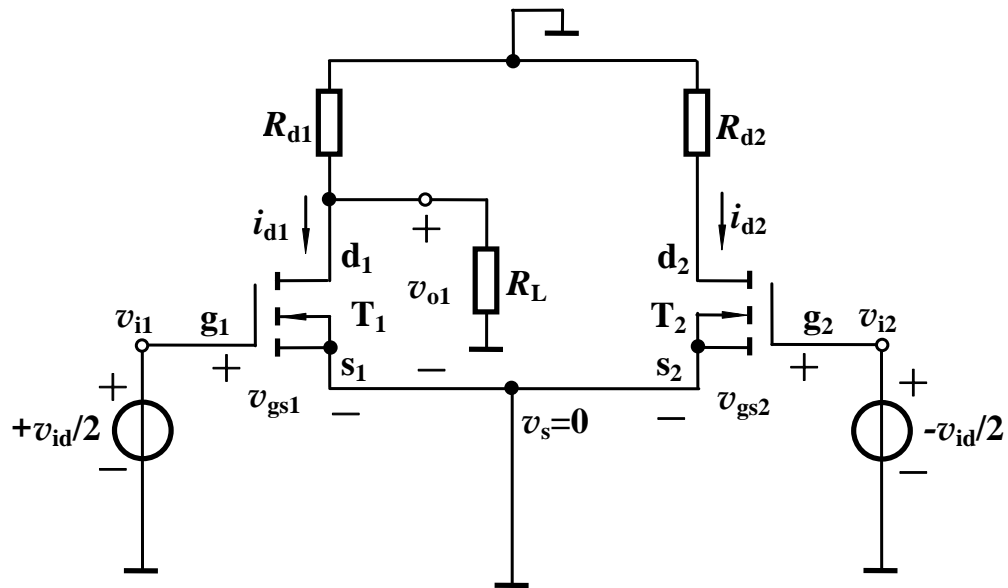
3. 主要指标计算

(1) 差模情况

 双入、单出

$$A_{v_{d1}} = \frac{v_{o1}}{v_{id}} = \frac{v_{o1}}{v_{i1} - v_{i2}} = \frac{v_{o1}}{2v_{i1}}$$

$$= -\frac{1}{2} g_m (R_{d1} \parallel R_L)$$



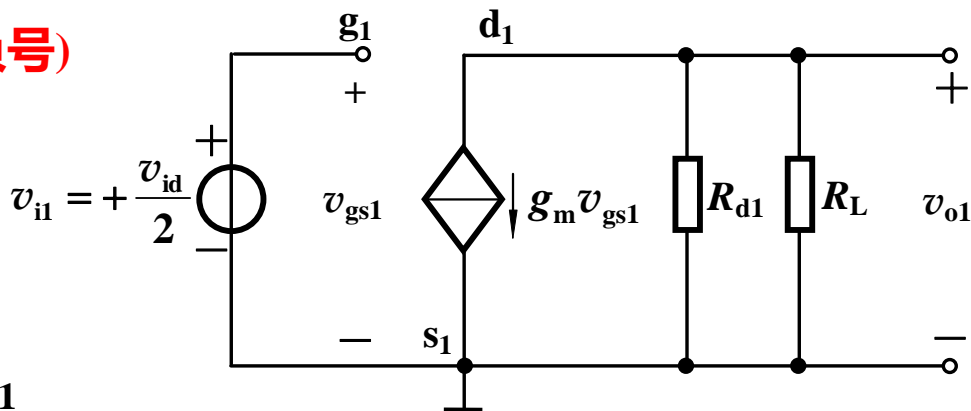
输出电阻

(v_{o2} 输出时无负号)

漏极到地之间看进去的

等效电阻

$$R_o = R_{d1} \text{ 或 } R_o = r_{ds1} \parallel R_{d1}$$



注意：单端输出时，负载的接入将影响被接漏极的直流电位

7.2.2 FET差分式放大

3. 主要指标计算

(1) 差模情况

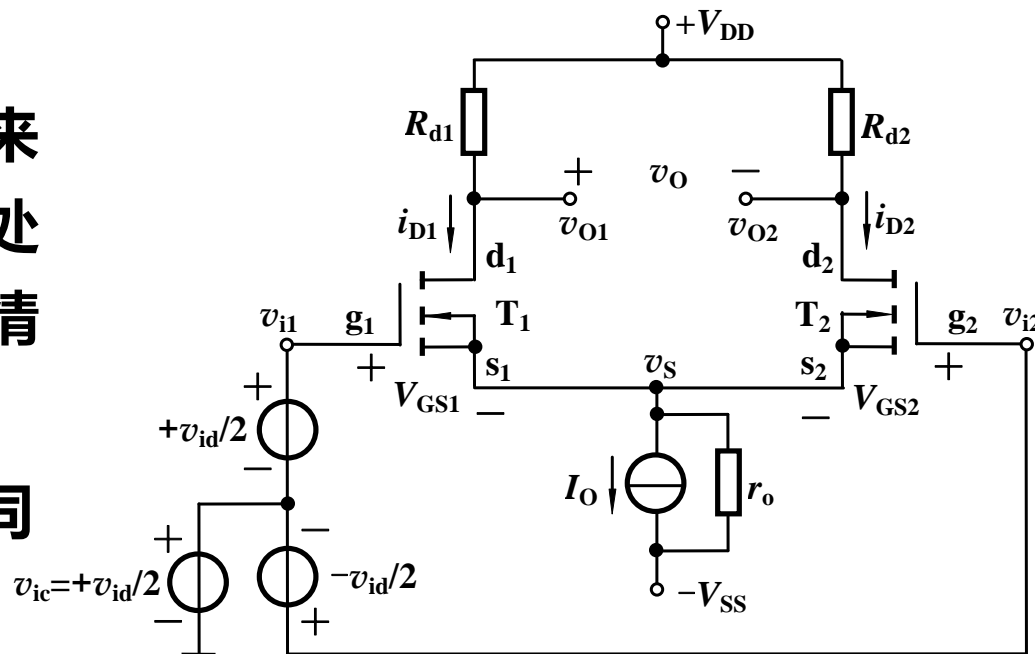
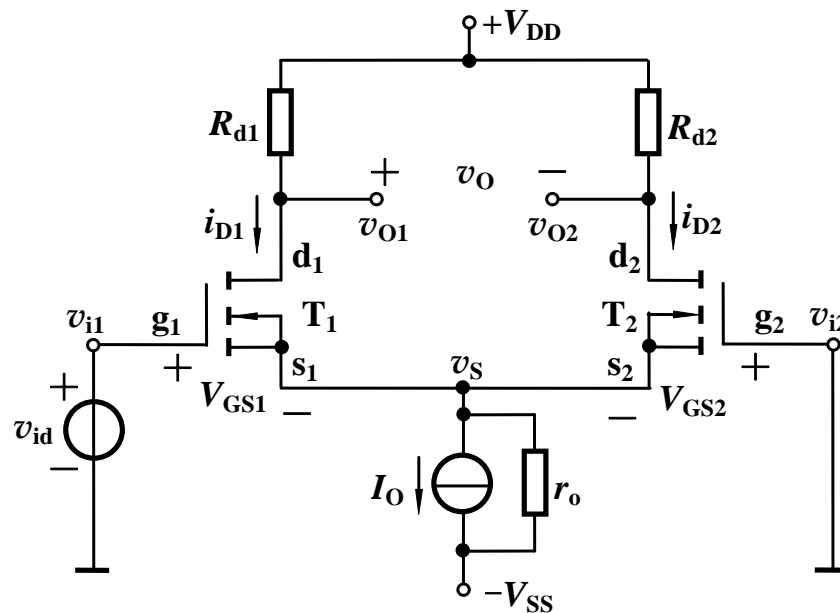
<C> 单端输入

输入等效变换

根据叠加原理，左侧激励源置零后，等效于双端输入

而左侧激励源对两输入端来说相当于共模信号 v_{ic} ，此处仅考虑差模信号，故差模情况等效于双端输入

差模指标与双端输入时相同



7.2.2 FET差分式放大电路

3. 主要指标计算

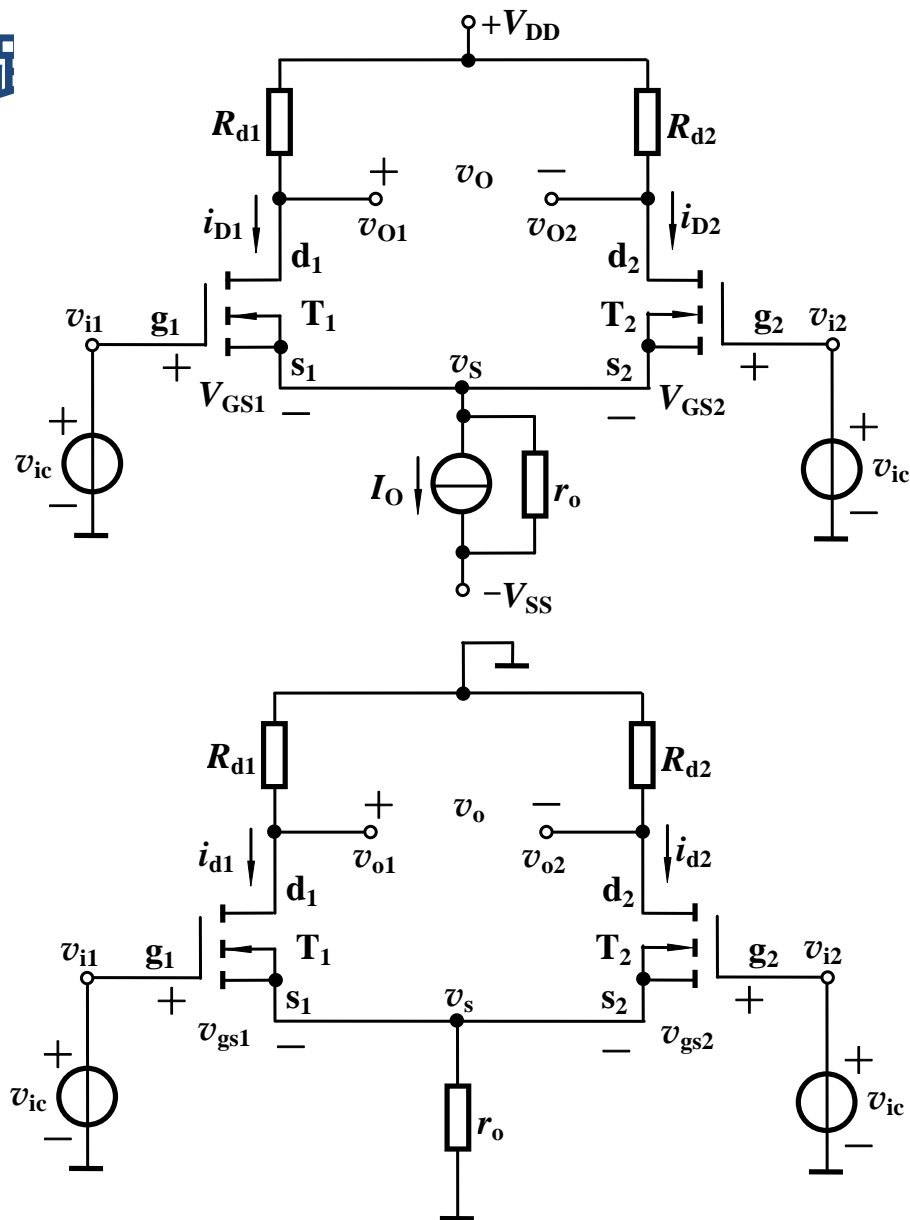
(2) 共模情况

交流通路

v_{i1} 和 v_{i2} 大小相等，相位相同

i_{d1} 和 i_{d2} 同时等量增加或等量减小

流过源极公共支路的变化电流是单边的2倍，所以电流源内阻需要保留，公共源极s电位将明显变化，这与差模输入情况有本质的区别



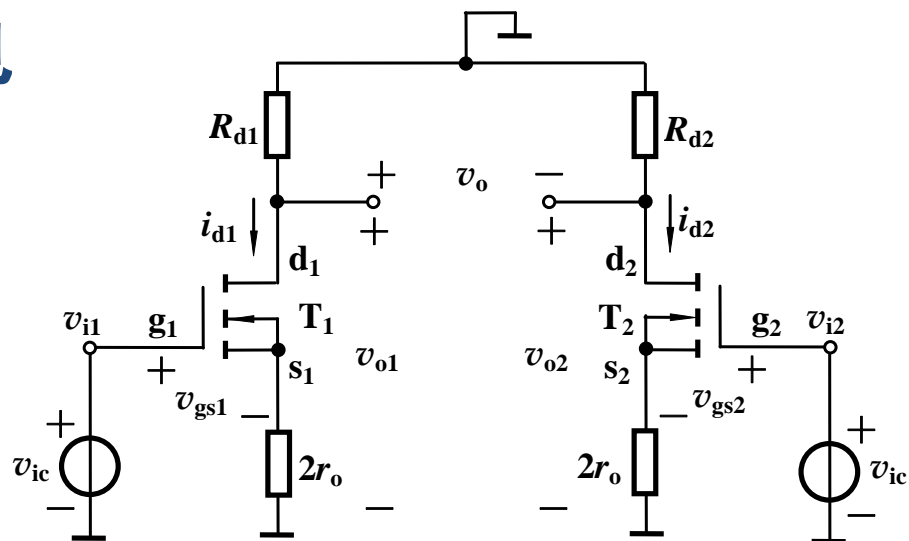
7.2.2 FET差分式放大电

3. 主要指标计算

(2) 共模情况

交流通路

可将源极公共支路等效到各自的源极



〈A〉 双端输出

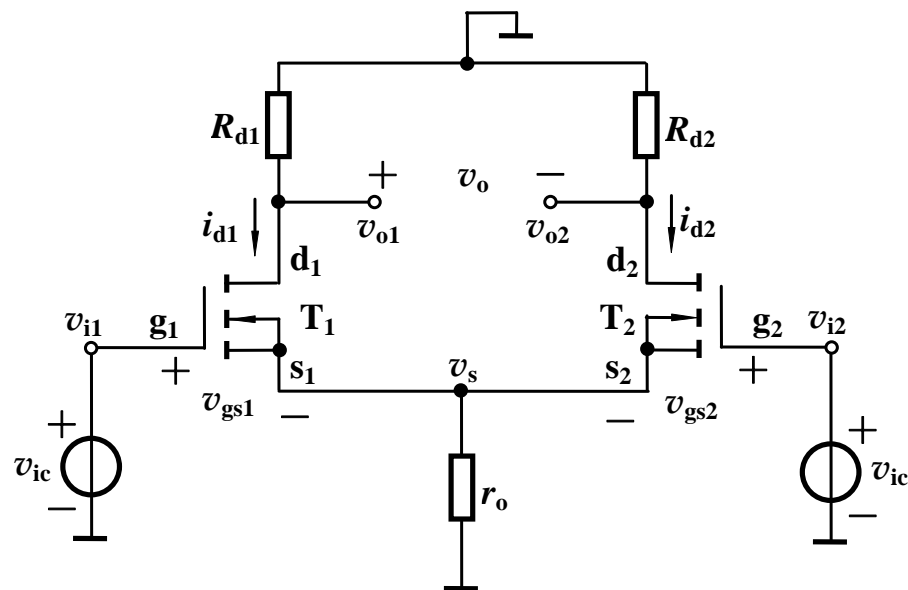
共模信号的输入使两管漏极

电压有相同的变化

理想情况下有

$$v_{oc} = v_{o1} - v_{o2} \approx 0$$

共模增益 $A_{vc} = \frac{v_{oc}}{v_{ic}} \approx 0$



7.2.2 FET差分式放大电路

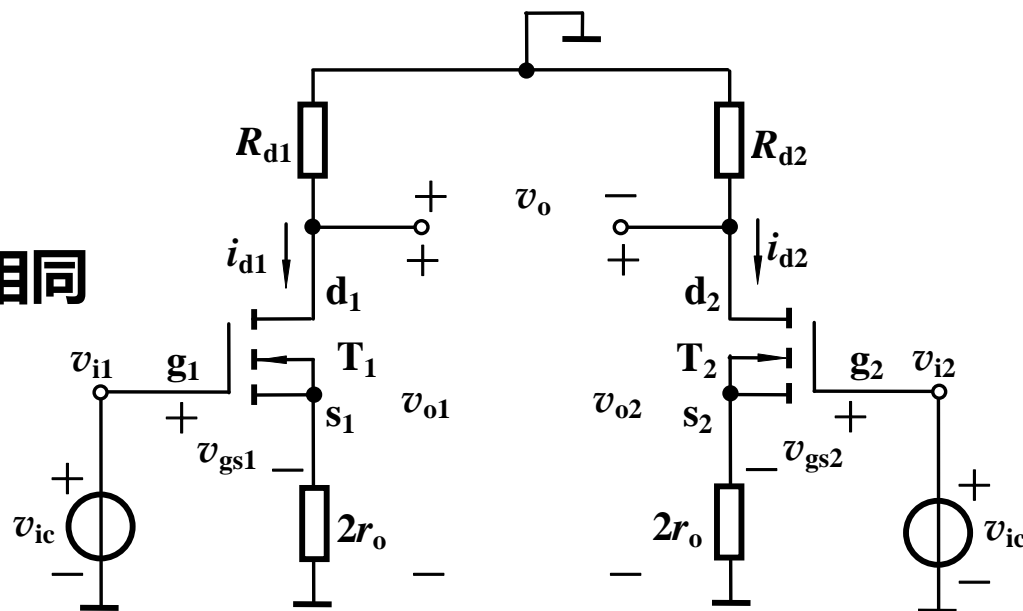
3. 主要指标计算

(2) 共模情况

〈B〉 单端输出

共模时，两边单端输出完全相同

$$\begin{aligned} A_{vc1} &= \frac{v_{oc1}}{v_{ic}} = \frac{v_{oc2}}{v_{ic}} \\ &= \frac{-g_m R_d}{1 + g_m (2r_o)} \approx -\frac{R_d}{2r_o} \end{aligned}$$



其中 $R_d = R_{d1} = R_{d2}$ r_o 是电流源的输出电阻（内阻）

$r_o \uparrow \rightarrow A_{vc1} \downarrow$ 抑制零漂能力增强

若 $\lambda \neq 0$ ，则还要考虑 r_{ds} 的影响（与 R_d 并联）

共模时有单端输入和双端输入之分吗？

7.2.2 FET差分式放大电路

考点

3. 主要指标计算

(3) 共模抑制比 $K_{\text{CMR}} = \left| \frac{A_{vd}}{A_{vc}} \right| \quad K_{\text{CMR}} = 20 \lg \left| \frac{A_{vd}}{A_{vc}} \right| \text{ dB}$

双端输出, 理想情况 $K_{\text{CMR}} = \infty$

单端输出 $K_{\text{CMR}} = \left| \frac{A_{vd1}}{A_{vc1}} \right| \approx g_m r_o$

K_{CMR} 越大, 抑制零漂能力 越强

单端输出时的总输出电压
$$v_{o1} = A_{vd1} v_{id} + A_{vc1} v_{ic}$$
$$= A_{vd1} v_{id} \left(1 + \frac{v_{ic}}{K_{\text{CMR}} v_{id}} \right)$$

(A_{vd1} 和 A_{vc1} 均有负号)

总结

- 掌握差分对的输入输出极性——别人家的孩子都是正面的，自己家的都是负面的。
- 差模信号、共模信号的定义
- 差模增益的表达式（单端、双端），尤其注意与工作点各个直流量的关系
- 共模增益的表达式（单端、双端），尤其注意与工作点各个直流量的关系
- 共模抑制比的定义，尤其注意差分对单端输出时的公式，尤其注意与工作点各个直流量的关系（考过）