



Universidad
del Cauca

UNIVERSIDAD DEL CAUCA

CIRCUITOS DIGITALES

NOMBRE DE ESTUDIANTES:

JUAN DAVID MERA

MAICOL STIVEN CANCHALA

NOMBRE DEL DOCENTE:

Fulvio Yesid Vivas Cantero

FACULTAD DE INGENIERÍA ELECTRÓNICA Y
TELECOMUNICACIONES

SEMESTRE 3°

POPAYÁN - CAUCA 1012/2023

MARCO TEÓRICO

Para un correcto entendimiento del presente informe, es necesario tener conocimiento de los siguientes conceptos a mencionar.

CONCEPTOS GENERALES:

Máquina de estado: son modelos los cuales describen el comportamiento de un sistema en diferentes situaciones. generan bastante utilidad en el diseño de circuitos, sistemas de control y software para controlar el movimiento de información y toma de decisiones en un sistema.

Para darnos una idea del funcionamiento de estas máquinas usaremos la siguiente analogía, una máquina de estados funciona como el estado de ánimo de una persona, sabemos que las personas tienen diferentes estados de ánimo, teniendo en cuenta esto, cada estado representa la situación particular en la que se encuentra cada persona . por ejemplo: puede estar feliz, triste o enojada. Las transiciones son los cambios que ocurren entre esos estados.

Existen 2 tipos de máquina de estado o dos formas de funcionamiento, una es la máquina de estados sincrónica la cual hace los cambios de estado en momentos específicos, por ejemplo un tiempo en concreto. Por otro lado está la asincrónica, la cual realiza los cambios en cualquier momento en respuesta a elementos o eventos externos.

Máquina de estados sincrónica de moore: este modelo describe el comportamiento de un sistema en diferentes situaciones, donde los cambios de estado ocurren en momentos específicos controlados por una señal de reloj, en términos más sencillos, es como un sistema que sigue un ritmo establecido.

Máquina de estados sincrónica de mealy: Es un modelo que describe el comportamiento de un sistema en diferentes situaciones, donde los cambios de estado ocurren en momentos específicos controlados por una señal de reloj. Además, en una máquina de estados síncrona de Mealy, las salidas dependen tanto del estado actual como de las entradas del sistema.

Diagrama de estados: El comportamiento de una máquina de estado se puede describir en un diagrama de estados. En el cual, los estados se representan como círculos y las transiciones se muestran con flechas. Además, se pueden especificar acciones o resultados asociados con cada transición.

flip flop tipo D: Es un circuito digital que se utiliza en electrónica para almacenar y cambiar el estado de un bit de información. Es uno de los tipos más comunes de flip-flops y se utiliza ampliamente en aplicaciones de memoria y almacenamiento de datos.

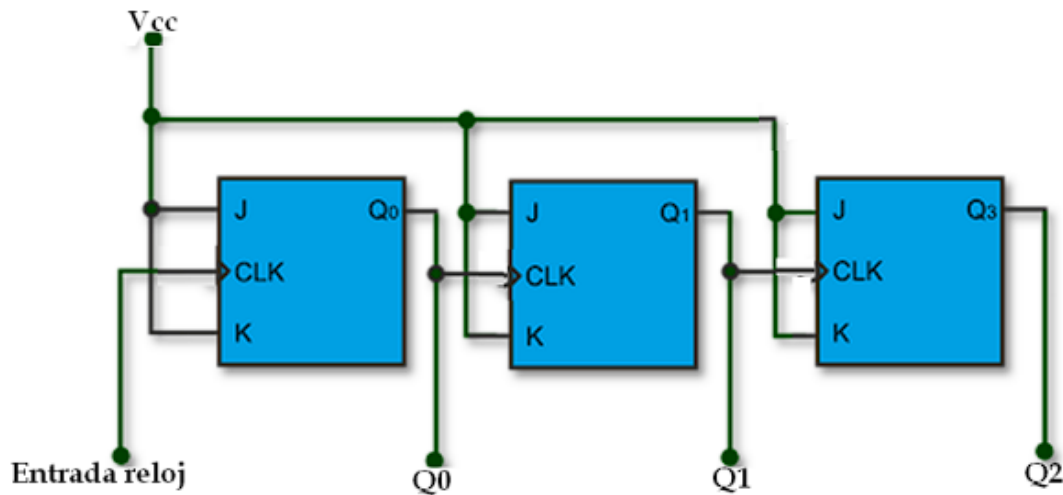
El flip-flop tipo D cuenta con una entrada llamada "D" la cual representa el bit de información que se desea almacenar. También tiene una entrada de control llamada "CLK" (señal de reloj) que determina cuándo se debe actualizar el estado del flip-flop. Cuando la señal de reloj cambia de un nivel bajo a un nivel alto (flanco de subida), el flip-flop actualiza su estado de acuerdo con el valor presente en la entrada "D".

El estado actual del flip-flop tipo D se mantiene en la salida, que se suele denotar como "Q". Cuando se produce un flanco de subida en la señal de reloj, el valor de la entrada "D" se copia en la salida "Q". Si la entrada "D" es 0, la salida "Q" será 0; si la entrada "D" es 1, la salida "Q" será 1.

El flip-flop tipo D también puede tener una entrada adicional llamada "RESET" que permite restablecer el estado del flip-flop a un valor predeterminado cuando se activa. Esto significa que la salida "Q" se forzará a un estado específico, independientemente de la entrada "D" o la señal de reloj.

divisor de frecuencia: Se llama divisor de frecuencia a un dispositivo que produce a su salida una frecuencia menor que la de entrada y suelen estar formados por contadores digitales. Un contador es un circuito secuencial construido a partir de Flip-Flops y compuertas lógicas.

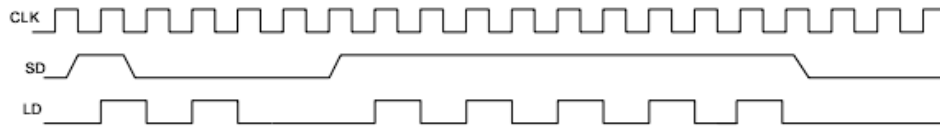
Si a un Flip-Flop JK, todas sus entradas se le conectan a Vcc, excepto la entrada del reloj, a su salida, dicho Flip-Flop fluctúa entre cero y uno cada vez que el flanco activo del reloj se presente y si se interconecta la salida del primero al reloj del segundo y la salida del segundo al reloj del tercero, y así sucesivamente como se muestra en la figura 1, las salidas de los Flip-Flops, fluctúan en diferentes tiempos, ya que cada uno de ellos, tiene diferente entrada de reloj.



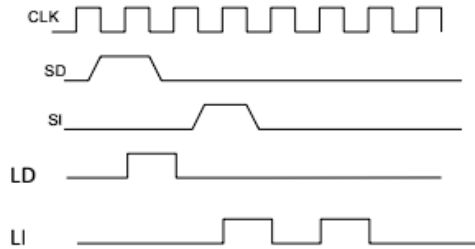
trabajo a realizar

Se desea diseñar el circuito de control de los intermitentes de un vehículo, según las siguientes especificaciones:

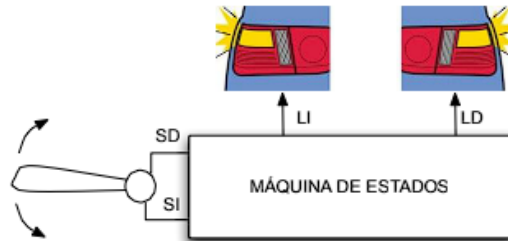
- El mando para activar los intermitentes tiene tres posiciones: una central de reposo y dos laterales, para activar el intermitente izquierdo o derecho.
- Con activar el mando para alguno de los dos lados, al menos durante un flanco de reloj, el intermitente correspondiente se encenderá (y apagará) dos veces (primera parte del Cronograma 1)
- Pasadas estas dos intermitencias, si sigue pulsado el mando, seguirá realizando la intermitencia durante tanto tiempo como esté activo el mando (segunda parte del Cronograma 1).
- Si antes de cumplir las dos intermitencias muevo el mando hasta su otra posición activa, se interrumpirá el ciclo y empezará a realizar el ciclo del otro intermitente (Cronograma 2).
- La frecuencia de reloj del sistema supondremos que es el doble de la que deseo en los intermitentes.



Cronograma 1



Cronograma 2



Se pide:

1. Plantear una máquina de estados síncrona de Moore que realice todo el cometido del controlador. Deberá tener como entradas SD, SI, y como salidas LD, LI. Dejar indicado como Tabla de Transición de estados o diagrama de estados.
2. Separar el problema en dos pequeñas máquinas de estado, cada una de ellas controlando una luz, y usando la entrada contraria como Reset Síncrono del sistema.
3. Dibujar el circuito resultante en el paso 2, usando únicamente puertas de 2 entradas y flip-flop tipo D.

solución

DIAGRAMA DE ESTADOS:

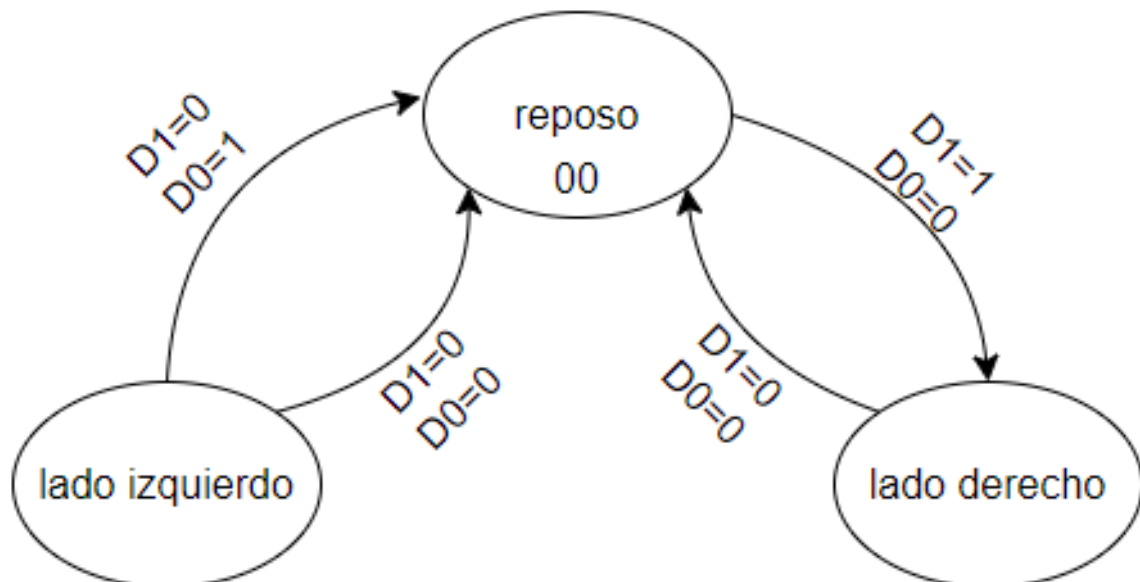


TABLA DE TRANSICIÓN DE ESTADOS:

	ESTADO ACTUAL		F. F1		ESTADO FUTURO	
	SD	SI	D1	D0	D1	D2
S0	0	0	0	1	0	1
S0	0	0	1	0	1	0
S1	1	0	0	0	0	0
S2	0	1	0	0	0	0

Lo primero que hacemos es realizar la tabla de transición de estados, conjunto con la tabla de excitación de la máquina.

Como no es posible pasar de SD a SI, sin antes pasar por S0, se realizó este diseño con solo tres estados, este es el diseño más simplificado de este ejercicio. A partir de esta tabla realizamos las tablas de Karnaugh.

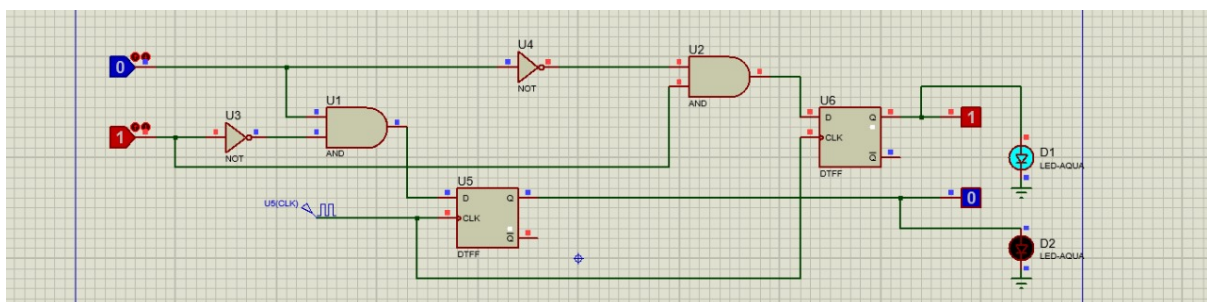
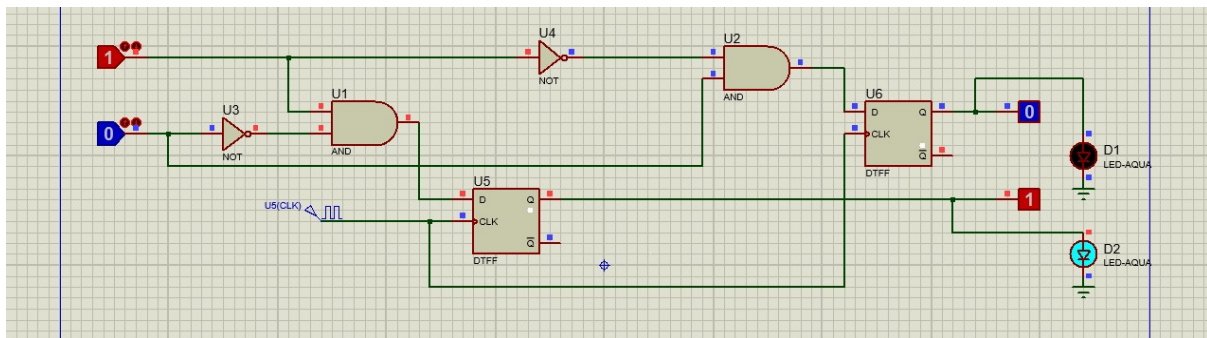
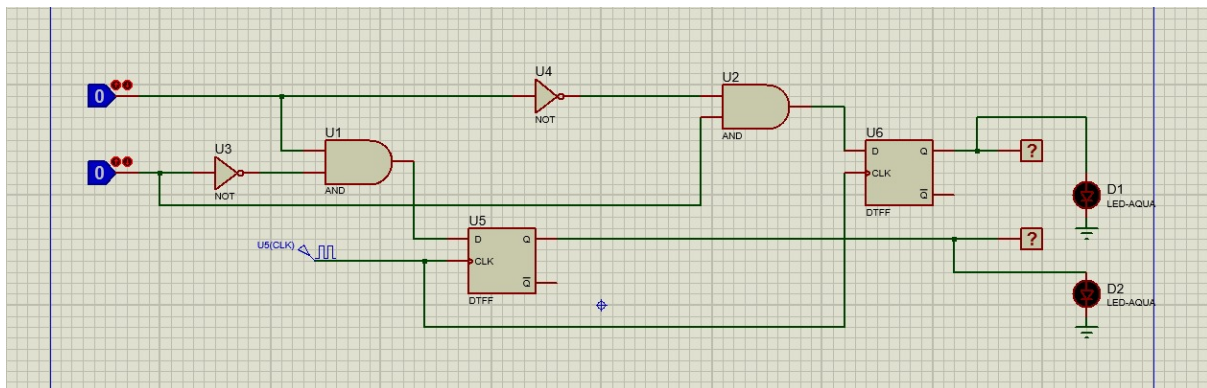
- $D1 = \text{SDSI}'$

D1/SDSI	0	1	11	10
0	0	0	x	1
1	0	0	x	1

- $D2 = \text{SD}'\text{SI}$

D1/SDSI	0	1	11	10
0	0	1	x	0
1	0	1	x	0

Una vez realizada la minimización y los pasos anteriormente mostrados, para finalizar encontramos la simulación del circuito tanto en proteus como en el aplicativo quartus.



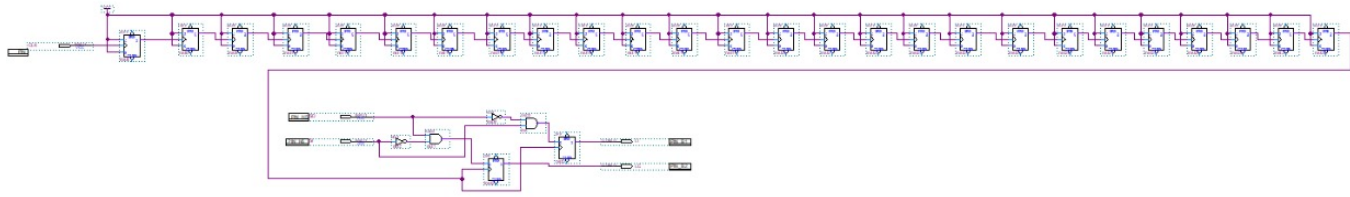
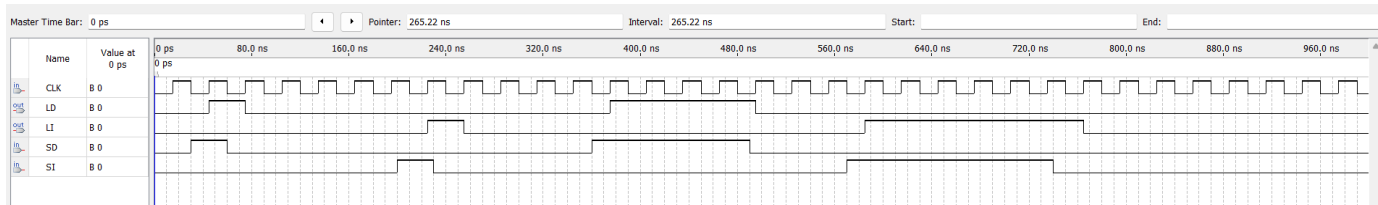


diagrama de tiempo:



circuito sin divisor de frecuencia por flip flops:

