



## Αναφορά Εργαστηριακής Άσκησης 0

Αριθμός Ομάδας:66

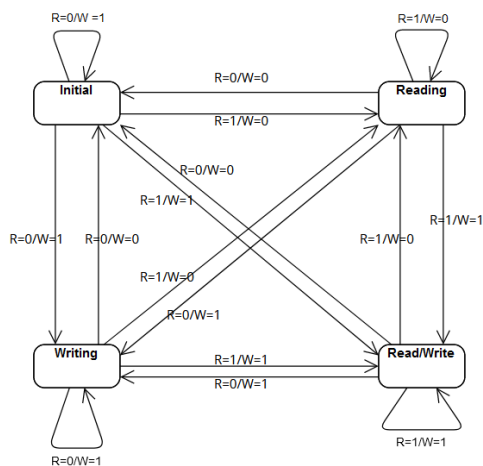
Λαμπράκης Μιχάλης 2020030077  
Δήμας Χρήστος 2021030183

### 1.Σκοπός της Άσκησης

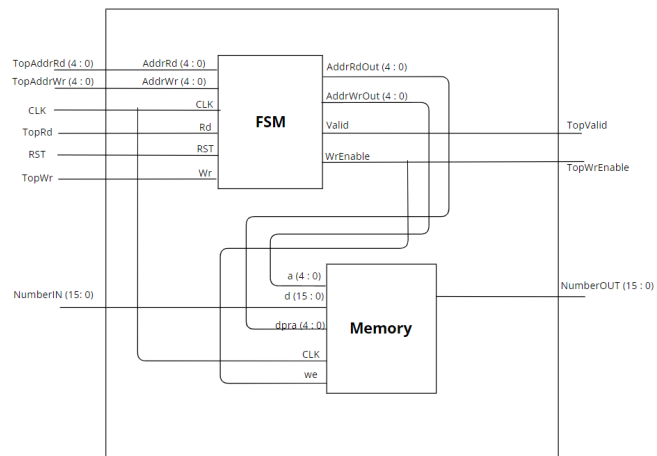
Ο σκοπός της Άσκησης είναι η εξοικείωση με το εργαλείο Xilinx Core Generator καθώς και η μοντελοποίηση και η υλοποίηση μιας μονάδας μνήμης με δυνατότητα εγγραφής και ανάγνωσης 16-bit αριθμών.

### 2.Περιγραφή της Σχεδίασης

Αρχικά το πρώτο βήμα της σχεδίασης ήταν να σχεδιαστεί State Diagram για την FSM (η οποία έχει τον ρόλο του Memory Controller). Πέρα από τις δοσμένες εισόδους προσθέσαμε και το Write Enable, μεταβλητή η οποία παίρνει την τιμή '1' στις καταστάσεις Writing και Read/Write (όταν δηλαδή επιτρέπεται το γράψιμο).



Σχήμα 1: State Diagram της FSM



Σχήμα 2: Block Diagram

### 3.Αναφορά Αποτελεσμάτων-Επιβεβαίωση Λειτουργίας

Name	Value
clk	0
rst	0
topaddrwr[4:0]	00000
topaddrrd[4:0]	00000
topwr	0
toprd	1
numberin[15:0]	0000000000000000
numberout[15:0]	0000000000000000
topvalid	1
topwren	0
clk_period	10000 ps

Timing diagram showing signals over 300 ns. The signals are:

- clk: Periodic clock signal.
- rst: Reset signal, low.
- topaddrwr[4:0]: Address bus, low.
- topaddrrd[4:0]: Address bus, low.
- topwr: Write enable, low.
- toprd: Read enable, high.
- numberin[15:0]: Input data, 0000000000000000.
- numberout[15:0]: Output data, 0000000000000000.
- topvalid: Valid signal, high.
- topwren: Write enable, low.
- clk\_period: 10000 ps.

Αρχικά στο Σχήμα 3 το σύστημα βρίσκεται στην αρχική κατάσταση. Το Write γίνεται '1' και δίνεται μια είσοδος για εγγραφή στην μνήμη. Παρατηρούμε ότι το WriteEnable γίνεται '1'. Έπειτα το Write γίνεται '0' και το σύστημα επιστρέφει στην αρχική κατάσταση. Στη συνέχεια το Έπειτα το Read γίνεται '1' και δίνεται διεύθυνση μνήμης για ανάγνωση όπου και εμφανίζεται η εγγεγραμμένη στην μνήμη τιμή και το σήμα έλδι γίνεται '1'. Αντίστοιχα επιστρέφουμε στην αρχική κατάσταση. Τέλος με είσοδο Read = 1 και Write = 1 το σύστημα περνάει στην τρίτη κατάσταση όπου πρώτα γίνεται η ανάγνωση και μετά η εγγραφή στη θέση της μνήμης. Με τον ίδιο τρόπο έχουν γίνεται Test για όλες τις πιθανές καταστάσεις.

## 4. Συμπεράσματα

2