

# Projekt : Terminál pre odomykanie / zamykanie dverí pomocou PIN kódu

---

Členovia tímu

[Baránek Michal](#)

[Bartoň Jan](#)

[Bařina Tadeáš](#)

[Bekeč Alexander](#)

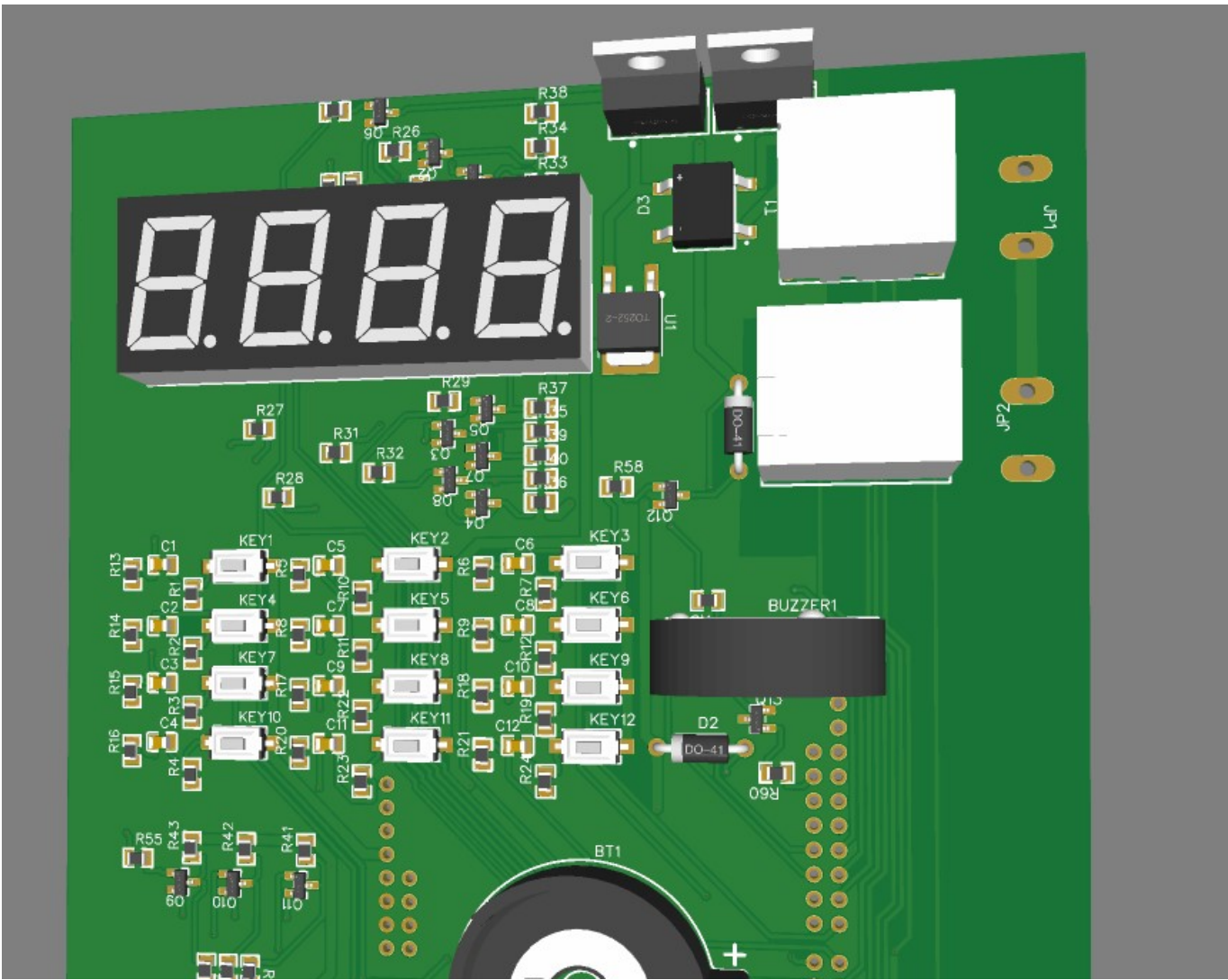
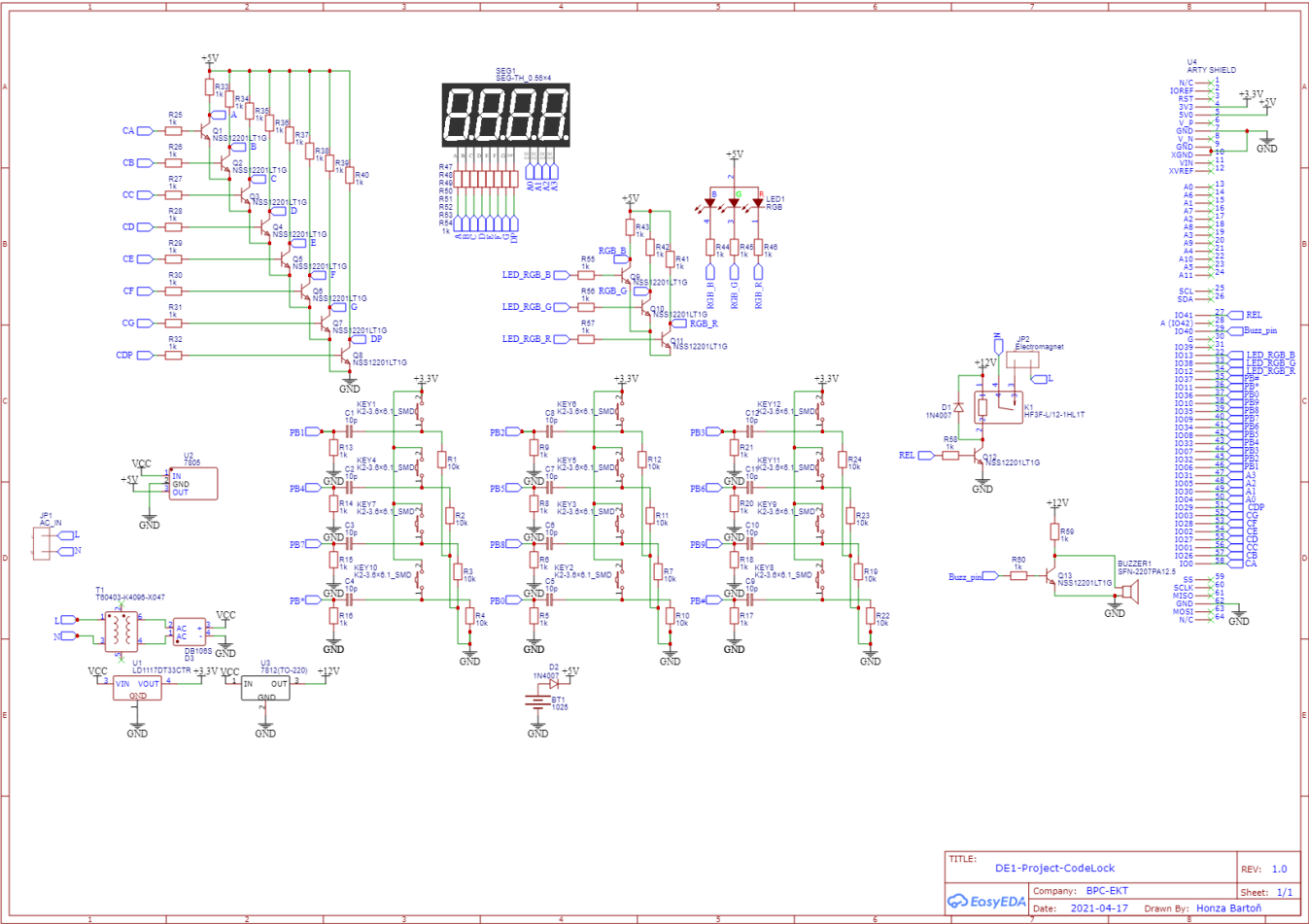
Odkaz na zložku s projektom: [https://github.com/xbarto0c/Digital-electronics-1/tree/main/Labs/Project\\_code\\_lock/DE1\\_project\\_code\\_lock](https://github.com/xbarto0c/Digital-electronics-1/tree/main/Labs/Project_code_lock/DE1_project_code_lock)

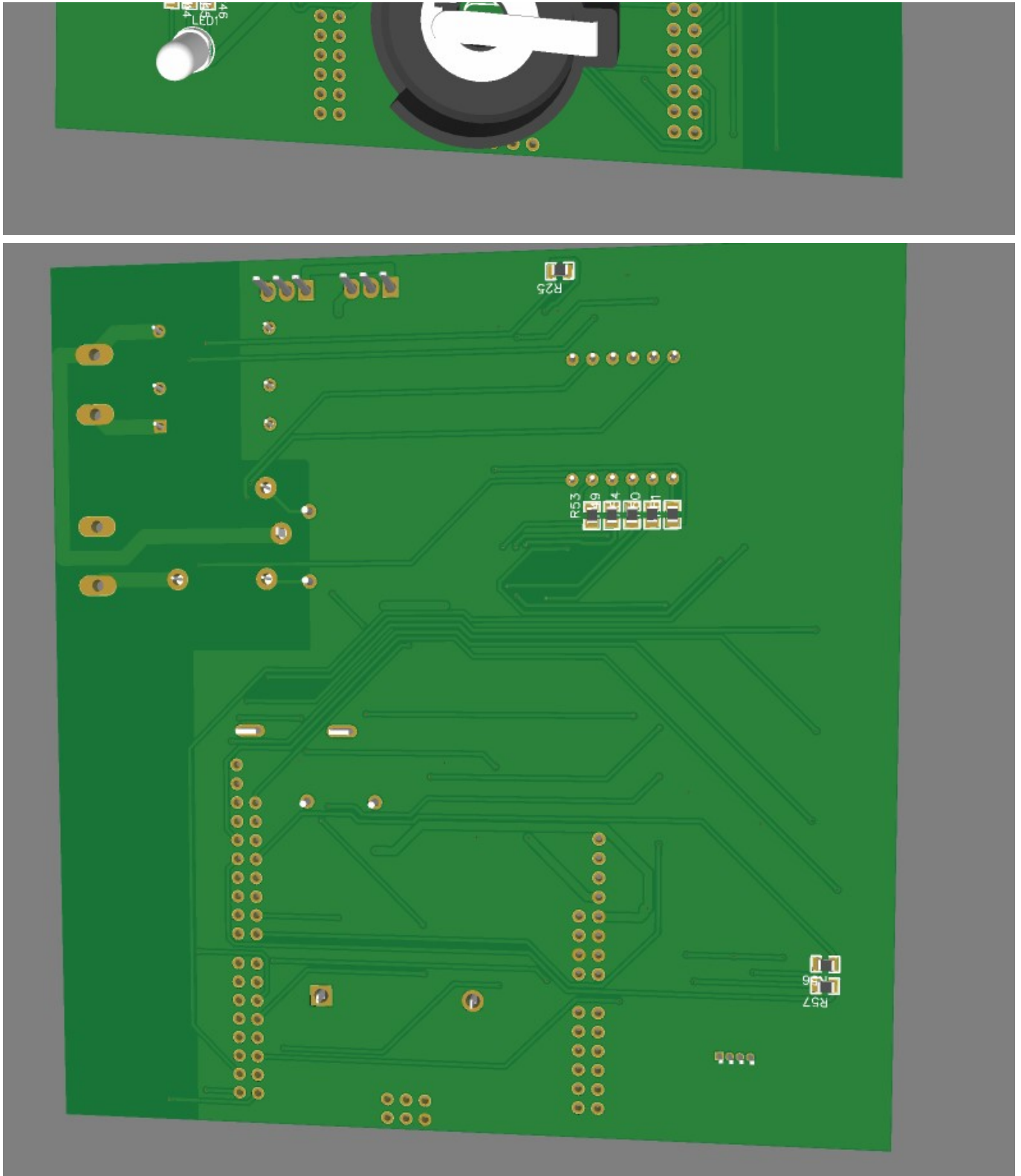
## Ciele projektu

Cieľom projektu bolo navrhnuť terminál pre odomykanie dverí pomocou štvormiestneho PIN kódu. Projekt mal obsahovať tlačidlá pre zadávanie PIN kódu, štyri sedemsegmentové diode pre zobrazenie hesla a relé pre ovládanie zámku.

## Popis hardvéru

Základným hardvérom projektu je doska Arty A7-35T. Nakoľko táto doska neobsahuje niektoré súčasti, ktoré boli potrebné pri návrhu projektu, bola navrhnutá periféria - DPS obsahujúca potrebné súčasti (sedemsegmentový displej, tlačidlá pre zadávanie PIN kódu s CR článkami pre vytvorenie pulzu pri stlačení tlačidla, piezo bzučiak, relé...):





## Popis a simulácia VHDL modulov

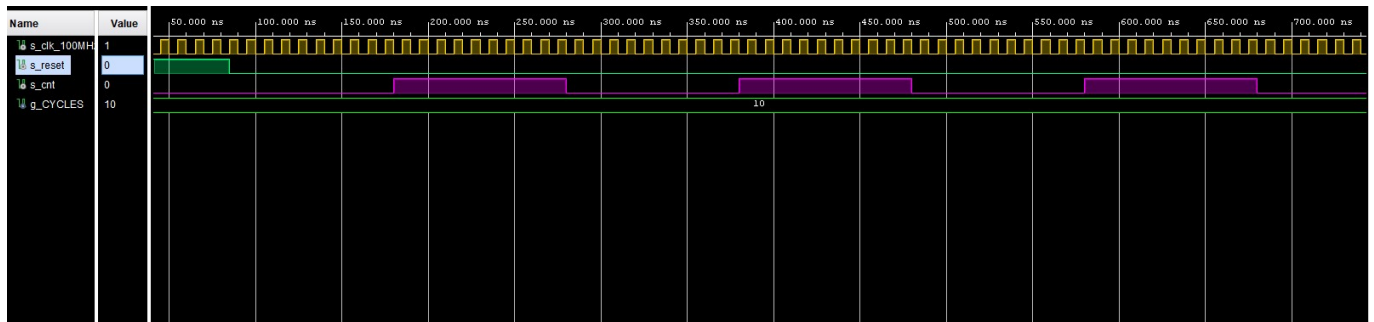
**Upozornenie:** Všetky moduly majú upravené pomery a trvania pre účely simulácie, preto simulácie ukazujú hlavný princíp a nie presný beh projektu a modulov.

clock\_divider

Odkaz na zdrojový kód: [https://github.com/xbarto0c/Digital-electronics-1/blob/main/Labs/Project\\_code\\_lock/DE1\\_project\\_code\\_lock/DE1\\_project\\_code\\_lock.srcs/sources\\_1/new/clock\\_divider.vhd](https://github.com/xbarto0c/Digital-electronics-1/blob/main/Labs/Project_code_lock/DE1_project_code_lock/DE1_project_code_lock.srcs/sources_1/new/clock_divider.vhd)

Popis: Modul clock\_divider delí frekvenciu hodinového signálu, teda vytvára signál s menšou frekvenciou ako samotný hodinový signál.

Simulácia:

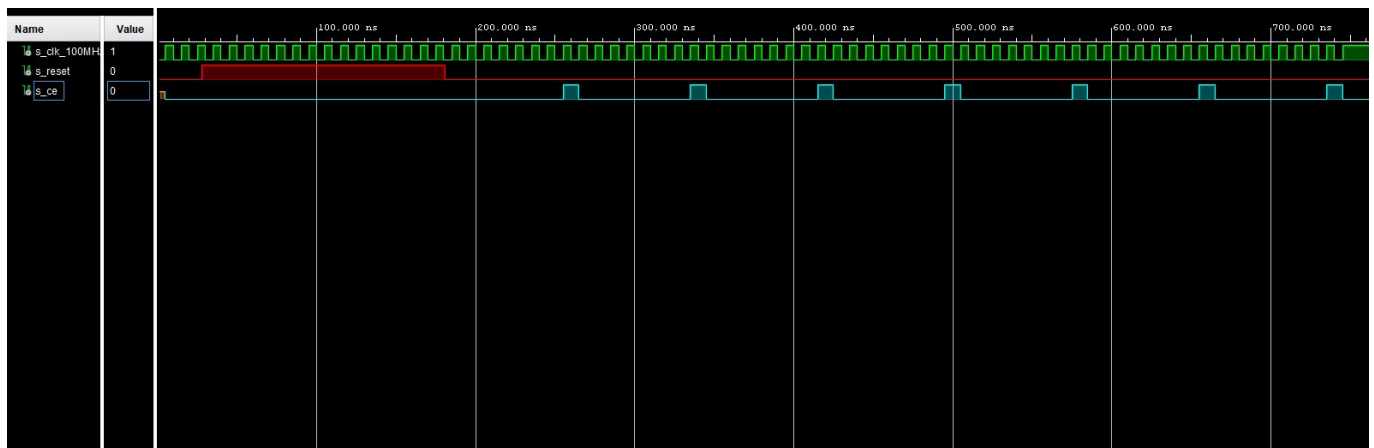


clock\_enable

Odkaz na zdrojový kód: [https://github.com/xbarto0c/Digital-electronics-1/blob/main/Labs/Project\\_code\\_lock/DE1\\_project\\_code\\_lock/DE1\\_project\\_code\\_lock.srscs/sources\\_1/new/clock\\_enable.vhd](https://github.com/xbarto0c/Digital-electronics-1/blob/main/Labs/Project_code_lock/DE1_project_code_lock/DE1_project_code_lock.srscs/sources_1/new/clock_enable.vhd)

Popis: Modul clock\_enable vytvára pulz po priebehu určitého počtu períód hodinového signálu.

Simulácia:



cnt\_up\_down

Odkaz na zdrojový kód: [https://github.com/xbarto0c/Digital-electronics-1/blob/main/Labs/Project\\_code\\_lock/DE1\\_project\\_code\\_lock/DE1\\_project\\_code\\_lock.srscs/sources\\_1/new/cnt\\_up\\_down.vhd](https://github.com/xbarto0c/Digital-electronics-1/blob/main/Labs/Project_code_lock/DE1_project_code_lock/DE1_project_code_lock.srscs/sources_1/new/cnt_up_down.vhd)

Popis: Modul cnt\_up\_down je up/down bitový čítač.

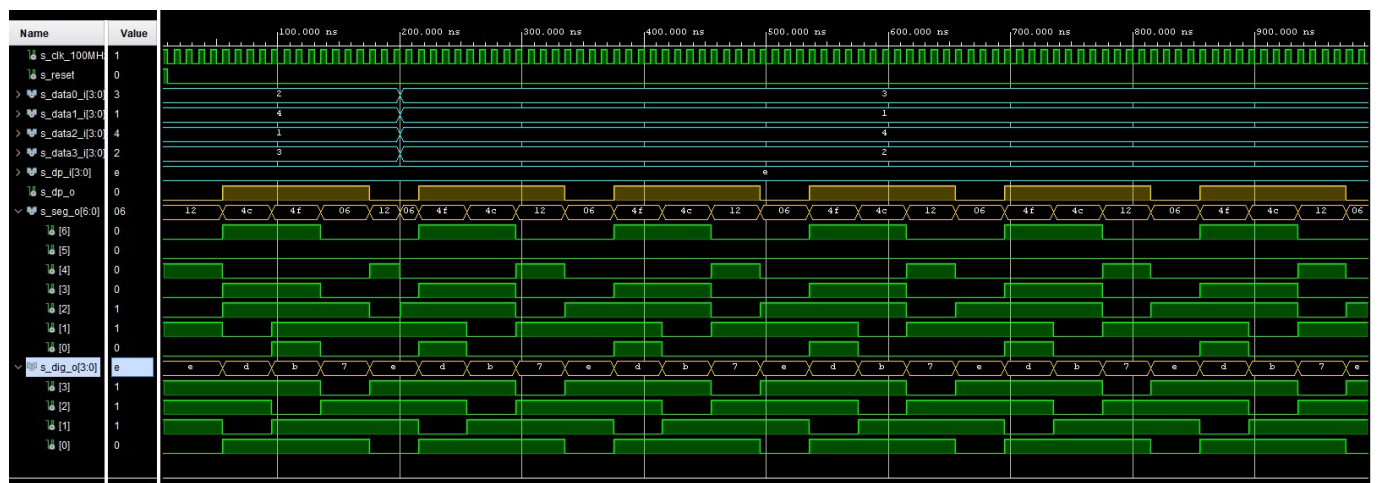
Name	Value
s_clk_100MHz	0
s_reset	0
s_en	0
s_cnt_up	0
s_cnt[3:0]	8

Timing diagram showing digital signals over 600,000 ns. The signals are:

- s\_clk\_100MHz**: Periodic square wave.
- s\_reset**: Single pulse at the start.
- s\_en**: Pulse from 0 to 350,000 ns.
- s\_cnt\_up**: Pulse at the start.
- s\_cnt[3:0]**: Hex stream starting at 0 and ending at 8.

Odkaz na zdrojový kód: [https://github.com/xbarto0c/Digital-electronics-1/blob/main/Labs/Project\\_code\\_lock/DE1\\_project\\_code\\_lock/DE1\\_project\\_code\\_lock.srcs/sources\\_1/new/display\\_driver7seg\\_digit.vhd](https://github.com/xbarto0c/Digital-electronics-1/blob/main/Labs/Project_code_lock/DE1_project_code_lock/DE1_project_code_lock.srcs/sources_1/new/display_driver7seg_digit.vhd)

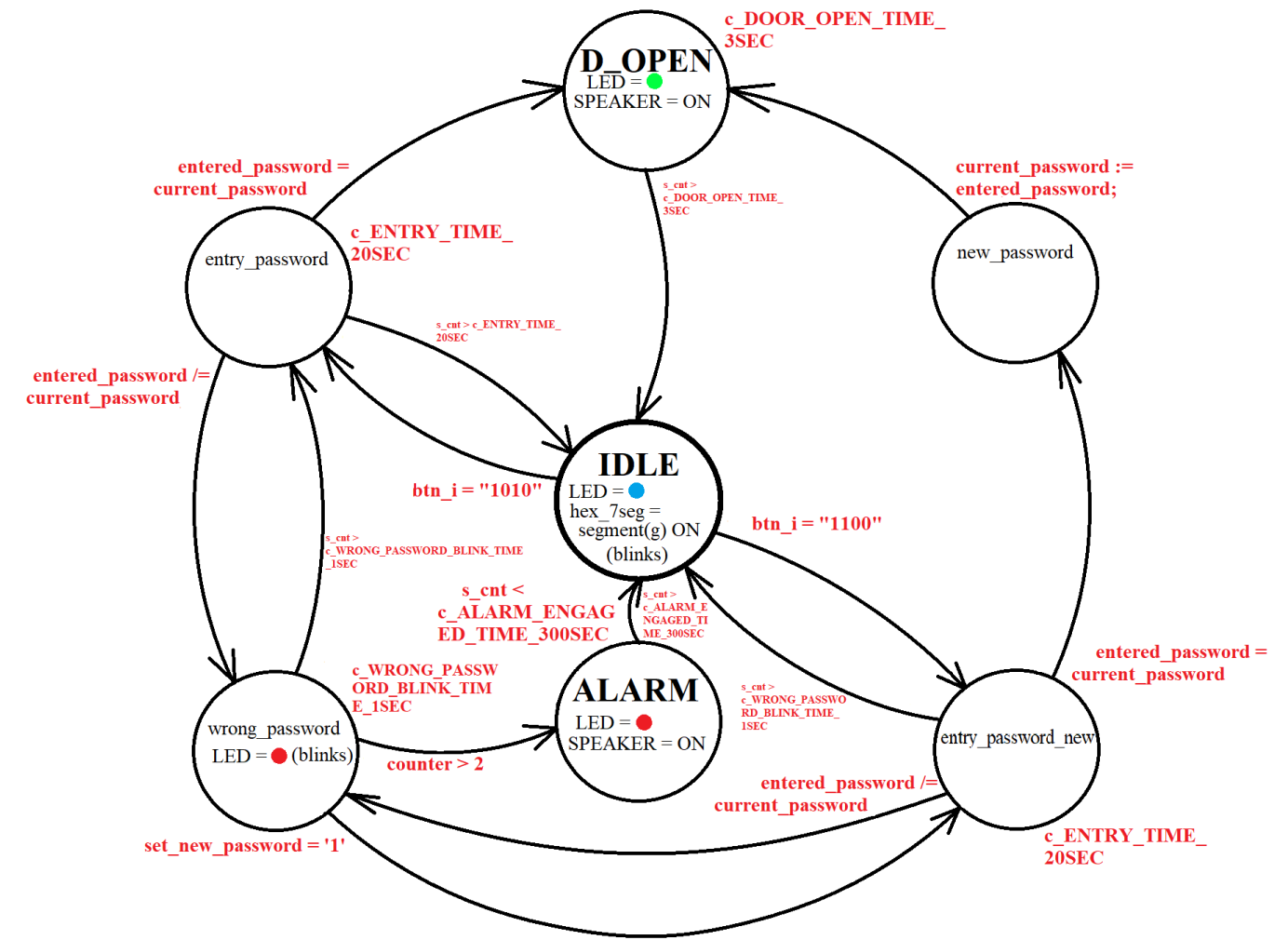
Simulácia:



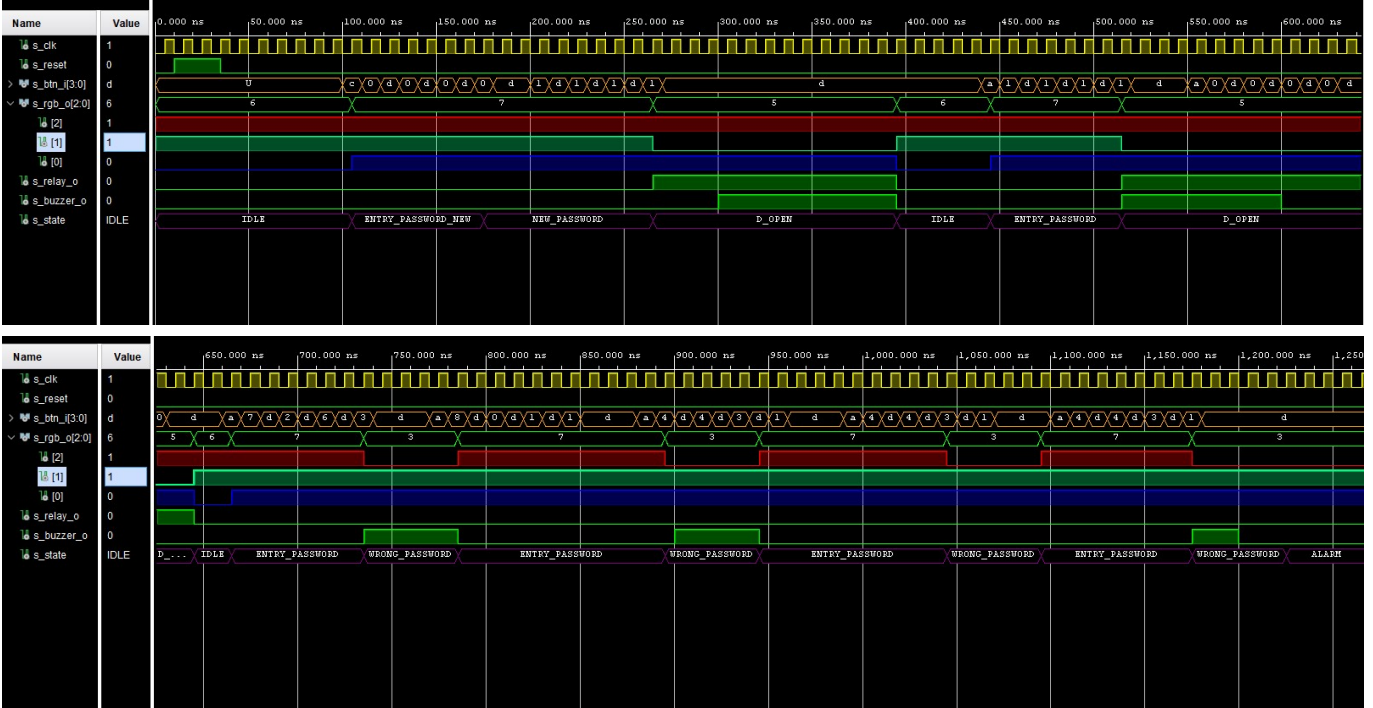
Odkaz na zdrojový kód: [https://github.com/xbarto0c/Digital-electronics-1/blob/main/Labs/Project\\_code\\_lock/DE1\\_project\\_code\\_lock/DE1\\_project\\_code\\_lock.srcs/sources\\_1/new/door\\_lock\\_core.vhd](https://github.com/xbarto0c/Digital-electronics-1/blob/main/Labs/Project_code_lock/DE1_project_code_lock/DE1_project_code_lock.srcs/sources_1/new/door_lock_core.vhd)

5 / 12

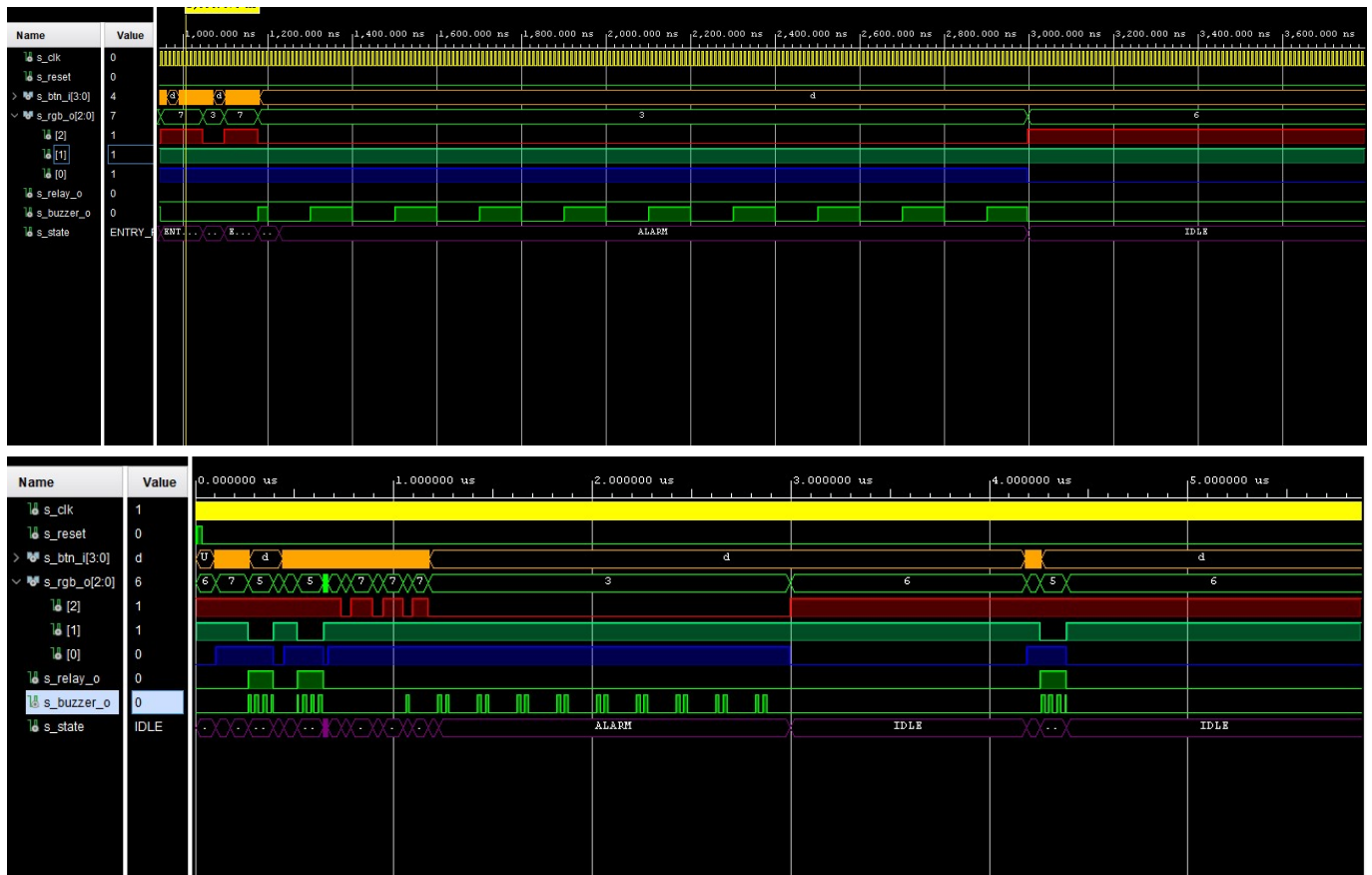
jadro tvorí stavový automat:



Simulácia:







## hex\_7\_seg

Odkaz na zdrojový kód: [https://github.com/xbarto0c/Digital-electronics-1/blob/main/Labs/Project\\_code\\_lock/DE1\\_project\\_code\\_lock/DE1\\_project\\_code\\_lock.srscs/sources\\_1/new/hex\\_7\\_seg.vhd](https://github.com/xbarto0c/Digital-electronics-1/blob/main/Labs/Project_code_lock/DE1_project_code_lock/DE1_project_code_lock.srscs/sources_1/new/hex_7_seg.vhd)

Popis: Modul hex\_7\_seg je dekodérom štvorbitového výstupu na výstup pre ovládanie sedemsegmentového displeja. Pre účely použitia v tomto projekte bol výstup pre A zmenený na - (pomíčku) a B na prázdny displej.

Simulácia:



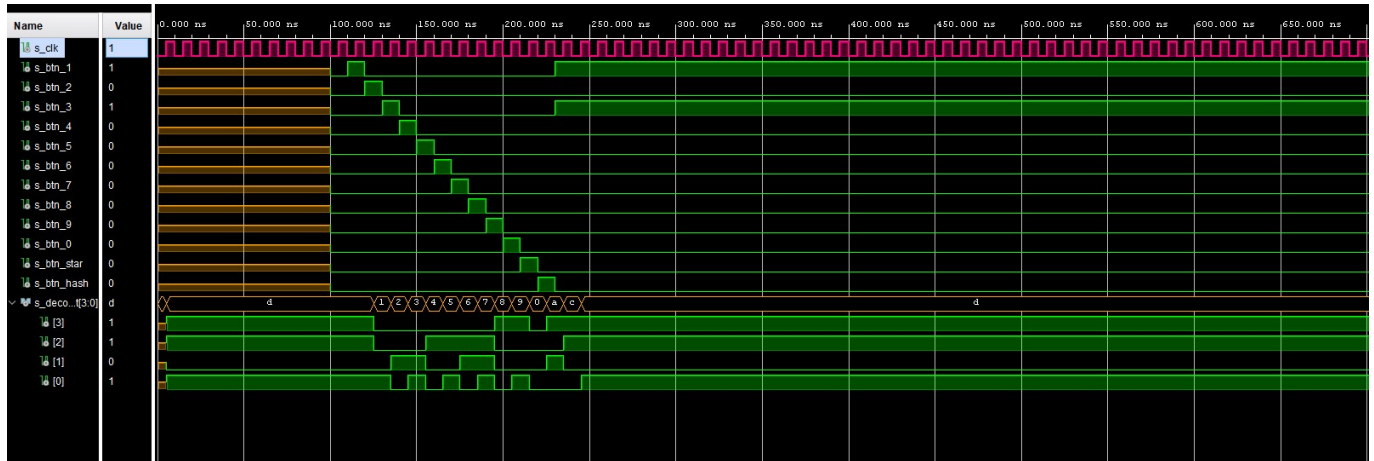
## keyboard\_decoder

Odkaz na zdrojový kód: [https://github.com/xbarto0c/Digital-electronics-1/blob/main/Labs/Project\\_code\\_lock/DE1\\_project\\_code\\_lock/DE1\\_project\\_code\\_lock.srscs/sources\\_1/new/keyboard\\_decoder.vhd](https://github.com/xbarto0c/Digital-electronics-1/blob/main/Labs/Project_code_lock/DE1_project_code_lock/DE1_project_code_lock.srscs/sources_1/new/keyboard_decoder.vhd)

Popis: Modul keyboard\_decoder prijíma výstupy jednotlivých tlačidiel, ktoré následne spojí do jedného signálu, ktorý dekoduje na štvorbitový reťazec pre modul door\_lock\_core. Modul má "zabudovanú" ochranu

proti stlačeniu dvoch tlačidiel naraz.

Simulácia:

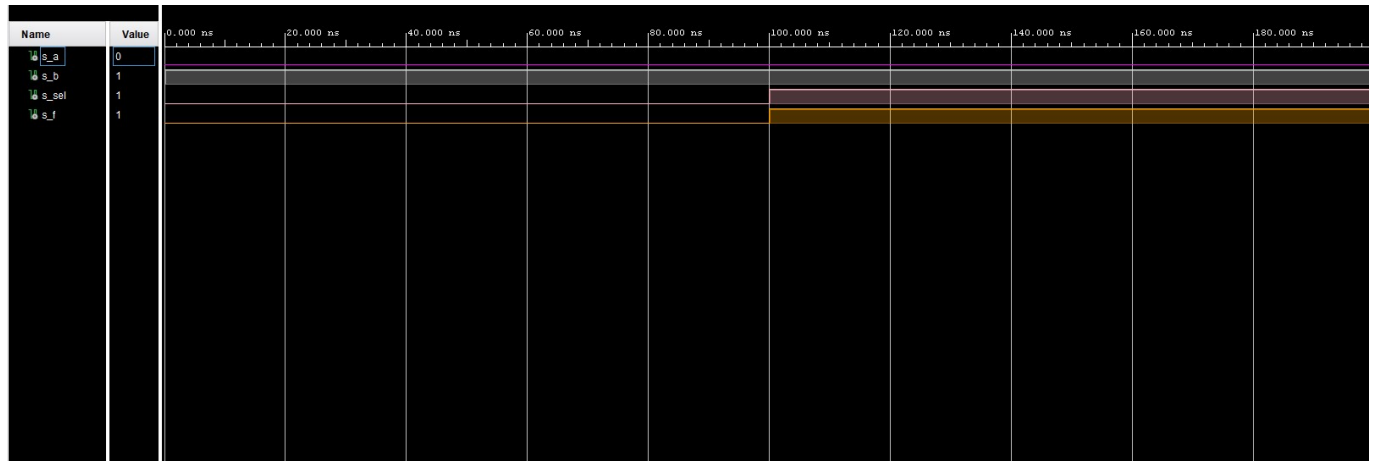


mux\_2to1

Odkaz na zdrojový kód: [https://github.com/xbarto0c/Digital-electronics-1/blob/main/Labs/Project\\_code\\_lock/DE1\\_project\\_code\\_lock/DE1\\_project\\_code\\_lock.srscs/sources\\_1/new/mux\\_2to1.vhd](https://github.com/xbarto0c/Digital-electronics-1/blob/main/Labs/Project_code_lock/DE1_project_code_lock/DE1_project_code_lock.srscs/sources_1/new/mux_2to1.vhd)

Popis: Modul mux\_2to1 je multiplexer s dvoma datovými vstupmi (jednobitovými), jedným vstupom rozhodovacím (tiež jednobitový) a jedným výstupom.

Simulácia:



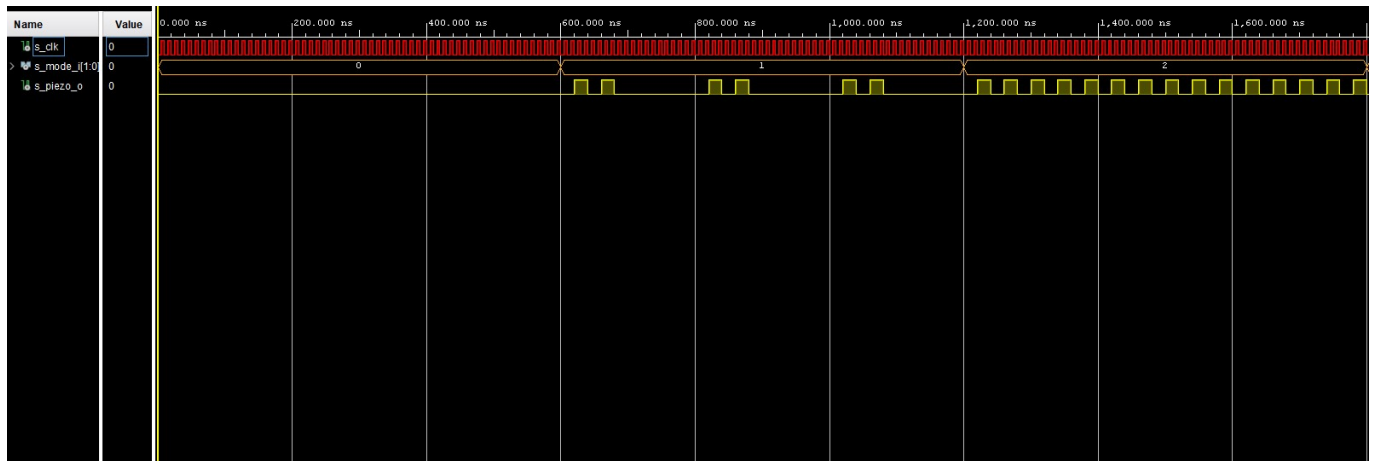
piezo\_driver

Odkaz na zdrojový kód: [https://github.com/xbarto0c/Digital-electronics-1/blob/main/Labs/Project\\_code\\_lock/DE1\\_project\\_code\\_lock/DE1\\_project\\_code\\_lock.srscs/sources\\_1/new/piezo\\_driver.vhd](https://github.com/xbarto0c/Digital-electronics-1/blob/main/Labs/Project_code_lock/DE1_project_code_lock/DE1_project_code_lock.srscs/sources_1/new/piezo_driver.vhd)

Popis: Modul piezo\_driver je ovládač piezo bzučiaka. Generuje obdĺžnikový signál s frekvenciou 1000 Hz a zároveň podľa dvojbítového vstupu (mode\_i) rozhoduje, či má byť výstup nulový, konštantný tón alebo pípanie (prepínanie medzi stavom vypnutý - konštantný tón)

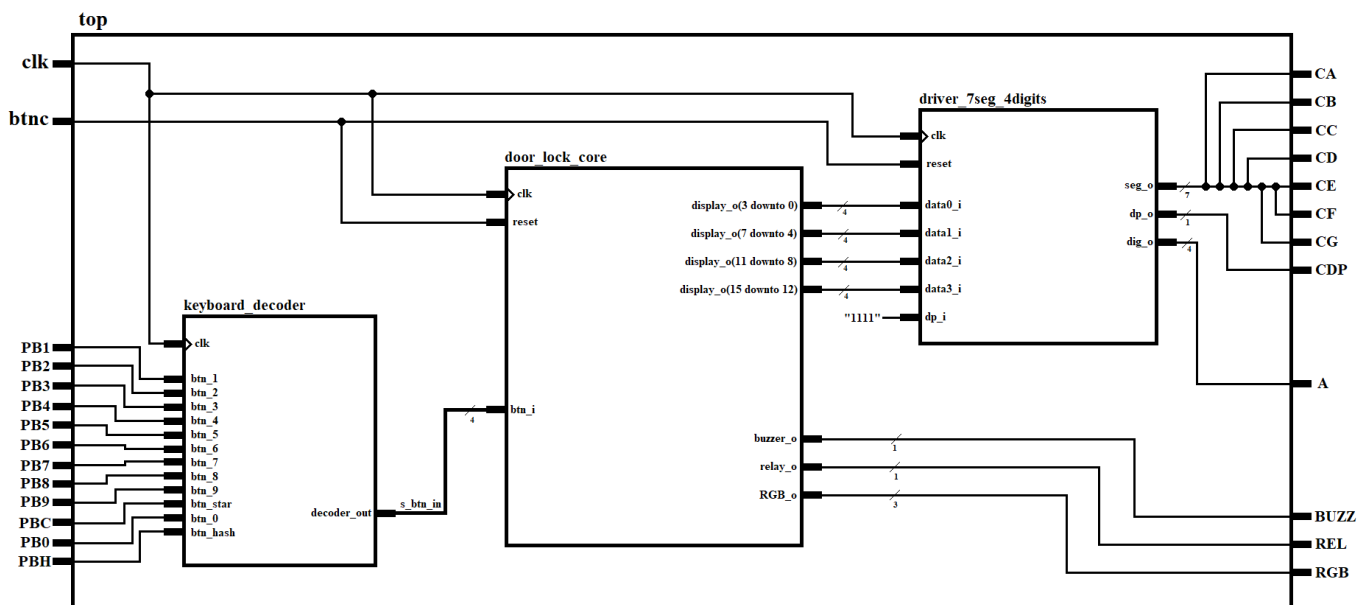


## Simulácia:



## Popis a simulácia TOP modulu

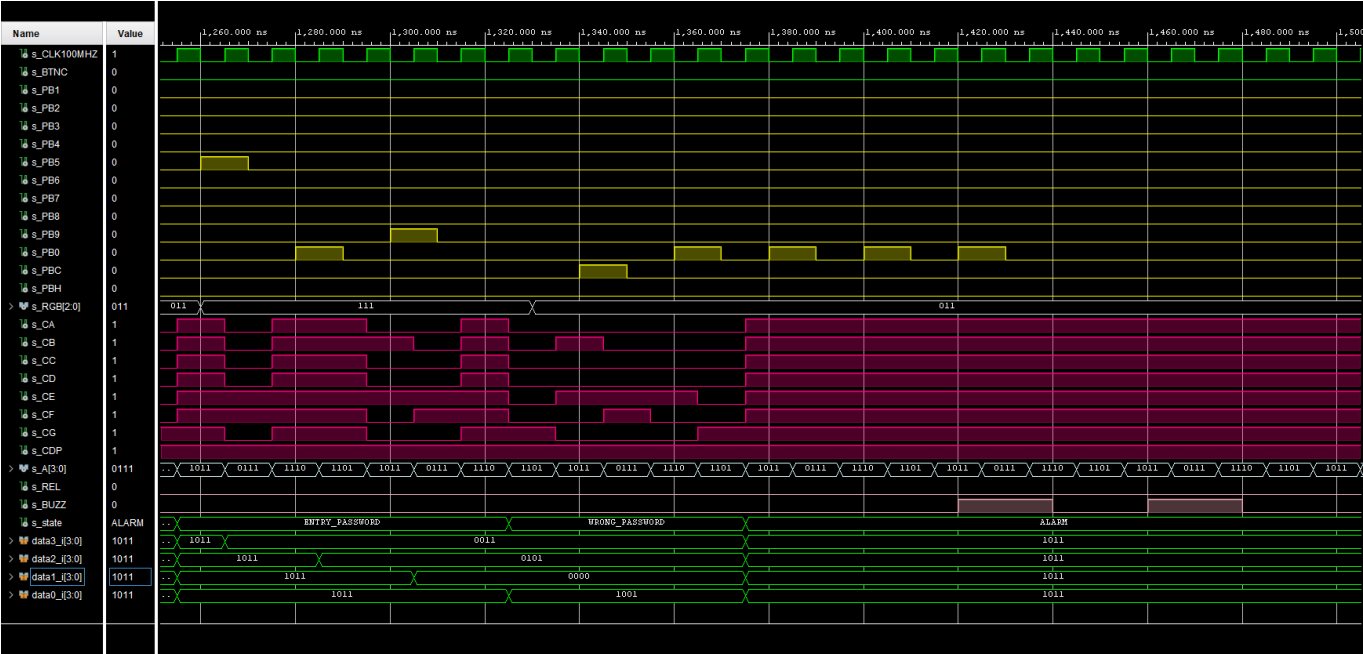
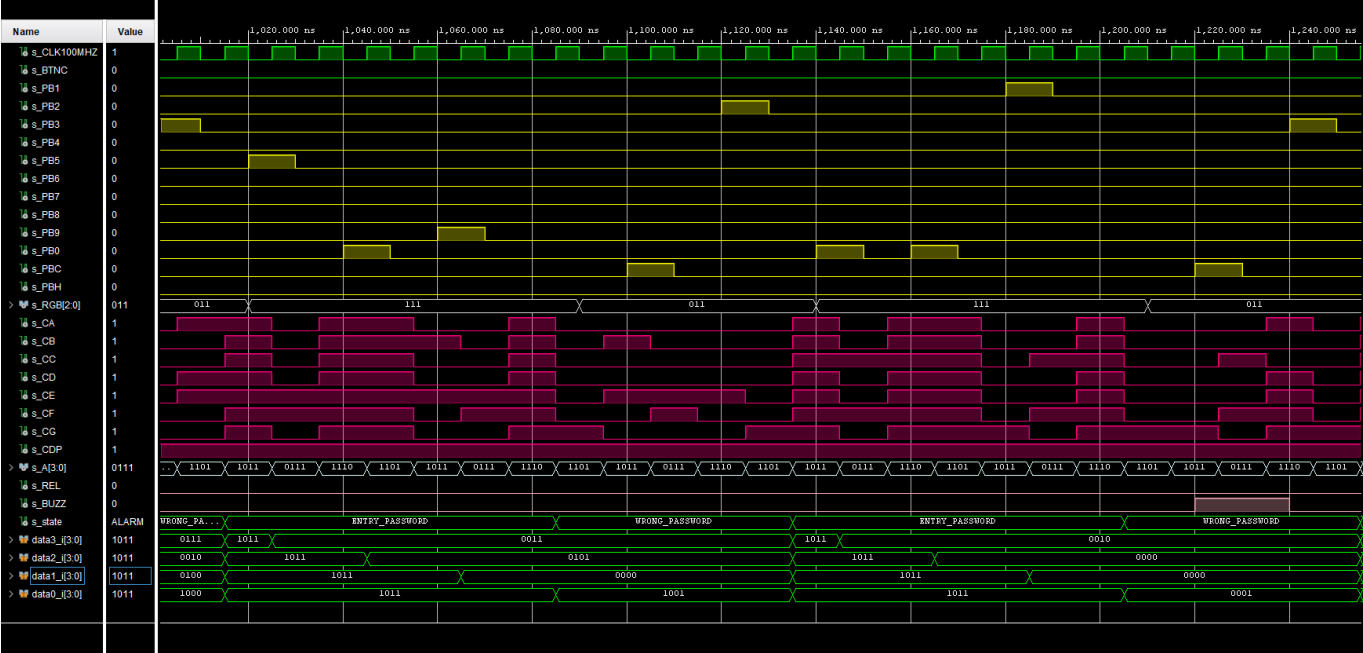
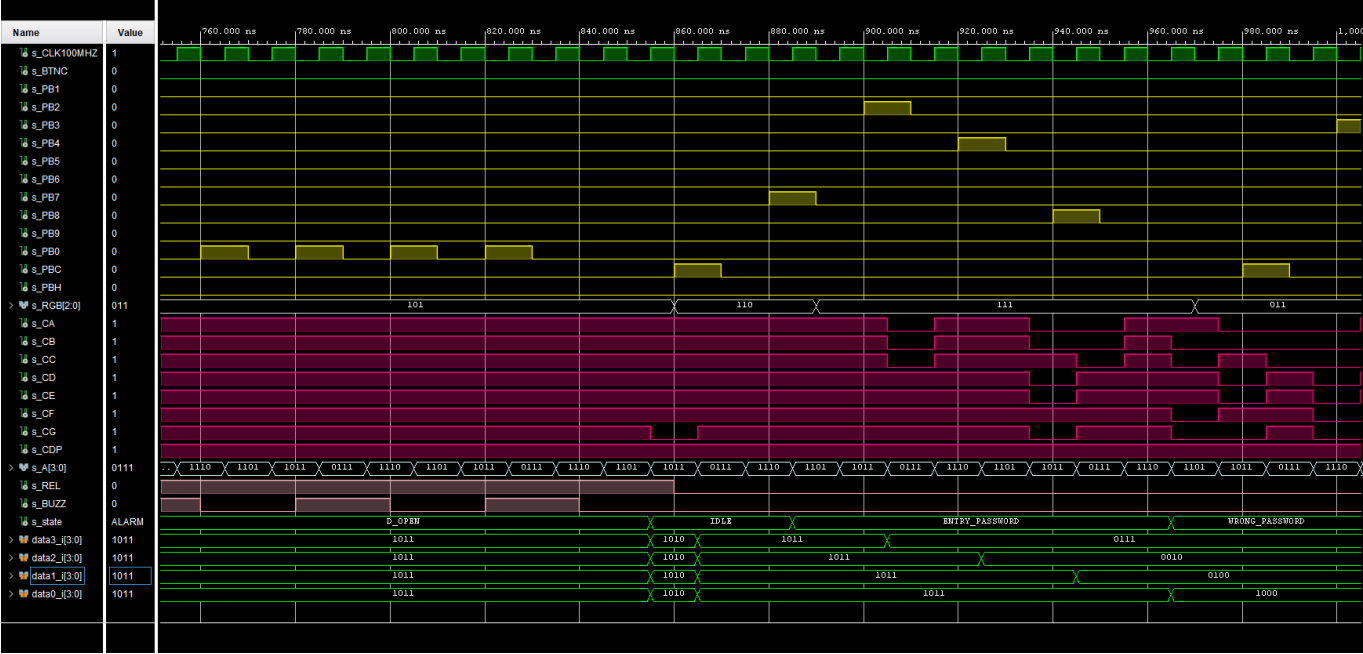
Odkaz na zdrojový kód: [https://github.com/xbarto0c/Digital-electronics-1/blob/main/Labs/Project\\_code\\_lock/DE1\\_project\\_code\\_lock/DE1\\_project\\_code\\_lock.srcs/sources\\_1/new/top.v](https://github.com/xbarto0c/Digital-electronics-1/blob/main/Labs/Project_code_lock/DE1_project_code_lock/DE1_project_code_lock.srcs/sources_1/new/top.v)  
hd



V rámci top modulu sa prijímajú vstupy z periférie (hlavne výstupy tlačidiel) a hodinový signál z hlavnej dosky. Pulzy z tlačidiel sú spracované dekodérom keyboard\_decoder na štvorbityvý výstup, ktorý je pripojený na vstup modulu door\_lock\_core, kde sa tento vstup postupne zapisuje na jednotlivé pozície zadávaného hesla, overí sa platnosť a na základe toho sa presúva do požadovaného stavu. Postupným chodom medzi stavami sú určené aj jednotlivé výstupy, ktoré sú pripojené na príslušné výstupy top modulu (RGB LED dióda, piezo bzučiak, relé), prípadne na dekodér a ovladač štvormiestneho sedemsegmentového displeja, ktorého výstup je následne pripojený na výstupy top modulu pre displej.

Simulação:







# Video

Link na video: <https://www.youtube.com/watch?v=K0PdgdODcqE>

# Referencie

Informácie a nápady boli čerpané prevažne z predošlých počítačových cvičení.