



Michel Combes (PhD)
Ingénieur Polymathique avec expérience
Ecublens, VD, Suisse
+41 7676 0 9400

mgcombes@gmail.com
@michel47
linkedin.com/in/mgc04
@mgcombes

Parcours Professionnel

2018

SHQL Technologies

Chercheur indépendant

(2018 - present) | Ecublens, Suisse

développement de solution pour la quantification santé personnelle et enregistrement sécurisé des données utilisant la technologie de cahier de compte distribué.

2015

Intel Semiconducteur.

Ingénieur électronique principal et architecte recherche

(2015 - 2018) | Lausanne, Suisse

déploiement de la chaine de production avec validation et caractérisation; construction et établissement le volume pour les lunettes intelligentes [Vaunt]; conception d'électronique et algorithmes de contrôle des MEMs.

2011

Lemoptix S.A.

Directeur d'équipe ingénierie électronique

(2012 - 2015) | Lausanne, Switzerland

Architecture de plateforme pour projecteur à micro-miroir; direction de l'équipe responsable des prototypes, pour les projecteurs à affichage tête haute ainsi que de lunette monochrome; conception et réalisation du jeu de circuits de la compagnie.

2008

Intersil Inc.

Ingénieur Principal

(2010 - 2011) | Milpitas, USA

Conception de projecteur pico de référence, préparation des démonstrations CES (à travailler avec les principaux clients dans le domaine Syndiant, Micron, LGE, MVIS, Bosh, bTendo); Définition d'un processeur video a base de ARM applique aux système d'affichage basée sur les MEMs; corrections géométriques de control des faisceaux laser, boucle d'asservissement pour la gestion des puissances et température, et balance des couleurs; publication de spécification et des documents de support pour la délivrance du produit; Conception des contrôles pour lasers verts directs (Nishia, Soraa, OSRAM).

2001

Reflectivity, Spatial Photonics, APT Technologies,

Directeur en système intégrés et ingénieur en conception électronique

(2001 - 2008) | Silicon Valley, California

tenue de postes variés en Startup pour l'industrie électronique.

1999

Infineon Technologies Corp.

System On Chip Integration Manager

(1999 - 2001) | SantaCruz, USA

developed Read/Write Channel, HDD Controller; lead SoC integration team to acheive a "one-chip" disk drive; Defined test plan and validation strategy for HDD Controller; managed IC design team to implement SATA PHY and Transport layers; coded, simulated, and evaluated MAC module for HDD controller.

1999

Texas Instruments Corp.

Digital Design Team Manager - MGTS

(1995 - 1999) | Dallas, USA / Nice, France

Mentored group design activity by establishing methodology and procedures that ensured a high-level quality product using state-of-the-art tools; designed HDD (700MHz) high performance architectures (Viterbi decoder) and fast arithmetic units; took full ownership of DSP+ARM mega-modules electrical design (tremendous success: 220M units); globally promoted an electrical "know-how" throughout his team and other organizations around the world: France, Italy, Japan, Houston, Chicago; defined the design strategy for new wireless product generations by providing specifications, end-user guidelines, tools, flows and trainings; participated in the cost reduction definition process and advanced libraries via technology steering committee.

Parcours Académique

1994

Pierre & Marie Curie University

Ph.D. , Micro Electronics & Engineering

(1991 - 1994) | Paris, France

Phase and Delay Locked Loop

1991

Electronics Superior Institute of Paris

Master , Computer Engineering

(1989 - 1991) | Paris, France

Compétences Professionnelles

