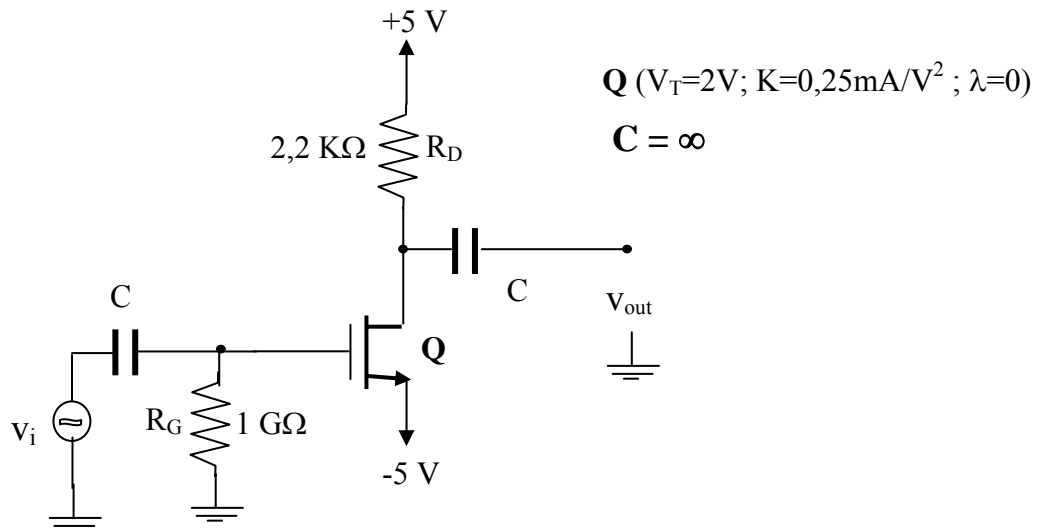


Esame di Elettronica per Ingegneria informatica
Roma 11 gennaio 2006
Prof. G. de Cesare

Studente :

Cognome Nome N. Mat.

1) Calcolare l'amplificazione di tensione v_{out}/v_i per il seguente circuito:



2) Schema e funzionamento del trigger di Schmitt.

2) Disegnare il circuito di una porta NAND a due ingressi in tecnologia CMOS e commentarne la relativa occupazione d'area.

Esame di Elettronica I per Ingegneria informatica
24 marzo 2006
Prof. G. de Cesare

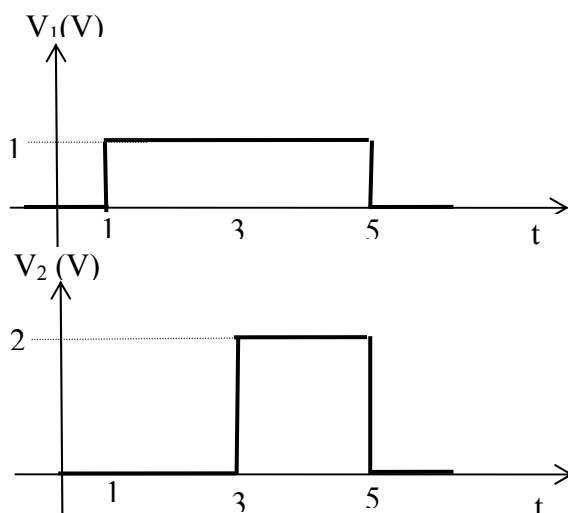
Studente :

Cognome

Nome

N. Mat.

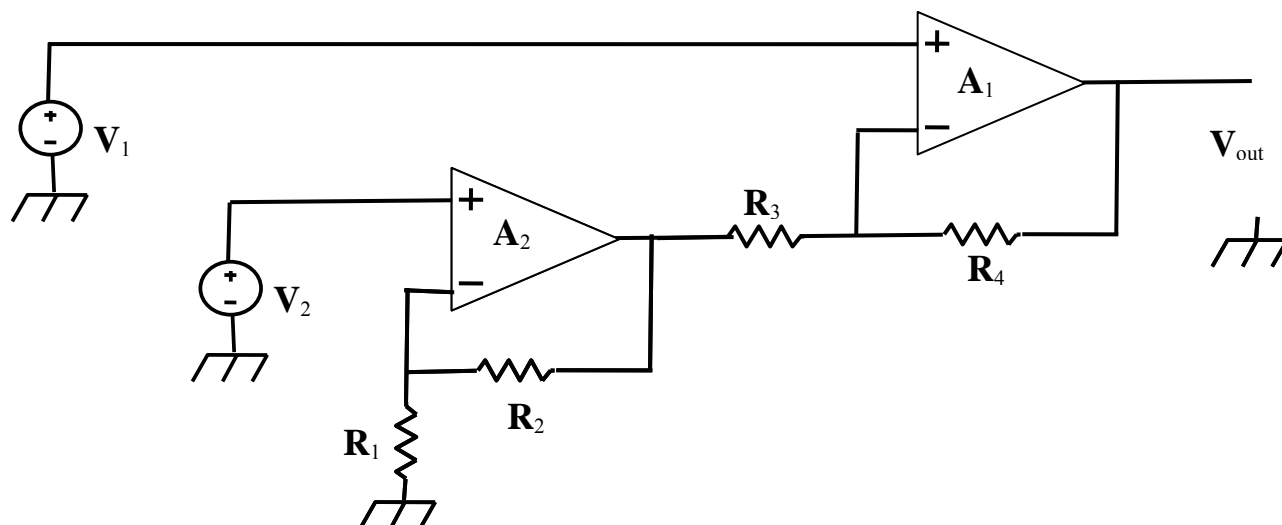
1) Calcolare e graficare l'andamento nel tempo della tensione d'uscita V_{out} in presenza dei due segnali impulsivi V_1 e V_2 .



Amplificatore operazionale ideale
 $V_+ = -V_- = 10V$

$R_1 = R_4 = 6\text{ K}\Omega$

$R_2 = R_3 = 2\text{ K}\Omega$



2) Cosa si intende per “condizione di piccolo segnale” in un amplificatore a MOS?

3) Dissipazione di potenza complessiva in un inverter CMOS.

Esame di Elettronica I per Ingegneria informatica
21 aprile 2006
Prof. G. de Cesare

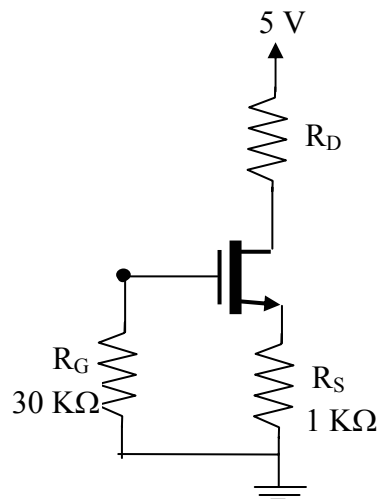
Studente :

Cognome

Nome

N. Mat.

1) Calcolare il valore massimo della resistenza di Drain R_D che mantiene il transistor in saturazione:



$Q (V_T = -2V; K = 1 \text{ mA/V}^2)$

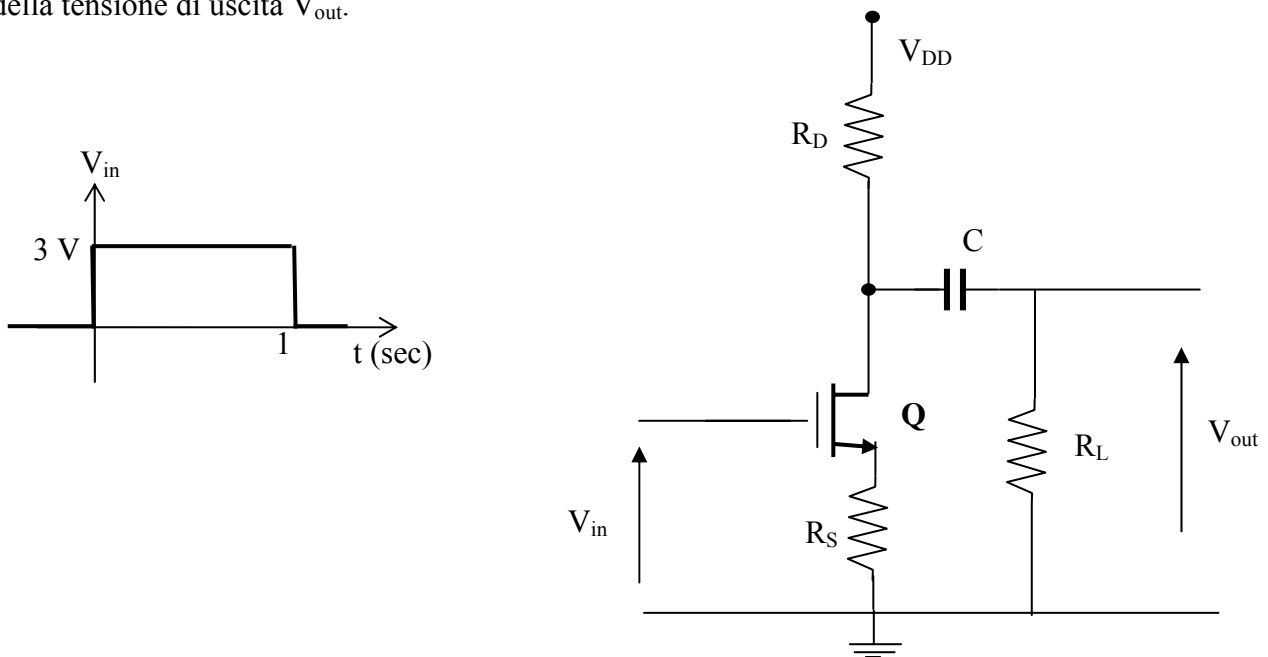
2) Disegnare come si muove il punto di lavoro di un inverter CMOS durante le due commutazioni.

3) Disegnare lo schema a blocchi un FF JK Master Slave sincrono e spiegare il ruolo del Master Slave.

Corso di ELETTRONICA I modulo
Ingegneria dell'Informazione
Prof Giampiero de Cesare
5 luglio 2006

Matricola _____ Cognome _____ Nome: _____

1) Dato il circuito di figura con segnale d'ingresso V_{in} , determinare l'evoluzione temporale della tensione di uscita V_{out} .



$$V_{DD}=10V, V_T=1V, K=0.5mA/V^2, R_D=4\text{ k}\Omega, R_S=2\text{ k}\Omega, R_L=16\text{ k}\Omega, C=1\mu F.$$

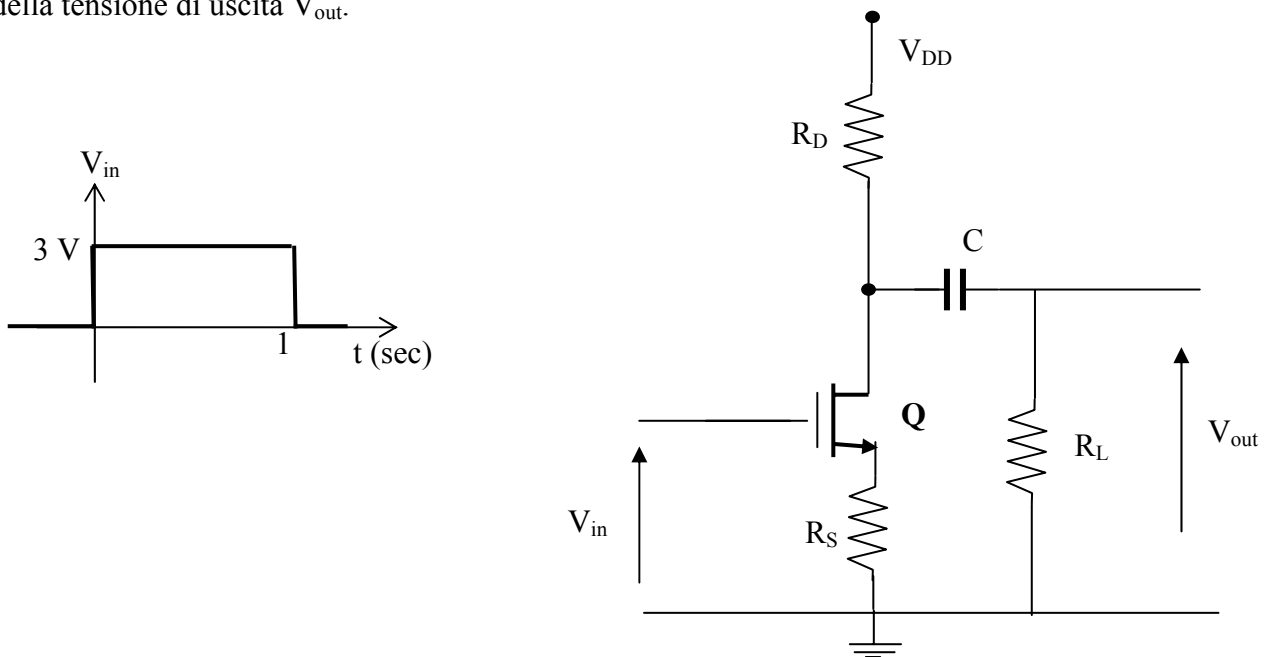
2) Circuito e funzionamento dell'integratore invertente con amplificatore operazionale.

3) Circuito equivalente per piccoli segnali del BJT e limiti di validità.

Corso di ELETTRONICA I modulo
Ingegneria Informatica
Prof Giampiero de Cesare
5 luglio 2006

Matricola _____ Cognome _____ Nome: _____

1) Dato il circuito di figura con segnale d'ingresso V_{in} , determinare l'evoluzione temporale della tensione di uscita V_{out} .



$$V_{DD}=10V, V_T=1V, K=0.5mA/V^2, R_D=4\text{ k}\Omega, R_S=2\text{ k}\Omega, R_L=16\text{ k}\Omega, C=1\mu F.$$

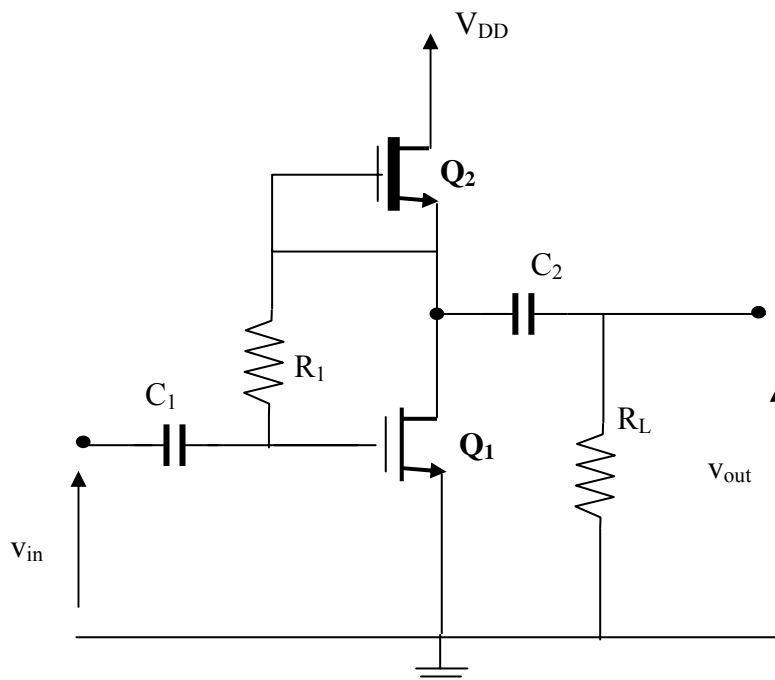
3) Circuito e funzionamento dell'integratore invertente con amplificatore operazionale.

3) Dissipazione di potenza in un inverter CMOS

ELETTRONICA I
Ingegneria Informatica (Gruppo M-Z)
Prova scritta del 18/7/2006

Matricola _____ Cognome _____ Nome: _____

- 1) Calcolare il guadagno di tensione v_{out}/v_{in} dell'amplificatore seguente,



Q₁:	$V_T = 1V$;	$K_1 = 1 \text{ mA/V}^2$;	$C_{gs} = C_{gd} = \text{trascurabili}$;	$\lambda = 0, \quad \chi = 0$
Q₂:	$V_T = -1V$;	$K_2 = 0,25 \text{ mA/V}^2$;	$C_{gs} = C_{gd} = \text{trascurabili}$;	$\lambda = 0, \quad \chi = 0$
	$V_{DD} = 10V$	$R_1 = 1 \text{ G}\Omega$	$R_2 = 10 \text{ K}\Omega$	
	$C_1 = \infty$	$C_2 = \infty$		

- 2) Margini di rumore alto e basso di un inverter logico, definizione e schema di calcolo per la determinazione delle tensioni caratteristiche..

- 3) Schema circuitale e transcaratteristica (V_{out} vs V_{in}) di un inverter logico in tecnologia CMOS.

Studente :

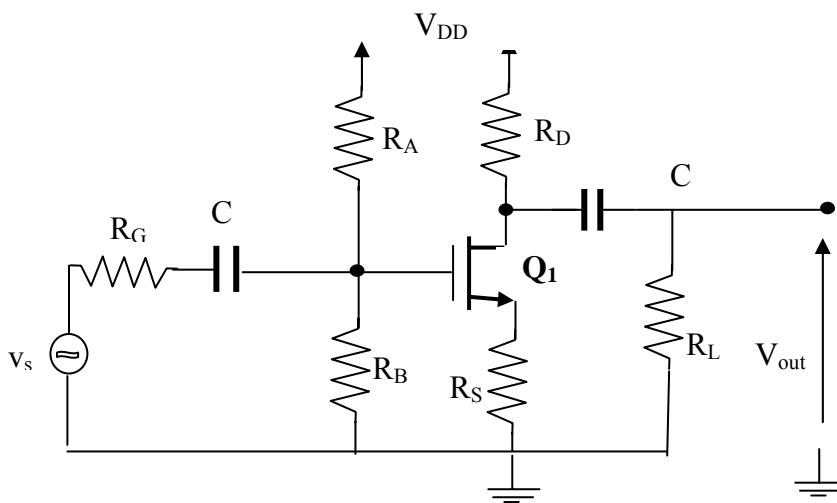
Cognome

Nome

N. Mat.....

- 1) Dato il circuito in figura, dove $V_{DD}=10V$ $R_A=6M\Omega$ $R_B=4M\Omega$ $V_T=1V$ $K=2mA/V^2$, determinare quanto deve valere R_S per avere $I_D=2mA$. Trovare il massimo valore di R_D perchè il transistor risulti in saturazione.

Determinare il guadagno v_{out}/v_s con $R_g=50\Omega$ $R_D=2k\Omega$ $R_L=5k\Omega$



- 2) Spiegare perché si definisce: “*corto circuito virtuale*” l’ingresso di un amplificatore operazionale.

- 3) Disegnare lo schema circuitale di un amplificatore BJT in configurazione a collettore comune e calcolare i parametri della rete 2 porte equivalente

Studente :

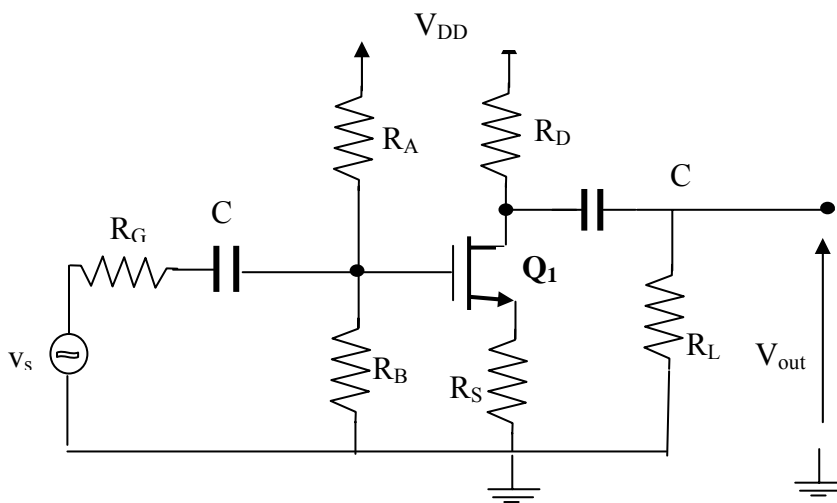
Cognome

Nome

N. Mat.....

- 2) Dato il circuito in figura, dove $V_{DD}=10V$ $R_A=6M\Omega$ $R_B=4M\Omega$ $V_T=1V$ $K=2mA/V^2$, determinare quanto deve valere R_S per avere $I_D=2mA$. Trovare il massimo valore di R_D perchè il transistor risulti in saturazione.

Determinare il guadagno v_{out}/v_s con $R_g=50\Omega$ $R_D=2k\Omega$ $R_L=5k\Omega$



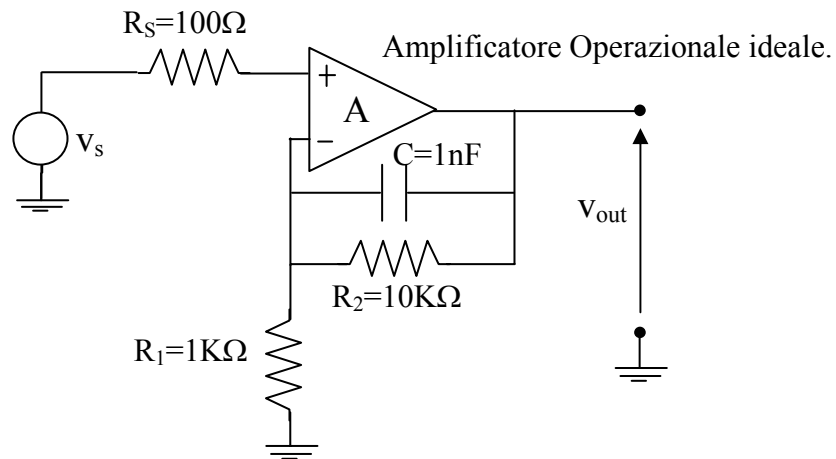
- 2) Spiegare perché si definisce: “*corto circuito virtuale*” l’ingresso di un amplificatore operazionale.

- 3) Margini di rumore alto e basso di un inverter logico, definizione e schema di calcolo per la determinazione delle tensioni caratteristiche..

ELETTRONICA I
Ingegneria Informatica (Gruppo M-Z)
Prova scritta del 19/9/2006

Matricola _____ Cognome _____ Nome: _____

1. Sia V_s un generatore di tensione sinusoidale a frequenza variabile.
Graficare il diagramma di Bode di V_{out}/V_s specificandone i punti significativi.



2. Schema circuitale e funzionamento di un generatore di impulsi realizzato tramite un multivibratore monostabile.
3. Spiegare il funzionamento di un inverter logico in tecnologia NMOS con carico a svuotamento durante la commutazione L-H e H-L dell'ingresso.

Esame di Elettronica I
Ingegneria dell'Informazione (sede di Latina)
20 /9/ 2006
Prof. G. de Cesare

Studente :

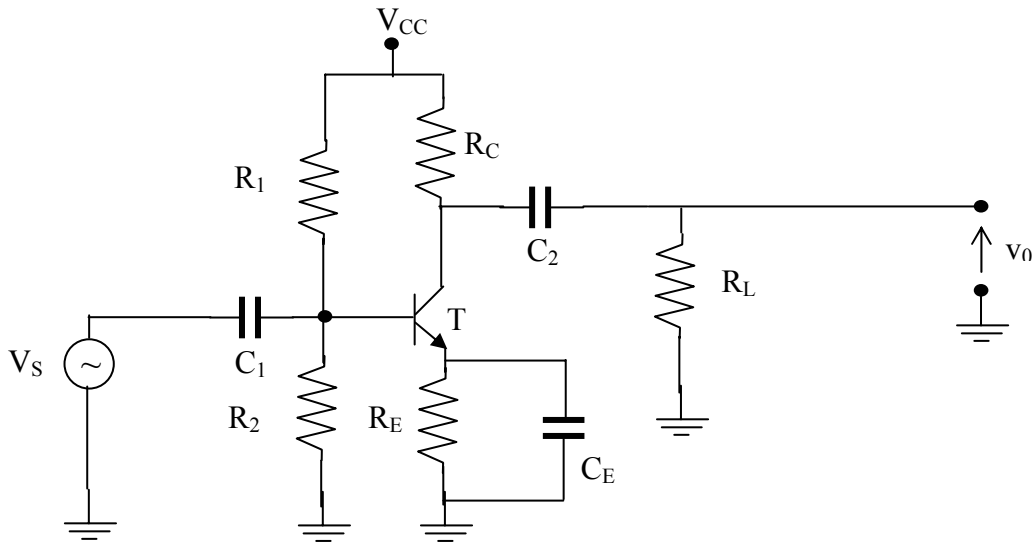
Cognome

Nome

N. Mat.....

1) Dato il circuito di figura, supponendo V_S segnale sinusoidale a valor medio nullo, determinare le resistenze R_1 ed R_C in modo che $V_{CEQ}=1V$ e che il guadagno A_v sia pari a -20;

$$V_{CC}= 10V; R_2= 4,6 \text{ K}\Omega; R_E=1,6 \text{ K}\Omega, R_L= 500\Omega; C_1=C_2=C_E= \infty$$
$$T \{V_{BEatt}= 0.7V, V_{CEsat}=0.2V, \beta=100, V_T=25mV\}$$



2) Definire le zone di funzionamento di un transistor NMOS ad arricchimento, esplicitandone le relazioni corrente-tensione.

3) Schema e funzionamento di un circuito integratore con amplificatore operazionale.

Studente :

Cognome

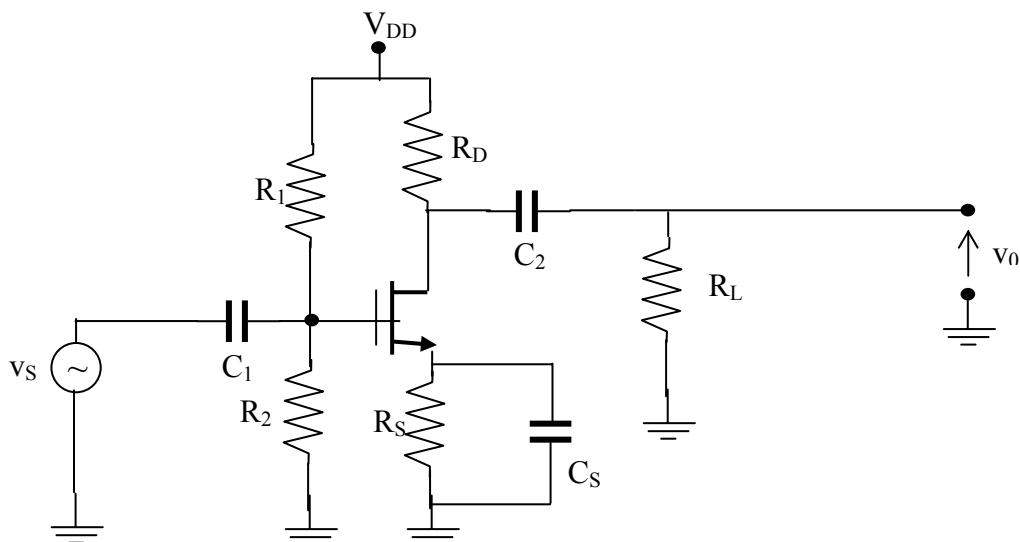
Nome

N. Mat.....

1) Dato il circuito di figura, supponendo V_S segnale sinusoidale a valor medio nullo, determinare le resistenze R_1 ed R_D in modo che il transistor lavori con g_m pari a 5 mA/V e che il guadagno di tensione $A_v = v_o/v_s$ sia pari a -10;

$$V_{DD} = 10V; R_2 = 3 \text{ K}\Omega; R_S = 1,2 \text{ K}\Omega; R_L = 4 \text{ K}\Omega; C_1 = C_2 = C_S = \infty$$

$$\text{Transistore } \{K = 5 \text{ mA/V}^2, V_T = 1V\}$$



2) Schema e funzionamento di un circuito integratore con amplificatore operazionale.

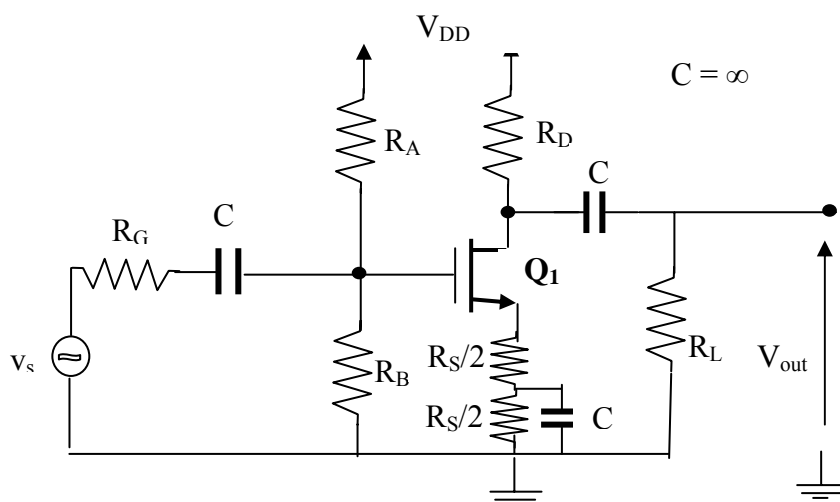
3) Schema di una porta logica NAND e NOR in tecnologia CMOS: confronto in termini di occupazione di area.

Esame di Elettronica I
per Ingegneria dell'Informazione
(sede di Latina)
18 /12/ 2006
Prof. G. de Cesare

Studente :

Cognome Nome N. Mat.....

- 3) Dato il circuito in figura, dove $V_{DD}=5V$ $R_A=6M\Omega$ $R_B=4M\Omega$ $V_T=1V$ $K=4mA/V^2$, determinare quanto deve valere R_S per avere $I_D=1mA$. Trovare il massimo valore di R_D perchè il transistor risulti in saturazione.
Determinare il guadagno v_{out}/v_s con $R_G=50\Omega$ $R_D=2K\Omega$ $R_L=2k\Omega$



- 2) Disegnare il circuito equivalente per piccoli segnali del Transistore Bipolare, e ricavare le espressioni dei singoli componenti dal modello per grandi segnali.

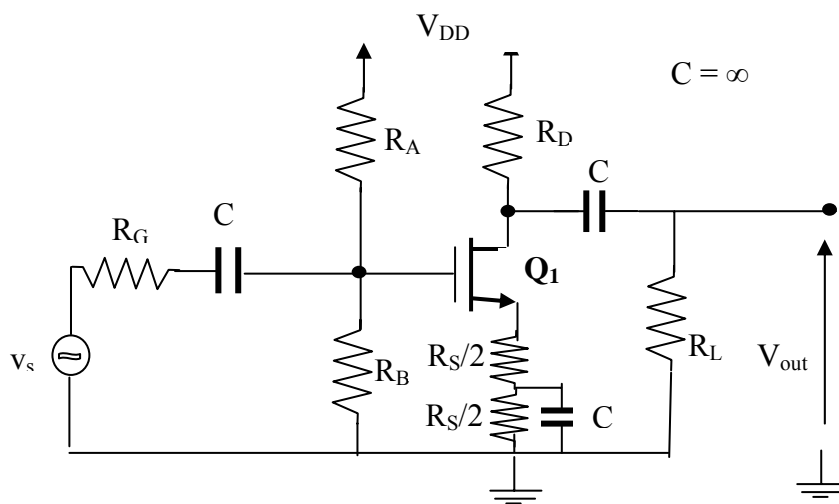
- 3) Disegnare lo schema di un circuito integratore ideale e reale realizzato con amplificatori operazionali, e descriverne il funzionamento.

Esame di Elettronica I
per Ingegneria Informatica
(sede di Latina)
18 /12/ 2006
Prof. G. de Cesare

Studente :

Cognome Nome N. Mat.....

- 4) Dato il circuito in figura, dove $V_{DD}=5V$ $R_A=6M\Omega$ $R_B=4M\Omega$ $V_T=1V$ $K=4mA/V^2$, determinare quanto deve valere R_S per avere $I_D=1mA$. Trovare il massimo valore di R_D perchè il transistor risulti in saturazione.
Determinare il guadagno v_{out}/v_s con $R_G=50\Omega$ $R_D=2K\Omega$ $R_L=2k\Omega$



2) Disegnare lo schema di un circuito integratore ideale e reale realizzato con amplificatori operazionali, e descriverne il funzionamento.

3) Commentare il dimensionamento geometrico dei due transistori in un inverter CMOS.