

# TECNOLOGÍA ELECTRÓNICA DE COMPUTADORES

2º Curso – GRADO EN INGENIERÍA INFORMÁTICA  
EN TECNOLOGÍAS DE LA INFORMACIÓN

*Tema 7: Circuitos digitales combinacionales y  
secuenciales*

*Lección 11. Circuitos digitales secuenciales.  
Biestables*

## Lección 11. Circuitos digitales secuenciales. Biestables

### 11.1 Definición

### 11.2 Biestable RS

### 11.3 Circuitos secuenciales síncronos

### 11.4 Otros biestables

## Bibliografía de la lección

### Lectura clave:

Thomas L.Floyd. Fundamentos de sistemas digitales.  
Ed. Prentice Hall – Pearson Education.  
Tema 7. Biestables

### Otros:

Enlaces a características de circuitos integrados digitales de vendedores o fabricantes

Ejemplos:

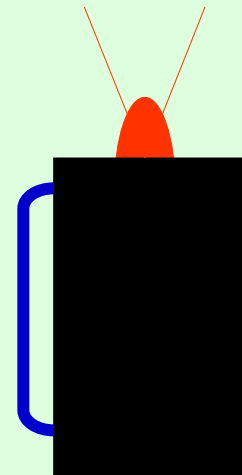
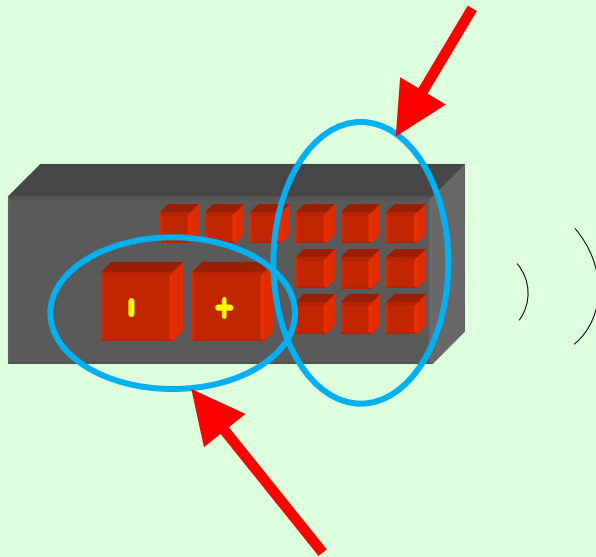
- Serie 74xxx <http://www.futurlec.com/IC74Series.shtml>
- Serie 40xxx <http://www.futurlec.com/IC4000Series.shtml>
- NXP Serie 74HC/T: <http://ics.nxp.com/products/hc/all/>

## 11.1 Definición

Circuito secuencial: La salida del mismo depende de lo que haya ocurrido anteriormente, depende de su **historia** anterior

### Ejemplo:

Si manejamos las teclas numéricas,  
sabemos qué programa se está mostrando  
en TV

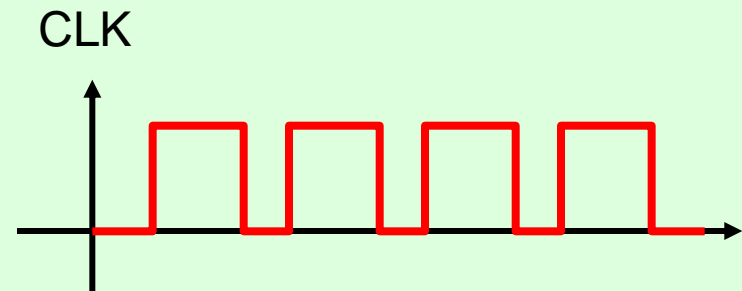
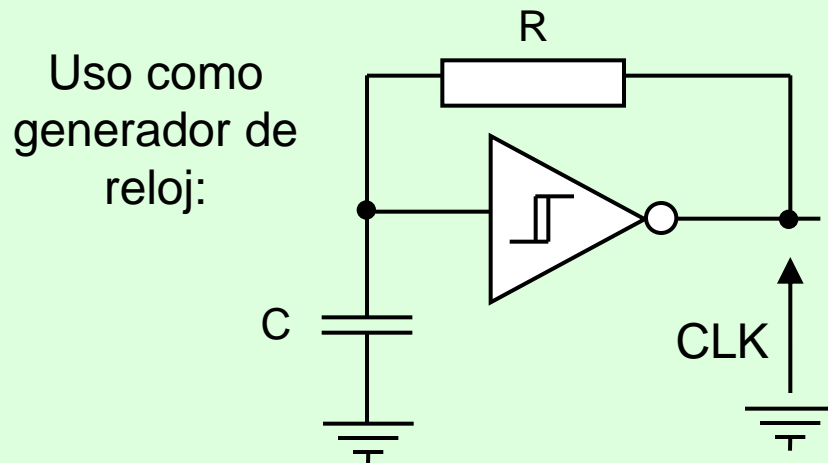
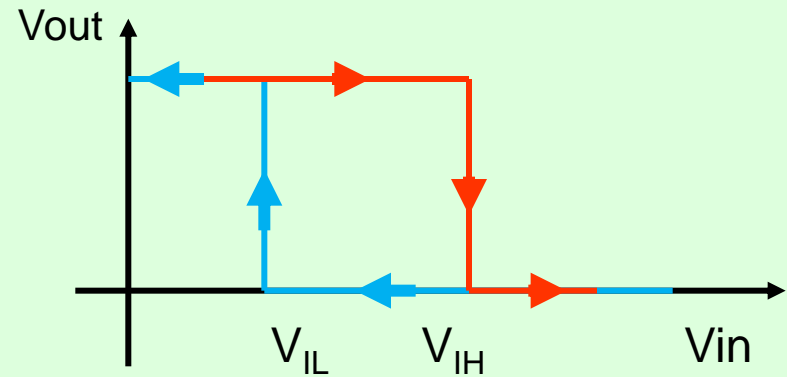
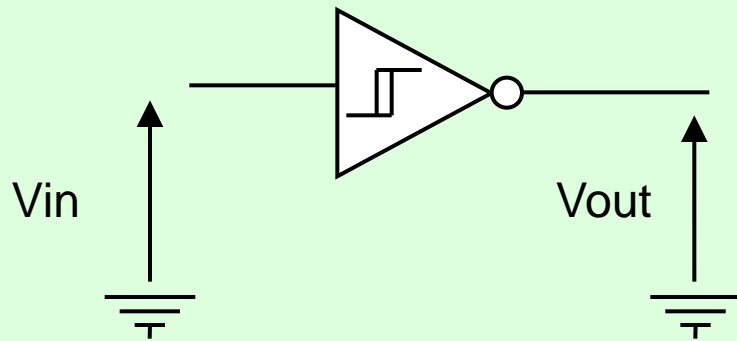


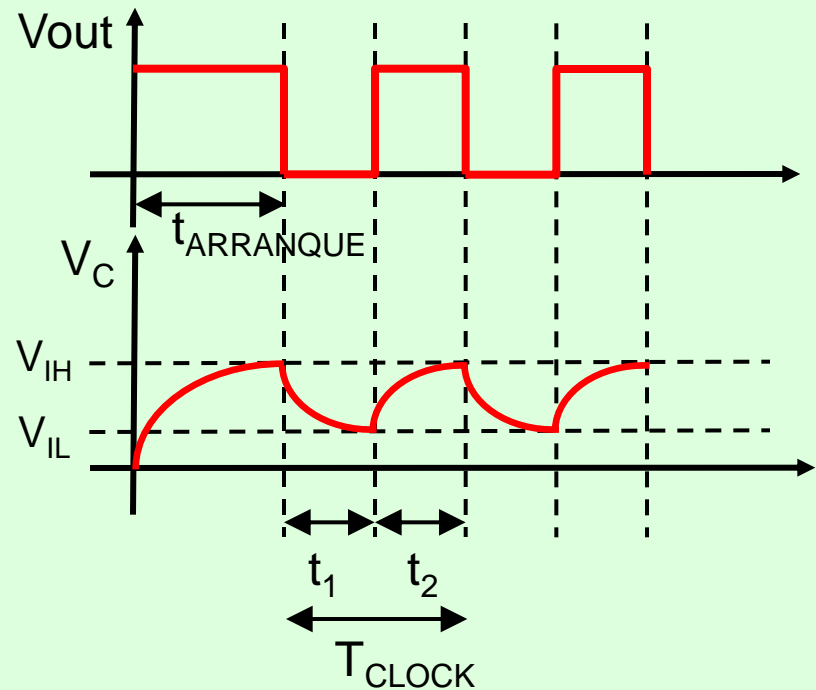
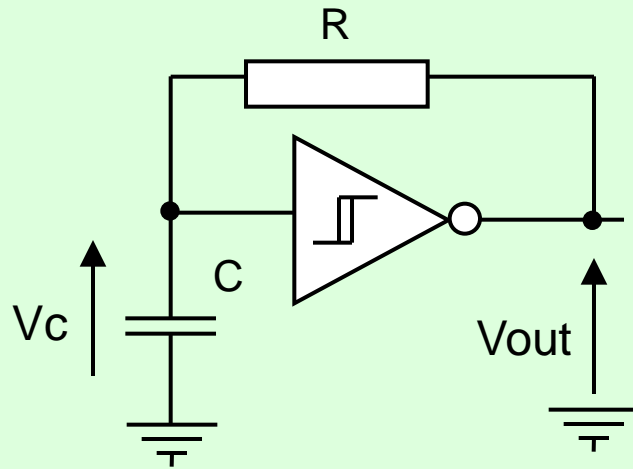
Si manejamos las teclas de + y -, ¿ cómo podemos saber qué programa  
se está mostrando en la TV ? DEPENDE DEL CANAL ANTERIOR

Depende del estado anterior: **CONCEPTO DE ESTADO**

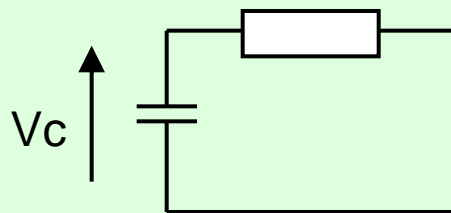
## Ejemplo de circuito secuencial:

El inversor SCHMITT-TRIGGER o inversor con histerésis





a)  $V_{out} = 0$  y  $V_c(0) = V_{IH}$

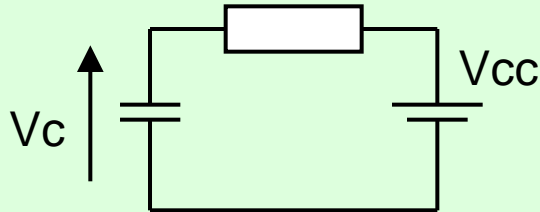


$$V_c(t) = V_c(\infty) + [V_c(0) - V_c(\infty)] e^{-t/RC}$$

$$V_c(t_1) = V_{IL} = 0 + [V_{IH} - 0] e^{-t_1/RC}$$

$$t_1 = RC \ln (V_{IH}/V_{IL})$$

b)  $V_{out} = V_{cc}$  y  $V_c(0) = V_{IL}$



$$V_c(t) = V_c(\infty) + [V_c(0) - V_c(\infty)] e^{-t/RC}$$

$$V_c(t_2) = V_{IH} = V_{cc} + [V_{IL} - V_{cc}] e^{-t_2/RC}$$

$$t_2 = RC \ln [(V_{IL} - V_{cc}) / (V_{IH} - V_{cc})]$$

### Ejercicio:

Calcular la frecuencia de la señal de reloj si la puerta inversora Schmitt Trigger se alimenta a 5V ( $U_{IL} = 1,5V$  ;  $U_{IH} = 2,7V$ ),  $R = 10K\Omega$  y  $C = 100 \mu F$  . Razonar la respuesta y dibujar las formas de onda. ¿Cuánto dura el tiempo de arranque?

## CIRCUITOS SECUENCIALES BÁSICOS:

### BIESTABLES

#### Asíncronos

No disponen de señal de reloj y, por tanto, la salida se modifica cuando se modifican las entradas.

R-S asíncrono

#### Síncronos por flanco

Disponen de señal de reloj y las entradas sólo se leen en los flancos activos (ascendentes o descendentes) de la señal de reloj.

R-S síncrono ; J-K ; T ; D

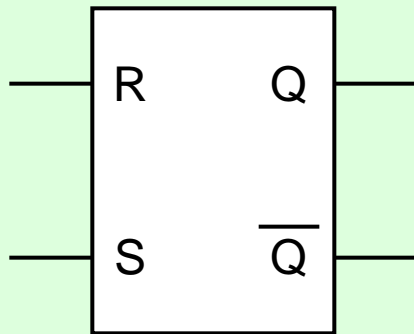
#### Síncronos por nivel

Disponen de señal de control y las entradas sólo se leen en el nivel activo (alto o bajo) de dicha señal.

Latch



## 11.2 Biestable RS



| R | S | $Q_t$  |
|---|---|--|
| 0 | 0 | $Q_{t-\Delta t}$ (mantiene la salida)  |
| 0 | 1 | 1  |
| 1 | 0 | 0  |
| 1 | 1 | <div><div></div><div>0 (Borrado prioritario)</div><div>1 (Inscripción prioritaria)</div></div> |

t: Instante de tiempo determinado

$t-\Delta t$ : Instante inmediatamente anterior a aplicar un determinado valor a las entradas

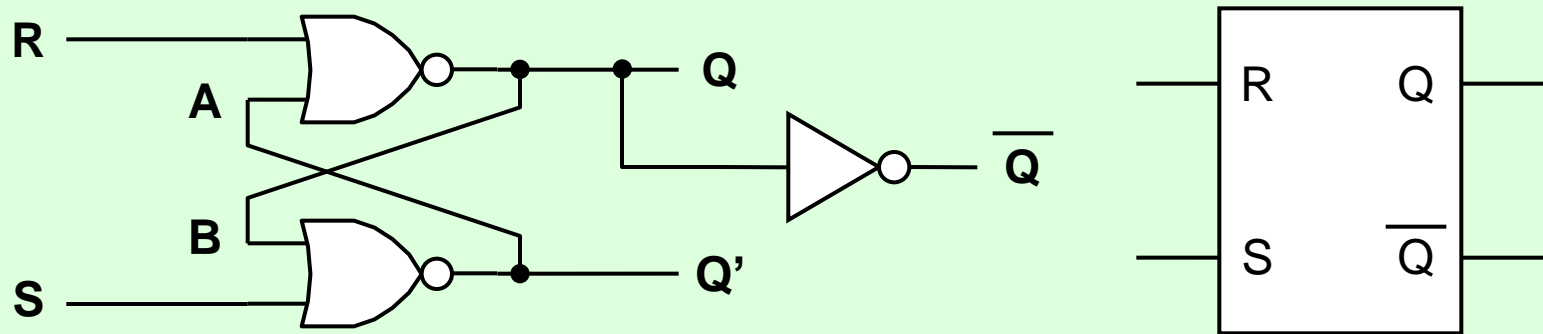
R: Señal de "Reset" o de puesta a cero

S: Señal de "Set" o de puesta a uno

Aplicaciones típicas: arranque/parada de acuerdo con unos criterios determinados

## Biestable R-S Asíncrono (de borrado prioritario)

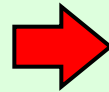
¿Cómo se consigue un funcionamiento secuencial? Realimentando las salidas.



- Si cualquier entrada de una puerta es uno se fuerza a cero la salida de la puerta NOR correspondiente, es decir:

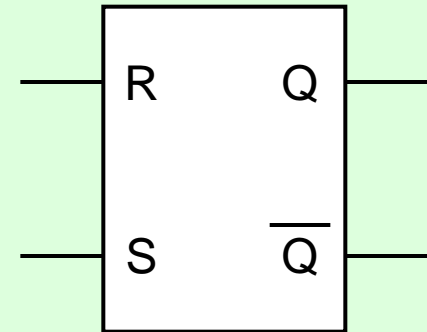
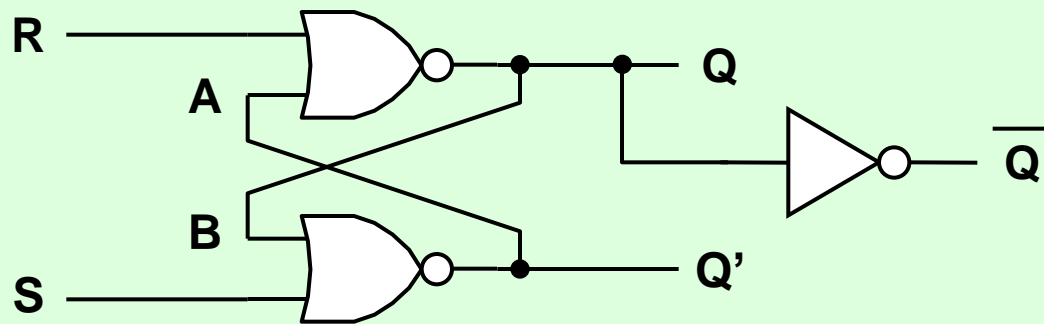
$$R=1 \Rightarrow Q=0$$

$$S=1 \Rightarrow Q'=0$$



| R | S | Q |
|---|---|---|
| 0 | 0 |   |
| 0 | 1 | 1 |
| 1 | 0 | 0 |
| 1 | 1 | 0 |

(O sea, que es de borrado prioritario)

Biestable R-S Asíncrono (de borrado prioritario)

- Solo falta la combinación  $R=0$   $S=0$

$$\text{Si } R=0 \Rightarrow Q = \overline{A \text{ OR } R} = \overline{A} \Rightarrow Q = \overline{A} = \overline{Q'}$$

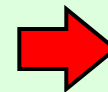
$$\text{Si } S=0 \Rightarrow Q' = \overline{B \text{ OR } S} = \overline{B} \Rightarrow Q' = \overline{B} = \overline{Q}$$

Es decir, los valores de Q y Q' son inversos, pero ambas salidas son estables:

Si  $Q=0$   $Q'=1$

Si  $Q=1$   $Q'=0$

Luego la salida mantiene el estado anterior

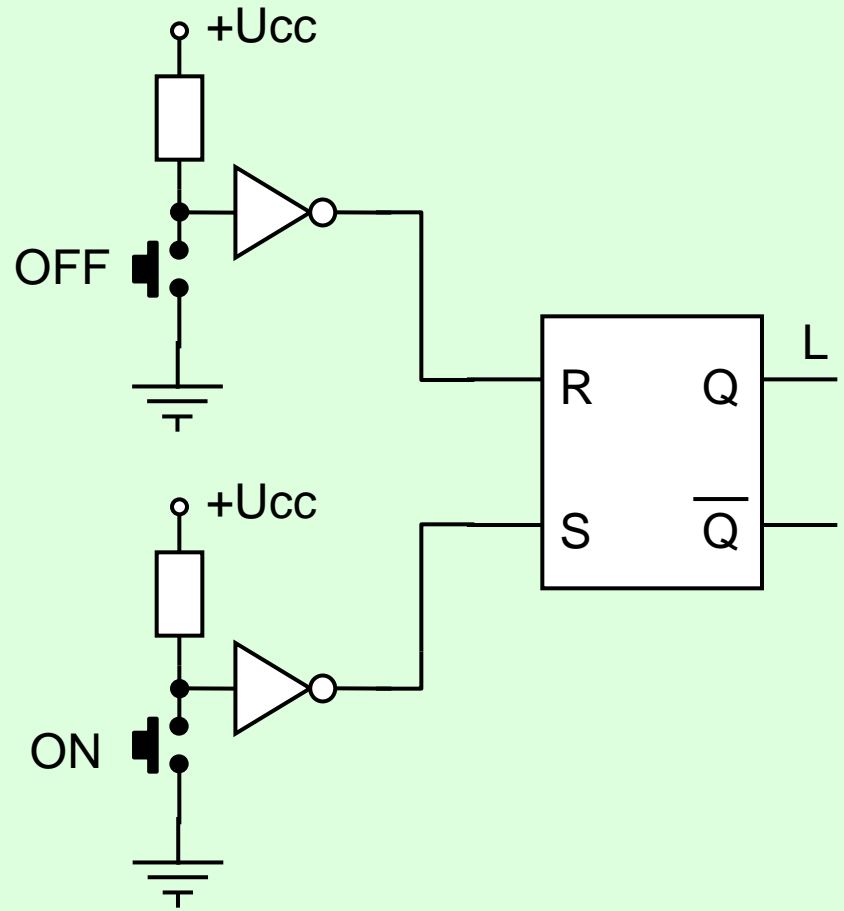
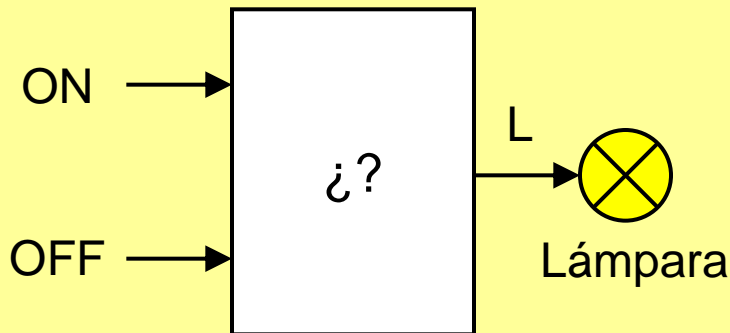


| R | S | $Q_t$                                 |
|---|---|---------------------------------------|
| 0 | 0 | $Q_{t-\Delta t}$ (mantiene la salida) |
| 0 | 1 | 1                                     |
| 1 | 0 | 0                                     |
| 1 | 1 | 0                                     |

## Ejemplo de aplicación del Biestable R-S asíncrono:

Se desea realizar el circuito de mando de una lámpara de incandescencia mediante dos pulsadores:

- Si se pulsa ON, debe encenderse la lámpara (un "1" en L) y PERMANECER encendida aunque deje de pulsarse ON.
- Si se pulsa OFF debe apagarse la lámpara ( $L=0$ ) y PERMANECER apagada aunque deje de pulsarse OFF.



## Estado:

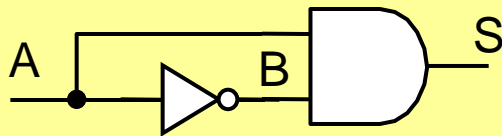
“Conjunto de variables binarias que contienen la información sobre el “pasado” de un circuito necesaria para explicar el funcionamiento actual del circuito”

En cada instante la salida del circuito dependerá de:

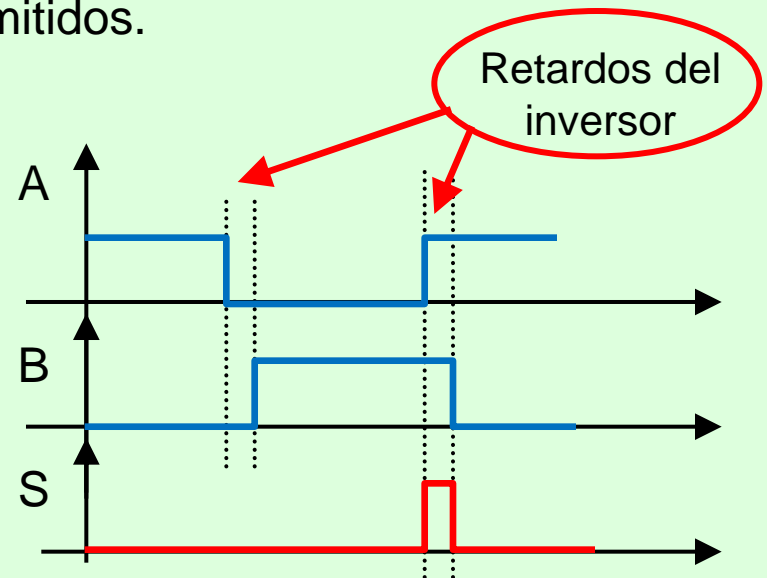
- **Variables de entrada** al circuito
- Variables que definen el estado del circuito (**Variables de estado**)

## POSIBLES FUENTES DE PROBLEMAS EN CIRCUITOS SECUENCIALES:

- Los circuitos secuenciales se basan en llevar a las entradas información sobre el estado de las salidas
- Un cambio que se está produciendo en la salida puede actuar sobre la propia entrada que está dando lugar al cambio de la salida: se corre el riesgo de alcanzar puntos “estables” en los cuales un punto del circuito no esté a “1” ni a “0” (problemas de metaestabilidad)
- No analizaremos con detalle este problema, que puede tener su origen en:
  - Niveles que no están en los rangos permitidos.
  - Pulsos muy estrechos.
  - Frecuencia excesiva.



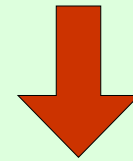
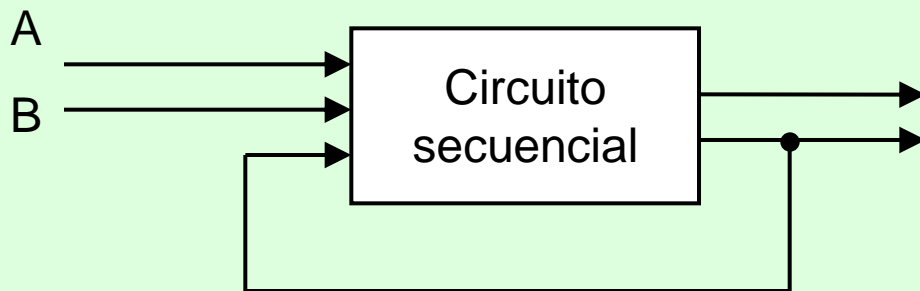
Ejemplo de circuito en el que el retardo afecta a la salida



## 11.3 Circuitos secuenciales síncronos

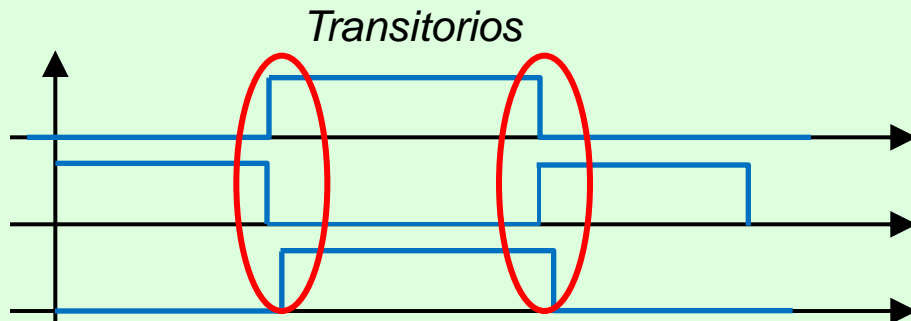
### CIRCUITOS SECUENCIALES SÍNCRONOS: NECESIDAD

Es preciso tener en cuenta que las señales que van a un circuito secuencial pueden proceder de puertas, de otros circuitos combinacionales e incluso del mismo circuito secuencial; por tanto, no todas las señales van a tener el valor definitivo en el mismo instante de tiempo



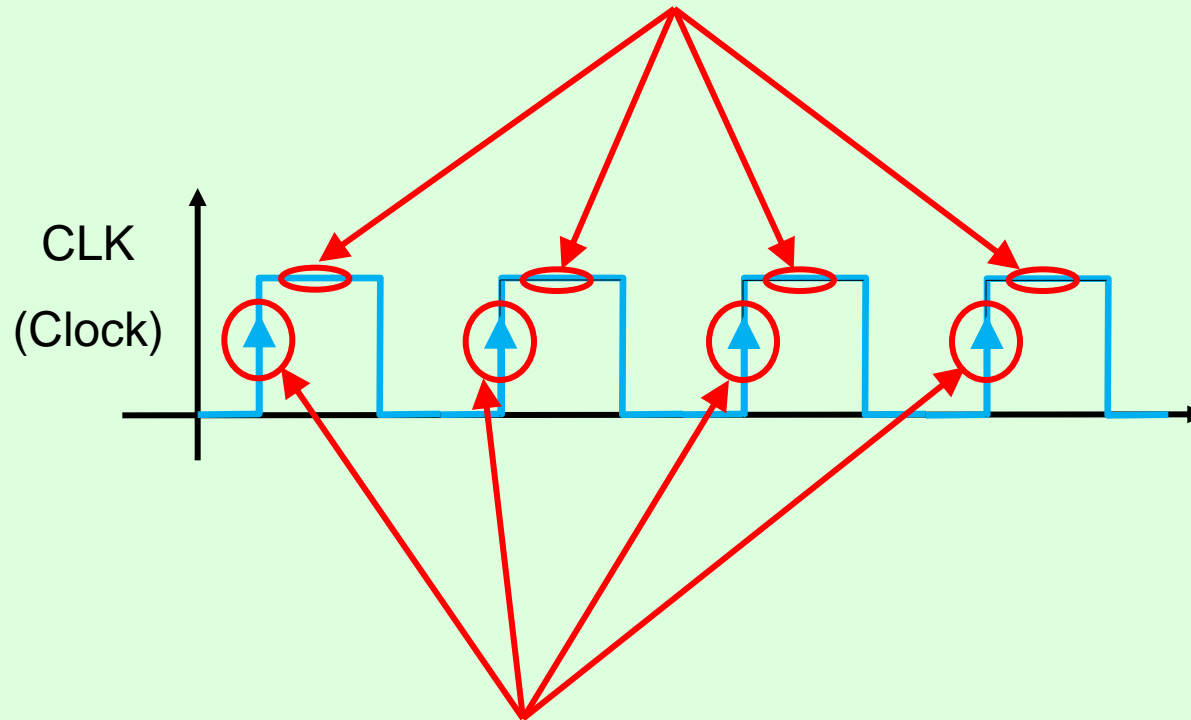
**HAY QUE SINCRONIZAR LA LECTURA DE LAS SEÑALES**

El objetivo de la sincronización es asegurar que la lectura o uso de las señales se produce cuando todas han sido **ACTUALIZADAS**



## FORMAS DE SINCRONIZACIÓN

*SINCRONIZACION POR NIVEL ALTO (O NIVEL BAJO)*

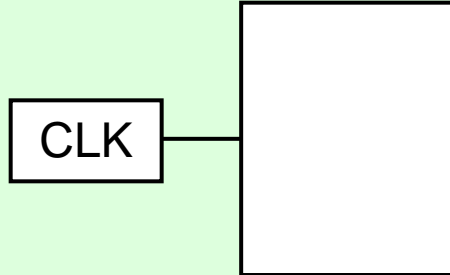


*SINCRONIZACION POR FLANCO ASCENDENTE (O DESCENDENTE)*

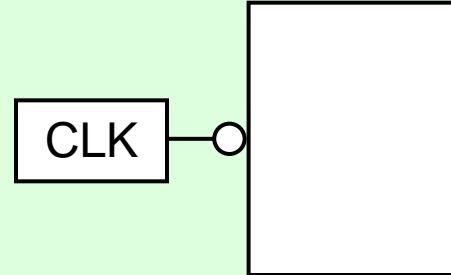


## Símbolos de los circuitos síncronos

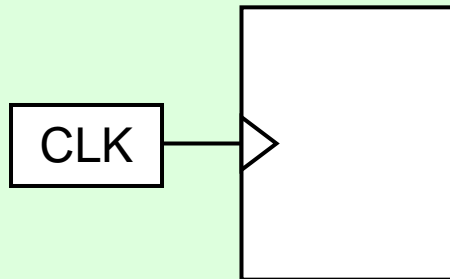
a) Por nivel: Alto



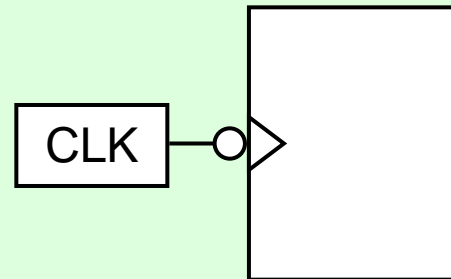
Bajo



b) Por flanco: Ascendente



Descendente

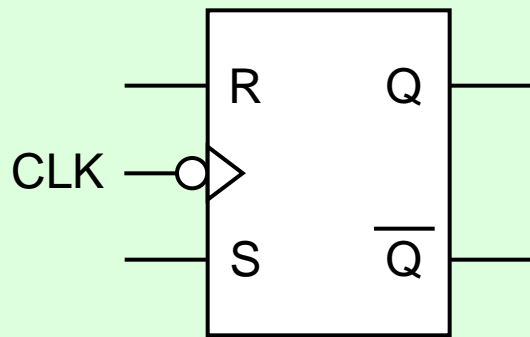


NOTA: La señal de sincronización suele denominarse señal de reloj (CLK)

## 11.4 Otros biestables

### Biestable R-S síncrono

(en el ejemplo, activo por flanco descendente)

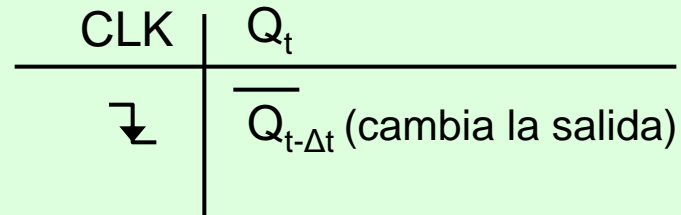
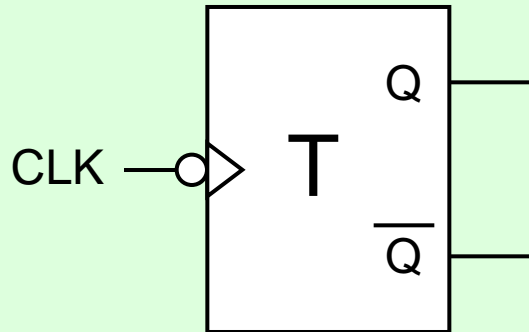


| CLK | R | S | $Q_t$   |
|-----|---|---|---|
|     | 0 | 0 | $Q_{t-\Delta t}$ (mantiene la salida)                                   |
|     | 0 | 1 | 1   |
|     | 1 | 0 | 0   |
|     | 1 | 1 | <div><br/>0 (Borrado prioritario)<br/>1 (Inscripción prioritaria)</div> |

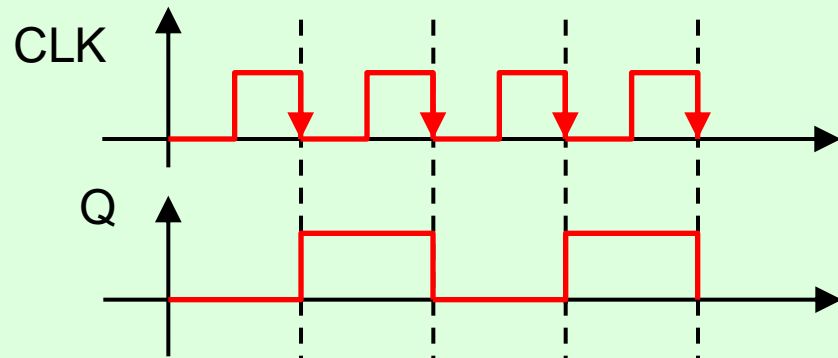
- Funcionamiento similar al biestable R-S asíncrono, excepto en que las salidas sólo cambian con la señal de reloj.
- En la práctica existen dos tipos: Master-Slave y Edge-triggered
- Aunque ambos cambian con CLK, el Master-Slave guarda memoria de lo sucedido en las entradas fuera del instante de cambio y el Edge-triggered no

## Biastable T

(en el ejemplo, activo por flanco descendente)



La salida cambia en cada flanco activo de la señal de reloj

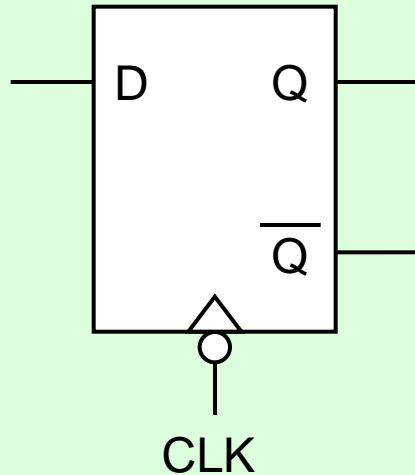




**Aplicaciones: Contadores asíncronos, divisores de frecuencia, etc.**

## Biestable D

(en el ejemplo, activo por flanco descendente)

- La entrada D se transfiere a la salida Q en cada flanco activo de la señal de reloj CLK

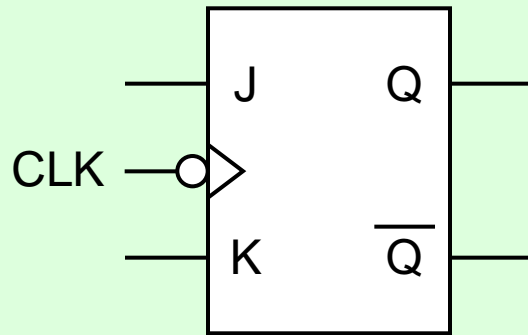


| CLK   | D | $Q_{t-\Delta t}$ | $Q_t$ |
|---|---|------------------|-------|
|  | 0 | X                | 0     |
|  | 1 | X                | 1     |

Aplicaciones: registros de desplazamiento, puertos de comunicaciones

## Biastable J-K

(en el ejemplo, activo por flanco descendente)



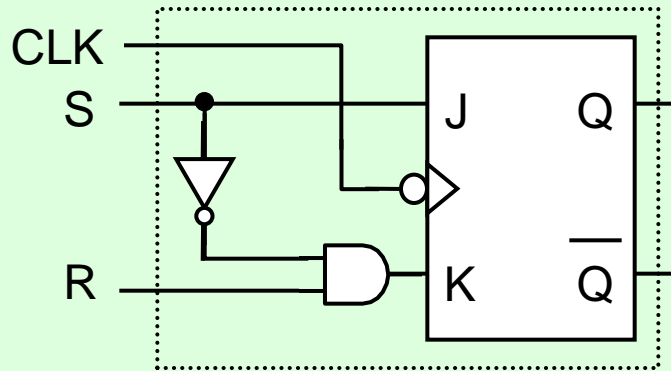
| CLK          | J | K | $Q_t$  |
|--------------|---|---|--|
| $\downarrow$ | 0 | 0 | $Q_{t-\Delta t}$ (mantiene la salida)          |
| $\downarrow$ | 0 | 1 | 0  |
| $\downarrow$ | 1 | 0 | 1  |
| $\downarrow$ | 1 | 1 | $\overline{Q_{t-\Delta t}}$ (la salida cambia) |

- Es similar al biastable R-S síncrono, con J=Set, K=Reset.
- La única diferencia es la combinación J=1 y K=1, en la que la salida cambia al recibir el flanco activo del reloj.
- Se utiliza en la implementación de contadores síncronos.
- Es un biastable muy flexible, que permite construir fácilmente cualquier otro biastable síncrono

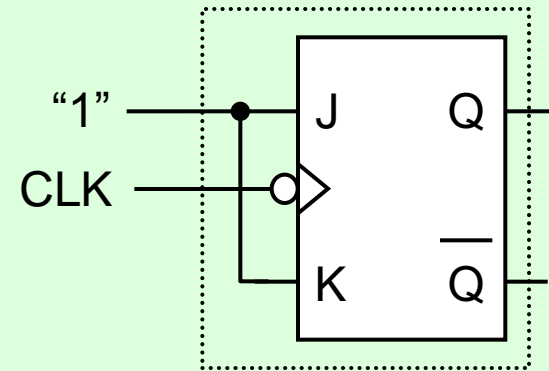
## Biastable J-K

Es un biastable muy flexible, que permite construir fácilmente cualquier otro:

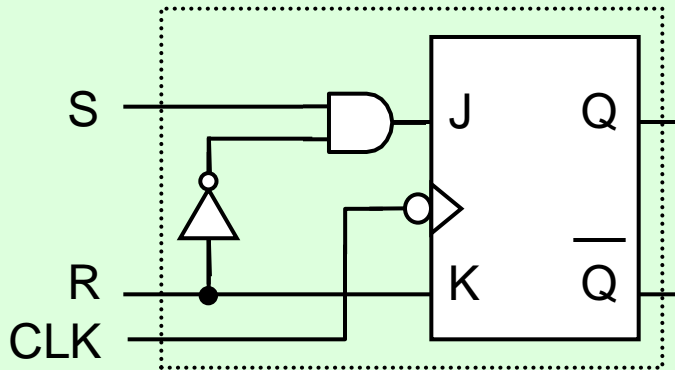
R-S síncrono de inscripción prioritaria



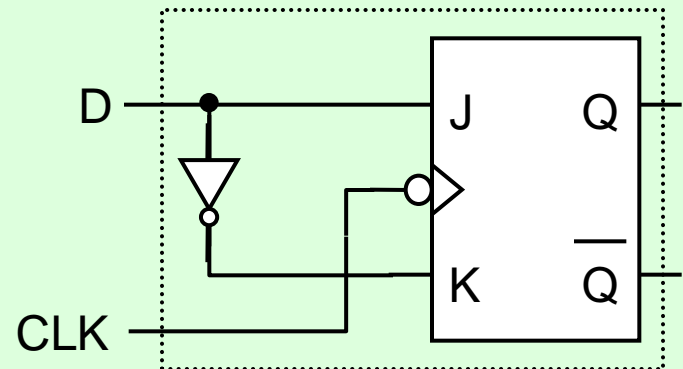
Biastable T



R-S síncrono de borrado prioritario

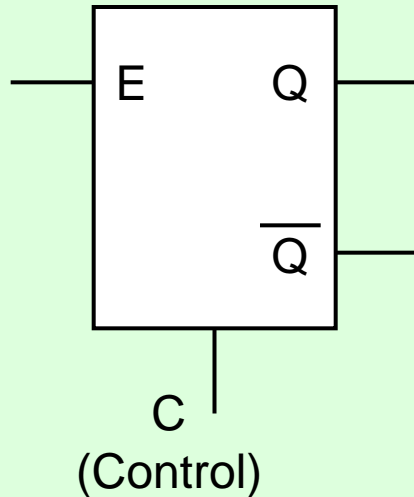


Biastable D



## Biastable Latch

- Es el único biestable sincronizado por nivel
- La entrada E se transfiere a la salida Q cuando la señal de control está activada (igual que el biestable D pero funcionando por nivel y no por flanco)



| C | E | Q         |
|---|---|-----------|
| 0 | 0 | No cambia |
| 0 | 1 | No cambia |
| 1 | 0 | 0         |
| 1 | 1 | 1         |

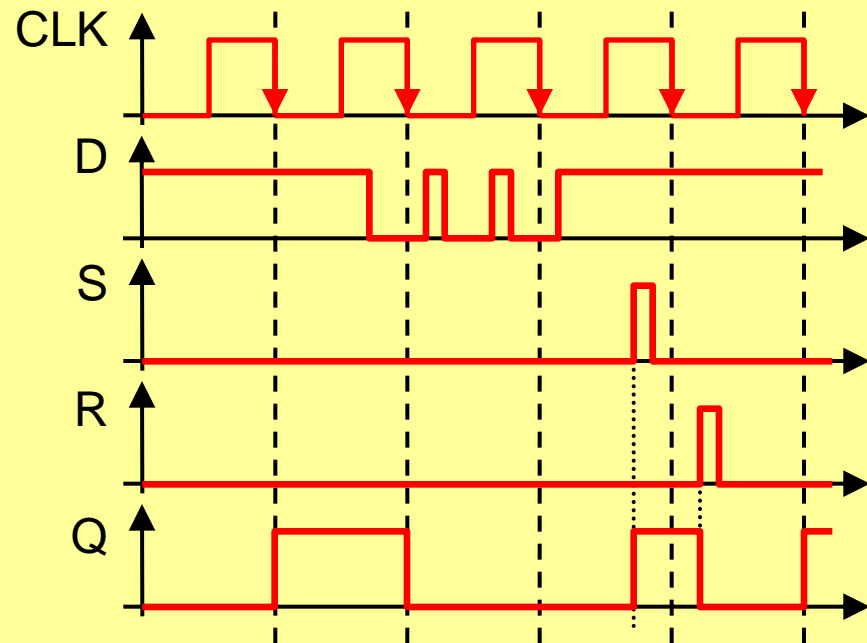
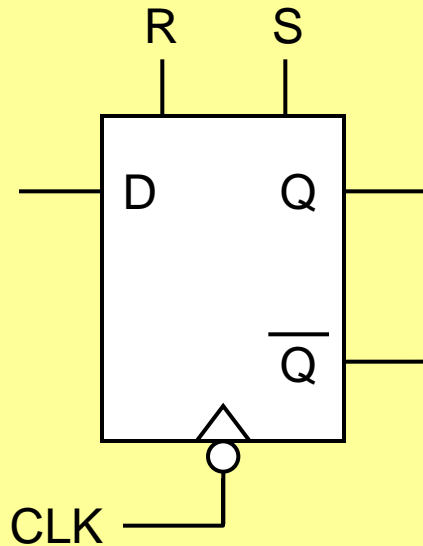
Aplicaciones: control del flujo de datos, captura de datos.

## Entradas asíncronas en biestables síncronos

### !!! IMPORTANTE !!!

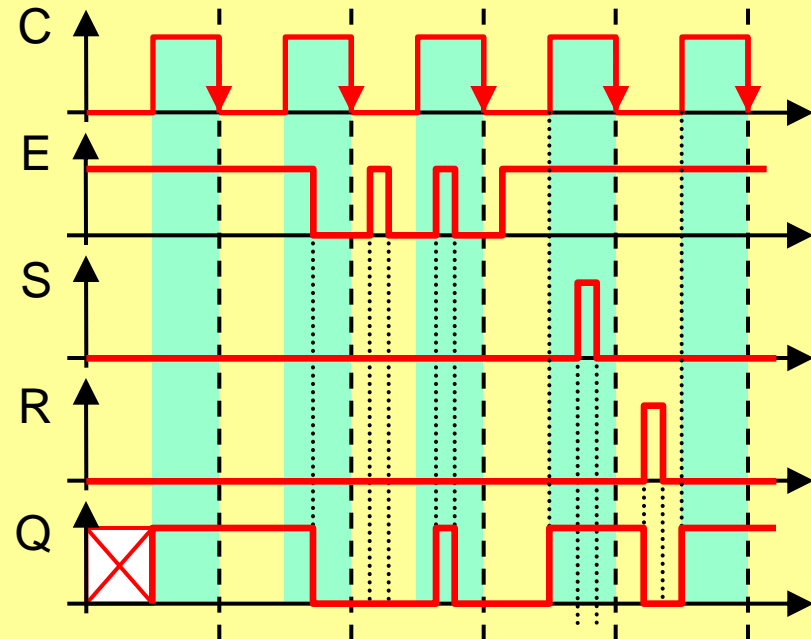
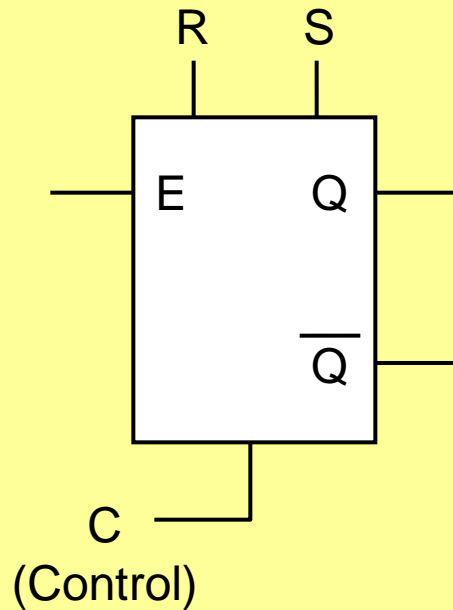
- Los biestables síncronos disponen de entradas asíncronas (Set y Reset)
- Permiten la inicialización, y son prioritarias respecto a entradas síncronas: si están activas, se fija la salida; si no, funcionan como biestables síncronos.

### Ejemplo 1: Biestable D





## Ejemplo 2: Biestable Latch



## EJERCICIO:

Se desea realizar el control del nivel de agua de un depósito para que se mantenga entre 3 y 6 m. Se dispone de 7 sensores separados 1 m. entre sí que suministran un “1” cuando el líquido los baña completamente.

- Cuando el nivel de agua cae por debajo de 3 m se debe accionar la bomba ( $B=1$ ) y cuando sube por encima de 6 m desactivarse ( $B=0$ ).

- El cuarto de máquinas está en un recinto cerrado y si alguien accede al mismo ( $\text{Puerta}=1$ ) se debe parar el funcionamiento de la bomba por razones de seguridad. El funcionamiento se reinicializará cuando la puerta se cierre.

- Además, se desea visualizar el nivel de agua en el depósito en un display de siete segmentos.

