

# TECNOLOGÍA ELECTRÓNICA DE COMPUTADORES

2º Curso – GRADO EN INGENIERÍA INFORMÁTICA  
EN TECNOLOGÍAS DE LA INFORMACIÓN

*Tema 7: Circuitos digitales combinacionales y  
secuenciales*

*Lección 14. Circuitos digitales secuenciales.  
Memorias*

## Lección 14. Circuitos digitales secuenciales. Memorias

### 14.1. Memorias. Concepto

### 14.2. Aplicaciones de las memorias y problemas asociados

- Ampliación / reducción de tamaño
- Mapas de memoria

## Bibliografía de la lección

### Lectura clave:

Thomas L.Floyd. Fundamentos de sistemas digitales.  
Ed. Prentice Hall – Pearson Education.  
Tema 10. Memorias

### Otros:

Enlaces a características de circuitos de memoria de vendedores o fabricantes  
Ejemplos:

- Memorias EPROM: <http://www.futurlec.com/ICEPROM.shtml>
- Memorias EEPROM: <http://www.futurlec.com/ICEEPROM.shtml>
- Memorias Flash: <http://www.futurlec.com/ICFLASH.shtml>
- Memorias RAM: <http://www.futurlec.com/ICRAM.shtml>

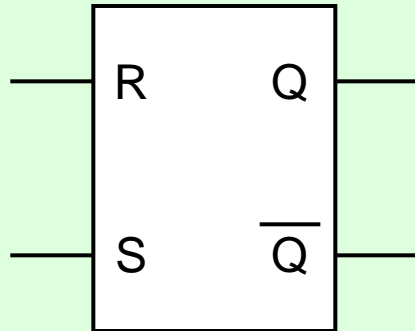
## 14.1. Memorias. Concepto

Memorias: son circuitos electrónicos que permiten guardar información binaria en grandes cantidades.

Necesidad de implementar **memorias**:

- Almacenamiento de información: datos
- Almacenamiento de programas en dispositivos programables ( $\mu P$  y  $\mu P$ )

### Celda básica de memoria: BISTABLE (cualquier tipo serviría)



#### Ejemplo: biestable RS.

Si  $S=1$ ,  $R=0$ . SET. Se escribe un 1

Si  $S=0$ ,  $R=1$ . RESET. Se escribe un 0

Si  $R=0$  y  $S=0$ , la salida permanece constante (MEMORIA).

Es una memoria de **1 bit** (1 unidad de información)

## Organización de la información de una memoria

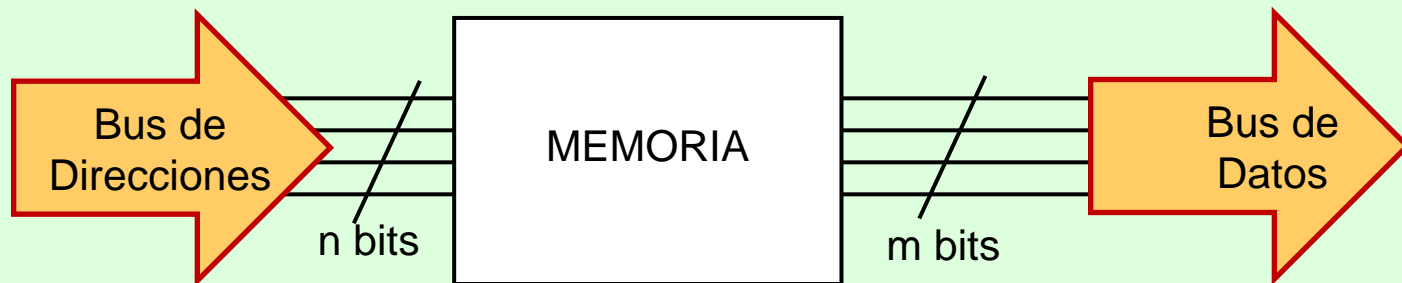
- Los bits o unidades de información se agrupan para trabajar con ellos en palabras o datos. La palabra es la agrupación de bits accedidos a la vez.
- Una memoria está compuesta por un conjunto de palabras. Cada palabra ocupa un espacio o lugar dentro de una memoria.
- Puede verse una memoria como un casillero en el que se pueden guardar datos. Cada casillero es una posición dentro de la memoria
- La organización de los datos y la forma de acceso a un dato guardado permite clasificar las memorias

Clasificación de las memorias por la forma de acceso:

- Memoria de Acceso Aleatorio (RAM)
- Acceso serie (LIFO, FIFO)
- Asociativas (CAM)

## Memoria de Acceso Aleatorio

- Cada palabra o dato (un bit o un conjunto de bits de información) ocupa una posición o lugar determinado dentro de la memoria, de forma que cada posición se identifica mediante un código (dirección). Las líneas que contienen el código son el Bus de Direcciones (Bus= conjunto de líneas)
- Para acceder a una posición, es necesario proporcionar al circuito de memoria su dirección (código de su posición). Al cabo de un tiempo (tiempo de acceso) , **que es igual para todas las posiciones** se “selecciona” la posición correspondiente:
  - En una operación de lectura, el contenido de la posición seleccionada aparecerá en las líneas de datos (Bus de datos de lectura)
  - En una operación de escritura, el estado de las líneas de datos (Bus de datos para escritura) se guarda en la posición seleccionada



## Memoria de Acceso Aleatorio: estructura interna

Ejemplo de memoria con:

- Bus de direcciones de 3 bits  $\Rightarrow 2^3=8$  posiciones de memoria
- Bus de datos de 8 bits

DATOS: 3 bits,  $2^3=8$  combinaciones posibles: se almacenarán 8 palabras de datos.

DIRECCION

$A_2 A_1 A_0$

0 0 0

0 0 1

0 1 0

0 1 1

1 0 0

1 0 1

1 1 0

1 1 1

DATO GUARDADO

$D_7 D_6 D_5 D_4 D_3 D_2 D_1 D_0$

X X X X X X X X

X X X X X X X X

X X X X X X X X

X X X X X X X X

X X X X X X X X

X X X X X X X X

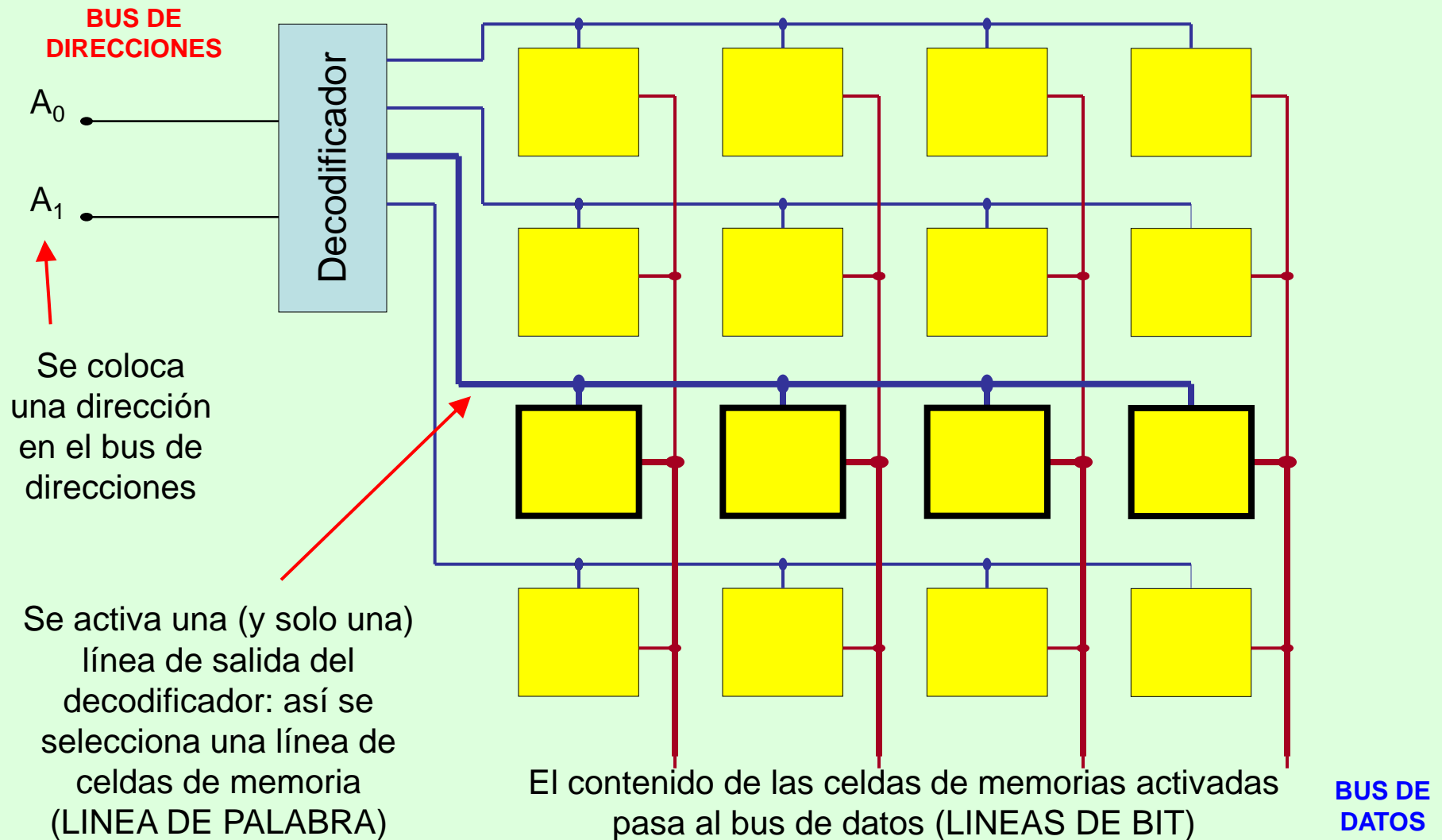
X X X X X X X X

X X X X X X X X

Al proporcionar  $A_2 A_1 A_0 = 011$  se accede a este dato

Cada palabra de datos contiene 8 bits.

## Memoria de Acceso Aleatorio: estructura interna básica

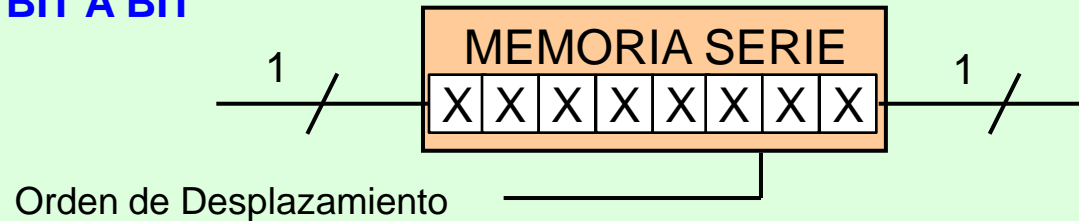




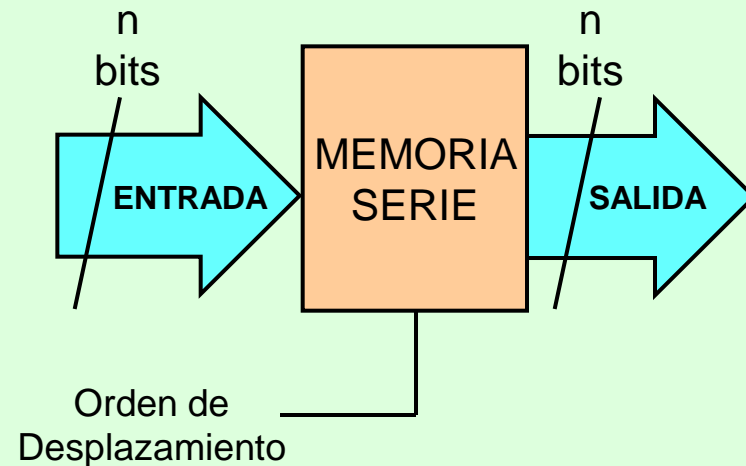
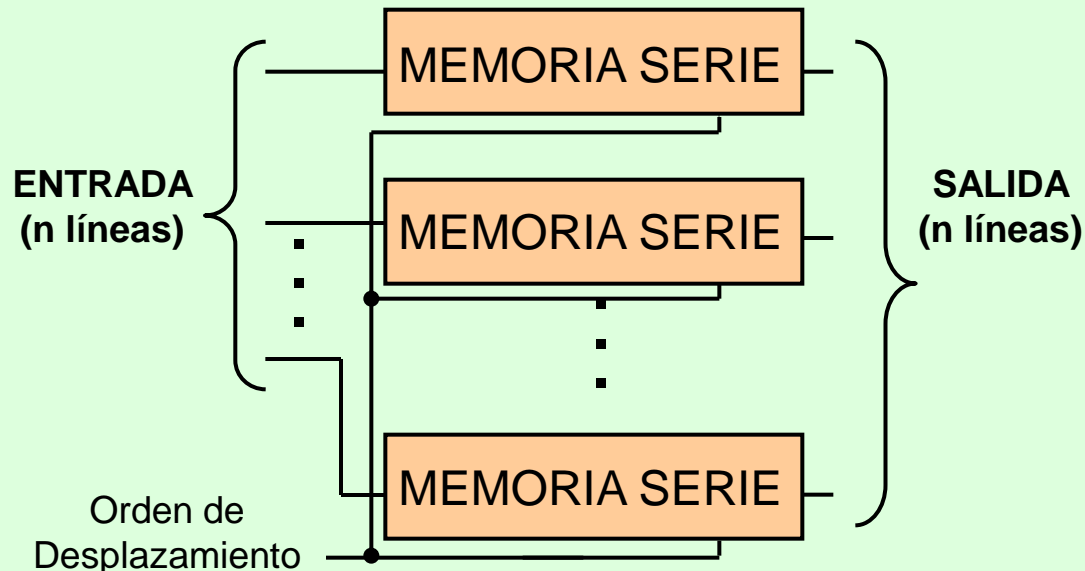
## Memoria de Acceso Serie

- El TIEMPO DE ACCESO depende de la posición que ocupe la celda en la memoria.
- Para leer/escribir una posición de memoria, hay que leer/escribir las anteriores.

### Organización: SERIE BIT A BIT



### Organización: SERIE POSICIÓN A POSICIÓN



## Memoria de Acceso Serie

### Tipos y Aplicaciones

#### **Registros de Desplazamiento** (*Ejemplo: Controladoras de Disco*)

- Estáticos: Los impulsos de desplazamiento pueden desaparecer por tiempo indefinido: la información debe permanecer por tiempo indefinido.
- Dinámicos: Si los impulsos desaparecen, la información se PIERDE. Los impulsos se aplican siempre (estructura de anillo). Es preciso utilizar circuitería adicional para leer, escribir, etc.

#### **Memorias FIFO (First In-First Out).**

La primera información que entra en la memoria es la primera en salir. La escritura va de la entrada a la primera posición vacía.

#### **Memorias LIFO (Last In-First Out).**

La última información en entrar es la primera que sale. Es la forma en que se implementan las pilas de los microprocesadores.

## Memoria Asociativa

- La búsqueda de información no se basa en direcciones.
- Se suministra el propio dato (o parte de él) para acceder a la información guardada, y se trata de observar si se encuentra en la memoria. Lo que haya en memoria puede ser todo el dato o bien solo un campo de entre varios, pero no existe un bus de direcciones como tal.
- Ejemplo de uso en base de datos.

Dato completo: campos DNI, nombre, apellidos, datos adicionales

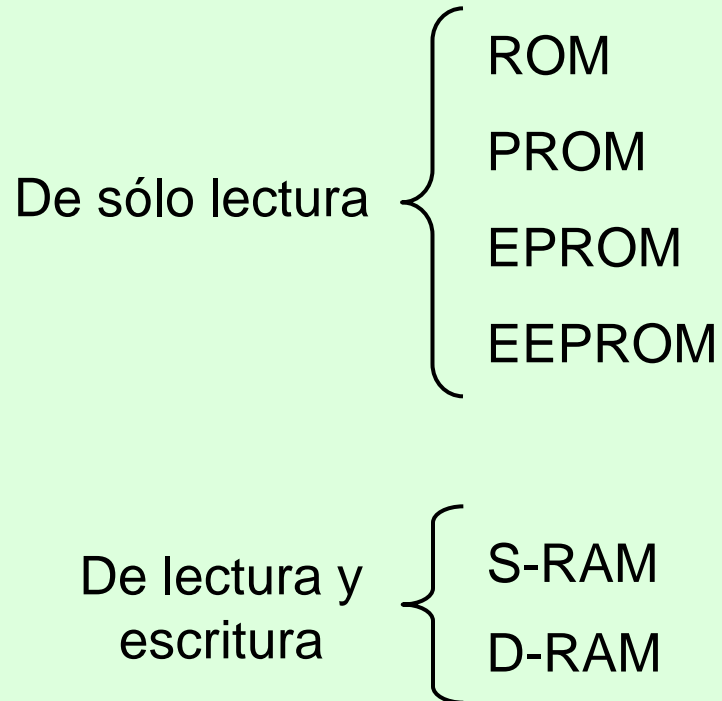
Entrada: un campo, por ejemplo DNI; salida: datos completo, con todos los campos

La escritura puede ser aleatoria o con lectura previa.

- Se utilizan en casos muy específicos (bases de datos, redes neuronales...)

## Memorias de Acceso Aleatorio

Clasificación de **memorias** de acceso aleatorio en función de E/S

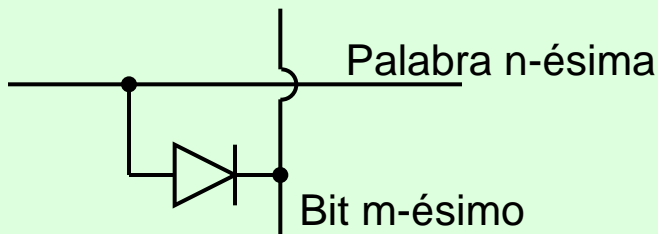


## Memorias de Solo Lectura: memoria ROM (Read Only Memory)

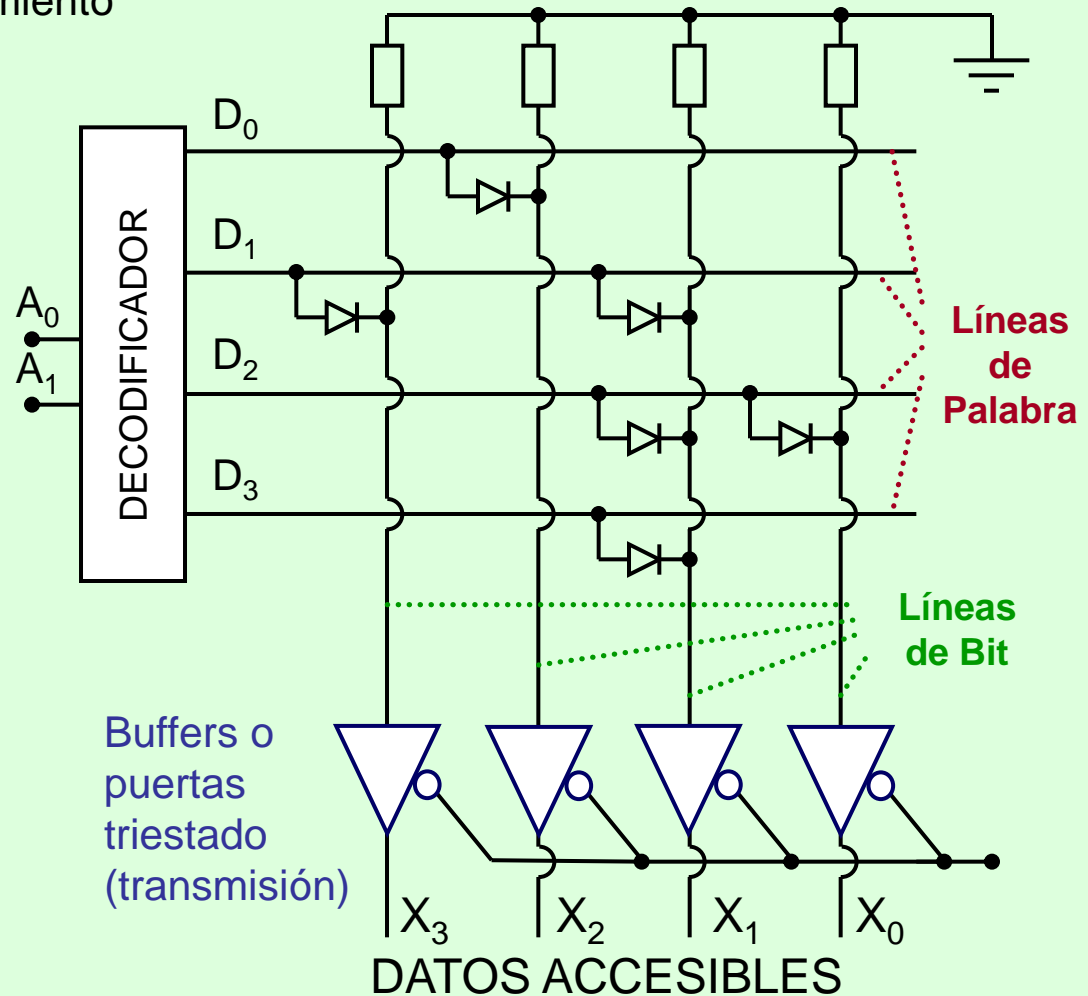
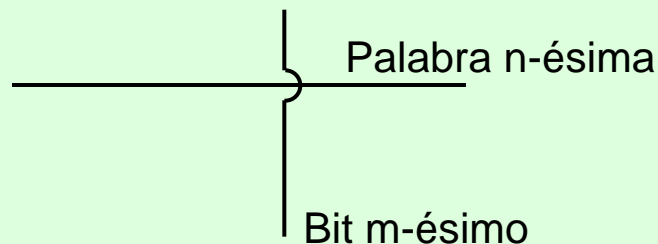
Son memorias en las que, en funcionamiento normal, solo podemos leer.

### Celda básica:

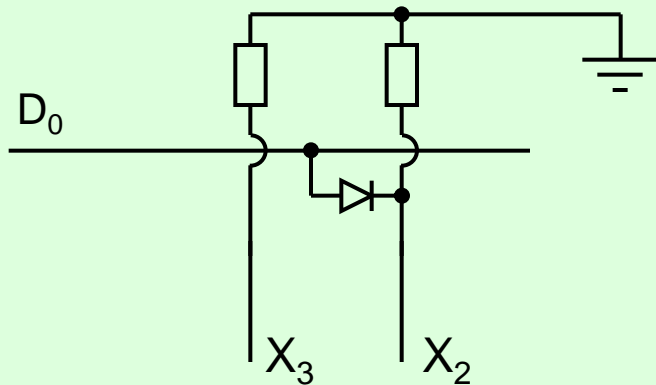
- Si en el bit m-ésimo de la palabra n-ésima colocamos un diodo, se tiene un "1"



- Si en el bit m-ésimo de la palabra n-ésima no hay conexión hay un "0"



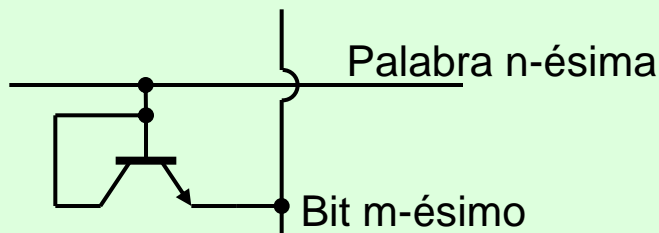
## Memorias de sólo Lectura (ROM): funcionamiento



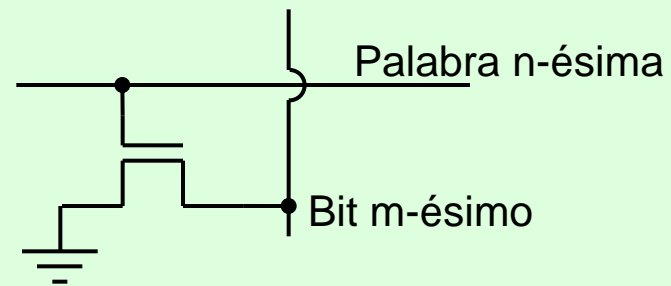
En cada momento sólo hay activa UNA línea de palabra: la de la combinación (dirección) introducida por  $A_1A_0$ . Supongamos seleccionada la posición “00” que hace que se active  $D_0$ . Se tiene:  $D_0=“1”$ , y  $D_1=D_2=\dots=D_{15}=“0”$ . En ese caso:

- Sin diodo ( $X_3$ ) se tiene un “0” (no hay conexión entre  $D_0$  y  $X_3$ ).
- Con diodo ( $X_2$ ) hay un “1” ya que la tensión en  $D_0$  pasa a  $X_2$  por el diodo entre  $D_0$  y  $X_2$ .

El DIODO correspondiente al “1” en realidad se implementa como un transistor:



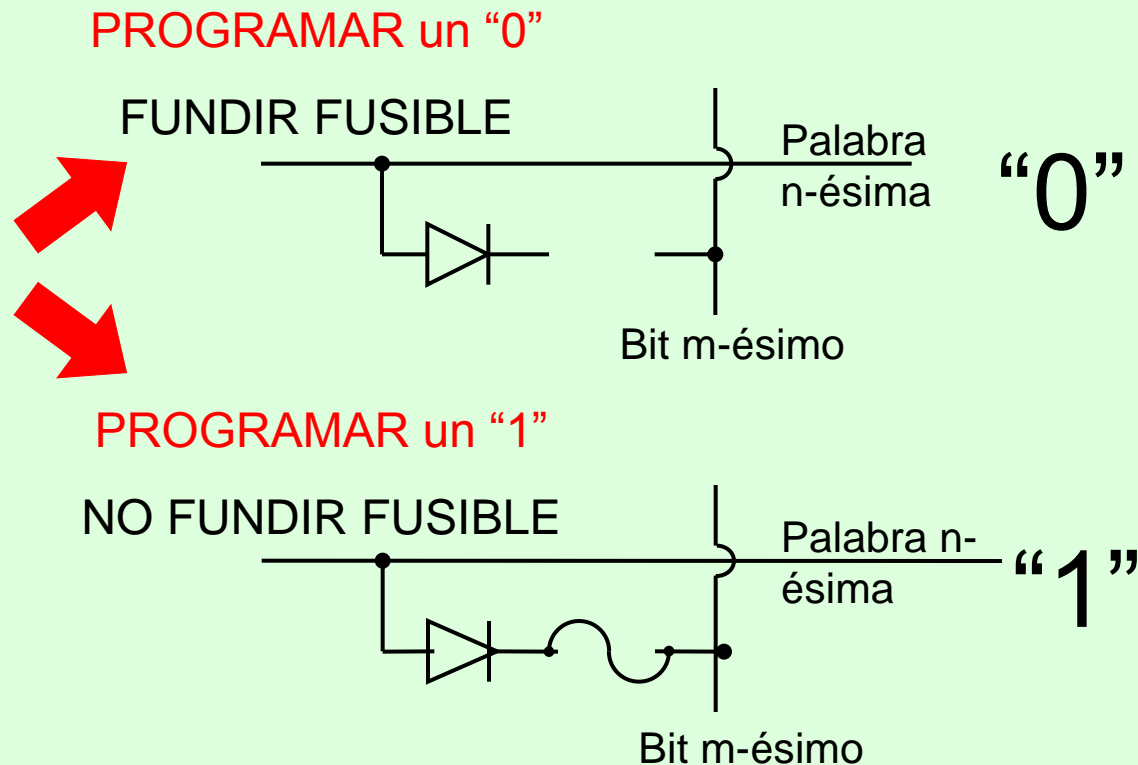
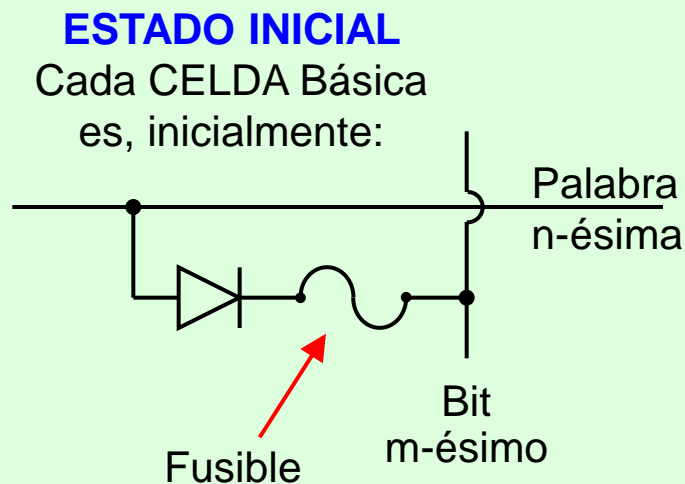
BIPOLAR



MOS

## Memorias de Solo Lectura: memoria PROM

- Las memorias ROM vienen grabadas de fábrica (cuando se realiza el propio componente de silicio, se suele decir que se programan por máscara = máscara de fabricación).
- El usuario a veces quiere grabar su propia memoria ROM. Surgen así las memorias PROM, PROGRAMMABLE-ROM. Se utiliza un programador, que programa la ROM en cuestión de minutos.

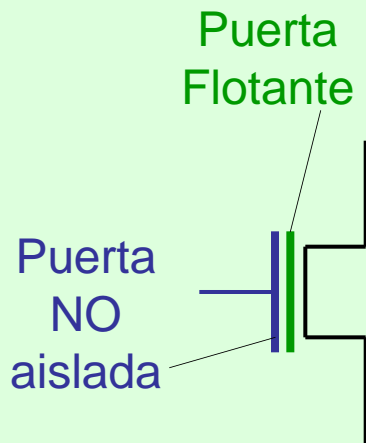


## Memorias de Solo Lectura: memoria EPROM

Problema de una PROM: una vez fundido el fusible de la PROM, no se puede regenerar.

Surgen entonces las memorias EPROM y EEPROM, que se basan en transistores MOS de puerta flotante, y que pueden REPROGRAMARSE.

EPROM: ERASABLE-PROGRAMMABLE-ROM. Se borra mediante luz UV (5-20 minutos).



Transistor MOS de  
Puerta Flotante

**PROGRAMACIÓN:** Se aplica una tensión lo suficientemente elevada en la puerta NO aislada, de manera que se llega a cargar la puerta flotante (ruptura temporal del aislante).

Al quitar la tensión de la puerta no aislada, la puerta flotante mantiene su carga (70% durante 10 años).

Cuando se seleccione “normalmente” esa celda, la carga que hay en la puerta flotante impide que el transistor conduzca.

**BORRADO:** se aplica luz ultravioleta que hace que el aislante alrededor de la puerta flotante conduzca, vaciándose de cargas.



## Memorias de Solo Lectura: memoria EEPROM

Existen memorias que también pueden borrarse eléctricamente.

EEPROM: ELECTRICALLY ERASABLE-PROGRAMMABLE-ROM.

PROGRAMACIÓN: Idéntica a la EPROM

BORRADO: Se aplica una tensión inversa al propio aislante de la puerta flotante, de manera que se descarga la misma.

El borrado ocurre en un “destello”. Son las Flash EPROM, o memorias “Flash”.

## Memorias de Lectura/Escritura: RWM

- Son generalmente memorias RAM.
- Tienen entradas de direcciones, entradas y salidas de datos, y entradas de control.
- Las memorias RAM pueden ser volátiles o no volátiles (dependiendo de si se pierde o no la información al quitar la ALIMENTACIÓN del circuito).

### **MEMORIAS S-RAM** (STATIC-RAM o estáticas)

- Guardan la información en memoria desde que se escribe hasta que se vuelve a escribir. NO es necesario “refrescar” los datos.
- Formadas por entre 4 y 6 transistores por bit.

### **MEMORIAS D-RAM** (DYNAMIC-RAM)

- Necesitan ser refrescadas periódicamente, pues si no la información se pierde.
- Además de las líneas de control usuales, tienen líneas para el refresco
- Formadas por 1 transistor por bit. Se almacena la información en un condensador, que debe recargarse periódicamente (fugas, pérdidas).

## Memorias de semiconductor: tecnologías de fabricación

Clasificación de **memorias de semiconductor** por su tecnología de fabricación:

{ **Bipolares**  
**MOS**

Otros tipos de **memorias**, que no son de semiconductor:

- Ferritas (curiosidad)
- Cintas magnéticas
- Magnéticas (discos, diskettes)
- Ópticas.
- Magneto-ópticas

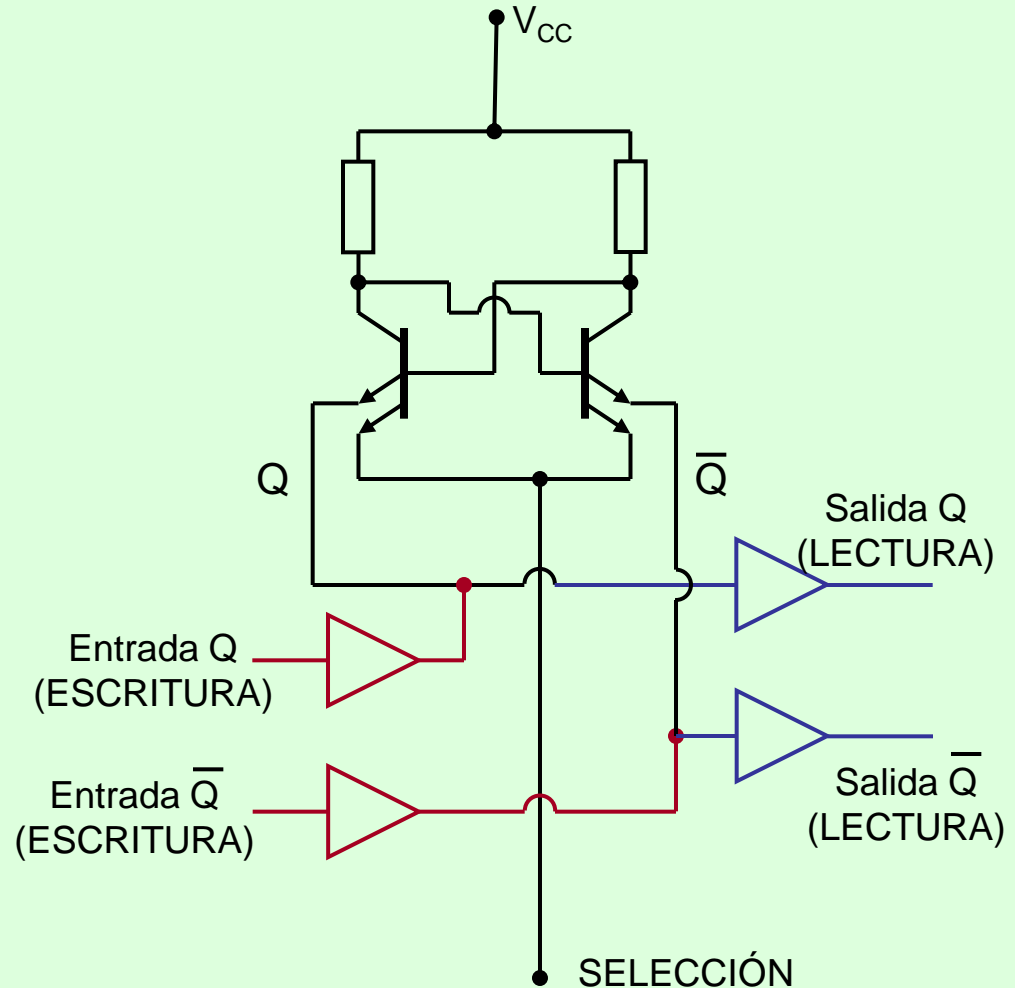
## Tecnologías de Fabricación: Memorias de Semiconductor

### **Bipolar**

Celda básica de memoria (biestable)

Tiene las líneas de entrada de información  $Q$  y  $\bar{Q}$ , también las de salida, y la línea de selección.

Es un ejemplo de S-RAM



## Tecnología de Fabricación: Memorias de Semiconductor

### **Bipolar: Funcionamiento**

- Supongamos que la celda no está seleccionada

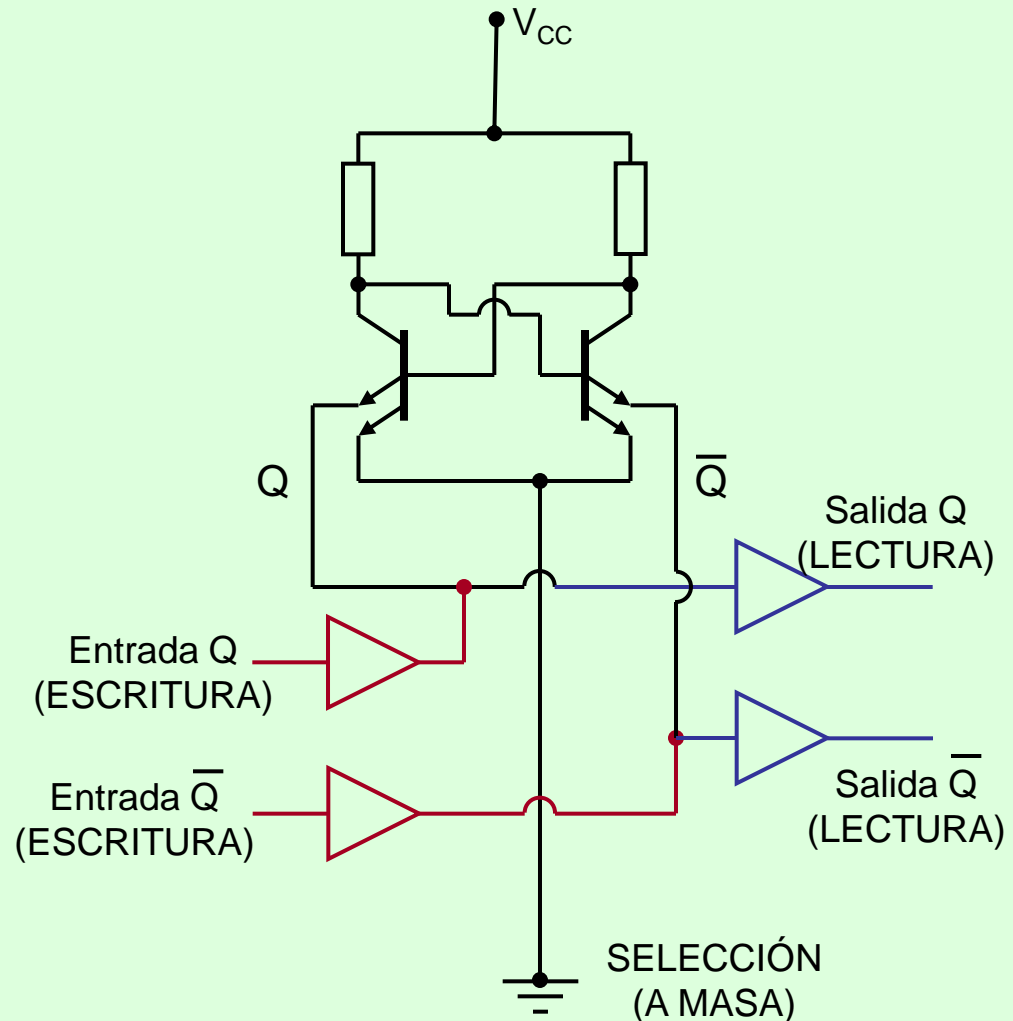
(SELECCIÓN="0", a masa).

- En ese caso, un transistor está saturado y el otro cortado.

En efecto:

a) Si ambos estuvieran cortados, habría tensión en las bases (imposible, pues entrarían en conducción).

b) Si ambos estuvieran saturados, la tensión sería nula en las bases (imposible, pues no conducirían)

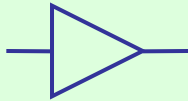


## Tecnología de Fabricación: Memorias de Semiconductor

### **Bipolar: Funcionamiento**

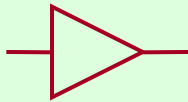
LECTURA: Selección a "1" ( $V_{CC}$ ).

La corriente que circula por el transistor SATURADO se desvía al otro emisor de ese transistor. Esta corriente se convierte en tensión mediante el buffer de lectura

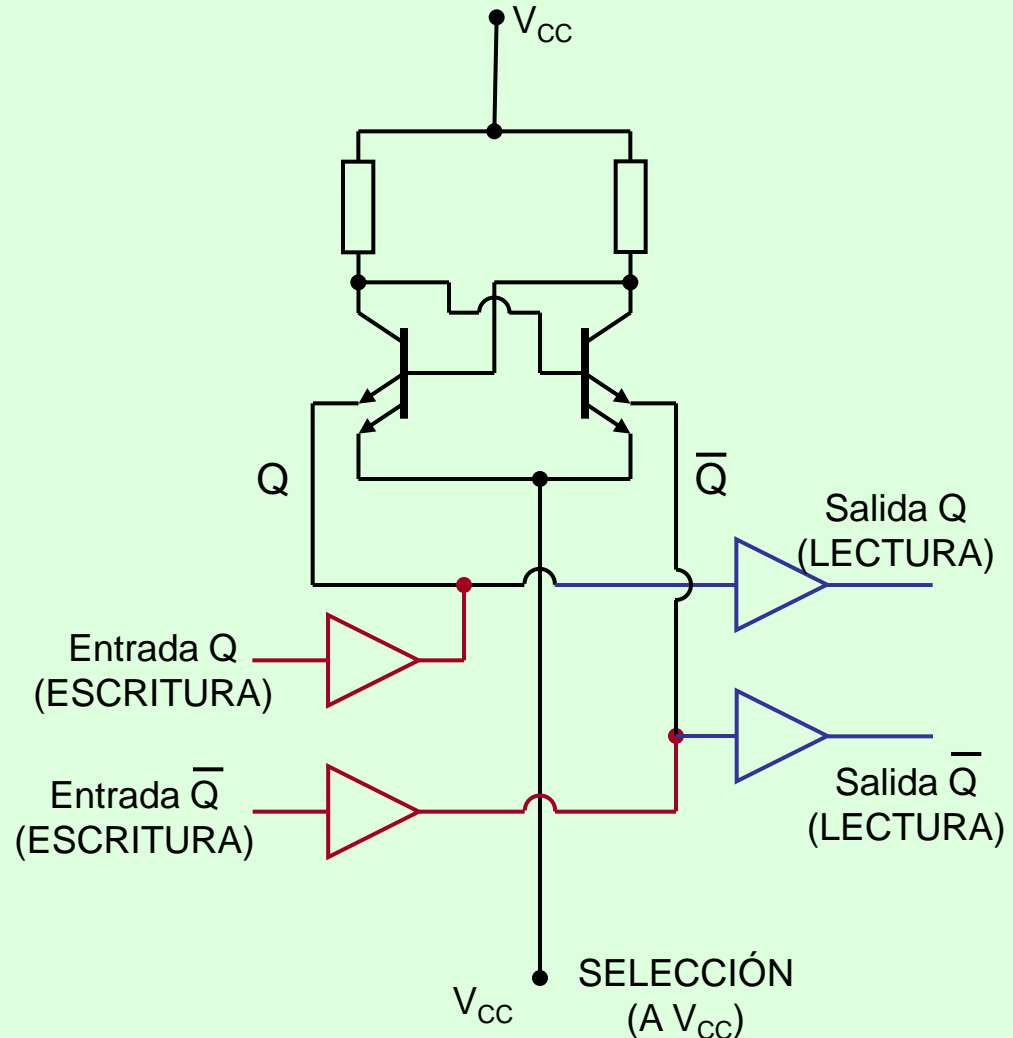


ESCRITURA: Selección a "1" ( $V_{CC}$ ).

La señal de escritura habilita los amplificadores de escritura



Una (y solo una) de las salidas de este buffer se pone a 0V, saturando a ese transistor (y cortando el otro). Se memoriza el estado haciendo SELECCIÓN = "0"



## Tecnología de Fabricación: Memorias de Semiconductor

### **MOS (SRAM)**

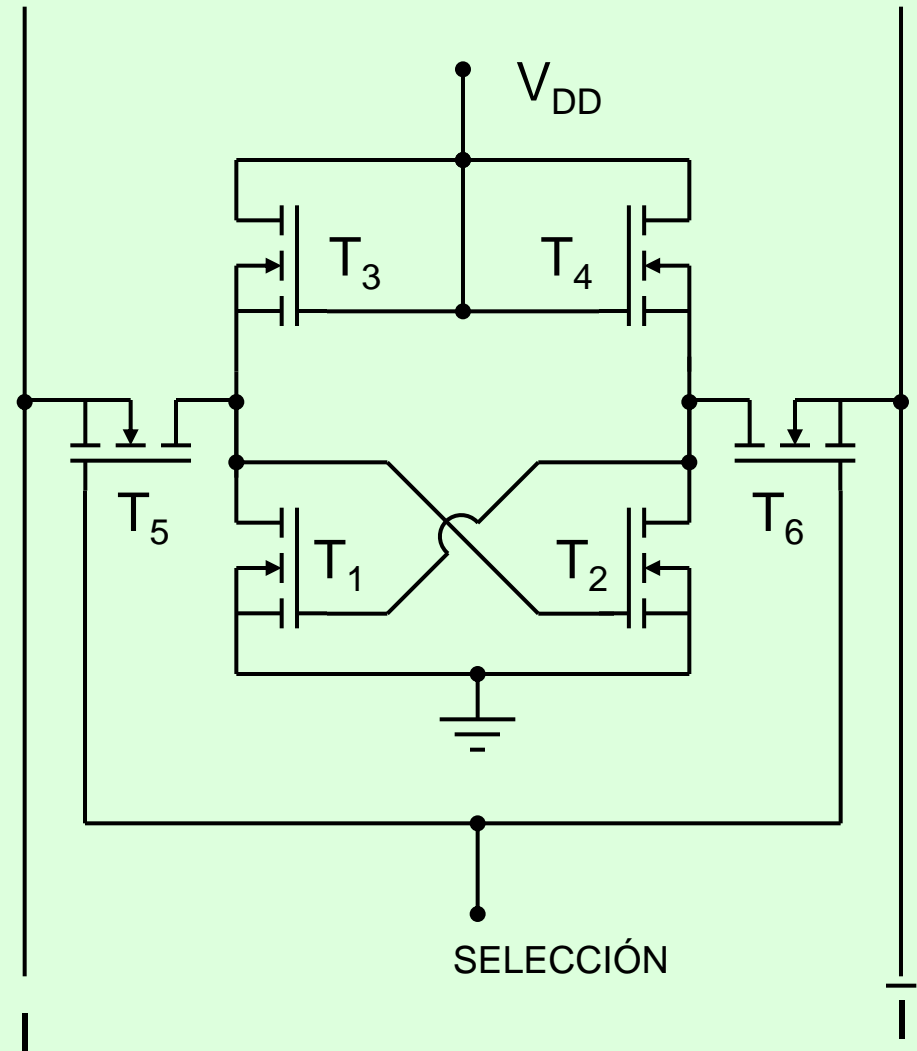
Celda básica de memoria; tiene las líneas de E/S de información,  $I$  e  $\bar{I}$ , y la línea de selección.

$T_3$  y  $T_4$  funcionan sólo como resistencia.

### **Funcionamiento:**

LECTURA: Selección a "1".  $T_5$  y  $T_6$  conducen. El estado de  $T_1$  y  $T_2$  (uno conduciendo y el otro cortado) pasa a las líneas  $I$  e  $\bar{I}$ .

ESCRITURA: Selección a "1".  $T_5$  y  $T_6$  conducen. Forzamos el estado de  $T_1$  y  $T_2$  mediante  $I$  e  $\bar{I}$ .



## Tecnología de Fabricación: Memorias de Semiconductor

### **MOS (SRAM)**

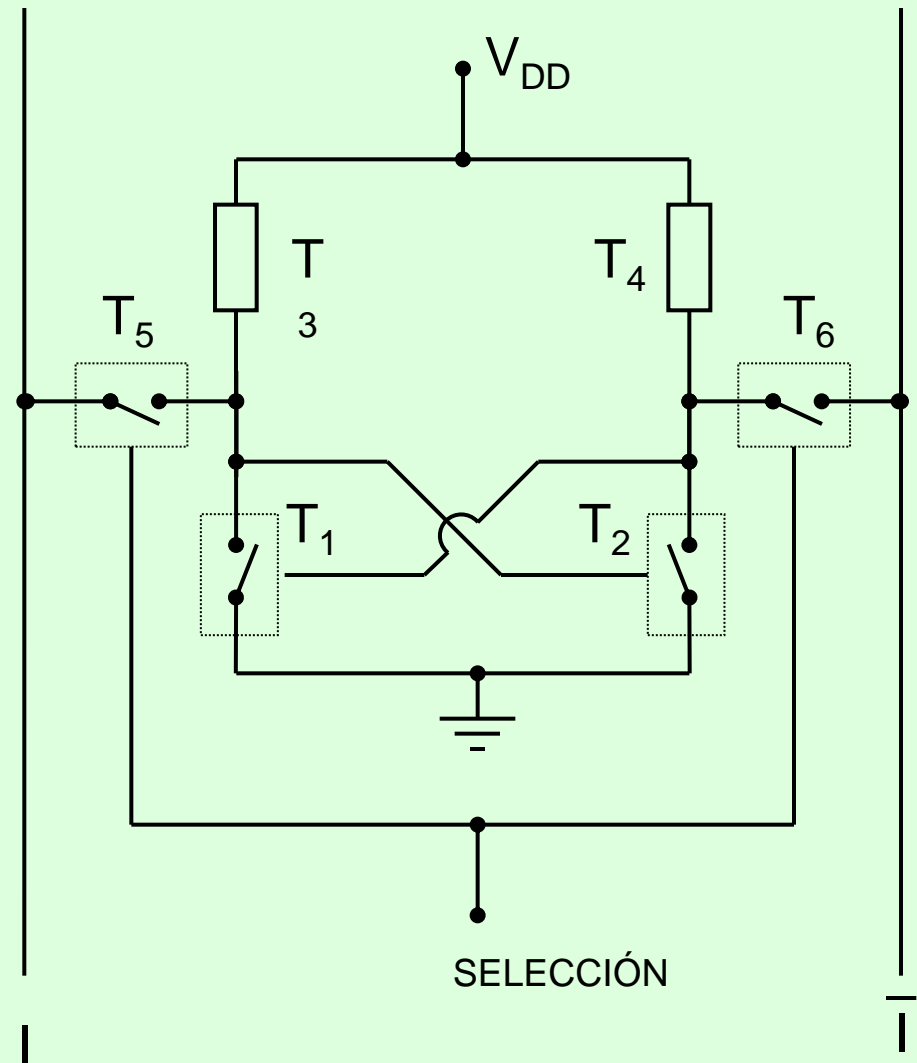
Celda básica de memoria; tiene las líneas de E/S de información,  $I$  e  $\bar{I}$ , y la línea de selección.

$T_3$  y  $T_4$  funcionan sólo como resistencia.

### **Funcionamiento:**

LECTURA: Selección a "1".  $T_5$  y  $T_6$  conducen. El estado de  $T_1$  y  $T_2$  (uno conduciendo y el otro cortado) pasa a las líneas  $I$  e  $\bar{I}$ .

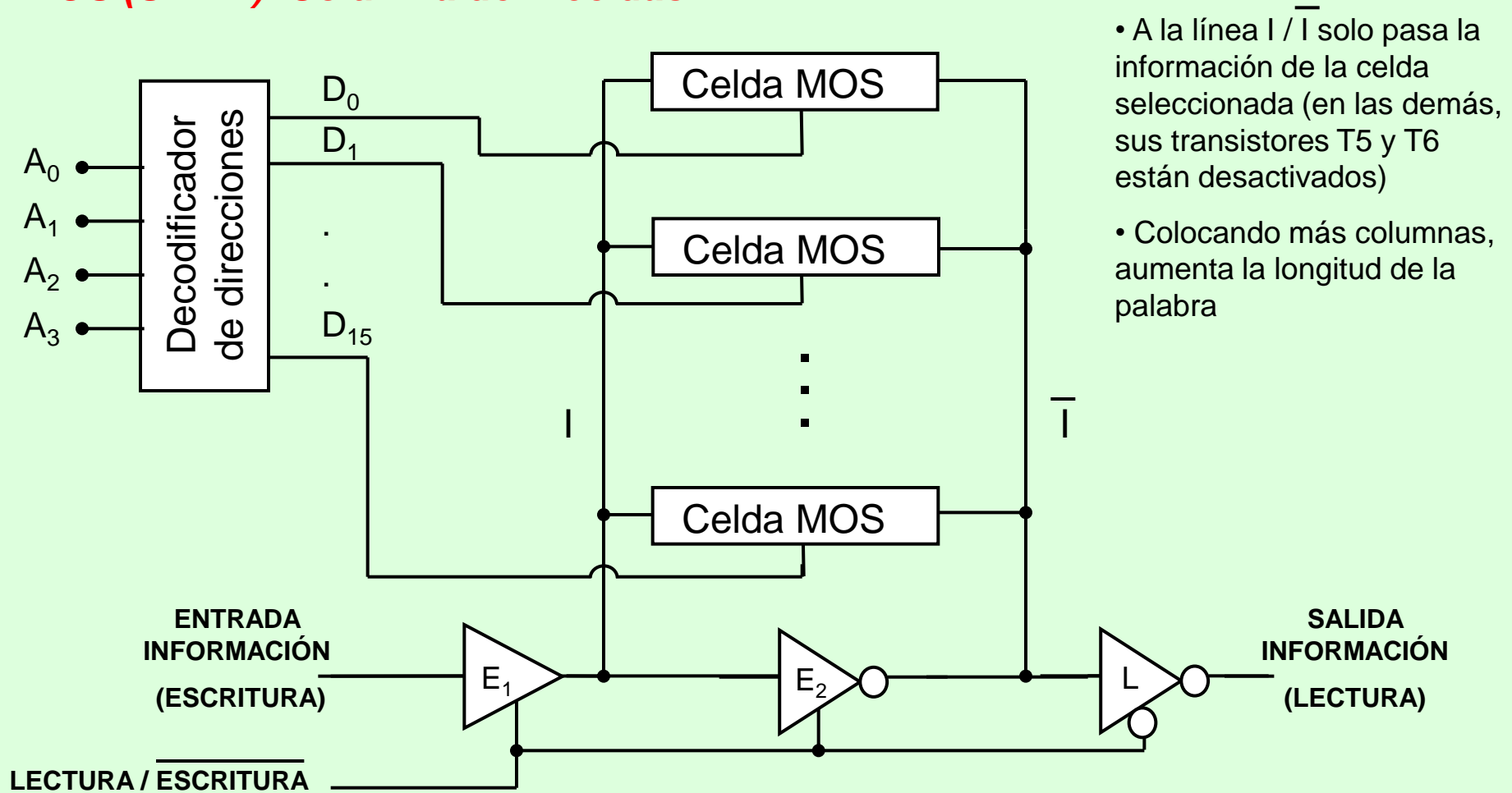
ESCRITURA: Selección a "1".  $T_5$  y  $T_6$  conducen. Forzamos el estado de  $T_1$  y  $T_2$  mediante  $I$  e  $\bar{I}$ .





## Tecnología de Fabricación: Memorias de Semiconductor

### **MOS (SRAM) Columna de N celdas**

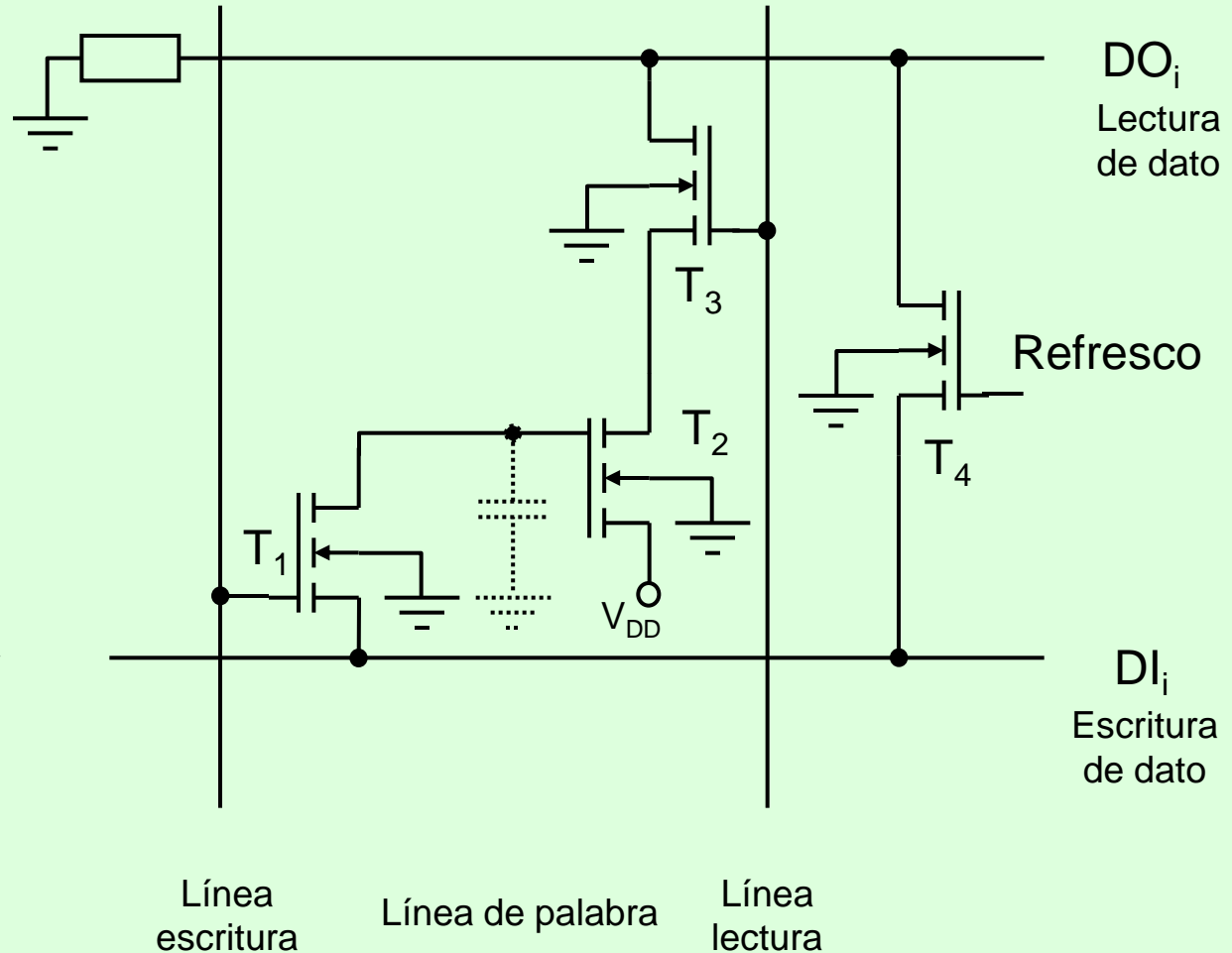


## Tecnología de Fabricación: Memorias de Semiconductor

### **MOS (DRAM)**

Celda básica de memoria:

- Tiene dos líneas de E/S de información (DO<sub>i</sub> y DI<sub>i</sub>), es decir, líneas separadas para lectura y escritura
- Tiene líneas de selección (línea de palabra) separadas para lectura y escritura
- Sólo necesita tres transistores; el transistor de refresco es compartido por múltiples celdas
- Es preciso un “refresco” periódico de la información para no perderla

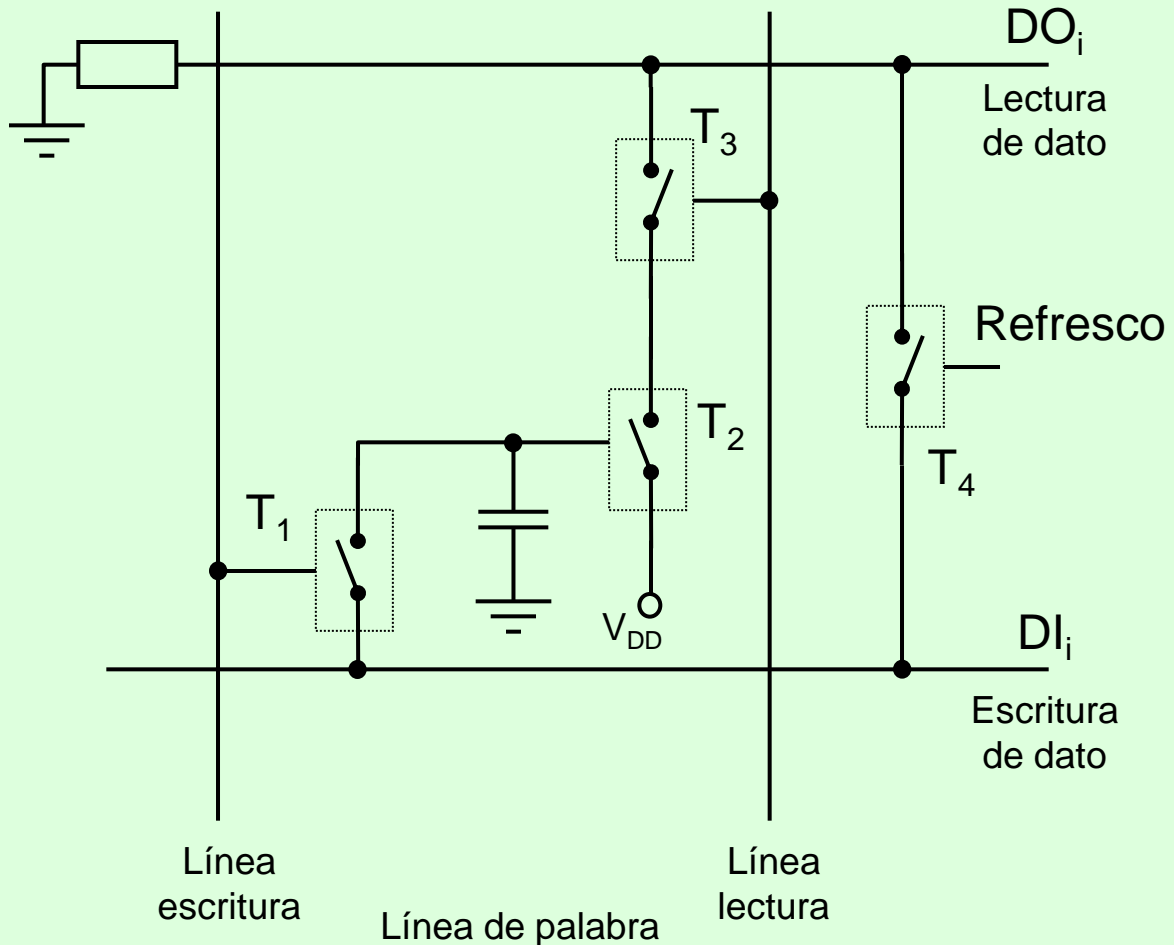


## Tecnología de Fabricación: Memorias de Semiconductor

### **MOS (DRAM)**

#### **Funcionamiento:**

- El valor guardado en la celda es la tensión en el condensador de puerta de  $T_2$  ("0" = 0V; "1"  $\cong V_{DD}$ )
- Escritura: al activar  $T_1$  el contenido de  $DI_i$  (Dato de entrada se guarda en la celda)
- Lectura: al activar  $T_3$  si la celda está a "1",  $T_2$  conduce y la salida  $DO_i$  se pone a  $V_{DD}$  ("1"); si la celda está a "0",  $T_2$  no conduce (al aire), y la resistencia a masa pone un "0"
- Refresco: se activan  $T_1$ ,  $T_3$  y  $T_4$  simultáneamente con lo que se refresca la información: si hay un "1" C se carga a  $V_{DD}$ .



## 14.2. Aplicaciones de las memorias y problemas asociados

### Denominación típica de las líneas en los circuitos de memoria (I)

**CS o CE = Chip Select o Chip Enable** (Selección o habilitación del chip). Señal que, junto a las señales de habilitación de lectura y/o de escritura permite activar los buffers de entrada/salida de datos de la memoria. Típicamente activa a nivel bajo.

**OE = Output Enable** (Habilitación de salidas: modo lectura)

**WR = Write Enable** (Habilitación de entradas: modo escritura). Se usa para escribir datos en las memoria RAM.

Alternativamente, puede usarse  **$W/\overline{R}$  = Write/ $\overline{\text{Read}}$**  (Escritura/Lectura). En una memoria RAM esta señal permite trabajar en modo escritura o bien en modo lectura.

## Denominación típica de las líneas en los circuitos de memoria (II)

**Di (Data)= Líneas de datos** (están conectadas a las líneas de bit de las memorias por las que entran/salen los datos)

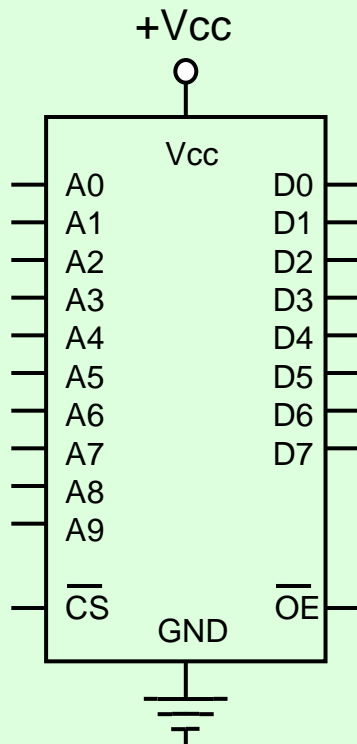
**DOi = Data Output** (En el caso de contar con líneas de entrada y de salida de datos separadas, éstas serían las líneas de datos de salida).

**Dli = Data Input** (En el caso de contar con líneas de entrada y de salida de datos separadas, éstas serían las líneas de datos de entrada)

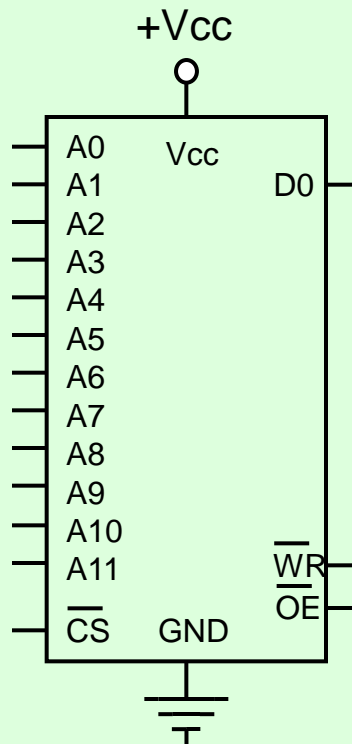
**Ai (Address)= Líneas de direcciones** (están conectadas a las líneas de palabra de las memorias por las que se selecciona la dirección o posición a la que se accede)

## Ejemplos de circuitos de memoria

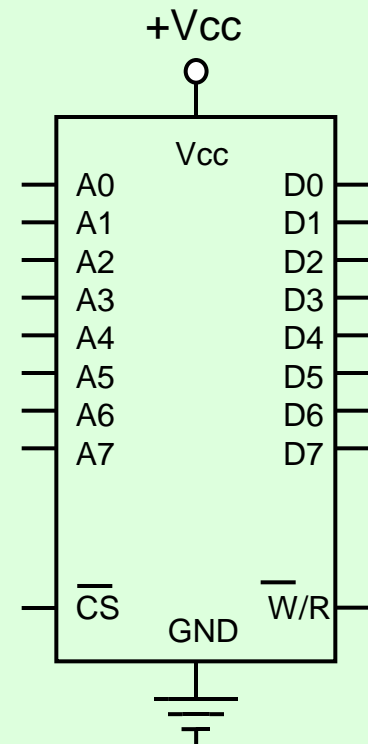
ROM de 1Kx8



RAM de 4Kx1



RAM de 256x8



**Aplicaciones típicas de las memorias**: almacenamiento de grandes cantidades de información, fundamentalmente en:

- Memoria de carga de la programación en dispositivos programables
- Memoria interna o externa en sistemas microprocesadores

**Problemas típicos** que se plantean cuando se trabaja con circuitos de memoria:

- 1) Ampliación (o reducción) del tamaño de la memoria.  
Se trata de construir un bloque de memoria de un tamaño determinado a partir de circuitos más pequeños (o más grandes).
- 2) Realización de la memoria física de un sistema microprocesador.  
Se trata de utilizar diferentes tipos de memoria según las necesidades particulares (Mapas de memoria).

## Ampliación (o reducción) del tamaño de la memoria

- 1) El número de líneas del bus de direcciones no coincide con el número de líneas de la memoria.

1.1) Ampliar la capacidad de direccionamiento de la memoria, utilizando varios circuitos (ampliación del bus de direcciones). Es el caso más habitual.

### Ejemplo 1: Construir una memoria ROM de 64Kx8 con circuitos de memoria ROM de 16Kx8

1.2) Reducir la capacidad de direccionamiento de un circuito de memoria demasiado grande para la aplicación. Para usar sólo la parte del circuito que se necesita, basta con fijar el valor de algunas de las líneas de direcciones (a masa, por ejemplo).

### Ejemplo 2: Construir una memoria RAM de 128Kx8 si se dispone de circuitos de 512Kx8



## Ampliación (o reducción) del tamaño de la memoria

- 2) El número de líneas del bus de datos no coincide con el número de líneas de la memoria.

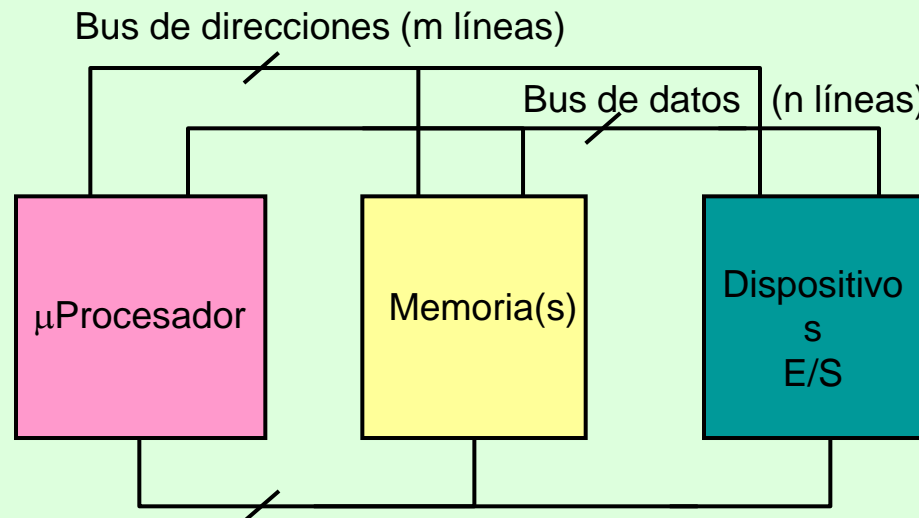
2.1) Ampliar la cantidad de bits presentes en cada posición utilizando varios circuitos (ampliación del bus de datos). Es el caso más habitual.

**Ejemplo 3: Construir una memoria ROM de 1Kx8 con circuitos de memoria ROM de 1Kx1**

2.2) Reducir el bus de datos de un circuito de memoria con más líneas de las necesarias en el bus de datos. Basta con no utilizar (dejar al aire) las líneas que no se emplean.

**Ejemplo 4: Construir una memoria RAM de 128Kx8 si se dispone de circuitos de 128Kx16**

**Mapa de memoria:** Es la representación gráfica de la memoria que es capaz de direccionar un microprocesador.



Bus de control (k líneas):

- Líneas de control de memorias/dispositivos
- Líneas de control de forma de transferencia
- Líneas de interrupción
- Señales de control del bus

## Ejemplo de mapa de memoria

Memoria total del microprocesador:

1Mx8 = 1MB

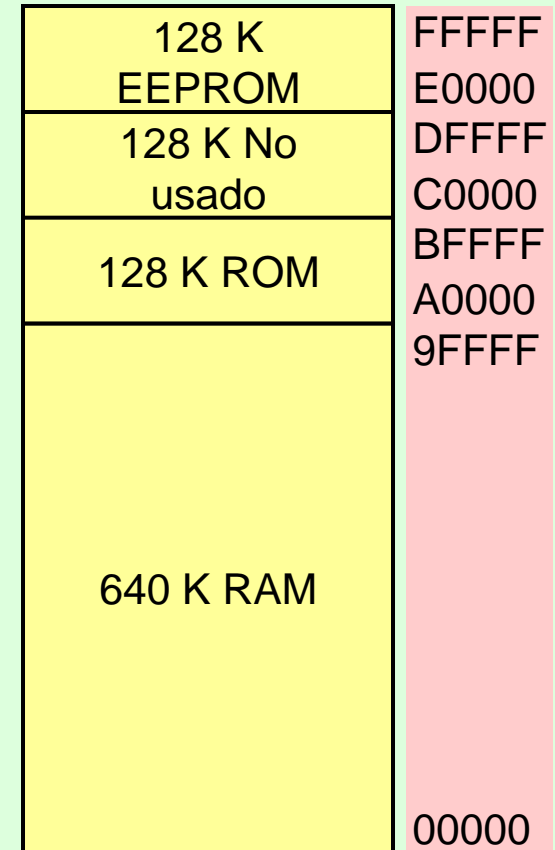
En el mapa de memoria pueden aparecer:

■ Los tamaños de las diferentes zonas de memoria direccionables por el procesador.

■ Las direcciones más notables.

- En el caso de  $\mu P$  con mapas de memoria, E/S y/o configuración independientes, existirán mapas independientes.

- En el caso de  $\mu P$  con mapas de memoria, E/S y/o configuración comunes, todo se representa en un único mapa de memoria/ entrada/salida.



Bus datos:  
8 bits

## Problemas relacionados con los mapas de memoria usuales:

- a) Dado el mapa de memoria deseado, realizar la implementación física: selección de los circuitos de memoria e interconexión de los mismos.
- b) Dado un esquema de conexión de circuitos de memoria, obtener el mapa de memoria resultante.

### Ejemplo 5. Mapa de memoria

Se dispone de un microprocesador con un bus de direcciones de 16 bits y un bus de datos de 8 bits. Además, utiliza las siguientes líneas de control para manejar memorias o dispositivos externos:

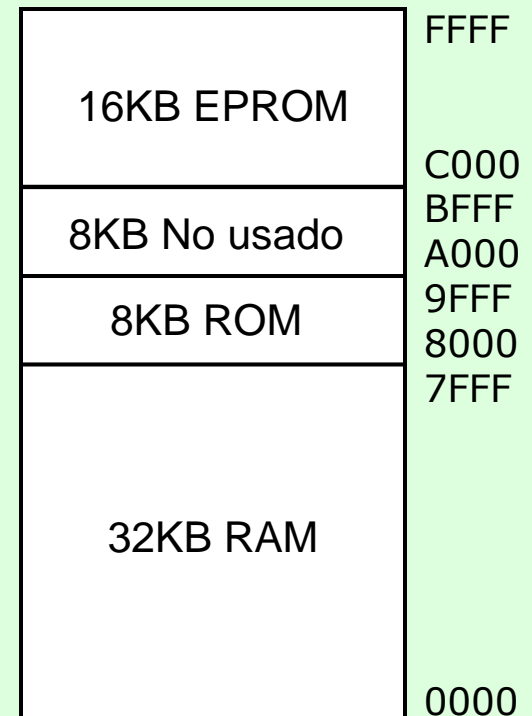
$\overline{M/IO}$ : = 1 Accede a memoria  
 $\overline{M/IO}$ : = 0 Accede a dispositivo de Entrada/Salida  
 $\overline{RD}$  Operación de lectura si está activa  
 $\overline{WR}$  Operación de escritura si está activa

Indicar la conexión a realizar para implementar el mapa de memoria de la figura, si se dispone de los siguientes circuitos:

Memoria RAM de 8Kx8

Memoria ROM de 8Kx1

Memoria EPROM de 8Kx4



## Ejemplo 6. Mapa de memoria

Se dispone de un microprocesador con un bus de direcciones de 20 bits y un bus de datos de 16 bits. Además, utiliza las siguientes líneas de control para manejar memorias o dispositivos externos:

$\overline{\text{MEM}}$ : = 0 Accede a memoria

$\overline{\text{R/W}}$  Operación de lectura / escritura

Indicar la conexión a realizar para implementar el mapa de memoria de la figura, si se dispone de los siguientes circuitos:

Memoria RAM de 512Kx16

Memoria ROM de 256Kx16

Memoria EPROM de 128Kx8

