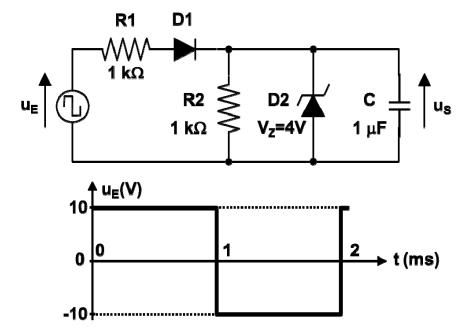


EJERCICIO 1

En el circuito de la figura, y para la tensión de entrada que se muestra, se pide:

- a) Dibujar, justificadamente, la evolución de la tensión de salida (U_S) durante el primer período, indicando los valores más notables.
- b) Obtener la(s) expresión(es) de la evolución de la tensión de salida, en los diferentes intervalos.

NOTA: El condensador está descargado en el instante inicial

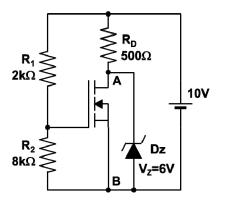


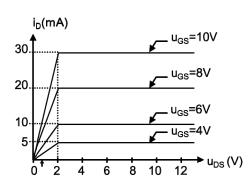


Universidad de Oviedo. Escuela Politécnica de Ingeniería de Gijón Tecnología Electrónica de Computadores. 2º Curso Grado en Ingeniería Informática en Tecnologías de la Información Examen de Enero de 2015

EJERCICIO 2

En el circuito de la figura, el MOSFET tiene las curvas características que se indican.





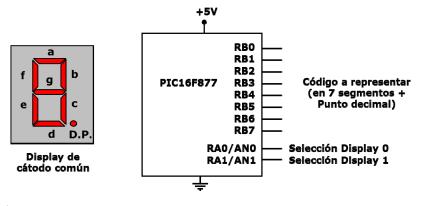
Se pide:

- a) Dibujar la curva característica sobre la que se sitúa el punto de funcionamiento del MOSFET, razonando la respuesta.
- b) Obtener y dibujar la recta de carga del circuito de drenador del MOSFET (equivalente que ve el MOSFET entre A y B) razonando su obtención
- c) Dibujar y calcular el punto de funcionamiento del MOSFET.
- d) Calcular el punto de funcionamiento del zéner



EJERCICIO 3

Se quiere realizar la conexión de dos **displays de cátodo común** a los puertos de un microcontrolador PIC16F877. Concretamente, se utilizará el puerto B (líneas RB0 a RB7) para sacar el código a representar, y las dos líneas más bajas del puerto A (RA0 y RA1) para la selección de los displays



Se pide:

- a) Proponer un circuito que permita visualizar la información deseada en los displays, indicando qué valores se han de escribir en las líneas de los puertos (ceros o unos) para hacer lucir los displays correctamente
- b) Realizar el cálculo de los elementos del circuito anterior, si se dispone de resistencias de cualquier valor, y de transistores bipolares con β =10, β =100 β =500 y β =1000 (escoger el valor que se desee) que pueden considerarse ideales.

Las características de salida de los puertos del PIC son las siguientes: $i_{OL}=25$ (mA), $i_{OH}=-25$ (mA), $u_{OH}=5$ (V), $u_{OL}=0$ (V).



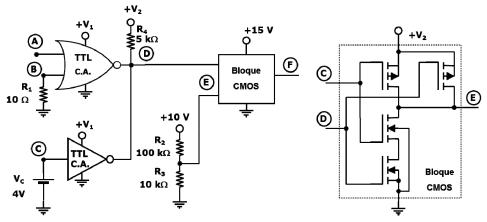
Universidad de Oviedo. Escuela Politécnica de Ingeniería de Gijón Tecnología Electrónica de Computadores. 2º Curso Grado en Ingeniería Informática en Tecnologías de la Información Examen de Enero de 2015

EJERCICIO 4

PARTE 1

En el circuito de la figura, se pide:

- a) Razonar los valores correctos de las tensiones V₁ y V₂
- b) Identificar, razonadamente, la función realizada por el bloque CMOS
- c) Niveles lógicos en A, B, C, D, E y F, justificando la respuesta



Características de entrada de las puertas TTL en colector abierto:

$$i_{IL}$$
=1,6 (mA); i_{IH} =-40(μ A); u_{IL} =0,8(V); u_{IH} =2,0(V)

PARTE 2

Sintetizar la función lógica f(A,B,C,D) cuya tabla de verdad se adjunta en la figura, utilizando:

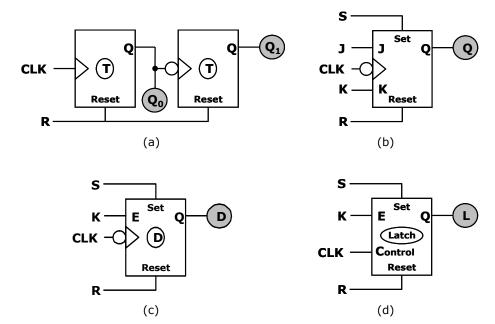
- a) El mínimo número posible de puertas NAND
- b) Un decodificador 4 a 16 con salidas activas a nivel bajo y una puerta lógica apropiada con el número de entradas que sea preciso, indicando de qué puerta se trata

D	С	В	Α	f
0	0	0	A 0	1
0	0	0	1	0
0	0	1	0	0
0	0	1	1	0
0	1	1 0 0	0	1
0	1	0	1	1
0	1	1	0	1
0	1	1	1	1
1	1 0 0	1 0 0 1 1 0	0	0
1	0	0	1	1
1	0	1	0	Χ
1	0	1	1	Χ
1	1	0	0	Χ
D 0 0 0 0 0 0 0 1 1 1 1 1 1	1	0	1 0 1 0 1 0 1 0 1 0	1 0 0 1 1 1 1 0 1 X X X X
1	1	1	0	Χ
1	1	1	1	Χ



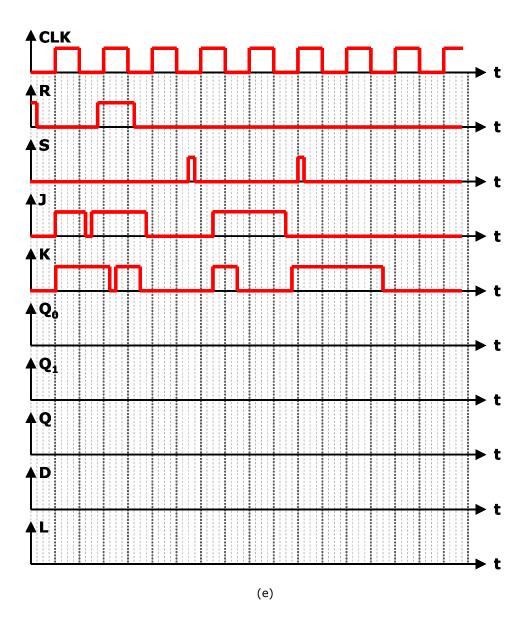
EJERCICIO 5

Se pide, para los circuitos de las figuras (a), (b), (c) y (d), y dada la evolución de las entradas que se indica en la figura (e) completar el cronograma con la evolución de las salidas Q_0 , Q_1 , Q_1 , Q_2 , Q_3 U que aparecen indicadas (Señaladas mediante los círculos sombreados)





Universidad de Oviedo. Escuela Politécnica de Ingeniería de Gijón Tecnología Electrónica de Computadores. 2º Curso Grado en Ingeniería Informática en Tecnologías de la Información Examen de Enero de 2015

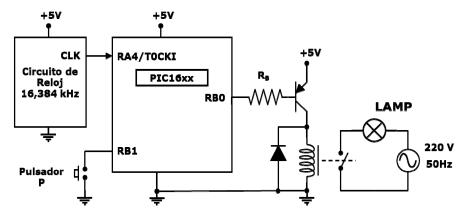


NOMBRE:



EJERCICIO 6

Se quiere realizar un circuito para controlar el encendido temporizado de una luz de escalera utilizando un microcontrolador PIC16F877A. Se ha decidido utilizar el siguiente circuito:



El funcionamiento deseado es el siguiente:

- Al arrancar el circuito, la luz estará apagada
- Cuando se accione el pulsador, la lámpara deberá encenderse durante 60 segundos y luego apagarse

Para ello, nos han proporcionado el programa adjunto, pero al probarlo, el circuito no funciona correctamente.

Se pide:

- a) ¿Cuál es el tiempo que se temporiza en la subrutina "Temporiza"?. Justificar la respuesta. Si el tiempo no se corresponde con los 60 s pedidos, indicar los cambios a realizar en el programa para conseguir temporizar el tiempo correcto, justificando la respuesta.
- b) Con la conexión del PIC que se indica, analizar si los valores que se escriben en los registros asociados a los puertos cumplen con el propósito del programa. De no ser así, indicar los errores cometidos y los cambios a realizar para conseguir un correcto funcionamiento, coherente con el esquema eléctrico.



Universidad de Oviedo. Escuela Politécnica de Ingeniería de Gijón Tecnología Electrónica de Computadores. 2º Curso Grado en Ingeniería Informática en Tecnologías de la Información Examen de Enero de 2015

c) En el caso de que exista algún error adicional, explicar en qué consiste y corregirlo. Tras revisar todos los errores escribir de nuevo el programa corregido

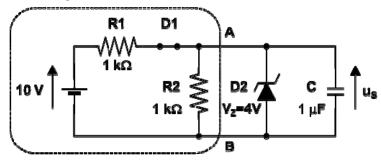
```
; ******************************* luz escalera.asm ****************
            LIST p=16F877A
            INCLUDE <p16f877A.inc>
                       XT OSC & WDT OFF & PWRTE ON & BODEN ON & LVP OFF
             CONFIG
CONT
            EQU 0x20
            ORG 0x00
Inicio
            clrf PORTB
            bsf STATUS, RPO
            movlw b'111111101'
            movwf TRISB
            movlw b'111111111'
            movwf TRISA
            movlw b'10000111'
            movwf OPTION REG
           btfss PORTB, 1
Principal
            call Temporiza
            goto Principal
Temporiza
            bsf PORTB, 1
            movlw d'15
            movwf CONT
            bcf INTCON, TOIF
Tparcial
            movlw d'248
            movwf TMR0
            btfss INTCON, TOIF
Espera
            goto Espera
            decfsz CONT
            goto Tparcial
           bcf PORTB, 0
            return
            END
```



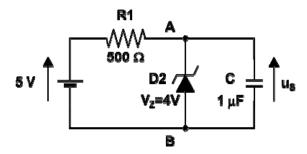
EJERCICIO 1

Intervalo 0<t<1 ms

Puesto que la tensión de entrada es positiva y el condensador está inicialmente descargado, el diodo D1 conduce, el circuito equivalente es el de la figura y el condensador se carga.



Para calcular la carga del condensador, obtenemos primero el equivalente Thevenin entre A y B, resultando:



Si no hubiera zéner, el condensador se cargaría según una ley exponencial (circuito RC) hasta una tensión de 5 V (línea de trazos). Sin embargo, el zéner entra en conducción al llegar a 4 V, limitando la tensión. Dependiendo de la constante de tiempo, se alcanzará este punto o no dentro del intervalo.





Universidad de Oviedo. Escuela Politécnica de Ingeniería de Gijón Tecnología Electrónica de Computadores. 2º Curso Grado en Ingeniería Informática en Tecnologías de la Información Examen de Enero de 2015

Podemos escribir la ecuación de la tensión de salida (tensión en el condensador):

$$u_s(t) = u_s(\infty) - \left[u_s(\infty) - u_s(0)\right] \cdot e^{-\frac{t}{\tau}},$$

siendo la constante de tiempo τ =R·C=500 Ω · 1 μ F=500 μ s

En este caso $u_S(\infty)=5$ V y $u_S(0)=0$, por lo que resulta:

$$u_s(t) = 5 - [5 - 0] \cdot e^{-\frac{t}{\tau}} = 5 \cdot \left(1 - e^{-\frac{t}{\tau}}\right)$$

El tiempo que tarda en llegar a 4 V es t₁ tal que

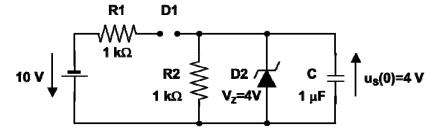
$$4 = 5 \cdot \left(1 - e^{-\frac{t_1}{\tau}}\right) \Rightarrow \frac{4}{5} = 1 - e^{-\frac{t_1}{\tau}} \Rightarrow e^{-\frac{t_1}{\tau}} = 1 - \frac{4}{5} \Rightarrow -\frac{t_1}{\tau} = Ln\frac{1}{5} \Rightarrow t_1 = -\tau \cdot Ln\frac{1}{5} = 804 \ \mu s = 0.8 \ ms$$

Por tanto, se alcanza dentro del intervalo, y el zéner entra en conducción en t_1 =0,8 ms

Intervalo 1ms<t<2 ms

En el instante inicial, el condensador se mantiene cargado a 4V (tensión al final del intervalo anterior) ya que la tensión no puede variar bruscamente.

El circuito equivalente al comienzo del intervalo es:



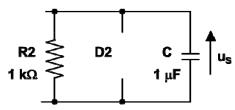
Puede verse que el diodo D1 queda polarizado inversamente, al soportar una tensión inversa de 10+4=14 V, por lo que no conduce.

Sin corriente por la rama de la entrada, el condensador tendería a descargarse, por lo que, en cuanto empiece a descargarse, su tensión es inferior a la tensión zéner, que deja de conducir, y se descarga por R2.

La tensión en el condensador tiende a cero en régimen permanente.



El circuito equivalente es:



La descarga sigue una ley exponencial que, si tomamos un nuevo origen de tiempos en t= 1ms, satisface:

 $u_S(0)$ = 4 V, ya que la tensión en el condensador es la correspondiente al final del intervalo anterior, al no poder cambiar bruscamente

 $u_S(\infty) {=}\ 0$ V, ya que el condensador se descargaría totalmente en régimen permanente

Constante de tiempo del circuito: $\tau=R\cdot C=1$ k $\Omega\cdot 1$ $\mu F=1$ ms

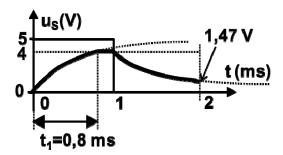
Por tanto:

$$u_{_{S}}(t) = u_{_{S}}(\infty) - \left[u_{_{S}}(\infty) - u_{_{S}}(0)\right] \cdot e^{-\frac{t}{\tau}} = 0 - \left[0 - 4\right)\right] \cdot e^{-\frac{t}{\tau}} = 4 \cdot e^{-\frac{t}{\tau}}$$

Podemos calcular, como curiosidad, la tensión al final del intervalo (t_2 =1ms) para hacer la gráfica:

$$u_s(t_2) = 4 \cdot e^{-\frac{t_2}{\tau}} = 4 \cdot e^{-\frac{1ms}{1ms}} = 4 \cdot e^{-1} = 4 \cdot 0,368 = 1,47 \text{ V}$$

Finalmente, podemos dibujar la evolución que nos piden, indicando los valores notables:





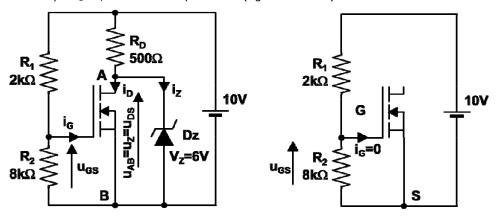
Universidad de Oviedo. Escuela Politécnica de Ingeniería de Gijón Tecnología Electrónica de Computadores. 2º Curso Grado en Ingeniería Informática en Tecnologías de la Información Examen de Enero de 2015

EJERCICIO 2

Antes de empezar, dibujamos los sentidos de tensiones y corrientes que utilizaremos sobre el circuito (figura izquierda).

Obtenemos, en primer lugar, la tensión puerta-fuente.

Puesto que i_G=0, el circuito de puerta es (figura derecha):



Se trata de un divisor resistivo:

$$u_{GS} = \frac{R_2}{R_1 + R_2} \cdot 10(V) = \frac{8k\Omega}{2k\Omega + 8k\Omega} \cdot 10(V) = 8(V)$$

Luego la curva característica es la correspondiente a u_{GS}=8V

Para resolver el circuito de drenador, supongamos primero que el zéner no conduce. Si al resolver el circuito se obtuviera $u_{DS}>V_Z$, entonces el zéner conduciría, y volveríamos a realizar los cálculos.

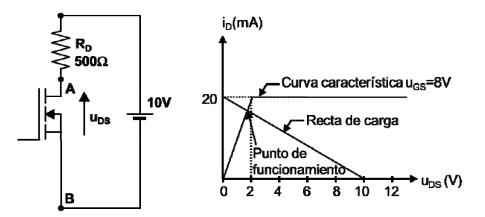
El circuito de drenador es, entonces, el de la figura (izquierda).

La recta de carga del circuito de drenador es entonces tal que:

- Punto correspondiente a tensión en vacío: i_0 =0 A , u_0 =10 V (pila)
- Punto correspondiente a cortocircuito: $u_{CC}=0 \text{ V}, \ i_{CC}=\frac{10(\text{V})}{500(\Omega)}=20(\text{mA})$

Tras representar la curva característica correspondiente a u_{GS} =8V y la recta de carga, puede verse que el punto de funcionamiento (corte entre ambas) parece que está en la zona de comportamiento resistivo

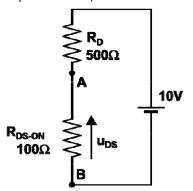




Calculamos, finalmente, los valores exactos. Si suponemos que está en la zona de comportamiento resistivo (como parece) la resistencia equivalente del MOSFET entre drenador y fuente es (de la curva característica):

$$R_{DS-ON} = \frac{2(V)}{20(mA)} = 100(\Omega)$$

El circuito equivalente es, entonces:





Con lo que se obtiene, finalmente:

$$i_{_{D}} = \frac{10 \text{ V}}{500 \ \Omega + 100 \ \Omega} = 16,67 (\text{mA}) \quad \text{y} \quad u_{_{DS}} = \frac{R_{_{DS-ON}}}{R_{_{DS-ON}} + R_{_{D}}} \cdot 10 (\text{V}) = \frac{100 \ \Omega}{100 \ \Omega + 500 \ \Omega} \cdot 10 (\text{V}) = 1,67 \ (\text{V})$$

<u>Punto de funcionamiento del MOSFET:</u> u_{GS} =0,8 V, u_{DS} =1,67 V i_{D} =16,67 mA Finalmente, y puesto que el zéner efectivamente no conduce (u_{AB} <V $_{Z}$), el <u>Punto de funcionamiento del zener</u> es i_{Z} =0, u_{Z} = u_{DS} = u_{AB} =1,67 V

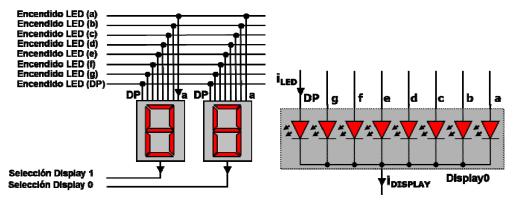


Universidad de Oviedo. Escuela Politécnica de Ingeniería de Gijón Tecnología Electrónica de Computadores. 2º Curso Grado en Ingeniería Informática en Tecnologías de la Información Examen de Enero de 2015

EJERCICIO 3

Dadas las restricciones, habrá que realizar un barrido, encendiendo alternativamente los dos displays, y sacando respectivamente el código de cada uno cuando esté activo el display correspondiente.

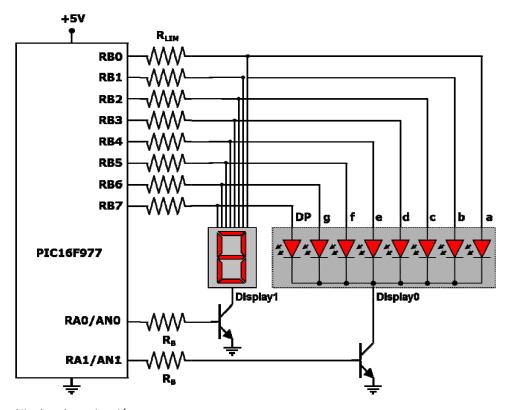
En primer lugar, calculamos las corrientes necesarias (figura)



- a) Corriente por cada LED. Puesto que cada LED de un display luce la mitad del tiempo, hay que multiplicar la corriente por dos para que luzca adecuadamente. Así, si n=2 es el número de displays, y i_{LED-MEDIA}=10 mA (dato) se tiene: I_{LED-MAX}=n·I_{LED-MED}= 2·10 mA= 20 mA.
 Puesto que esta corriente es inferior a los 25 mA que proporciona/absorbe el PIC, la conexión se puede hacer directamente y no necesita transistores para la parte superior del display por la que se saca el código.
- b) Corriente por cada display. En el peor caso, lucirán todos los LED. Si hay k LEDs/display (en este caso k=8), la corriente total es:
 I_{DISPLAY-MAX} = k·I_{LED-MAX} = k·20 mA = 8·20 mA = 160 mA
 Que es superior a los 25 mA que proporciona el PIC. Utilizaremos pues transistores para la parte inferior, por la que se selecciona el display.



Por tanto, el circuito final a utilizar será el siguiente:



Niveles de activación

Puede verse que:

- a) El display se activa con un "1" en la salida RAi correspondiente (habrá que garantizar la saturación del transistor cuando circula corriente por la base para que la tensión en el cátodo del display sea 0 V)
- b) El LED correspondiente a cada barra luce cuando la salida RBi correspondiente esté también a "1", aplicando tensión al ánodo correspondiente.



Universidad de Oviedo. Escuela Politécnica de Ingeniería de Gijón Tecnología Electrónica de Computadores. 2º Curso Grado en Ingeniería Informática en Tecnologías de la Información Examen de Enero de 2015

Cálculo de los elementos del circuito

a) Resistencia limitadora. Nos dan como dato la caída directa del LED: $V_D\!=\,2$ V.

Si queremos que circule la corriente calculada $I_{\text{LED-MAX}}$ =20 mA, se tiene:

$$I_{\text{LED-MAX}} = \frac{V_{\text{CC}} - V_{\text{D}}}{R_{\text{LIM}}} \Rightarrow R_{\text{LIM}} = \frac{V_{\text{CC}} - V_{\text{D}}}{I_{\text{LED-MAX}}} = \frac{5V - 2V}{20 \text{ mA}} = 150 \text{ }\Omega$$

b) Con una corriente de base máxima $i_B=25$ mA, la corriente máxima que se puede manejar en el colector es $i_C=\beta \cdot i_B$, por lo que incluso si $\beta=10$ podríamos manejar 250 mA que es mayor que la corriente por el display (160 mA). Así que vale cualquier valor de β . Escogemos, por ejemplo $\beta=100$.

Para que el circuito funcione correctamente, debemos garantizar la saturación del transistor en el peor caso, que correspondería a la máxima corriente de colector, que se da cuando lucen todos los LED.

En esas condiciones, se tiene que $u_{CE}=0$ y $i_{COLECTOR}=i_{DISPLAY-MAX}=160$ mA (ya calculado)

Para garantizar que el transistor se satura, ha de ser:

$$i_{\text{COLECTOR}} \le \beta \cdot i_{\text{BASE}} \Rightarrow i_{\text{BASE}} \ge \frac{i_{\text{COLECTOR}}}{\beta} = \frac{160 \text{ mA}}{100} = 1.6 \text{ mA}$$

Por otra parte, si el transistor es ideal, se tiene que:

$$i_{BASE} = \frac{5V}{R_B}$$

Puesto que $i_{BASE} \ge 1,6 \text{ mA}$, se tiene:

$$1,6\text{mA} \le I_{\text{BASE}} = \frac{5\text{V}}{R_{\text{B}}} \Rightarrow R_{\text{B}} \le \frac{5\text{ V}}{1,6\text{ mA}} = 3125\ \Omega$$

Escogemos, por ejemplo, R_B = 1 $k\Omega$, con lo que:

por lo que, en efecto, el transistor está saturado

$$i_{BASE} = \frac{5V}{1 \text{ k}\Omega} = 5 \text{ mA}$$
 (que es inferior a los 25 mA que da el puerto)

Podemos comprobar que $\beta \cdot i_{BASE} = 100 \cdot 5 \, \text{mA} = 500 \, \text{mA} \geq 160 \, \text{mA} = i_{COLECTOR} = i_{DISPLAY-MAX}$



EJERCICIO 4

PARTE 1

En el circuito de la figura, se pide:

- a) V_1 es la alimentación de un circuito TTL: $+5V\pm5\%$. Por tanto $4,75 \le V_1 \le 5,25$ En cuanto a V_2 , para que el interfaz con el bloque C-MOS funcione correctamente, se ha de cumplir que funcione bien para el 0 y para el 1:
- Para el 0, sirve cualquier tensión: al saturar alguno de los transistores de salida del circuito TTL en colector abierto, la tensión es inferior al 30% de la alimentación de CMOS de 15 V, ya que el 30% de 15 V son 4,5 V
- Para el 1, las salidas de las puertas TTL en colector abierto son tales que los transistores están cortados. Por tanto, la tensión de salida es V₂, que debe ser mayor del 70% de la alimentación del bloque CMOS (10,5 V). Valdría cualquier tensión superior. Lógicamente, la tensión más cómoda a escoger sería la de +15 V, de la que ya se dispone para alimentar el bloque CMOS.
- b) Cada entrada se conecta a las puertas de un par de MOSFET complementarios: uno de canal N (parte inferior) y otro de canal P (parte superior).
- Si la entrada correspondiente es un 1, se tiene $u_E = +V_{CC}$

Para el MOSFET de canal N: $u_{GS} = u_{E} - 0 = +V_{CC}$, y por tanto conduce

Para el MOSFET de canal P: $u_{GS} = u_E - V_{CC} = + V_{CC} - V_{CC} = 0$, y por tanto no conduce Si la entrada correspondiente es un 0, se tiene $u_E = 0$

Para el MOSFET de canal N: u_{GS} = 0-0=0, y por tanto no conduce

Para el MOSFET de canal P: $u_{GS} = 0 - V_{CC} = V_{CC}$, y por tanto conduce

La única posibilidad de que la salida sea 0 es que los dos MOSFET de canal N estén conduciendo (lo que supone que ambas entradas están a 1). En esas condiciones, los dos MOSFET de canal P están cortados.

Se trata, por lo tanto de una puerta NAND.

Entrada 1	Entrada 2	Salida	
0	0	1	
0	1	1	
1	0	1	
1	1	0	



Universidad de Oviedo. Escuela Politécnica de Ingeniería de Gijón Tecnología Electrónica de Computadores. 2º Curso Grado en Ingeniería Informática en Tecnologías de la Información Examen de Enero de 2015

c) Niveles lógicos en A, B, C, D, E y F.

<u>Punto A.</u> Se trata de una entrada al aire, por lo que el transistor de la entrada del circuito TTL no puede conducir. Por tanto es un 1 lógico

<u>Punto B.</u> Existe una resistencia muy pequeña conectada a masa. El transistor de entrada conducirá y en la entrada tendremos una tensión muy próxima a 0 V que se interpreta como un 0 lógico

<u>Punto C.</u> Hay una tensión de 4 V > u_{IH} . Por tanto se interpreta como un 1 lógico <u>Punto D.</u> Existe un Wired-AND entre las salidas de las dos puertas TTL en colector abierto. Analizando cada una por separado, se tiene:

- Puerta NOR. Entradas A=1 y B=0. A NOR B = 1 NOR 0 =0
- Puerta NOT. Entrada C=1. NOT C = 0
- Al hacer el Wired-AND: 0 AND 0 = 0. Por tanto en el punto D hay un 0

Punto E. Se trata de un divisor resistivo.

La tensión en E es:
$$V_E = 10 \text{ V} \cdot \frac{10 \text{ k}\Omega}{10 \text{ k}\Omega + 100 \text{ k}\Omega} = 0.9 \text{ V} \le 30\% (15\text{V}) = 4.5 \text{ V} = u_{IL}$$

Puesto que es inferior al máximo valor de tensión para el 0, es un 0 Punto F. Puesto que D=0 y E=0, F=0 NAND 0 = 1

PARTE 2

 a) Realizamos el mapa de Karnaugh y agrupamos términos del mayor tamaño posible. La agrupación más eficiente, sería:

BADC	00	01	11	10
00	1	1	Х ³	
01		1	X	1(2)
11		1	x	х
10		1	х	Х

$$f = \overline{D} \cdot \overline{B} \cdot \overline{A} + D \cdot A + C$$

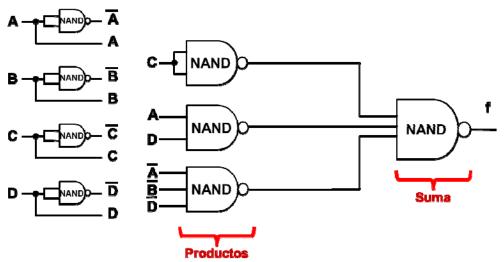
$$1$$

$$2$$

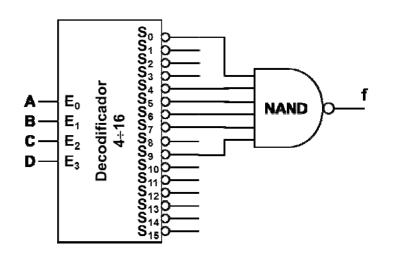
$$3$$



Cuya implementación con puertas NAND es:



b)

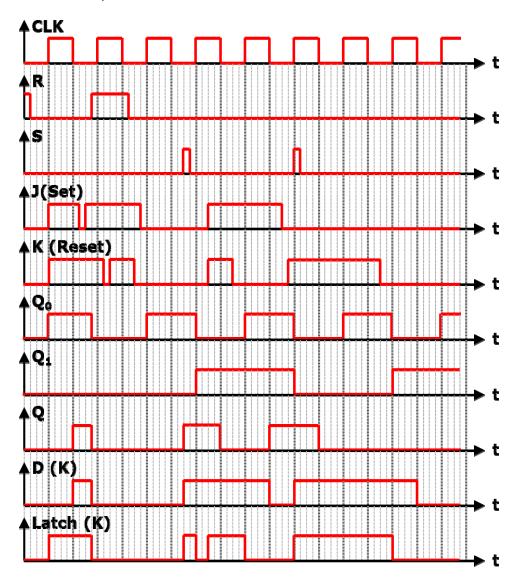




Universidad de Oviedo. Escuela Politécnica de Ingeniería de Gijón Tecnología Electrónica de Computadores. 2º Curso Grado en Ingeniería Informática en Tecnologías de la Información Examen de Enero de 2015

EJERCICIO 5

Solución completa:

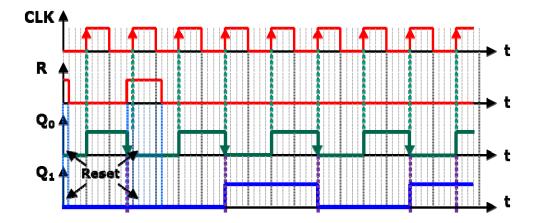




Explicación:

Biestables T

- La franja azul indica la zona de activación del RESET (prioritaria) que fuerza el estado de las salidas Q_0 y Q_1 de los biestables a 0 (RESET) sea cual sea el estado de CLK
- Se han indicado los flancos activos de CLK para la entrada del primer biestable (los ascendentes) y que hacen que cambie su salida Q_0 , siempre que no esté en RESET. Puede verse que el segundo flanco no hace cambiar la salida Q_0 ya que está activo el RESET
- También se han indicado los flancos activos de Q_0 para la entrada del segundo biestable (descendentes) y que hacen que cambie su salida Q_1 , siempre que no esté en RESET. Puede verse que el segundo flanco no hace cambiar la salida Q_1 ya que está activo el RESET

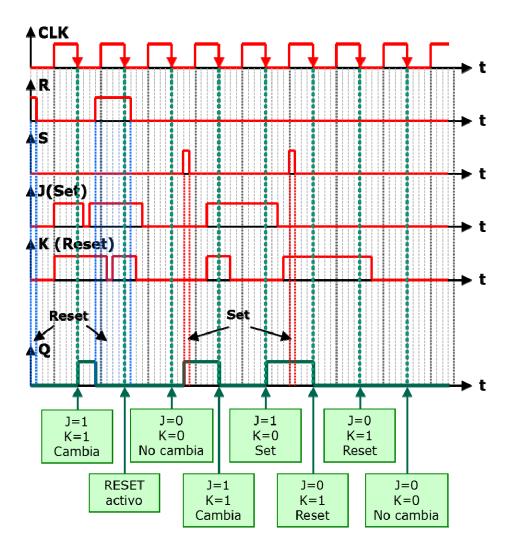




Universidad de Oviedo. Escuela Politécnica de Ingeniería de Gijón Tecnología Electrónica de Computadores. 2º Curso Grado en Ingeniería Informática en Tecnologías de la Información Examen de Enero de 2015

Biestable J-K

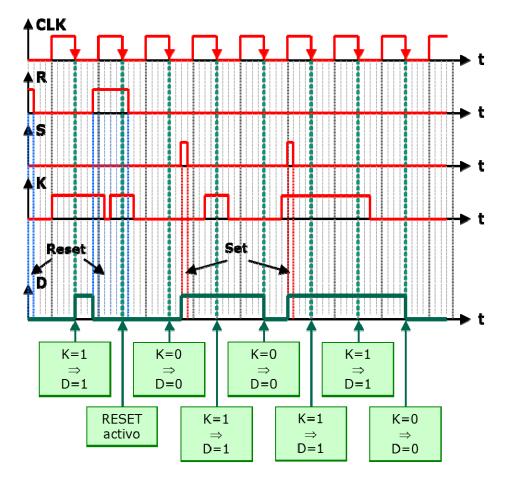
- La franja azul indica la zona de activación del RESET (prioritaria) que fuerza el estado de la salida del biestable a 0 (RESET) sea cual sea el estado de CLK
- La franja roja indica la zona de activación del SET (prioritaria) que fuerza el estado de la salida del biestable a 1 (SET) sea cual sea el estado de CLK





Biestable D

- La franja azul indica la zona de activación del RESET (prioritaria) que fuerza el estado de la salida del biestable a 0 (RESET) sea cual sea el estado de CLK
- La franja roja indica la zona de activación del SET (prioritaria) que fuerza el estado de la salida del biestable a 1 (SET) sea cual sea el estado de CLK

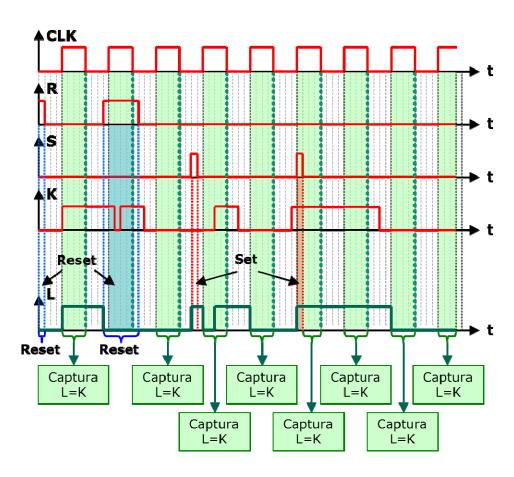




Universidad de Oviedo. Escuela Politécnica de Ingeniería de Gijón Tecnología Electrónica de Computadores. 2º Curso Grado en Ingeniería Informática en Tecnologías de la Información Examen de Enero de 2015

Biestable Latch

- La franja azul indica la zona de activación del RESET (prioritaria) que fuerza el estado de la salida del biestable a 0 (RESET) sea cual sea el estado de CLK
- La franja roja indica la zona de activación del SET (prioritaria) que fuerza el estado de la salida del biestable a 1 (SET) sea cual sea el estado de CLK
- La franja verde indica la zona en la que el latch está capturando la entrada, y por tanto Q=E, es decir L=K, salvo que estemos haciendo un SET o un RESET





EJERCICIO 6

a) Tiempo temporizado.

La inicialización del temporizador se hace al escribir sobre el registro OPTION_REG

Concretamente, se escribe OPTION REG=b'10000111'

Con ello, se tiene:

Bit 5. TOCS=0. Utiliza el ciclo de instrucción interno (y no conocemos la frecuencia del reloj interno)

Bit 4. TOSE=0. Usa la transición low-high para incrementarse

Bit 3. PSA=0. Prescaler asignado al Timer 0

Bits 2-0: 111. Divisor de frecuencia del prescaler 1:256

Puesto que la frecuencia del reloj interno es desconocida, no sería posible calcular nada.

Vamos a calcularlo, si suponemos un cristal de 4 MHz. Entonces se tendría:

$$T_{INSTRUCCION} = 4 \cdot T_{CLK} = \frac{4}{4 MHz} = 1 \mu s$$

La subrutina de temporización realiza 15 temporizaciones, cargando el valor TMR0=d'248'.

El tiempo temporizado en cada una, sería:

Tiempo =
$$[(256 - \text{Prec arga}) \cdot \text{Prescaler} + 2] \cdot \text{T}_{\text{INSTRUCCIÓN}}$$

Tiempo = $[(256 - 248) \cdot 256 + 2] \cdot 1 \mu \text{s} = 2046 \, \mu \text{s} = 2.046 \, \text{ms}$

Por tanto, en total se temporizan $15 \cdot 2,046 \text{ ms} = 30,69 \text{ ms}$

Para conseguir temporizar 60 s, con el esquema indicado, deberíamos usar el reloj externo. En ese caso, el tiempo temporizado en cada temporización sería:

Tiempo =
$$[(256 - Prec arga) \cdot Prescaler + 2] \cdot T_{CLK}$$
 EXTERNO

Con el reloj que nos proporcionan, se tiene:

$$T_{CLK_EXTERNO} = \frac{1}{16.384 \text{ kHz}} = 61,035 \,\mu\text{s}$$



Universidad de Oviedo. Escuela Politécnica de Ingeniería de Gijón Tecnología Electrónica de Computadores. 2º Curso Grado en Ingeniería Informática en Tecnologías de la Información Examen de Enero de 2015

El máximo tiempo que se podría temporizar, es:

Tiempo =
$$[(256 - 0) \cdot 256 + 2] \cdot T_{CLK_EXTERNO} = [256 \cdot 256 + 2] \cdot \frac{1}{16384} = 4 \text{ s}$$

Hay que hacer varias temporizaciones. Podemos, por ejemplo, para que sea un cálculo cómodo, hacer 60 temporizaciones de 1s.

Si ajustamos el prescaler al máximo (256), el valor a precargar en el TMRO sería:

1 s = Tiempo =
$$[(256 - \text{Pr ec arga}) \cdot 256 + 2] \cdot T_{\text{CLK_EXTERNO}} = [(256 - \text{Pr ec arga}) \cdot 256 + 2] \cdot \frac{1}{16384}$$

$$(256 - \text{Pr}\,\text{ec}\,\text{arga}) \cdot 256 + 2 = 16384 \Rightarrow (256 - \text{Pr}\,\text{ec}\,\text{arga}) = \frac{16384 - 2}{256} \cong 64$$

Precarga=256-64=192, que sería el valor a precargar en TMR0 en cada temporización.

Inicialización del temporizador:

Bit 5. TOCS=1. Utiliza el ciclo de reloj de la señal en RA4/TOCKI

Bit 4. TOSE=X. Es irrelevante la transición a utilizar low-high o high-low

Bit 3. PSA=0. Prescaler asignado al Timer 0

Bits 2-0: 111. Divisor de frecuencia del prescaler 1:256

Con lo que OPTION_REG='xx1x0111'. Por ejemplo 'xx100111'

NOTA: Los bits 7 y 6 dependen del ajuste para el PORTB y se comentarán después.

La subrutina de temporización quedaría igual que antes, excepto en que:

- Se cargaría el valor d'60' en vez de d'15' en el registro/variable CONT
- Se cargaría el valor d'192' en vez de `248' en el registro TMR0

Conseguimos así 60 temporizaciones de 1 s.

b y c) Otros errores cometidos:

- Tras la inicialización, para lo cual pasamos al Banco 1, no se regresa al Banco 0, lo cual es necesario para poder utilizar PORTB. Habría que incluir una línea:

bcf STATUS, RP0



justo antes del comienzo del programa Principal

- Al inicializar PORTB, se escribe TRISB=b'111111101', lo que hace que sea RB1 salida y RB0 entrada. Es al revés, por lo que la inicialización correcta sería:

movlw b'11111110'
movwf TRISB

- Es necesario activar las resistencias de Pull-up del PORTB para que el pulsador trabaje correctamente. Para ello, el bit 7 (RBPU) del registro OPTION_REG ha de ser 0. Este bit está mal ajustado en el programa que se presenta. El bit 6 es indiferente ya que no usamos la línea RB0. Con esto, el ajuste final del registro OPTION_REG sería:

Para el temporizador: b'xx100111' ya visto antes

Para el uso de las resistencias de Pull-up del PORTB: b'0xxxxxxxx'

Por ejemplo: OPTION_REG=b'00100111'

- Los niveles utilizados en la salida RBO para activar el relé son incorrectos.

De la observación del esquema, se aprecia que RB0=0 activa el relé, y RB0=1 lo desactiva.

En el programa se inicializa PORTB=0, lo cual encendería la lámpara. En la inicialización habría que poner a 1 RB0, con una instrucción como:

bsf PORTB, 0

Al inicio de la temporización, se pone a 1 el bit 1 de PORTB, se supone que para encender la lámpara. Está mal tanto el bit modificado como el nivel.

En vez de bsf PORTB, 1, habría que hacer bcf PORTB, 0

Y al final, hay que apagarla, poniéndola a 1.

En vez de bcf PORTB, 0, habría que hacer bsf PORTB, 0 (aquí el bit sí es era correcto)

Con todos los cambios, el programa quedaría, incluyendo comentarios:



END

Universidad de Oviedo. Escuela Politécnica de Ingeniería de Gijón Tecnología Electrónica de Computadores. 2º Curso Grado en Ingeniería Informática en Tecnologías de la Información Examen de Enero de 2015

;**************************** luz escalera.asm *************************** LIST p=16F877A INCLUDE <p16f877A.inc> CONFIG XT OSC & WDT OFF & PWRTE ON & BODEN ON & LVP OFF CONT EQU 0x20 :Define variable contador ORG 0x00 ;Vector de RESET Inicio bsf PORTB, 0 ;Prepara (set) la salida RBO para inicio con lámpara apagada bsf STATUS, RP0 ;Pasa al Banco 1 para inicializaciones ;Inicializa PORTB, siendo RB0 salida y RB1 entrada movlw b'11111110' movwf TRISB ;Resto de líneas son entradas por seguridad movlw b'111111111' ;Inicializa PORTA, RA4 entrada movwf TRISA ;Resto de líneas son entradas por seguridad movlw b'00100111' ;Inicializa Temporizador y resistencias de Pull-up movwf OPTION_REG ;Bit 7. RBPU=0 activa resistencias de Pull-up para pulsador ;Bit 6. INTEDG=x Irrelevante al no usar entrada RB0 ;Bit 5. TOCS=1. Usa reloj externo señal en RA4/TOCKI ;Bit 4. TOSE=x. No importa la transición a utilizar ;Bit 3. PSA=0. Prescaler asignado al Timer 0 ;Bits 2-0: 111. Divisor de frecuencia del prescaler 1:256 bcf STATUS,RP0 ;Vuelve al Banco 0 para usar los puertos en el programa ;Mientras RB1=1 ignora la siguiente instrucción y espera Principal btfss PORTB, 1 ;Si RB1=0 llama a la Subrutina de temporización call Temporiza goto Principal ;Bucle de espera Temporiza bcf PORTB, 0 ;Activa el relé, poniendo RB0=0 movlw d'60' ;Carga CONT=60 movwf CONT ;Son las temporizaciones de 1 segundo a realizar bcf INTCON, TOIF :Borra FLAG de desborde del TMR0 **Tparcial** movlw d'192' ;Precarga para temporizar 1s movwf TMR0 ;Carga TMR0 y empieza la temporización btfss INTCON, T0IF ;Espera por el desborde del TMR0 Espera ;Mientras no desborde, espera goto Espera decfsz CONT ;Al acabar la temporización de 1s, decrementa contador goto Tparcial ;Si aún no es 0, lanza otra temporización bsf PORTB, 0 ;Apaga la lámpara return ;Vuelve al programa principal

;Fin del programa