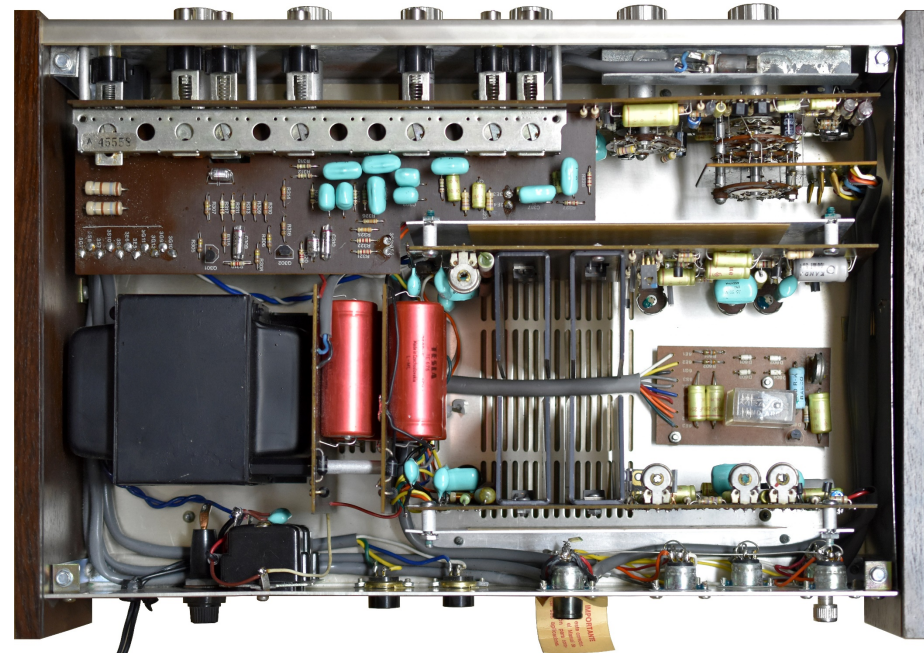
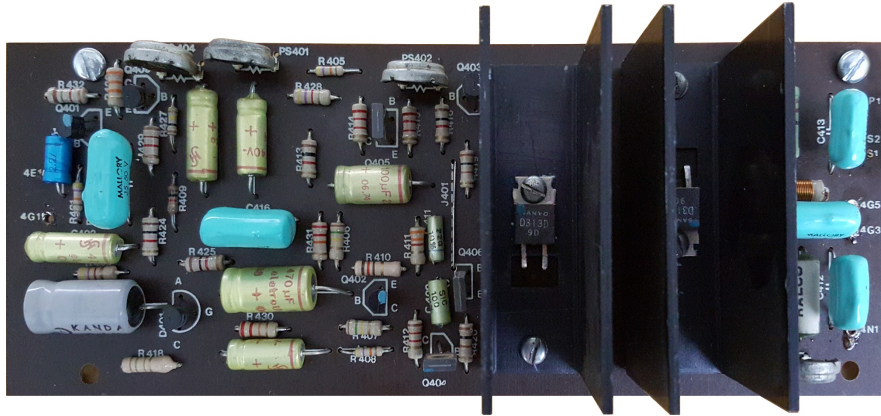


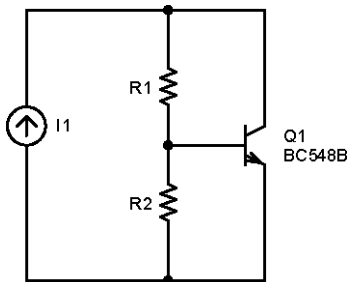
Amplificadores de potencia de audio



Etapa de potencia del amplificador Turner 730



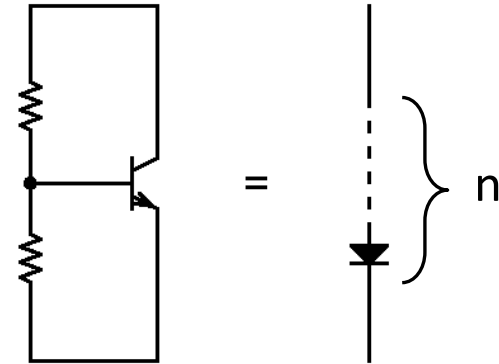
Este circuito opera alimentado por una fuente de corriente



$$V_{CE} = \left(\frac{R_1}{R_2} + 1 \right) V_{BE}$$

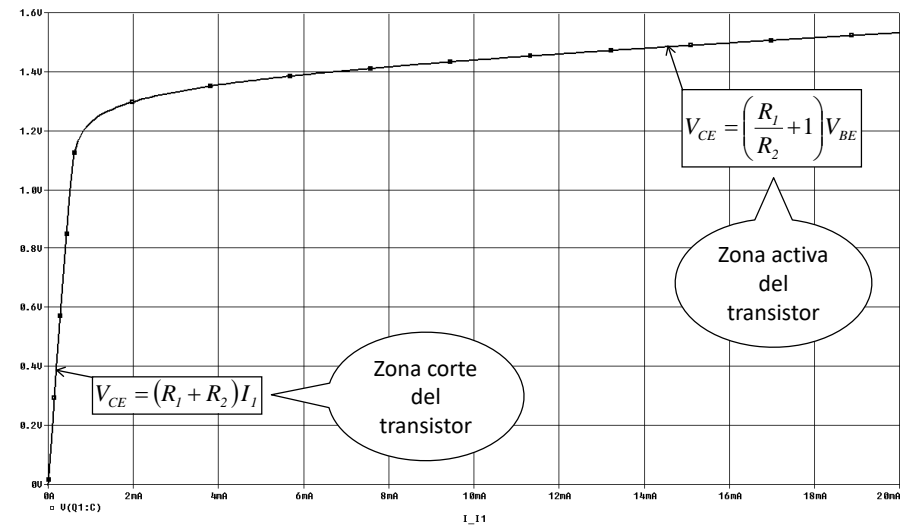
Tener en cuenta
que VBE
depende de la
corriente de
colector

Multiplicador de Vbe Regulador de tensión paralelo

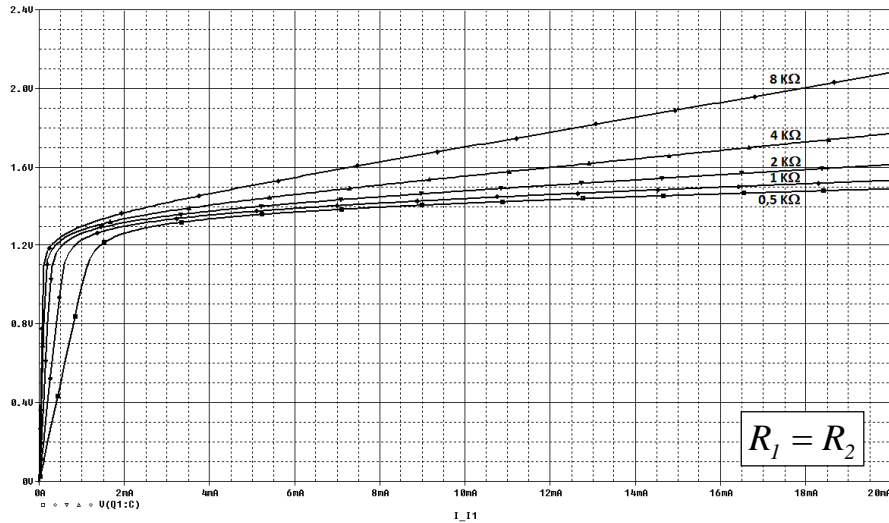


Variación de la tensión V_{CE} en función de la corriente I_I

$$R_1 = R_2 = 1K\Omega$$

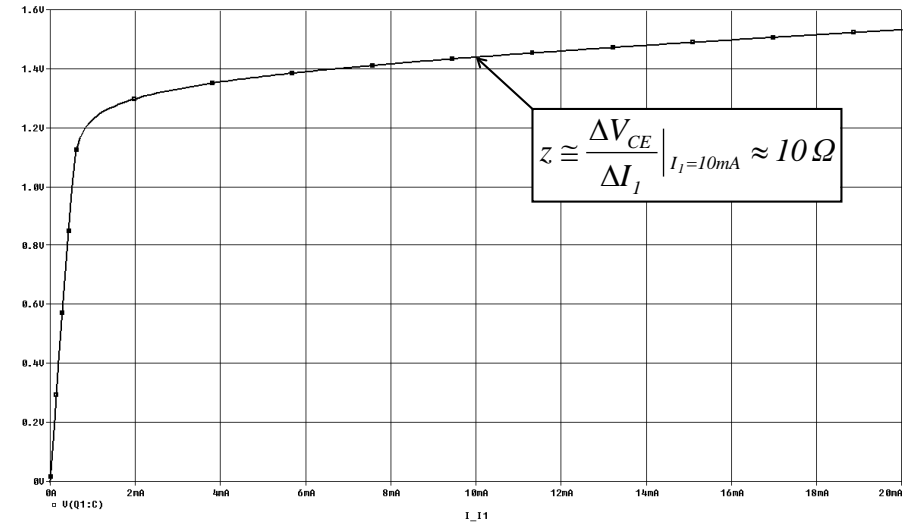


Variación de la tensión V_{CE} en función de la corriente I_I y las resistencias R_1 y R_2

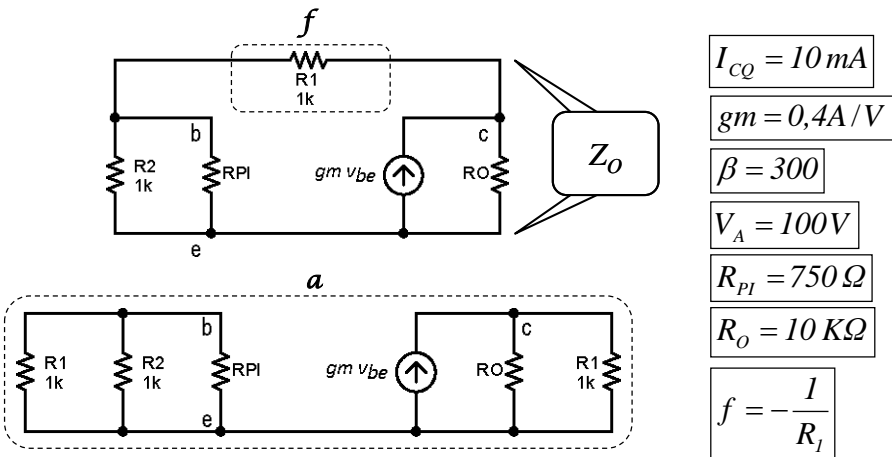


Impedancia del multiplicador

$$R_1 = R_2 = 1K\Omega$$



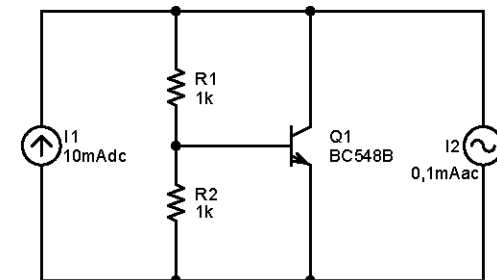
Impedancia del multiplicador como sistema realimentado



$$Z_O = \frac{z_o}{1 + a f} = \frac{(R_O // R_I)}{1 + gm(R_O // R_I)(R_I // R_2 // R_{PI})} \frac{1}{R_I} \approx 8\Omega$$

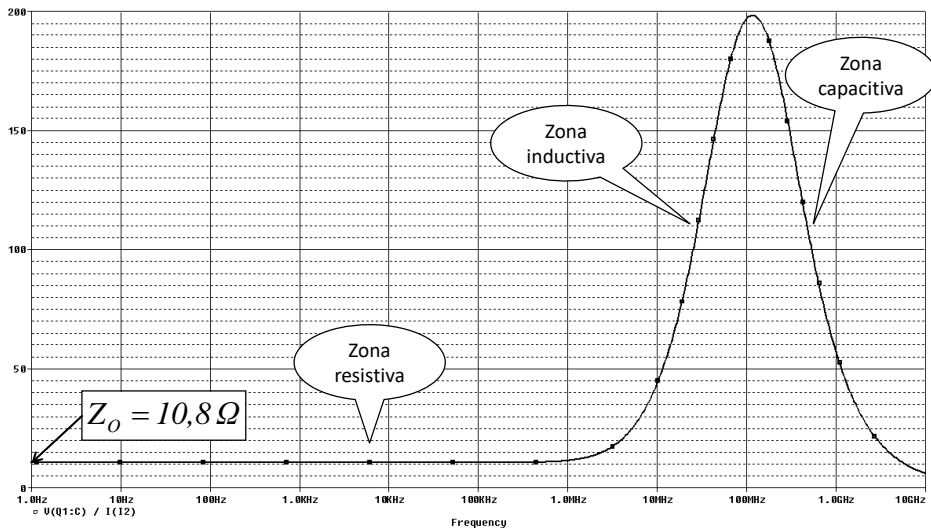
Impedancia del multiplicador en función de la frecuencia

Circuito utilizado para análisis por simulación



Impedancia del multiplicador en función de la frecuencia

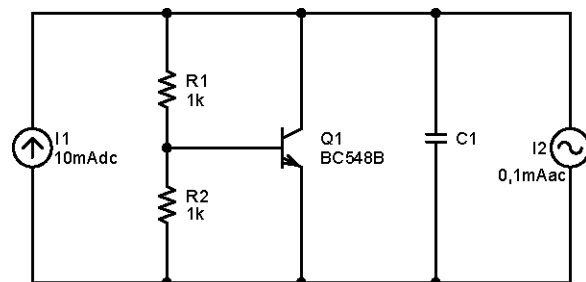
(La gráfica se obtuvo por simulación con $R_1=R_2=1K\Omega$, $I_1=10mA$ e $I_{ALTERNA}=0,1mA$)



Impedancia del multiplicador en función de la frecuencia

Corrección con capacitor

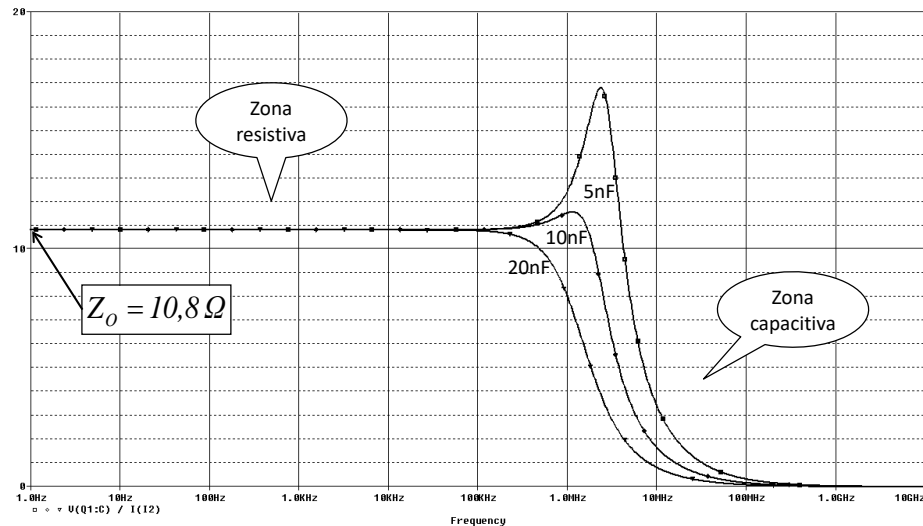
Circuito utilizado para análisis por simulación



Impedancia del multiplicador en función de la frecuencia

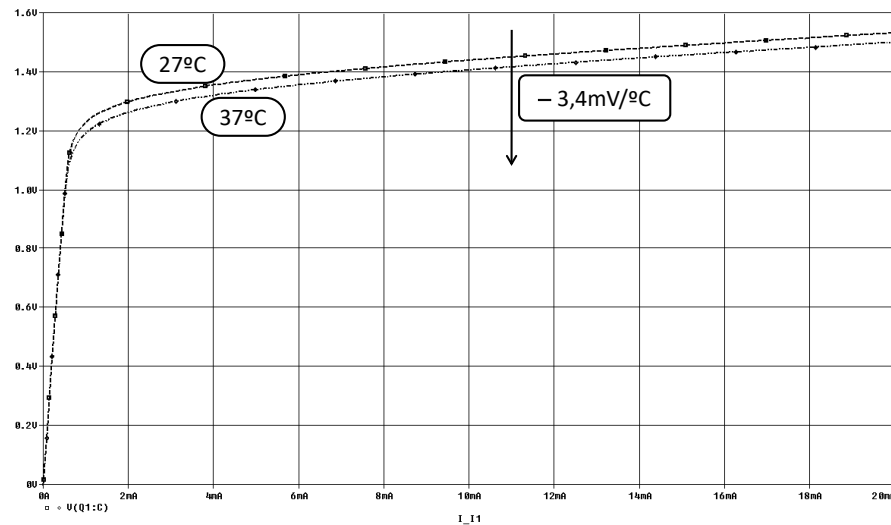
Corrección con capacitor

$R_1=R_2=1K\Omega$ $I_1=10mA$ $I_{ALTERNA}=0,1mA$ $C1=5nF, 10nF$ y $20nF$

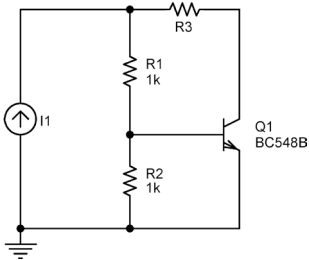


Variación de la tensión del multiplicador con la temperatura

$R_1 = R_2 = 1K\Omega$



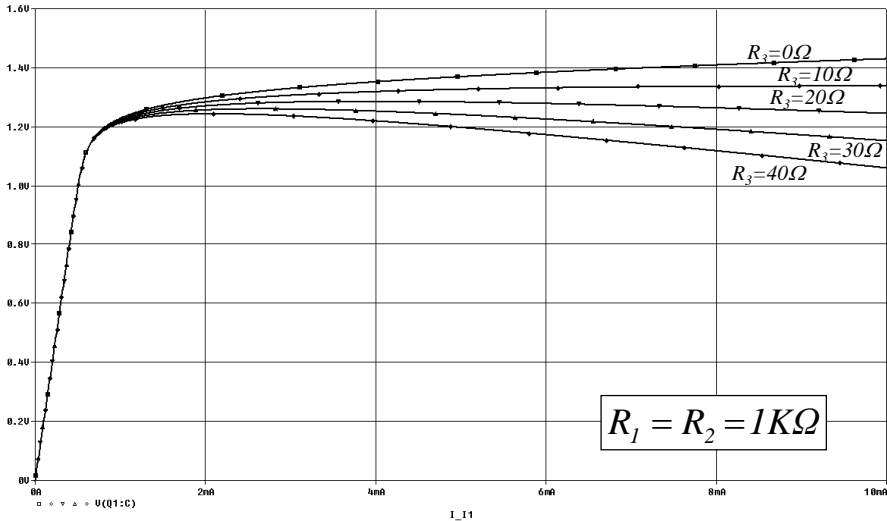
Mejoramiento del multiplicador de V_{BE} para independizarlo aún más de la corriente de polarización



$$V_{CE} \cong \left(\frac{R_l}{R_2} + I \right) V_{BE} - I_C R_3$$

Tener en cuenta que VBE depende de la corriente de colector

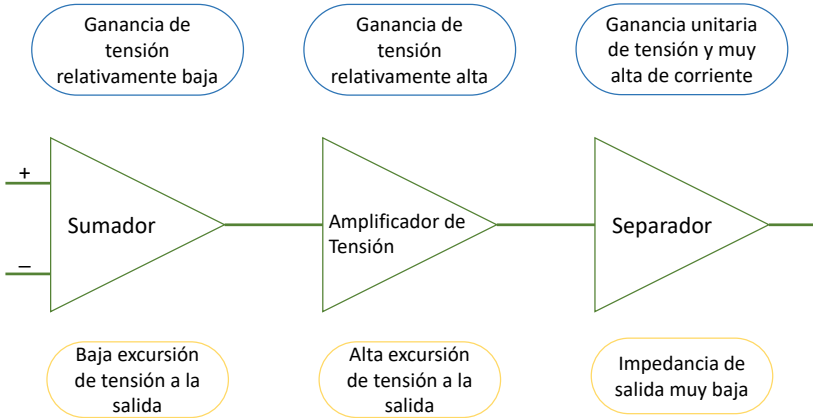
Variación de la tensión V_{CE} en función de la corriente I_l y la resistencia de colector R_3



Amplificador de Tensión

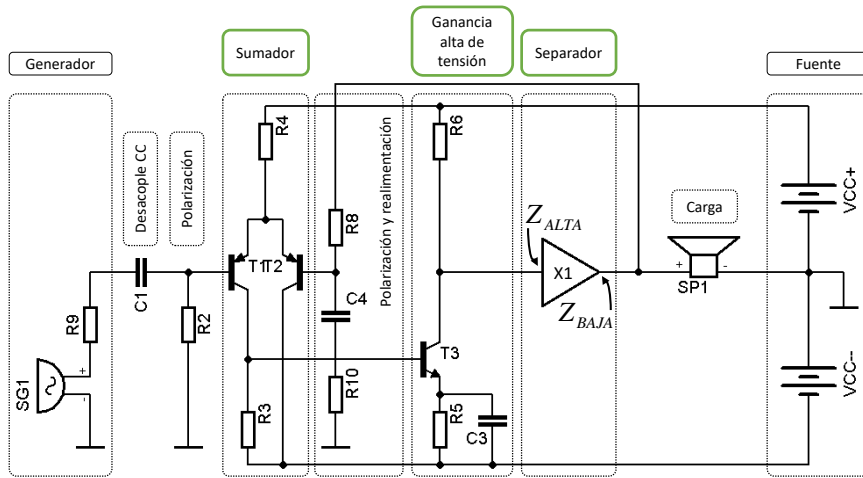
➤ Configuración típica para amplificadores operacionales o de potencia para audio y ultrasonido

Estudio evolutivo de un amplificador de tensión orientado a su aplicación en amplificador de potencia de audio



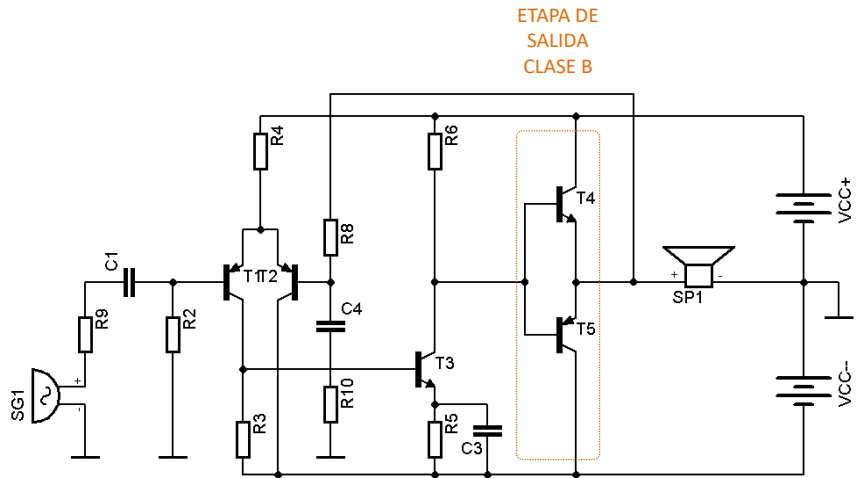
Amplificador de tres etapas con realimentación

- Con la técnica de realimentación se estabiliza la polarización y la ganancia de tensión. También se logra relativamente alta impedancia de entrada, baja impedancia de salida y reducida distorsión armónica.
- Se opera con doble fuente en serie (o fuente dividida) fijando el punto medio como masa, lo que permite conectar directamente la carga sin capacitor de acoplamiento.



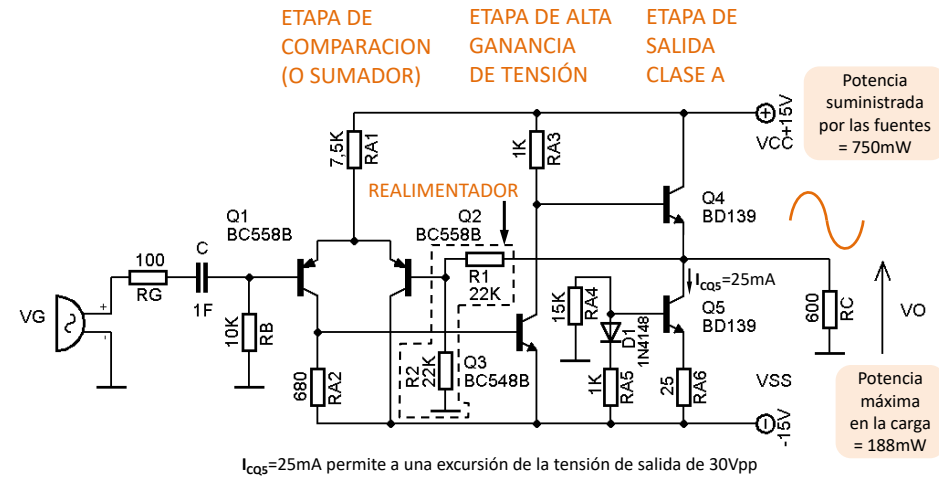
Circuito con etapa de salida clase B (sin polarizar)

La topología de la etapa de salida clase B es mas eficiente pero agrega distorsión armónica



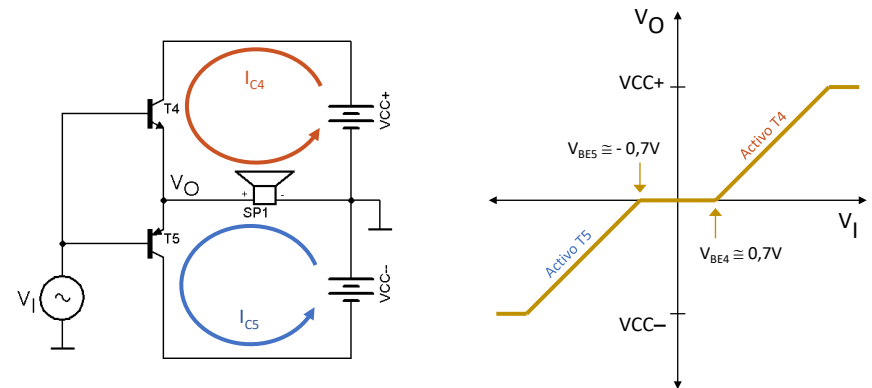
Circuito similar al analizado en la clase de Realimentación

La topología de esta etapa de salida resulta en una eficiencia máxima del 25%

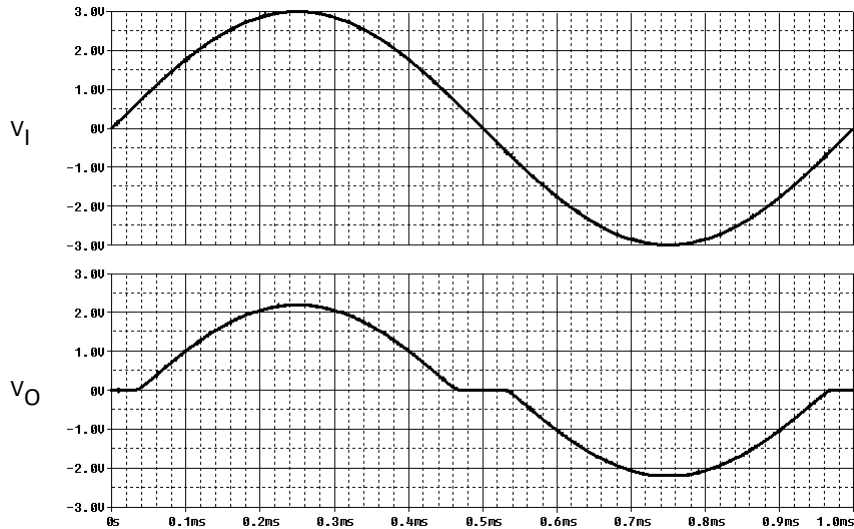


Transferencia de la etapa de salida clase B Sin corrección de cruce

- Los transistores T4 y T5 conducirán menos de 180° para una señal alterna V_i
- La potencia que deberán disipar los colectores de T4 y T5 dependerá de V_o

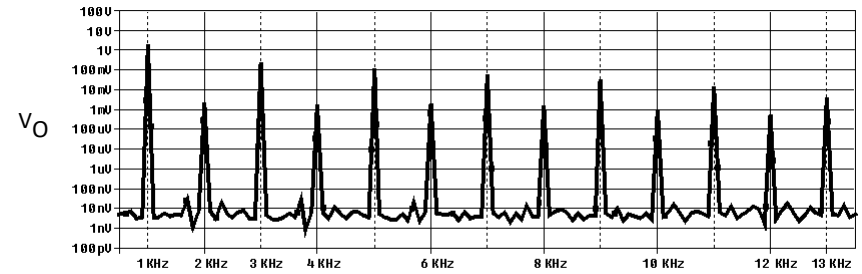


Deformación de la señal de salida



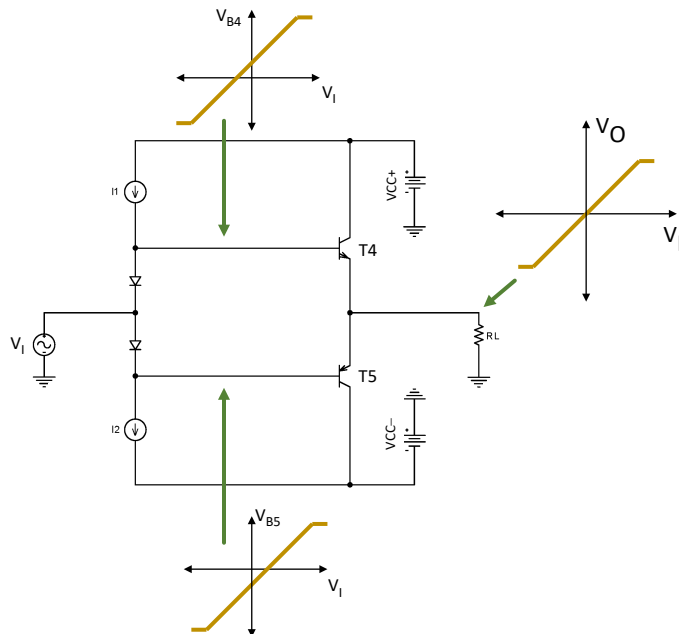
Análisis espectral de la señal de salida

Distorsión armónica = 15% con $V_i = 3V_{pico}$

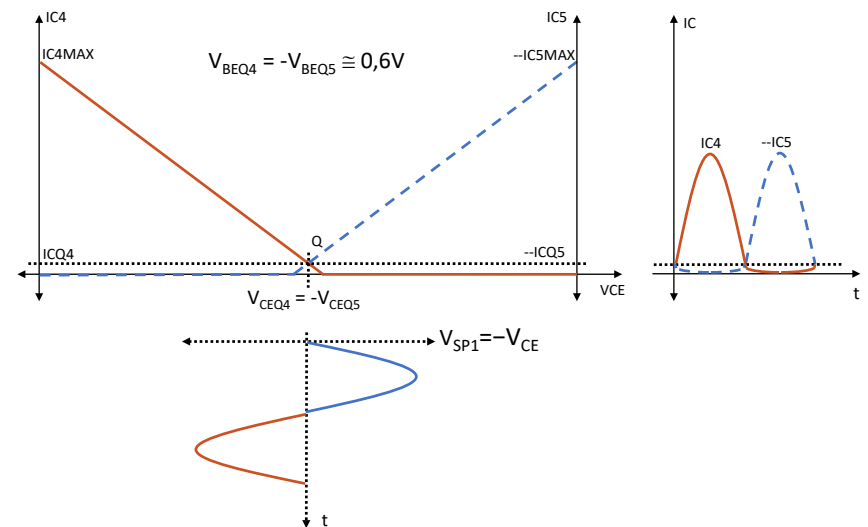


Notar la presencia de armónicas altas y la supremacía de las impares respecto de las pares, lo cual es típico de la distorsión por cruce.

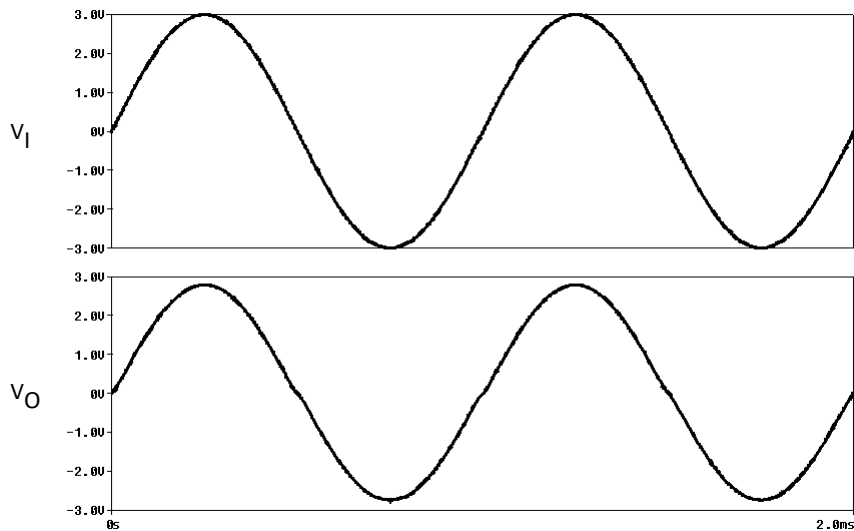
Corrección del cruce por polarización con diodos



Polarización de los transistores con $I_{CQ} = 1mA$



Deformación de la señal de salida

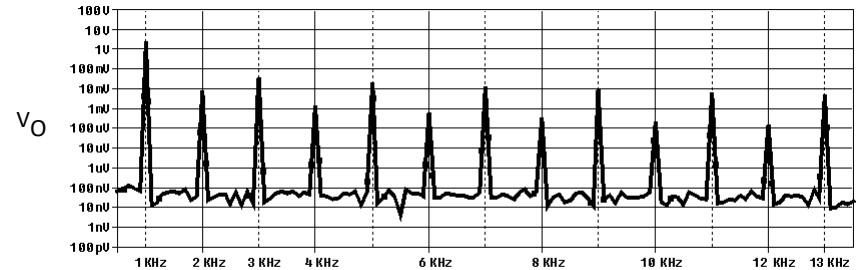


Distorsión armónica = 2% , $V_i=3V_{pico}$, $I_{CQ}=1mA$

Análisis espectral de la señal de salida

Distorsión armónica = 2% con $V_i=3V_{pico}$

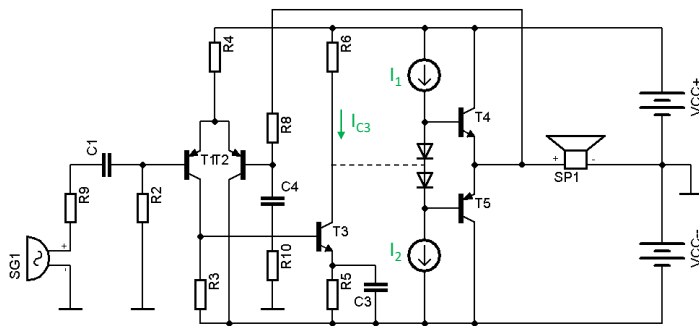
Polarizando los transistores con $I_{CQ}=1mA$



Notar la reducción de la amplitud relativa de las armónicas impares

Incluyendo una etapa de salida clase B en el diseño del amplificador

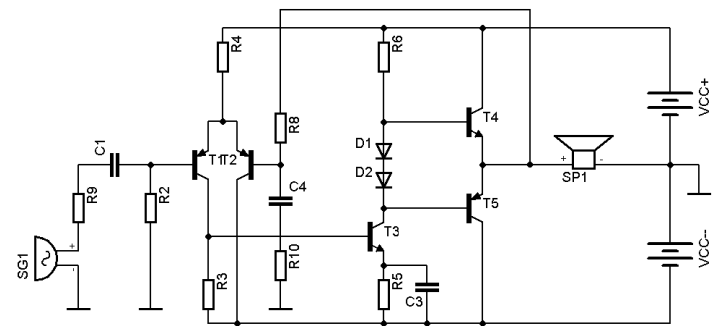
¿Cómo se conecta/fusiona la segunda etapa con la tercera etapa?



$$I_1 = I_2 = I_{C3}$$

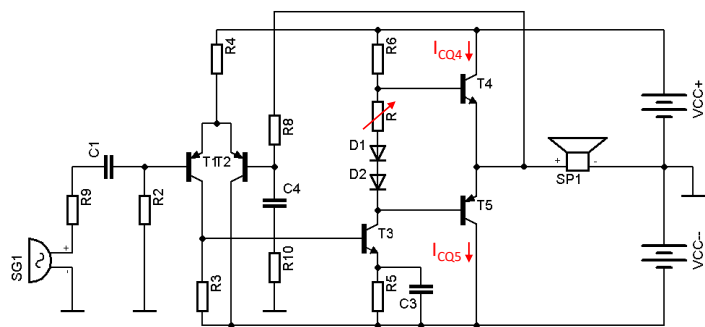
Incluyendo una etapa de salida clase B en el diseño del amplificador

- La corriente de polarización de los diodos es la misma que la del colector de T_3
- Los diodos tienen deriva térmica similar a la del transistores T_4 y T_5 .

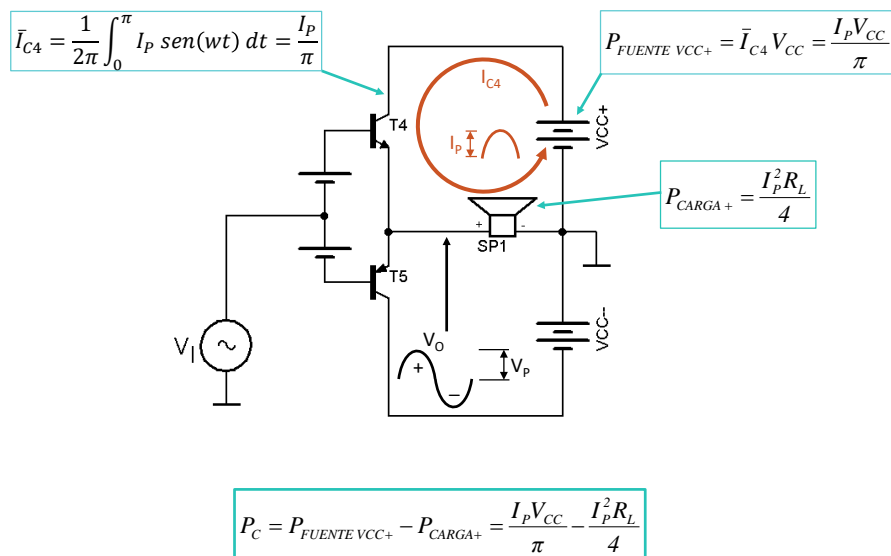


Incluyendo una etapa de salida clase B en el diseño del amplificador

R permite un ajuste preciso de las corrientes de polarización ICQ4 e ICQ5

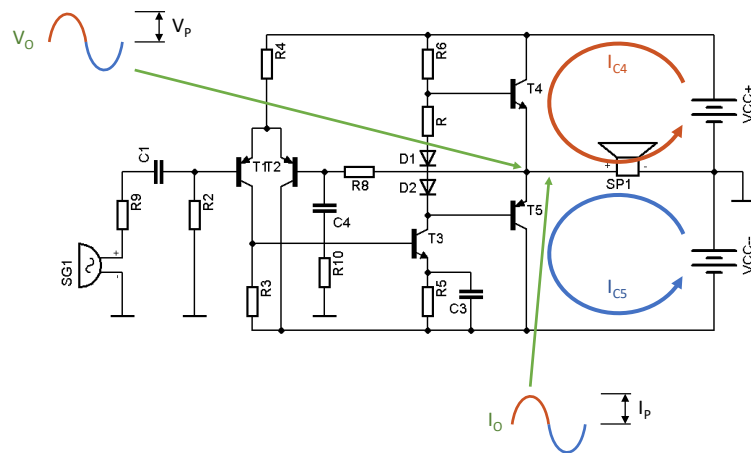


Cálculo de la potencia generada en el transistor T4



Dinámica de la corriente por la carga y los transistores de salida

Para una excitación sinusoidal, T4 (T5) conduce solo en el hemiciclo positivo (negativo)



Cálculo de la condición de mayor exigencia para disipación de calor en el transistor T4

¿A que amplitud de la tensión de salida corresponde la máxima disipación de potencia en cada transistor?

$$\frac{dP_C}{dI_p} = \frac{d\left(\frac{I_p V_{CC}}{\pi} - \frac{I_p^2 R_L}{4}\right)}{dI_p} = \frac{V_{CC}}{\pi} - \frac{I_p R_L}{2} = 0$$

$$I_p = I_p /_{PCMAX}$$

$$I_p \Big|_{PCMAX} = \frac{2V_{CC}}{\pi R_L}$$

$$V_p = R_L I_p$$

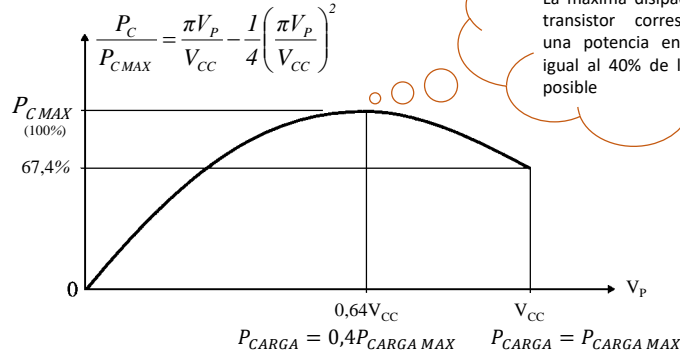
$$V_p \Big|_{PCMAX} = \frac{2}{\pi} V_{CC} = 0,637 V_{CC} \cong 64\% \text{ de } V_{CC}$$

La potencia disipada en cada transistor de salida (T4 o T5 en nuestro ejemplo) puede graficarse en función de la tensión pico de salida así:

$$P_c = \frac{I_p V_{CC}}{\pi} - \frac{I_p^2 R_L}{4} \quad I_p = I_p \Big|_{P_{C\text{MAX}}} = \frac{2V_{CC}}{\pi R_L} \quad P_{C\text{MAX}} = \frac{V_{CC}^2}{\pi^2 R_L}$$

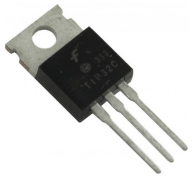
Este es el dato para calcular el disipador

Gráfica normalizada de la potencia disipada en cada transistor de salida en función de la tensión pico de salida:



Elección del transistor

Los fabricantes suelen especificar P_D en función de la temperatura de la cápsula



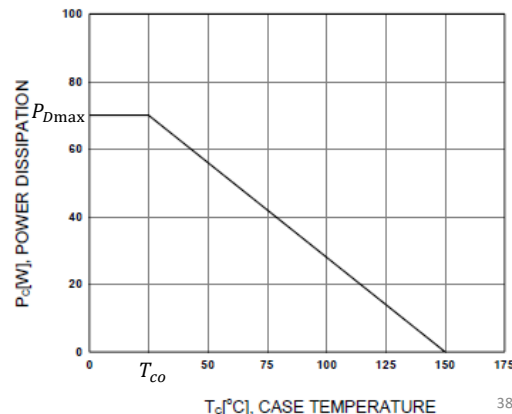
$$P_{D\text{max}} = 70W$$

$$T_{j\text{max}} = 150^\circ C$$

$$T_{co} = 25^\circ C$$

$$\theta_{jc} = \frac{T_{j\text{max}} - T_{co}}{P_{D\text{max}}}$$

$$P_D(T_c) = P_{D\text{max}} - \frac{P_{D\text{max}}}{T_{j\text{max}} - T_{co}} (T_c - T_{co}) \quad \text{con } T_c \geq T_{co}$$

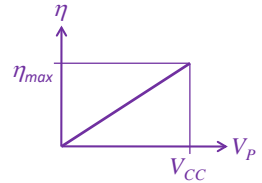


¿Qué eficiencia puede lograrse con la etapa de salida clase B?

$$\eta = \frac{P_{\text{CARGA}}}{P_{\text{FUENTE}}} = \frac{I_p V_p / 2}{2 I_p V_{CC} / \pi} = \frac{\pi V_p}{4 V_{CC}}$$

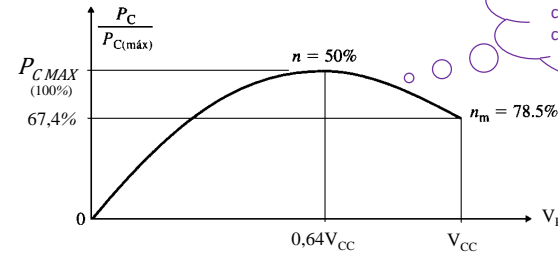
La máxima eficiencia es cuando V_p se acerca a V_{CC}

$$\eta_{\text{max}} = \frac{\pi V_{CC}}{4 V_{CC}} = 0,785 \cong 78\%$$



¿Cómo se relaciona la eficiencia con la potencia disipada en los transistores?

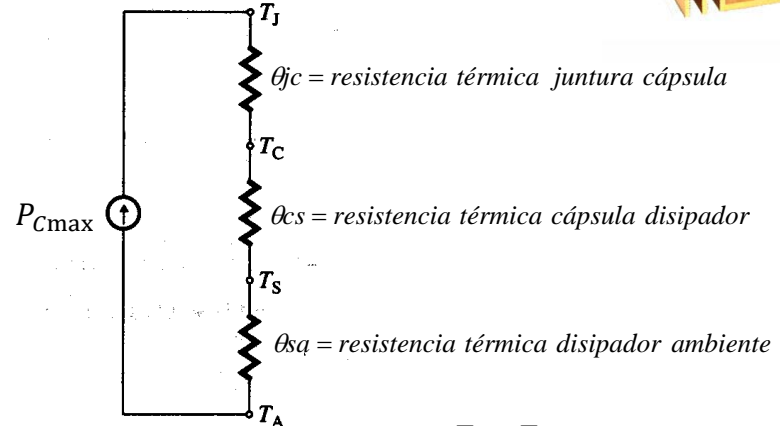
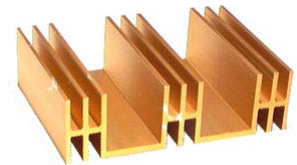
$$\eta \Big|_{P_{C\text{MAX}}} = \frac{\pi V_p}{4 V_{CC}} \Big|_{V_p = V_{p\text{max}}} = \frac{2\pi V_{CC}}{4\pi V_{CC}} = 50\%$$



Ley de Ohm térmica: $\theta_{ja} = \frac{T_j - T_a}{P_{C\text{MAX}}}$

$$\theta_{ja} = \theta_{jc} + \theta_{cs} + \theta_{sa}$$

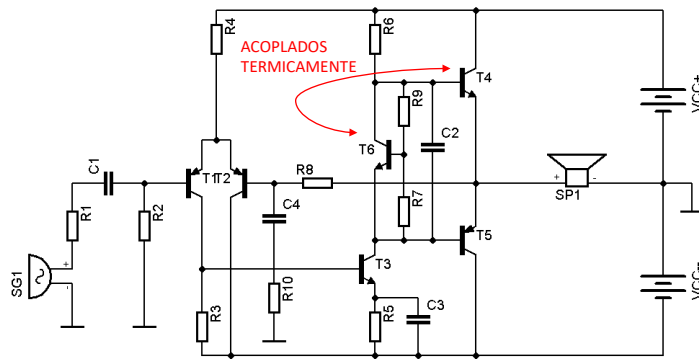
<http://www.disipadores.com>



$$\theta_{sa} = \frac{T_j - T_a}{P_{C\text{MAX}}} - \theta_{jc} - \theta_{cs}$$

Mejorando la polarización de la etapa de salida

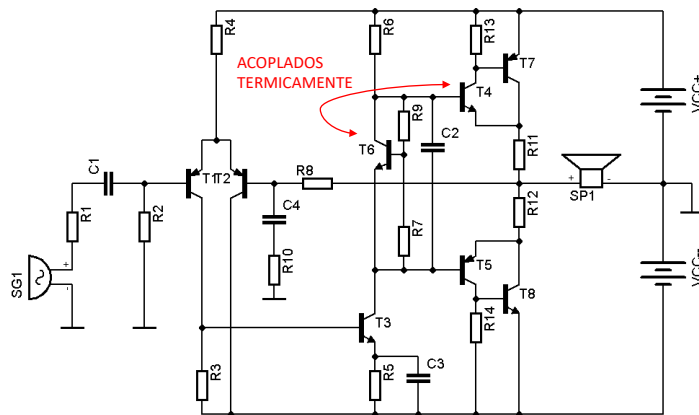
Incluyendo un multiplicador de V_{be} en la polarización de la etapa de salida clase B



El transistor permite reemplazar a varios diodos y tiene la misma deriva térmica que la juntura base emisor de los transistores de salida

Mayor estabilidad térmica de etapa de salida

Se logra agregando resistencias en serie con los emisores de los transistores de salida de manera de lograr estabilidad en su polarización por medio de realimentación local

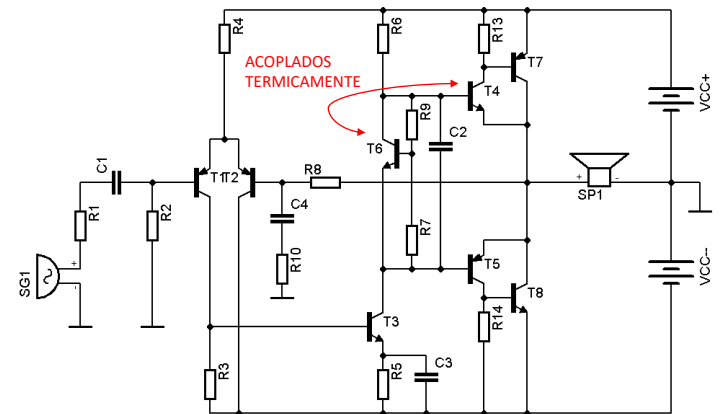


R11 y R12 se calculan considerando la disipación de calor de T4

Mayor ganancia de tensión y menor impedancia de salida

Se logra aumentando la ganancia de corriente de los transistores de salida

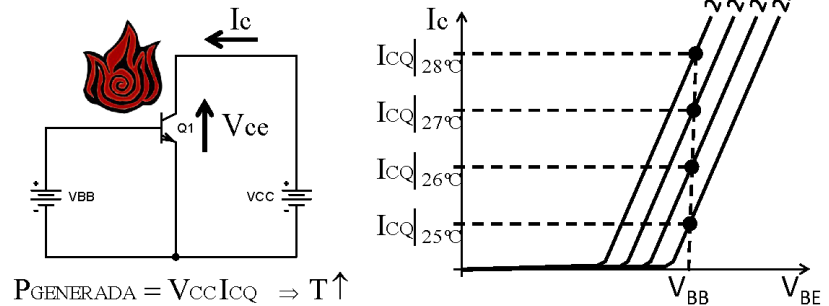
(En este ejemplo, conectándolos en modo cuasi Darlington)



Compensación térmica de la etapa de salida

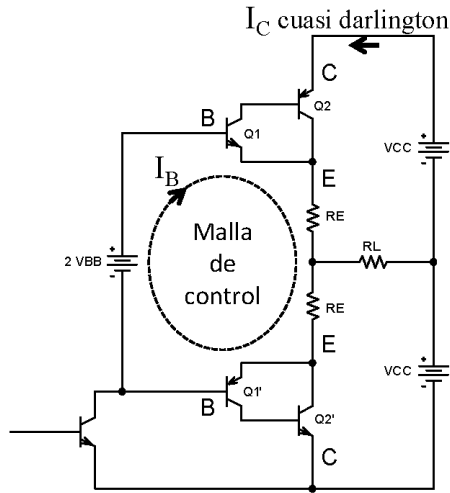
- Además de acoplar térmicamente la fuente de polarización V_{BB} con el transistor Q_1 es necesario un sistema de realimentación local que prevea el **embalamiento térmico**

La temperatura del transistor aumenta por lo que debemos cambiar la curva I_c - V_{be} , lo que hace que aumente I_{cQ} y nuevamente aumente la temperatura. Así hasta la destrucción del dispositivo.



Etapas de salida con cuasi darlington

Compensación térmica con resistor RE



Q1 sufre embalamiento térmico debido a que se controla por la tensión fija VBB

Q2 no sufre embalamiento térmico debido a que no se controla por tensión sino por corriente

Notar además que V_{BE2} está afuera de la malla de control

44

La corriente de emisor del transistor cuasi-darlington es:

$$I_E = \frac{V_{BB} - V_{BE1}}{R_E}$$

Igualando con $I_E = I_{C1}(\beta_2 + 1)$ resulta:

$$I_{C1} = \frac{V_{BB} - V_{BE1}}{R_E(\beta_2 + 1)}$$

La potencia generada en el transistor Q_1 es:

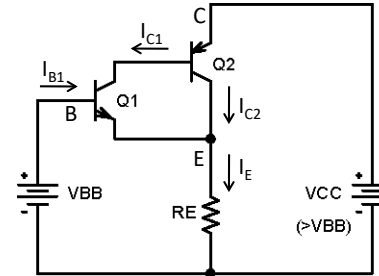
$$P_G = V_{CE} I_{C1}$$

Con lo que resulta:

$$P_G = V_{CE} \frac{V_{BB} - V_{BE1}}{R_E(\beta_2 + 1)}$$

Cálculo del RE mínimo requerido para compensar el embalamiento térmico

R_E introduce realimentación local que permite compensar el embalamiento térmico de Q_1



$$I_E = I_{C1} + I_{B1} + I_{C2}$$

$$\text{si } \beta_1 \gg 1 \Rightarrow I_{B1} \ll I_{C1} \therefore$$

$$I_E = I_{C1} + I_{C2}$$

Además es:

$$I_{C2} = \beta_2 I_{C1}$$

Finalmente:

$$I_E = I_{C1}(\beta_2 + 1)$$

La potencia disipable en el transistor Q_1 , por ley de Ohm térmica es:

$$P_D = \frac{T_j - T_a}{\theta_{ja}}$$

Para evitar el embalamiento térmico, la generación de calor debe ser menor a la capacidad de disiparlo, por lo que debe cumplirse que:

$$\frac{\partial P_D}{\partial T_j} \geq \frac{\partial P_G}{\partial T_j}$$

La variación de potencia disipada es:

$$\frac{\partial P_D}{\partial T_j} = \frac{1}{\theta_{ja}}$$

Y la variación de potencia generada es:

$$\frac{\partial P_G}{\partial T_j} = \frac{V_{CE} K}{R_E(\beta_2 + 1)} \quad \text{con } K = -\frac{\partial V_{BE1}}{\partial T_j} = 2 \text{ mV}/^\circ\text{C}$$

Combinando resulta en:

$$\frac{1}{\theta ja} \geq \frac{V_{CE} K}{R_E (\beta_2 + 1)}$$

En su forma más conocida:

$$\theta ja \leq \frac{R_E (\beta_2 + 1)}{V_{CE} K}$$

Notar que para el cuasi-darlington estudiado (NPN-PNP), el transistor que puede embalarse térmicamente es $Q1$, que además es el que cierra la malla de polarización estabilizada, por lo que debe considerarse para el cálculo de R_E la manera en que éste transistor disipará su potencia, o sea el valor resultante de θja según se utilice o no disipador térmico, luego puede calcularse R_E . Además será:

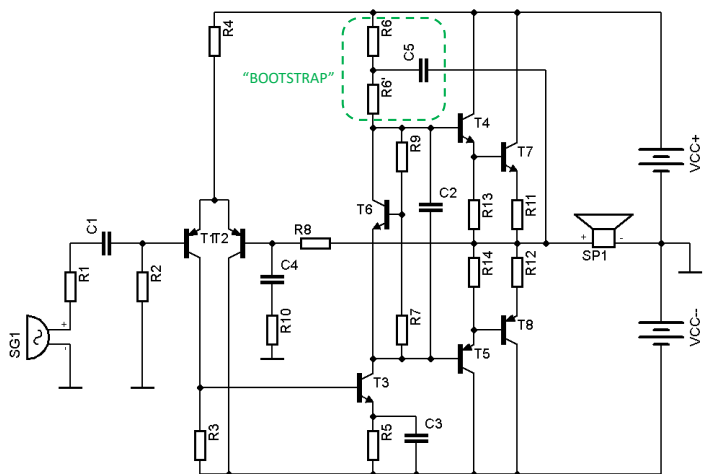
$$V_{CE} = V_{CEMAX} = V_{CC} \quad y \quad \beta_2 = \beta_{2MIN}$$

Finalmente:

$$R_E \geq \frac{\theta ja_{Q1} V_{CC} K}{(\beta_{2MIN} + 1)}$$

Mejoramiento del comportamiento de la segunda etapa

Se incrementa la ganancia de tensión de la segunda etapa mediante el aumento de la impedancia vista por el colector del transistor T3

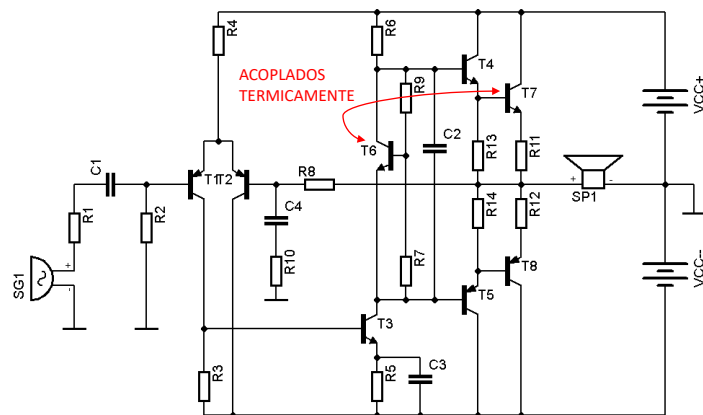


- Una forma es mediante la tecnología Bootstrap (tirabotas).

Mayor ganancia de tensión y menor impedancia de salida

Se logra aumentando la ganancia de corriente de los transistores de salida

(En este ejemplo, conectándolos en modo Darlington)



R11 y R12 no se calculan igual que para el caso cuasi Darlington

Funcionamiento del circuito bootstrap (tira botas)

La ganancia de tensión de la segunda etapa será $g_{mT3} \cdot R_{O T3} // Z // Z_{i etapa3}$

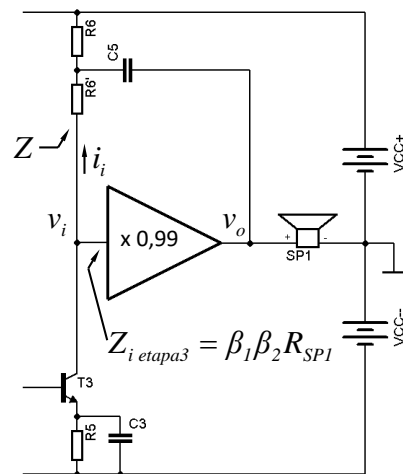
$$v_o = 0,99 v_i$$

$$i_i = \frac{v_i - v_o}{R'_6}$$

$$Z = \frac{v_i}{i_i}$$

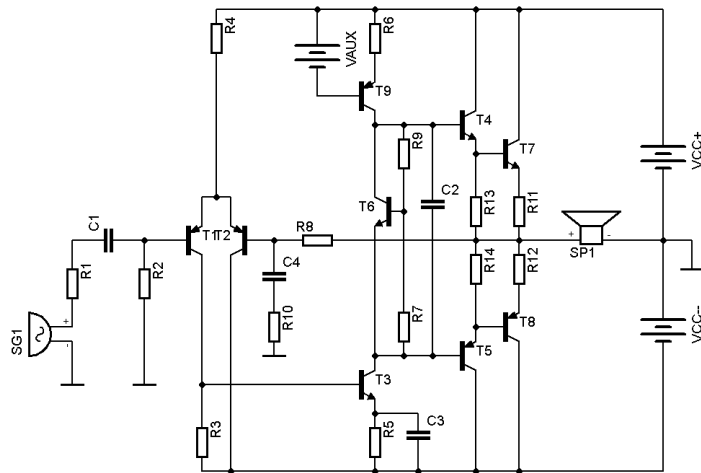
$$Z = \frac{v_i}{v_i - v_o} R'_6$$

$$Z = 100 R'_6$$



Mejoramiento del comportamiento de la segunda etapa

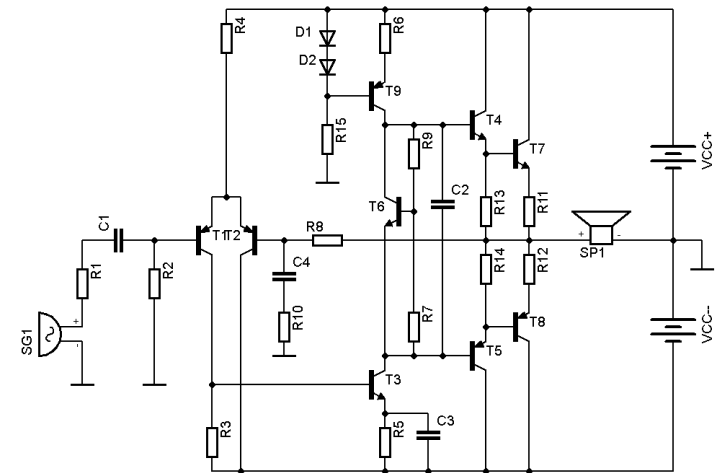
Mediante la implementación de una carga activa



La ganancia de tensión de la segunda etapa será $gm_{T3} \cdot R_{O\ T3} // R_{O\ T9} // Z_{i\ etapa3}$

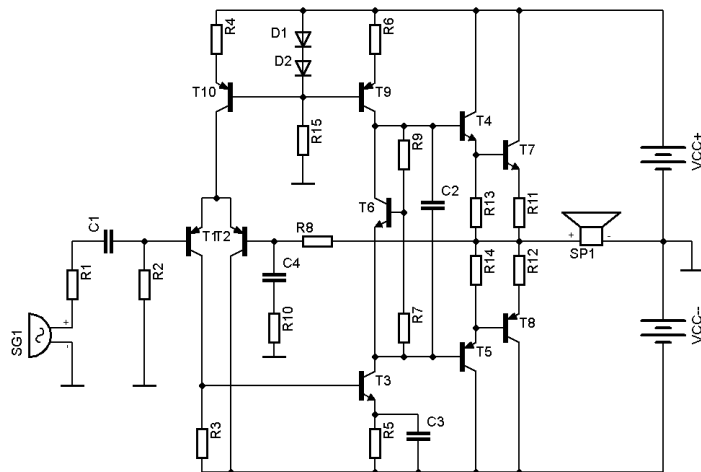
Mejoramiento del comportamiento de la segunda etapa

- La batería auxiliar se reemplaza por una tensión de referencia lograda con dos diodos



Mejoramiento del comportamiento de la primera etapa

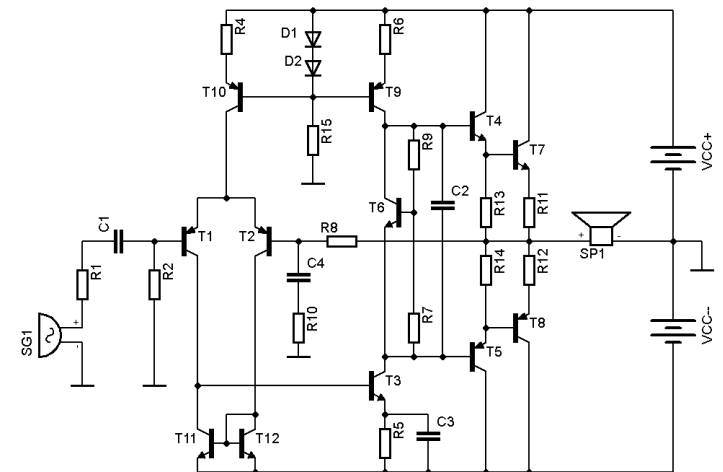
- Se reemplaza la resistencia de polarización del par diferencial por una fuente de corriente



- Se logra mejorar el manejo de tensiones de modo común y el CMRR

Mejoramiento del comportamiento de la primera etapa

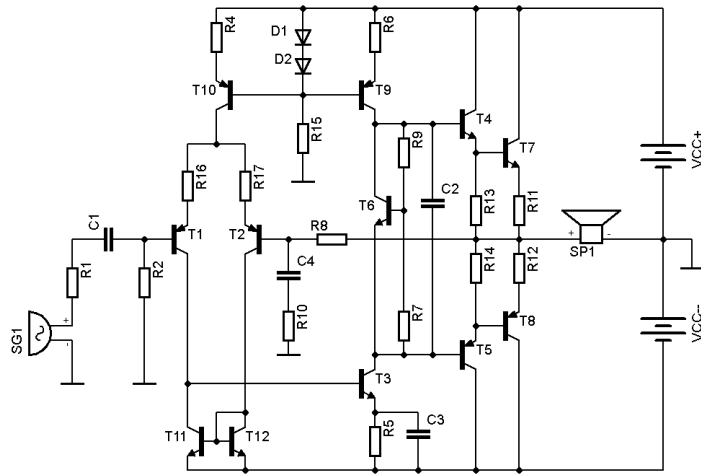
- Otra mejora importante es reemplazar la carga resistiva de T1 por una activa lograda con un espejo de corriente



- Se logra duplicar la ganancia de la primera etapa

Mejoramiento del comportamiento de la primera etapa

- Para mejorar la linealidad de la etapa de entrada se agrega realimentación local por medio de resistencias en los emisores

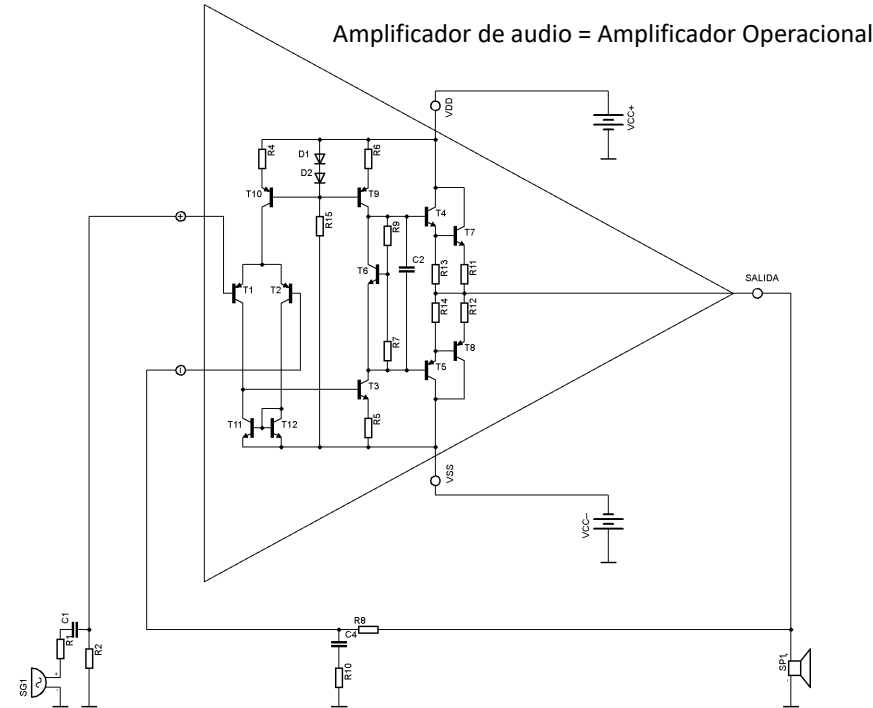


Amplificador de audio de potencia

Especificaciones típicas

- Potencia de salida = 50W sobre 8 ohm a 1KHz con THD 0,01%
- Potencia de salida = 80W sobre 4 ohm a 1KHz con THD 0,02%
- Distorsión armónica total = 0,05% de 20 Hz a 20KHz a 1W/8ohm
- Distorsión por intermodulación = 0,05 % a 1W/8ohm
- Distorsión por intermodulación transitoria (TIM)= rara vez especificado
- Ancho de banda = 10 Hz a 100 KHz a 1W/8ohm
- Ancho de banda de potencia (limitado por "slew rate") = 50 KHz a 50W/8ohm
- Sobreimpulso de la tensión de salida = rara vez especificado
- Factor de amortiguamiento = 200
- Impedancia de entrada = 50 Kohm de 20 Hz a 20KHz
- Corrimiento de la tensión de salida = $\pm 20\text{mV}$ entre 20 y 50 °C de temp. amb.
- Ruido = mejor que 90dB de relación señal ruido o 10uV RMS máx. a la salida
- Consumo sin señal = 5W
- Protección contra cortocircuito a la salida
- Protección contra tensión continua a la salida

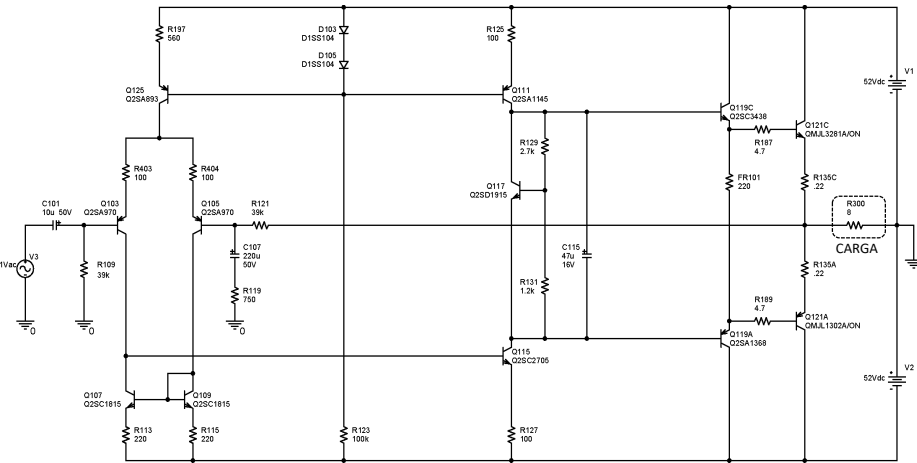
Amplificador de audio = Amplificador Operacional



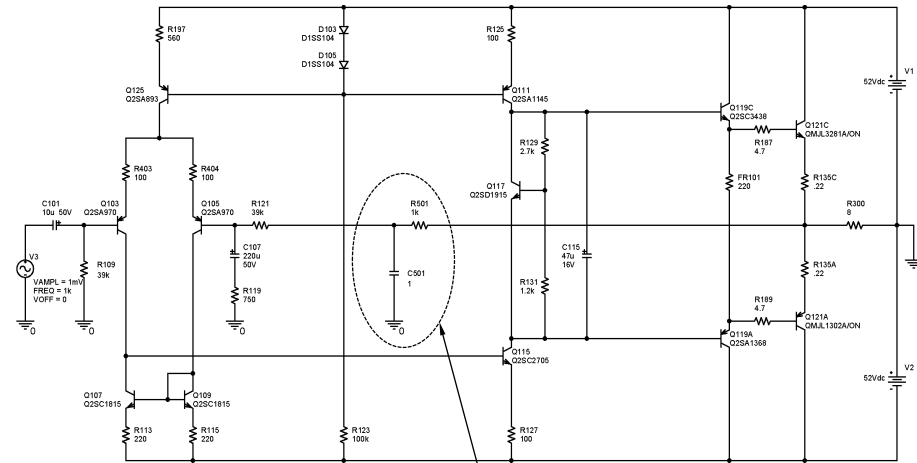
Distorsión armónica

Esquema de un amplificador de audio de potencia

Medición o simulación a lazo abierto



(lazo cerrado)



Con éste filtro pasabajos se abre el lazo de alterna conservando el lazo de continua

Distorsión armónica a lazo abierto

La distorsión armónica total se produce fundamentalmente por:

- Transferencia alínea de la primera y segunda etapa
- Conmutación en tercera etapa ("cruce" en salida clase B)
- THD = Total harmonic distortion , en inglés

En un transistor bipolar polarizado en modo activo es

$$I_{CQ} = I_s \left(e^{\frac{V_{BE}}{V_T}} - 1 \right) \quad \text{con } V_{BE} = V_{BEQ}$$

Si se le aplica una señal V_S será $V_{BE} = V_{BEQ} + V_S \Rightarrow I_C + I_{CQ} = I_s \left(e^{\frac{V_{BEQ} + V_S}{V_T}} - 1 \right)$

Resultando:

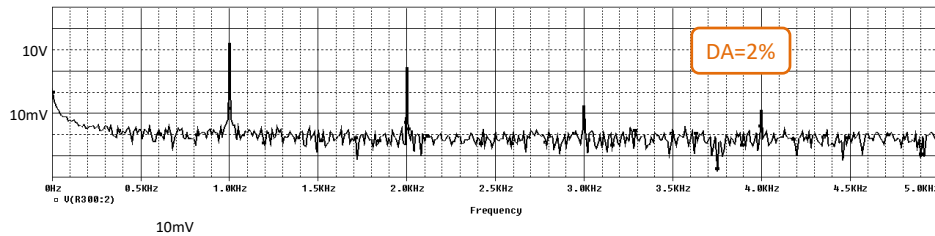
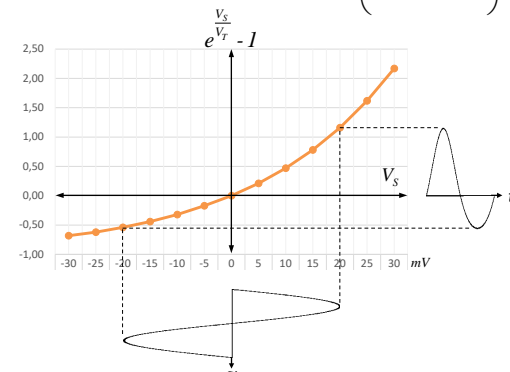
$$I_C = I_{CQ} \left(e^{\frac{V_S}{V_T}} - 1 \right)$$

Sobre un carga dada se obtiene:

$$|V_o| = \left| R_{CARGA} I_{CQ} \left(e^{\frac{V_S}{V_T}} - 1 \right) \right|$$

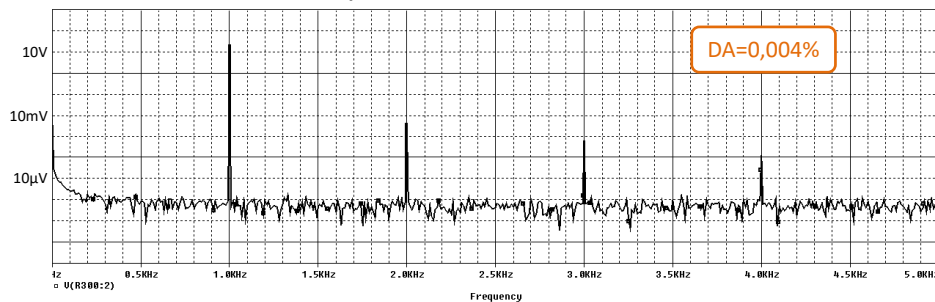
Desarrollando en serie:

$$V_o = a_1 V_s + a_2 V_s^2 + a_3 V_s^3 + \dots$$



Distorsión armónica a lazo cerrado

$$DA_{LAZO CERRADO} \cong \frac{DA_{LAZO ABIERTO}}{1 + af}$$



Siendo: $a_1 = \frac{R_{CARGA} I_Q}{V_T}$ $a_2 = \frac{R_{CARGA} I_Q}{2V_T^2}$ $a_3 = \frac{R_{CARGA} I_Q}{6V_T^3}$

Con señal sinusoidal $V_S = \hat{V}_S \text{seno}(wt)$ se puede expresar:

$$V_o = a_1 \hat{V}_S \text{seno } wt + a_2 \hat{V}_S^2 \text{seno}^2 wt + a_3 \hat{V}_S^3 \text{seno}^3 wt + \dots$$

$$V_o = a_1 \hat{V}_S \text{seno } wt + \frac{a_2 \hat{V}_S^2}{2} (1 - \cos 2wt) + \frac{a_3 \hat{V}_S^3}{4} (3 \text{seno } wt - \text{seno } 3wt) + \dots$$

$$V_o = \frac{a_2 \hat{V}_S^2}{2} + \left(a_1 \hat{V}_S + \frac{3a_3 \hat{V}_S^3}{4} \right) \text{seno } wt - \frac{a_2 \hat{V}_S^2}{2} \cos 2wt - \frac{a_3 \hat{V}_S^3}{4} \text{seno } 3wt + \dots$$

Definiendo distorsión armónica como la relación entre la suma de las componentes armónicas a la fundamental, se tiene para las componentes segunda y tercera armónica:

$$HD_2 = \frac{\frac{a_2 \hat{V}_S^2}{2}}{a_1 \hat{V}_S} = \frac{1}{4} \frac{\hat{V}_S}{V_T}$$

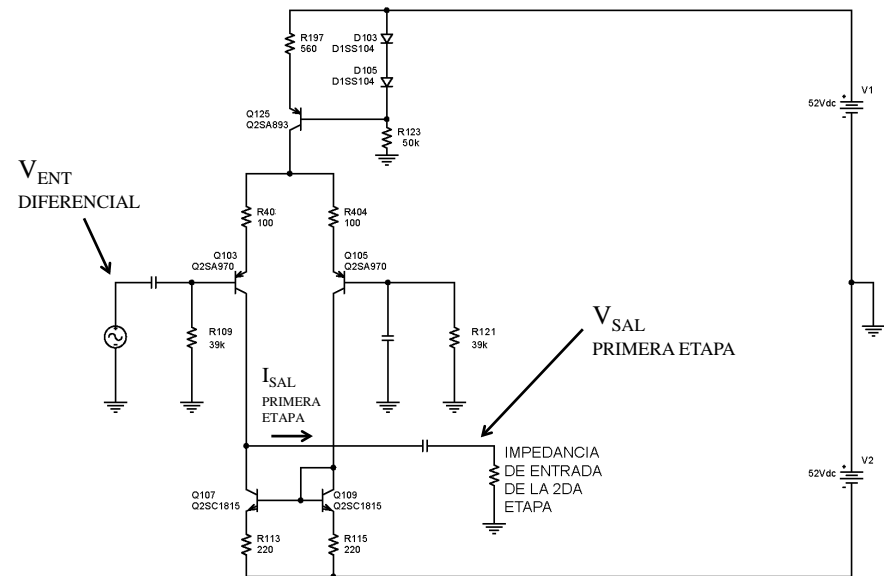
$$HD_3 = \frac{\frac{a_3 \hat{V}_S^3}{4}}{a_1 \hat{V}_S} = \frac{1}{24} \left(\frac{\hat{V}_S}{V_T} \right)^2$$

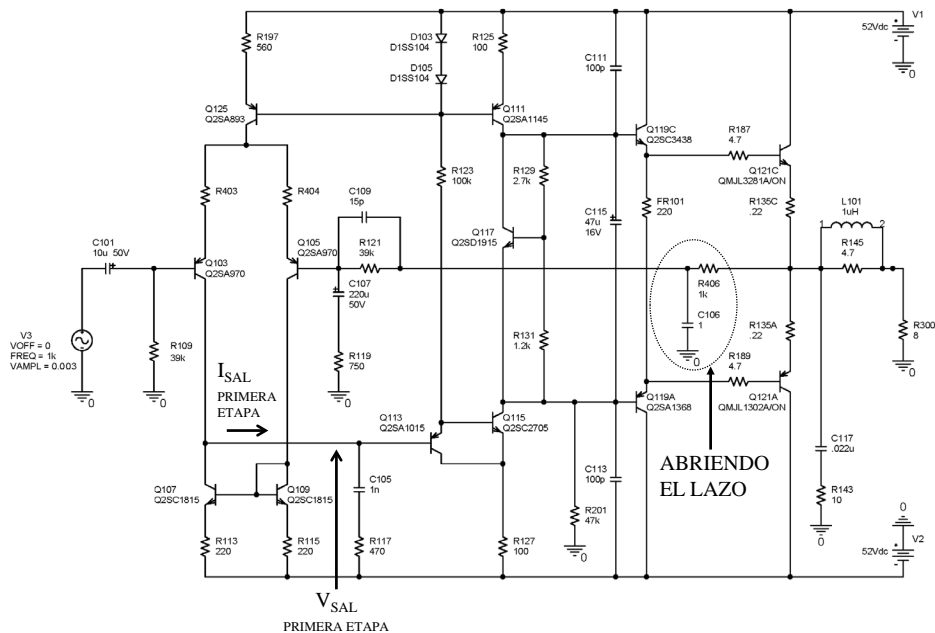
Resulta evidente la necesidad de evitar la segunda etapa con bajos niveles de señal y que a su vez la misma provea una alta ganancia de tensión

Distorsión de cada etapa

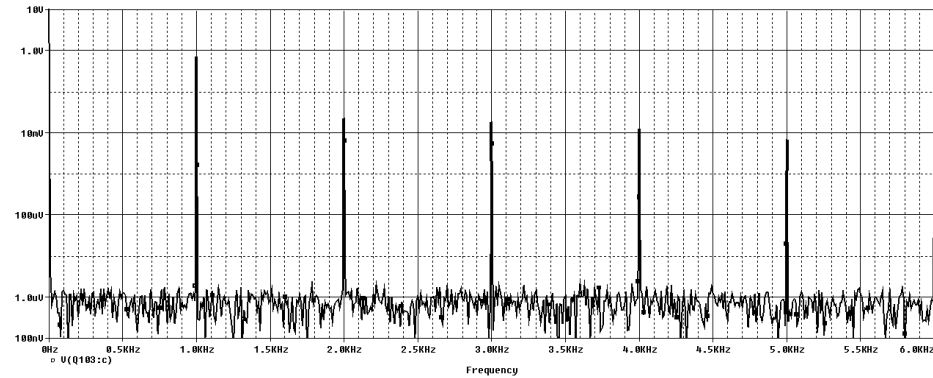
- Se mantiene el circuito realimentado para sostener la correcta polarización.
- Se neutraliza la realimentación de alterna.
- Se busca medir cada etapa por separado, independizándola del efecto de carga de las otras.

PRIMERA ETAPA



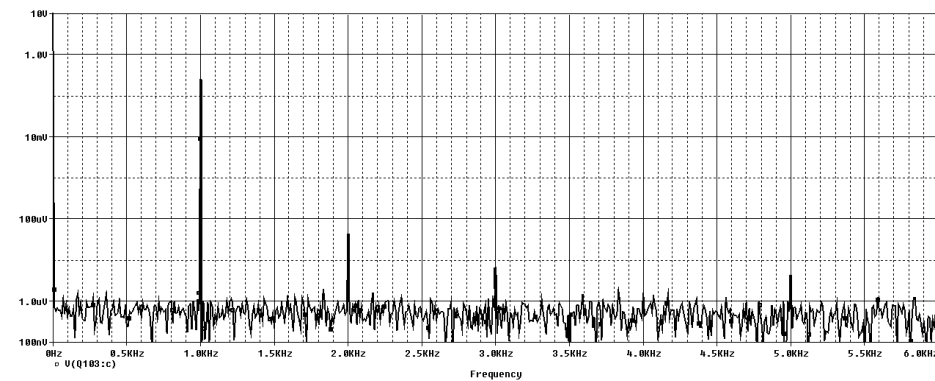


Amplitud entrada = 3mVpico
Resistencia emisor par diferencial = 0 Ω
Distorsión = 4,81%



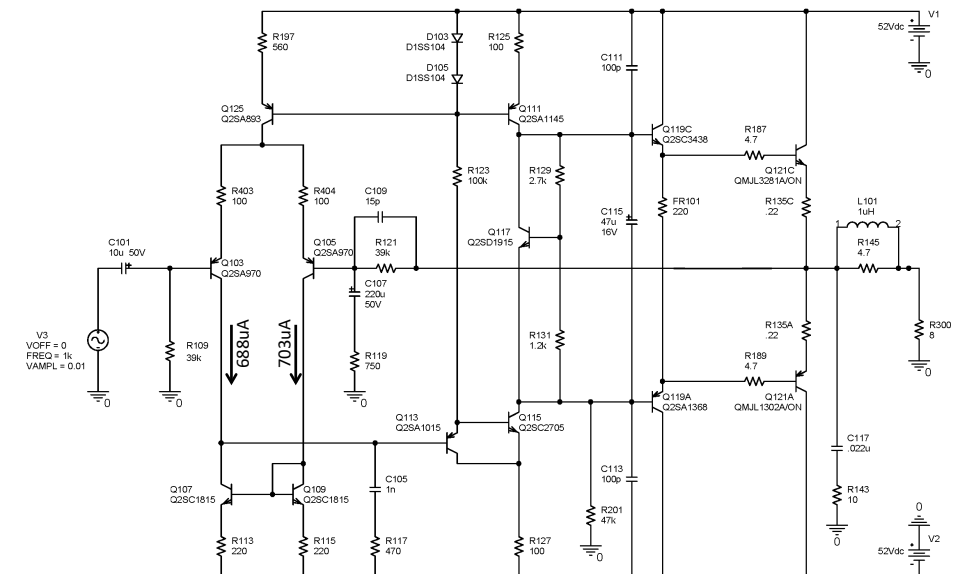
Notar que solo 3mV producen un altísimo nivel de distorsión, se buscará reducirlo con el agregado de realimentación local como se muestra en la siguiente diapositiva

Amplitud entrada = 3,5mVpico
Resistencia emisor par diferencial = 100 Ω
Distorsión = 0,02%

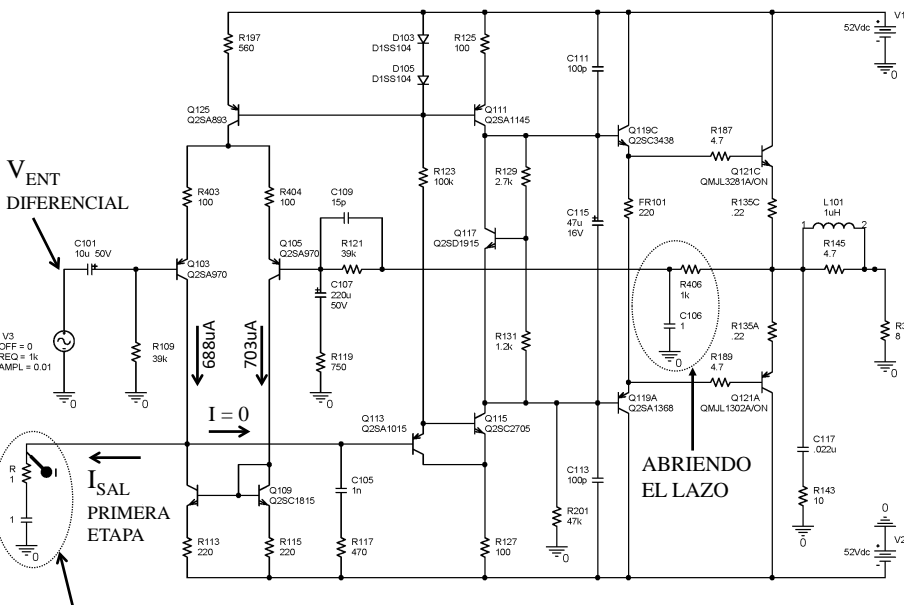


El costo es una reducción de ganancia de 10dB.
El beneficio es una reducción de la distorsión de mas de 40 dB.
Notar que la componente segunda armónica es muy alta en relación a la tercera, cuando se esperaba que hubiera ocurrido cancelación debido al uso del espejo de corriente como carga activa

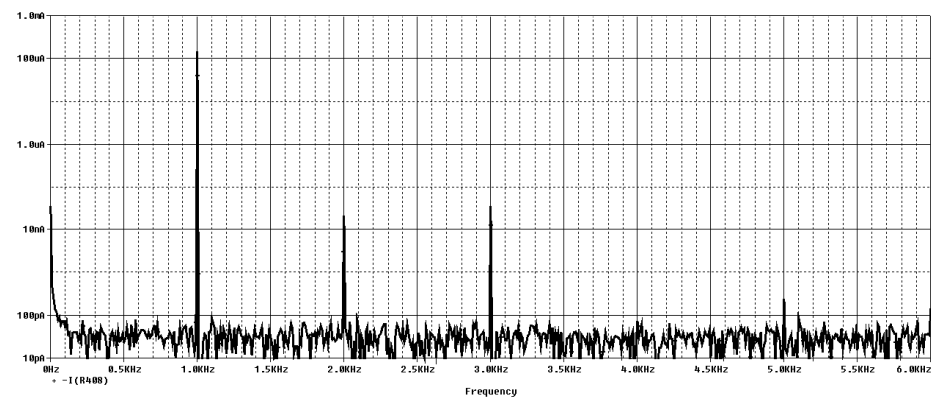
Notar que las corrientes de colector del par diferencial son levemente diferentes



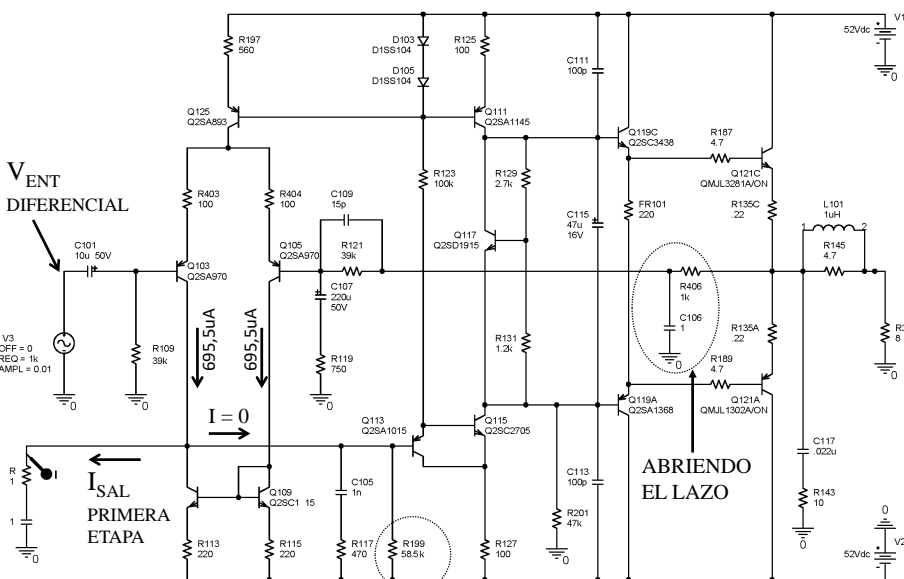
Se propone medir la corriente de salida del par diferencial mediante una resistencia de 1 ohm



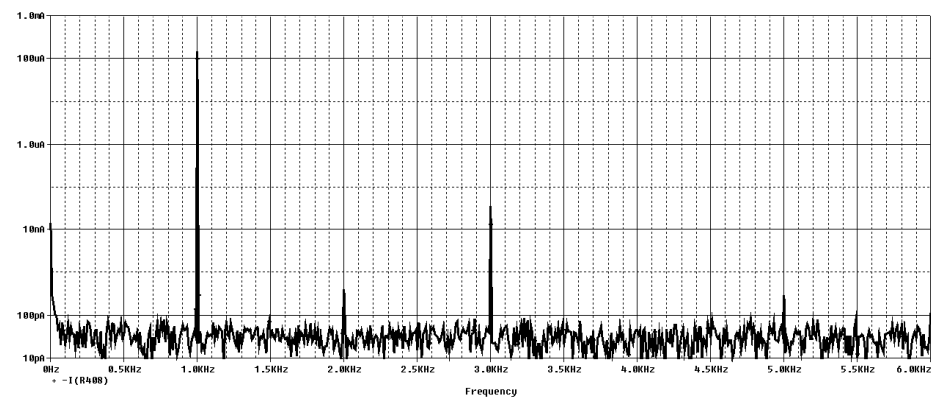
Carga casi ideal para una fuente de corriente



La segunda y tercera armónica tienen un peso importante en la distorsión

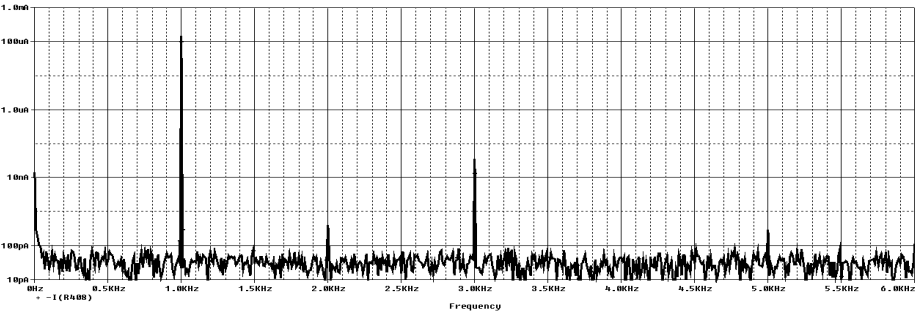
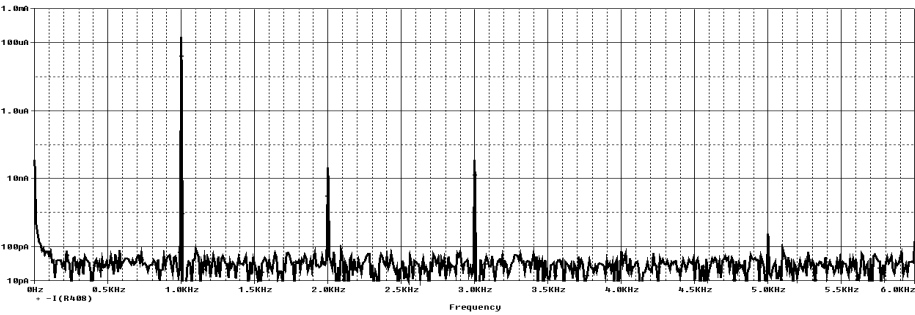


Se agrega una resistencia y se ajusta su valor para equilibrar las dos corrientes de colector como se muestra en el siguiente esquema

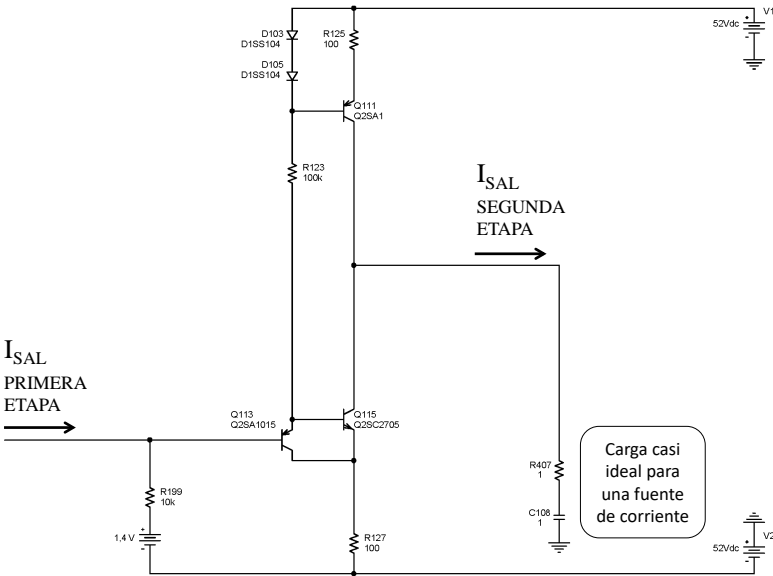


La segunda resulta muy reducida respecto de la tercera

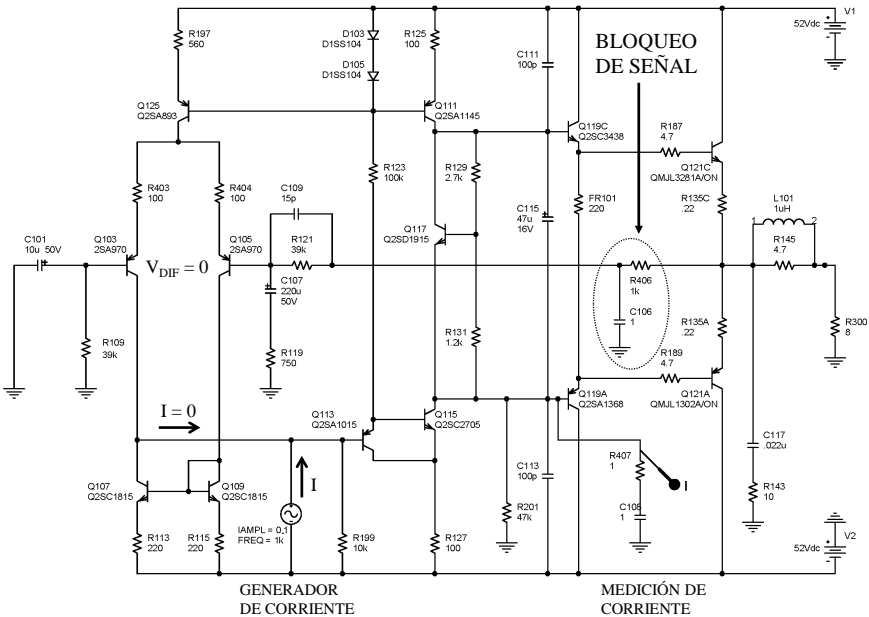
Comparación entre antes y después de igualar las corrientes de colector del par diferencial



SEGUNDA ETAPA



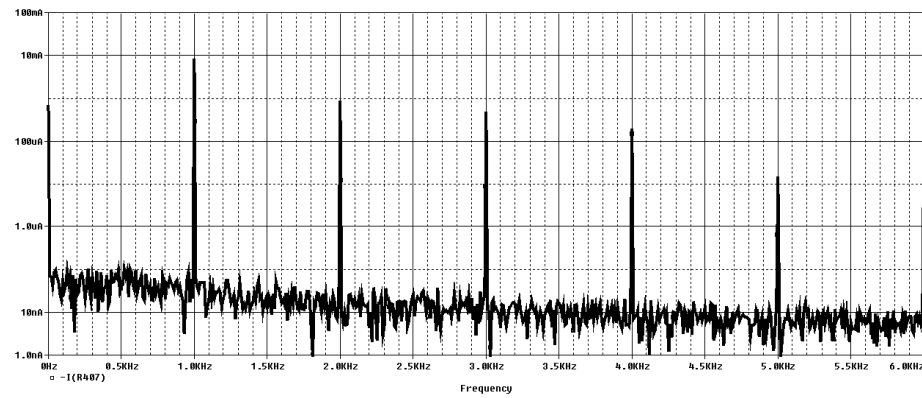
Carga casi ideal para una fuente de corriente



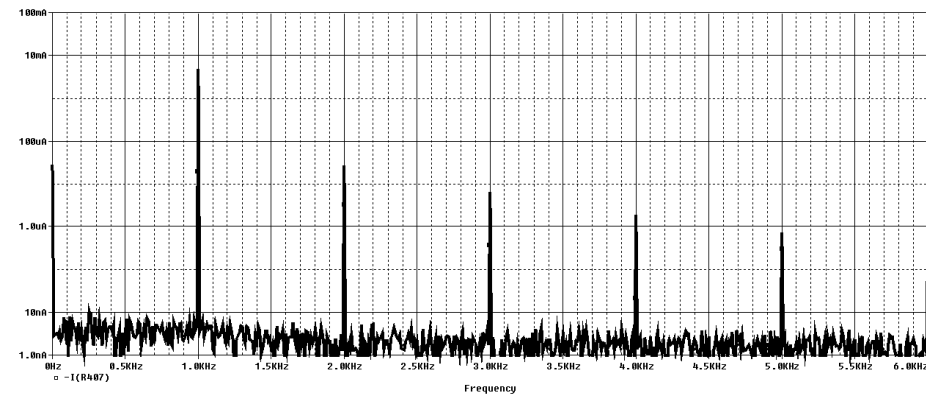
GENERADOR DE CORRIENTE

MEDICIÓN DE CORRIENTE

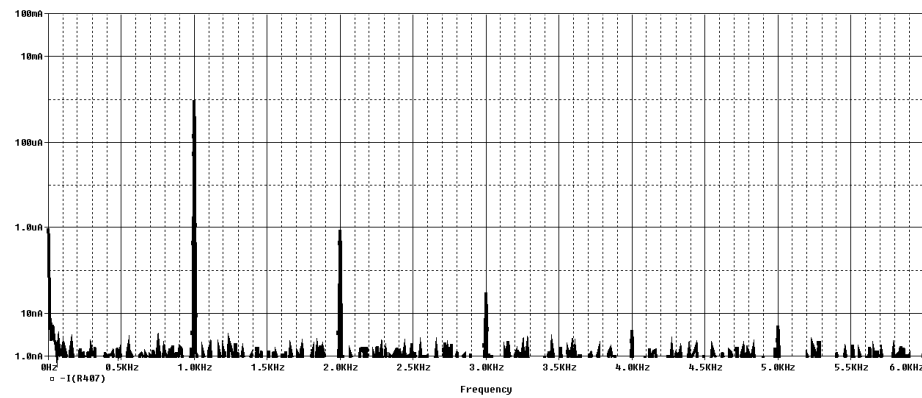
Amplitud entrada = 0,1mApico
Distorsión = 12%



Amplitud entrada = 0,05mApico
Distorsión = 0,6%

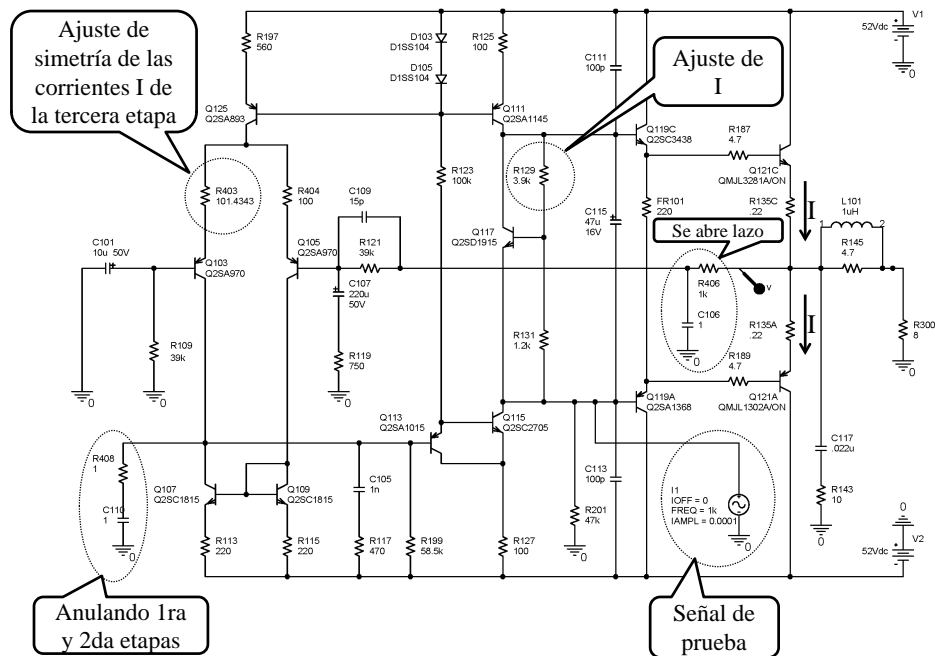
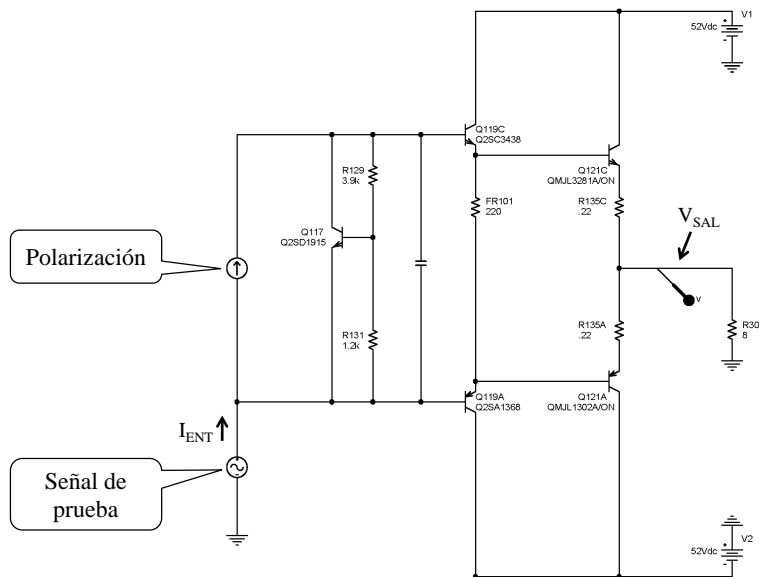


Amplitud entrada = 0,01mApico
Distorsión = 0,1%



TERCERA ETAPA

Se nota que por debajo de 0,05mA la reducción de la señal de entrada no es tan importante en la reducción de la distorsión como lo es para señales mayores a 0,05mA, debido a que para éste circuito el operar con señales del orden de 0,05mA o menores cae dentro de su zona cuasi lineal.

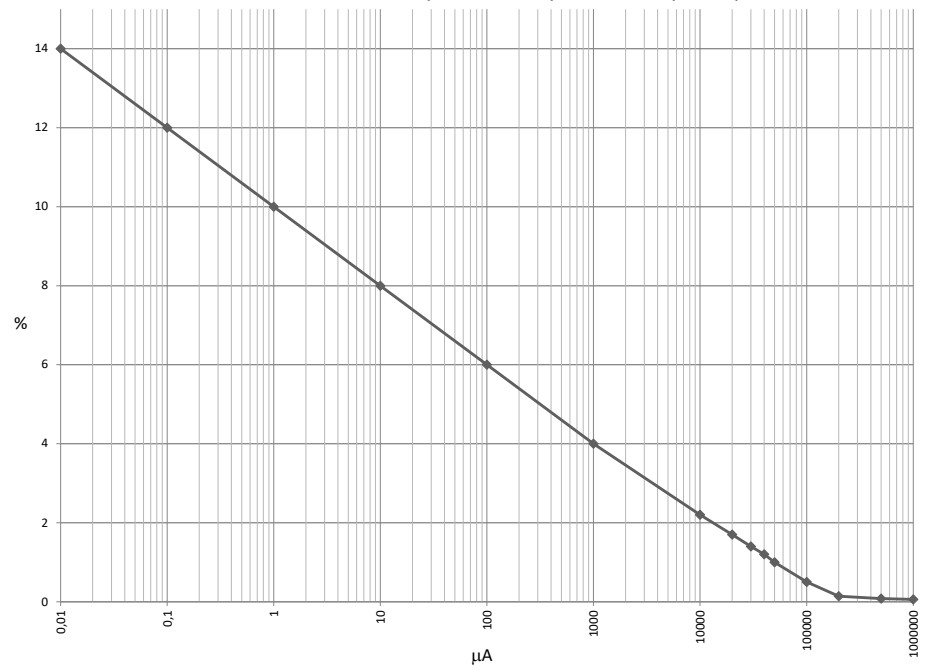


Se ajusta el valor de la corriente de polarización de la tercera etapa desde una situación de corte hasta 1A en los transistores de salida

I	Distorsión
uA	%
0	20
0,01	14
0,1	12
1	10
10	8
100	6
1000	4
10000	2,2
20000	1,7
30000	1,4
40000	1,2
50000	1
100000	0,5
200000	0,14
500000	0,08
1000000	0,06

Notar que a partir de 200mA la distorsión corresponde a un funcionamiento clase A (para la amplitud de 3Vpico de la señal de salida con la que se efectuaron todas las mediciones)

Distorsión en función de la corriente de polarización para una amplitud pico de salida de 3V



¿Cómo varía la distorsión de la señal de salida del amplificador en función de su amplitud?

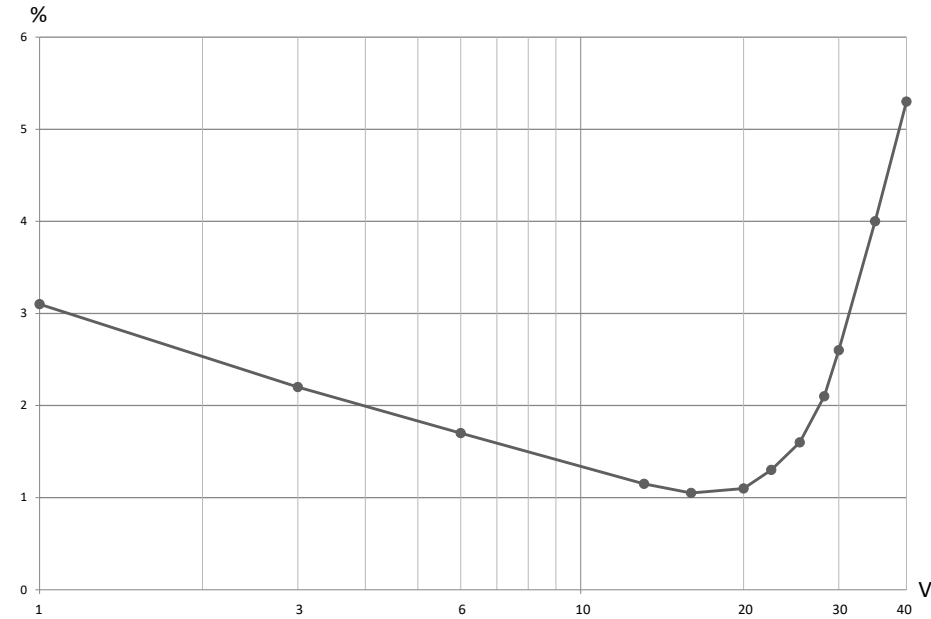
(Solo la tercera etapa más el efecto de carga de la segunda)

Se midió para una corriente $I=10\text{mA}$ obteniéndose los siguientes valores.

V_o V	Distorsión %
1	3,1
3	2,2
6	1,7
13,1	1,15
16	1,05
20	1,1
22,5	1,3
25,4	1,6
28,2	2,1
30	2,6
35	4
40	5,3

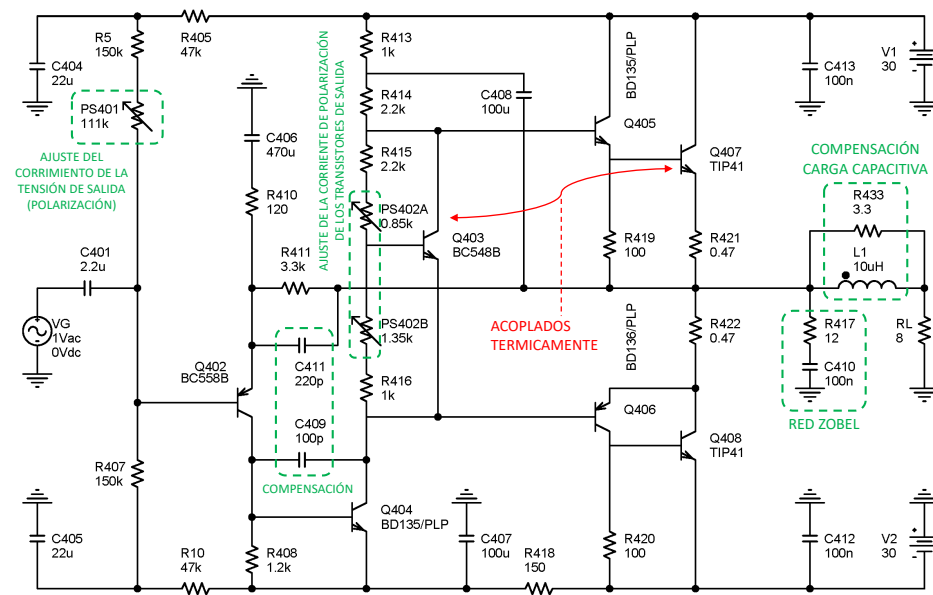
Notar que la distorsión disminuye a medida que aumenta la amplitud. Sin embargo al acercarse al recorte de la etapa de salida vuelve a crecer. Ver el gráfico siguiente

Distorsión en función de la amplitud pico de salida para $I=10\text{mA}$



Analizar el amplificador de potencia del Turner 730

Se ajustará PS401 para conseguir 0V sobre RL con $V_G=0V$ y se ajustará PS402 para conseguir una corriente de colector de Q407 y Q408 de 10mA con $V_G=0V$



- 1) Calcular las tensiones de todos los nodos y las corrientes de todas las ramas para $V_G=0V$
- 2) Calcular la ganancia de lazo para frecuencias medias (1KHz)
- 3) Calcular la ganancia global para frecuencias medias (1KHz)
- 4) Calcular la máxima potencia obtenible sobre la carga para frecuencias medias (1KHz)
- 5) Calcular la impedancia de entrada para frecuencias medias (1KHz)
- 6) Calcular la impedancia de salida para frecuencias medias (1KHz)
- 7) Calcular el factor de amortiguamiento para frecuencias medias (1KHz)
- 8) Calcular la máxima tensión pico sobre la carga para frecuencias medias (1KHz)
- 9) Calcular la máxima eficiencia obtenible con éste amplificador para frecuencias medias (1KHz)
- 10) Determinar:
 - a) El tamaño de los disipadores para cada transistor (resistencia térmica disipador-ambiente)
 - b) Encontrar el disipador comercial que podría utilizarse para construir un prototipo funcional
 - c) Comparar con los disipadores utilizados originalmente por Turner y obtener conclusiones
- 11) Simular el comportamiento estático y dinámico del amplificador determinando:
 - a) Medir las tensiones de todos los nodos y las corrientes de todas las ramas para $V_G=0V$
 - b) Medir la impedancia de entrada en función de la frecuencia (desde 0,1Hz hasta 1GHz)
 - c) Medir la impedancia de salida en función de la frecuencia (desde 0,1Hz hasta 1GHz)
 - d) Respuesta en frecuencia para 1W sobre la carga
 - e) Ancho de banda de potencia

Es la máxima frecuencia para la que el amplificador logra reproducir una señal sinusoidal a máxima potencia (hallada en el punto 4 sin deformación)

 - f) Respuesta al escalón
 - i. Pequeña señal (la tensión pico de salida estará entre 0,1V y 1V)
 - ii. Gran señal (amplitud de salida apenas menor que la máxima tensión pico de salida hallada en el punto 4)
 - iii. En base a lo medido en i. determinar el ancho de banda para pequeña señal asumiendo que el amplificador está compensado por polo dominante
 - iv. En base a lo medido en ii. determinar la velocidad de crecimiento de la tensión de salida ("slew rate")
 - g) Determinar el margen de fase
 - h) Determinar la distorsión armónica a 1KHz y a 10KHz para potencias de 0,1W; 1W; 10W y 90% de la máxima calculada en el punto 4
 - i) Determinar la distorsión por intermodulación para potencias de 0,1W; 1W; 10W y 90% de la máxima calculada en el punto 4
 - j) Determinar el Rechazo de Ruido de la Fuente de Alimentación ("PSNR")

