



Figura 1: Osciloscopio XXXX

1. Mediciones

1.1. Instrumental utilizado

Para las mediciones se utilizó un osciloscopio XXXXX, en la figura 1 puede observarse el mismo. Este osciloscopio posee XXX GHz de ancho de banda.

Su impedancia de entrada es de 50Ω y cumplía el rol de carga del circuito. Dado que la señal aplicada sobre la carga era el tren de pulsos generado, la potencia disipada era mínima.

Dado el gran costo del instrumento, fue necesario contemplar consideraciones de seguridad, para evitar dañar el equipo.

En condiciones normales de funcionamiento, la salida esperada no disipaba potencia prácticamente, ya que consiste en una serie de pulsos ultracortos.

En caso de una falla, el generador de pulsos nunca podría generar una señal distinta a esta, ya que analizando su salida, es un diodo seguido de una puesta a tierra impuesta por el *stub*. Este stub solo permitiría a la salida señales excesivamente rápidas.

1.2. Banco de medición

En la figura 4 puede observarse el esquema del banco de medición. Consistió de

- Placa FPGA: consistía de una FPGA XXXX. Esta generaba el pulso cuadrado de control del driver. Este componente determina el ciclo de trabajo.
- Fuente de alimentación: provee DC para el driver. La amplitud de esta fuente determina la amplitud del pulso unipolar del driver.
- Driver: tiene tres funciones: actuar como buffer para la FPGA, de manera que la carga exigida sea baja, convertir la amplitud digital del pulso de la FPGA a la amplitud de la fuente de alimentación, y convertir el pulso unipolar en uno bipolar.

1.2.1. Fuente de alimentación

La fuente de alimentación era una XXXXX, en la figura 2. Permitía generar amplitudes de entre XXX y XXX y tenía una máxima capacidad de corriente de XXXXX.

Presentaba limitación de corriente regulable e indicadores para la amplitud y la corriente entregada, lo que permitía trabajar de manera segura, dentro de los límites de consumo obtenidos en las simulaciones anteriores.



Figura 2: Fuente de alimentación utilizada.



Figura 3: Banco de medición

1.2.2. FPGA

La FPGA XXXXx generaba un pulso cuadrado. La misma puede observarse en la figura 3. La FPGA tenía la limitación de pasos de a 10 % para el duty.

1.3. Mediciones realizadas

Las mediciones consistieron en mediciones en el dominio del pulso de salida. Se midieron tiempo de crecimiento, tiempo de decaimiento, amplitud máxima, y ancho a medio máximo (*FWHM* del inglés *Full Width at Half Maximum*).

Se realizaron distintas mediciones para distintas condiciones del circuito. Se barrió para el pulso digital de entrada, el ciclo de trabajo, y para la fuente de alimentación distintos valores de tensión.

- Para la amplitud de la fuente, se utilizaron valores de 5 V y 7 V.
 - 5 V por ser un valor fácilmente obtenible en los sistemas UWB de referencia.
 - 7 V por ser la máxima amplitud tolerable por el circuito. Tensiones de alimentación mayores a estas resultan en corrientes de polarización mayores a las máximas admisibles dado los dimensionamientos de las pistas de los PCBs.
- El ciclo de trabajo se barrió entre 50 % y 70 %.
 - Se tomó 50 % como límite inferior por ser un valor fácilmente obtenible como división de un reloj digital.



Figura 4: Banco de medición

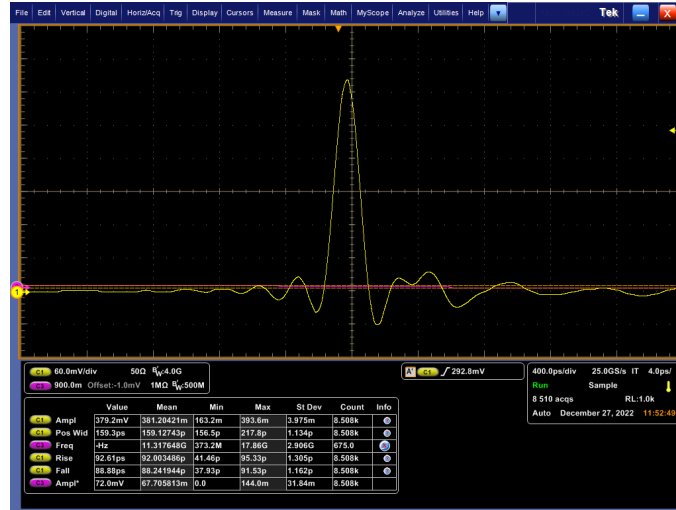


Figura 5: Salida @ V_{cc} 5 V, D 50 %

- Se tomo 70 % como límite superior ya que se observó que valores superiores a este resultaban en un pulso bipolar con amplitudes negativas decrecientes, y por lo tanto, amplitudes de pulso decrecientes.
- La teoría no indicaba un límite superior para el ciclo de trabajo. Sin embargo, este se observó en la práctica debido a no idealidades en el pulso de salida del driver, que no era perfectamente cuadrado.

1.4. Resultados

En las figuras 5, 6, 7, 8, 9 pueden observarse los resultados en diversas capturas de pantalla tomadas del osciloscopio.

Se observó en las mediciones una amplitud de pulso creciente con mayor ciclo de trabajo y mayor amplitud de pulso, como era esperado. La menor amplitud de pulso obtenida fue de 380 mV para un V_{cc} de 5 V y un D de 50 %, y la mayor fue de 1,12 V para un V_{cc} de 7 V y un D de 70 %

En cuanto al ancho de pulso, se mantuvo aproximadamente constante en 160 ps, al igual que los tiempos de crecimiento y decrecimiento, que se mantuvieron constantes en 90 ps.

En la tabla 1 pueden observarse los resultados obtenidos.

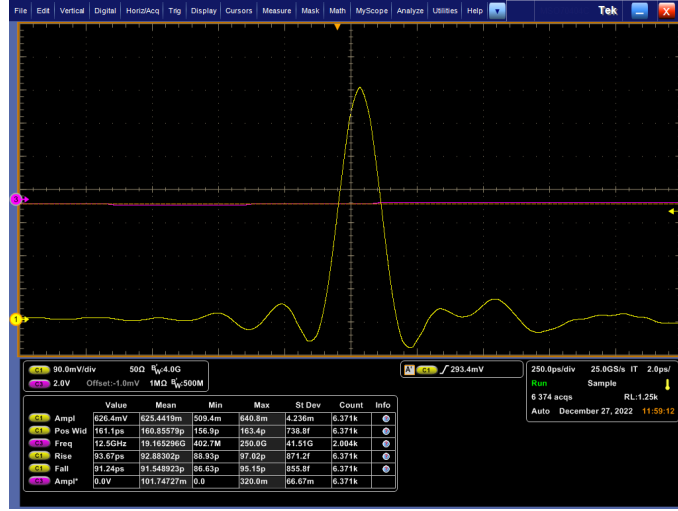


Figura 6: Salida @ V_{cc} 5 V, D 70 %

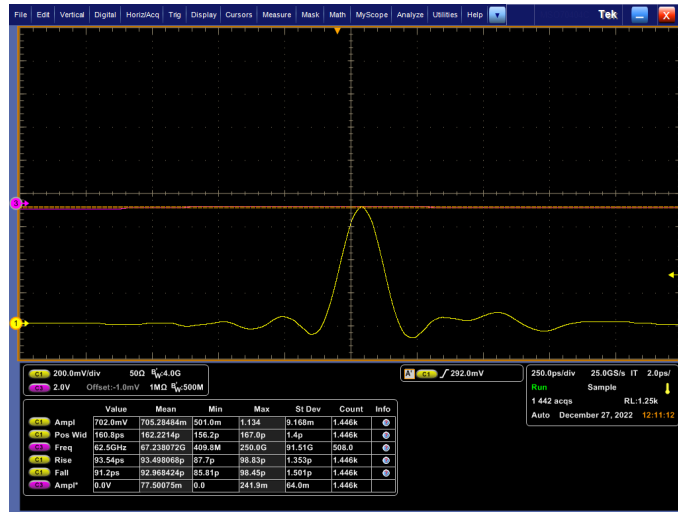


Figura 7: Salida @ V_{cc} 7 V, D 50 %

V_{cc} [V]	D [%]	A [V]	$FWHM$ [ps]	$B - 3\text{ dB}$ [GHz]	t_r [ps]	t_f [ps]
5	50	0.380	159	7.5	93	88
5	70	0.625	161	3	93	91
7	50	0.702	162	3	93	93
7	60	0.909	164	3	94	95
7	70	1.120	165	3	95	96

Cuadro 1: Resultados de mediciones.

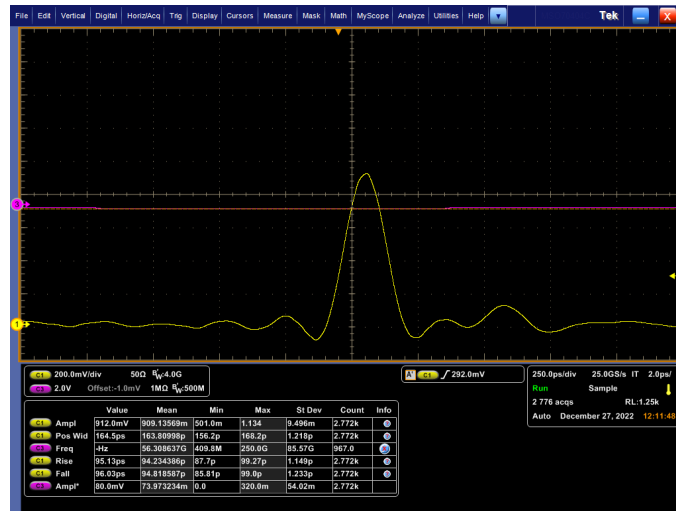


Figura 8: Salida @ V_{cc} 7 V, D 60 %

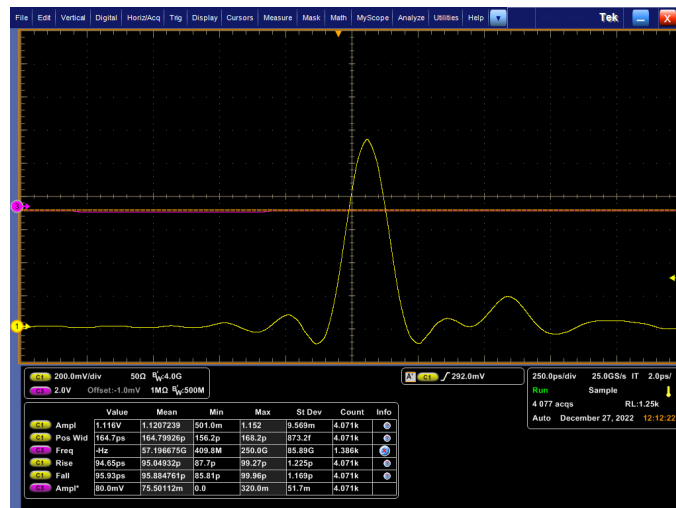


Figura 9: Salida @ V_{cc} 7 V, D 70 %

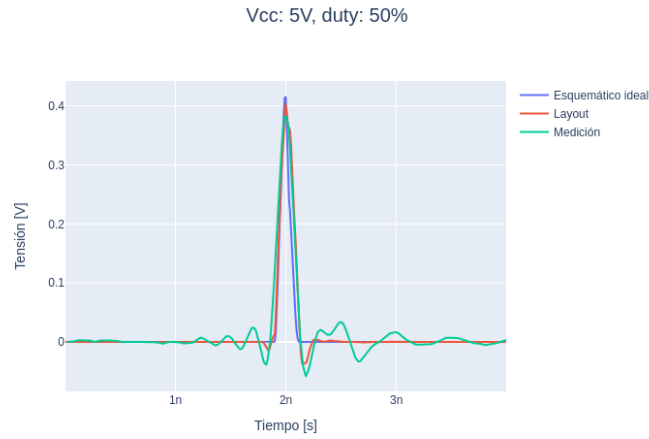


Figura 10: Pulso @ V_{cc} 5 V, D 50 %

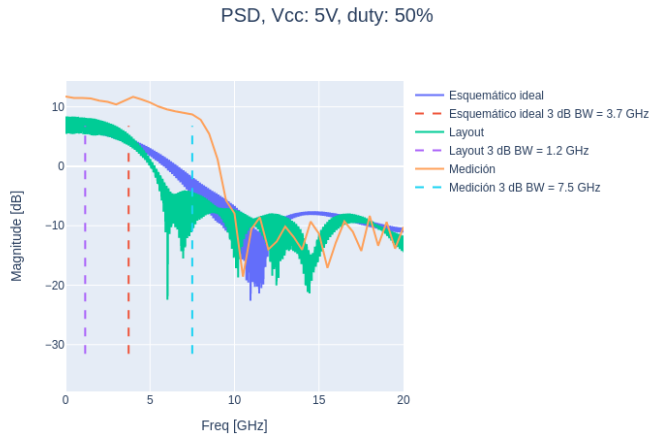


Figura 11: PSD @ V_{cc} 5 V, D 50 %

1.4.1. Comparación contra simulación

En las figuras pueden observarse los resultados de las mediciones obtenidas superpuestos con los resultados de simulación para las mismas condiciones de trabajo (amplitud de alimentación y ciclo de trabajo).

1.5. Comparación contra resultados previos

Referencias

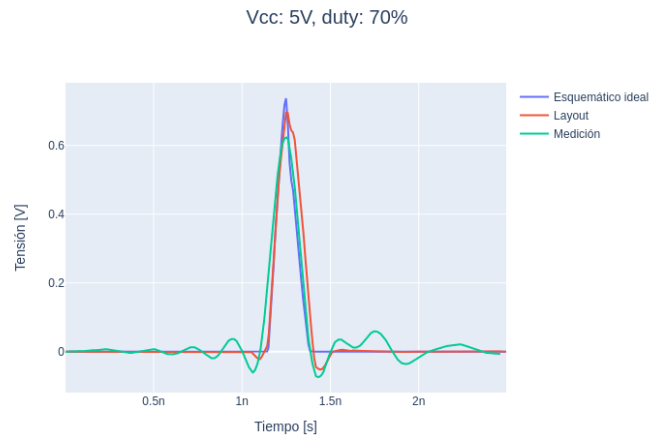


Figura 12: Pulso @ V_{cc} 5 V, D 70 %

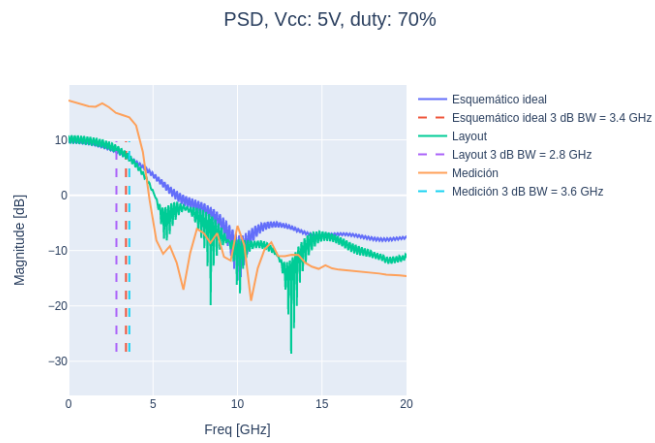


Figura 13: Pulso @ V_{cc} 5 V, D 70 %



Figura 14: Pulso @ V_{cc} 7 V, D 50 %



Figura 15: PSD @ V_{cc} 7 V, D 50 %



Figura 16: Pulso @ V_{cc} 7 V, D 60 %



Figura 17: PSD @ V_{cc} 7 V, D 60 %

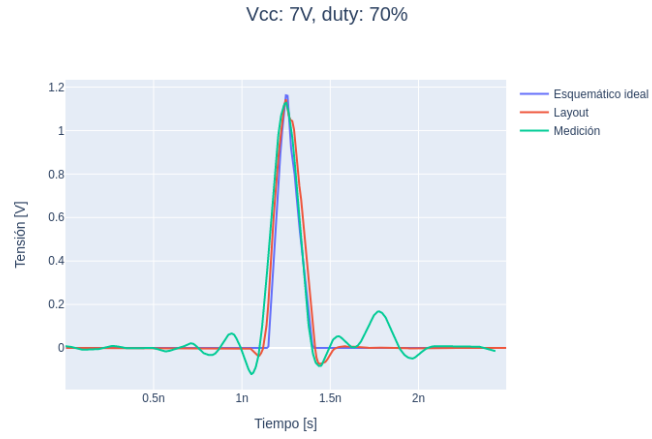


Figura 18: Pulso @ V_{cc} 7 V, D 70 %

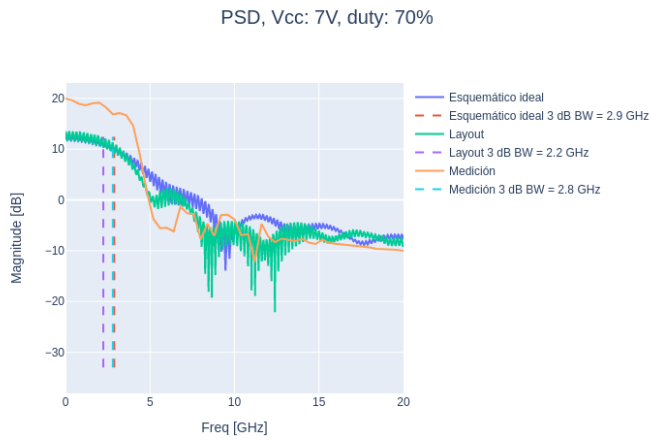


Figura 19: PSD @ V_{cc} 7 V, D 70 %