



86.46 Microelectrónica / 66.61 Tecnología de Circuitos Integrados 2do cuatrimestre de 2019 Trabaio Practico Final:

Transductor corriente - periodo para sensores de gases resistivos

Condiciones del TP Final

Fecha de entrega: martes 17/12/2019.

<u>Informe:</u> enviar en formato **PDF** a <u>tci6661@gmail.com</u> con asunto "Entrega TP FINAL" (OBS: el tema asignado debe aparecer claramente especificado al inicio del informe).

<u>Simulaciones y esquemáticos:</u> ver comentarios a continucación del punto 3) de la sección «Se pide».

Bibliografia sugerida:

- Allen, CMOS Analog Circuit Design
- Baker, CMOS Circuits design, Layout and Simulation

Enunciado

Se requiere diseñar un circuito integrado para la lectura de un sensor de gases contaminantes de aplicación al control ambiental de zonas urbanas. El dispositivo funcionará en como un nodo aislado en una red de sensores inalambricos, por lo que se debe orientar el diseño al bajo consumo.

El elemento sensor tiene comportamiento resistivo el cual se traduce a corriente con un ciruito que permite obtener la señal I_{SENS} . El objetivo de este TP es implementar el circutio de la Fig. 1 para convertir I_{SENS} en una señal digital de periodo T proporcional a la magnitud de dicha corriente. Esta señal cuadrada de salida se utilizará para modular una señal de RF que transmite la información del sensor a un nodo central para su registro.

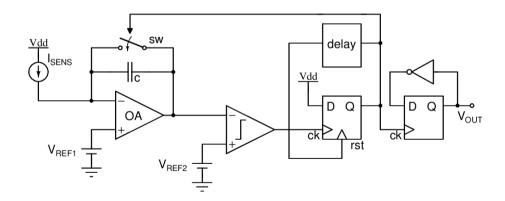


Fig. 1. Diagrama en bloques del circuito integrado a diseñar.

Las referencias de tensión V_{REF1} y V_{REF2} , así como la fuente de corriente I_{SENS} deben asumirse ideales. Estas magnitudes y el tiempo de integración T_{INT} que permite definir el periodo de la señal de salida $T = 2 \cdot T_{INT}$ están definidas en la tabla de asignación de temas. Los FFD son flanco ascendente.





Se pide

- 1) Estimar por cálculo a mano los valores del capacitor C y del bloque delay.
- 2) Diseñar cada uno de los bloques del circuito de la Fig. 1. Asumir los siguientes requerimientso para el OA: ganancia > 60 db y margen de fase > 60°.
- 3) Verificar por simulación la operación de cada bloque y del circuito completo utilizando LTSpice y los modelos de transistores provistos por la cátedra.

Comentarios importantes:

- Para simular debe incluirse la directiva «.include ruta» donde ruta debe indicar la locación del archivo T180nm.lib. Los transistores que deben utilizar son nmos4 y pmos4 y luego de instanciarlos hay que editar el campo «Model Name» a CMOSN y CMOSP respectivamente. No olvidar completar los campos AS, AD, PS y PD.
- El V_{DD} a utilizar es 1.8 V.
- En la entrega, junto con el pdf del informe debe adjuntarse un archivo .zip con los esqumáticos y testbenches utilizados (por favor no incluir los archivos .raw).

Asignación de temas

Tema	I _{SENS} (nA)	T _{INT} (us)	V _{REF1} (V)	V _{REF2} (V)	Nombre
1	15	140	1,5	1,0	Davila Gallesio, Ignacio
2	20	130	1,4	0,9	Gagliardi, Leandro
3	25	120	1,3	0,8	Genovese, Luciano Agustin
4	30	110	1,2	0,7	Gianchino, Mauro Ariel
5	35	100	1,1	0,6	Gonzalez, Pablo Javier
6	40	90	1,0	0,5	Goyret, Juan Pablo
7	10	140	1,1	0,4	Heine, Julian Adrian
8	15	130	1,2	0,5	Jaureguiberry, Matias
9	20	120	1,3	0,6	Perez Andrade, Miguel
10	25	110	1,4	0,7	Petriella, Enrico
11	30	100	1,5	0,8	Porta Chambergo, Nicanor
12	35	90	1,6	0,9	Zuccolo, Florencia