



ADDETC – Área Departamental de Engenharia Eletrónica e Telecomunicações e de Computadores

LEIM -Licenciatura Engenharia informática e multimédia

# Computação Física

## Trabalho 1

### Circuitos combinatórios e Circuitos Sequenciais

**Turma:** LEIM23D

**Trabalho realizado por:** Miguel Távora N°45102  
João Cunha N°45412  
Luís Farinha N°45147

**Docente:** Carlos Carvalho

Data de entrega:5/4/2019

## Índice

1.INTRODUÇÃO/OBJETIVOS .....	4
2.MODELO “CAIXA PRETA” DA ALU .....	5
3.OPERAÇÕES ARITMÉTICAS E LÓGICA .....	6
4.OPERAÇÕES .....	8
4.1 OPERAÇÃO SOMA .....	8
4.1 OPERAÇÃO SUBTRAÇÃO .....	13
4.3 NOR.....	18
4.4 MUX’S .....	19
4.5 ARITMETIC SHIFT RIGHT (ASR).....	21
5.CONCLUSÕES .....	27
6.BIBLIOGRAFIA .....	28
ANEXO (CÓDIGO) .....	29

## Índice de Tabelas

Tabela 1 - Tabela de verdade dos Operadores .....	6
Tabela 2 - Tabela de verdade da soma .....	8
Tabela 3 - Tabela de verdade do Overflow .....	10
Tabela 4 - Tabela de verdade da subtração .....	13
Tabela 5 - Tabela Overflow da subtração .....	15
Tabela 6 - Calculo FES .....	24

## Índice de Figuras

Figura 1 - Modelo "Caixa Preta" da ALU .....	5
Figura 2 - Circuito combinatório do seletor .....	6
Figura 3 - Modulo esquematizado das operações .....	7
Figura 4 - Exemplo de uma soma bit a bit .....	8
Figura 5 - Mapa de Karnaugh do Carry .....	9
Figura 6 - Mapa de Karnaugh do Resultado .....	9
Figura 7 - Circuito logico do somador .....	9
Figura 8 - Circuito logico do Overflow da soma .....	10
Figura 9 - Módulo funcional da soma .....	11
Figura 10 - Exemplo detalhado da adição utilizando módulos de soma (hardware) .....	11
Figura 11 - Mapa de Karnaugh do Resultado .....	13
Figura 12 - Mapa de Karnaugh do Bwout.....	13
Figura 13 - Circuito lógico da subtração.....	14
Figura 14 - Circuito lógico Overflow subtração .....	15
Figura 15 - Exemplo de uma soma bit a bit .....	16
Figura 16 - Módulo funcional da subtração .....	16
Figura 17 - Exemplo detalhado da subtração utilizando módulos de soma (hardware) .....	17
Figura 18 - MUX4x1 .....	20
Figura 19 - MUX2x1 .....	20
Figura 20 - Modulo do ASR.....	21
Figura 21 - modulo funcional ASR (Combinatório) .....	22
Figura 22 - modulo funcional ASR (Sequencial).....	23
Figura 23 - Modulo de control ASR .....	23
Figura 24 - ASM do Modulo de controlo.....	24
Figura 25 - Mapas de Karnaugh D0 .....	24
Figura 26 - Mapas de Karnaugh D1 .....	24
Figura 27 - Modelo de Moore-Mealey utilizado.....	24
Figura 28 - Fotografia montage 1.....	26
Figura 29 - Fotografia montage 2.....	26

## 1.Introdução/Objetivos

O trabalho prático foi feito com o intuito de aprender, melhorar e aplicar sobre tudo o que aprendemos sobre circuitos combinatórios e sequenciais. Neste sentido tínhamos dois números a 4 bits cada, através desses dois números teríamos de realizar quatro operações diferentes sendo elas a soma, subtração, ASR(*Arithmetic Shift Right*) e a operação lógica NOR. Para além dos dois números a 4 bits teríamos ainda um número a 2 bits que são os bits de seleção, onde cada operação terá uma combinação binária diferente e será a forma como irá ser selecionada a operação pretendida.

Para obter a expressão lógica simplificada das operações foram construídas tabelas de verdade e uma máquina de estados ASM(*Algorithmic State Machinet*) onde foi possível construir os mapas de Karnaugh.

No final, foi montado um circuito com LED's para ver a funcionalidade da ALU, com base nos módulos de controlo e funcionais fazendo uma simulação em software dos programas.

[1] "O módulo funcional é um diagrama de blocos constituído por todos os dispositivos hardware disponibilizado pelos fabricantes, tais como, multiplexers, demultiplexers, comparadores, codificadores, decodificadores, flip-flops, registos, contadores, memórias, etc. “

[1] "O módulo de controlo é um circuito combinatório ou uma máquina de estados que aciona os dispositivos existentes no módulo funcional. Para tal, o módulo de controlo tem como entradas, sinais vindos do módulo funcional, e como saídas, sinais que comandam os dispositivos constituintes do módulo funcional.”

O principal objetivo deste trabalho, foi desenvolver expressões lógicas através das respetivas tabelas e mapas. Utilizar circuitos combinatórios e circuitos sequenciais de forma a otimizar e melhorar a sua funcionalidade, facultando ao utilizador uma experiência mais direta.

## 2.Modelo “Caixa preta” da ALU

A unidade lógica e aritmética do inglês *Arithmetic Logic Unit* (ALU), é circuito digital que realiza operações lógicas apartir dos quais quando devidamente implementados é possível realizar operações artimeticas. A ALU está divida em diversos níveis de abstração sendo o maior nível de abstração o Modelo de “Caixa preta”. Na figura observa-se que a ALU tem como entrada os dois números binários A e B constituídos por 4 bits cada e o selector(C) de 2 bits. Através das combinações possíveis de C será possível efectuar operações que veremos mais à frente. Onde depois dessas operações será possível obter o Resultado(R) de 4 bits e tem três flags. Cada flag tem um significado diferente, o Carry/Borrow(Cy/Bw) são indicadores de erro nas operações sendo apenas analisados para números naturais(0,+15), a flag overflow(Ov) é também um indicador de erro mas apenas para números relativos e a flag zero (Z) indica se o número está todo a zeros ou não.

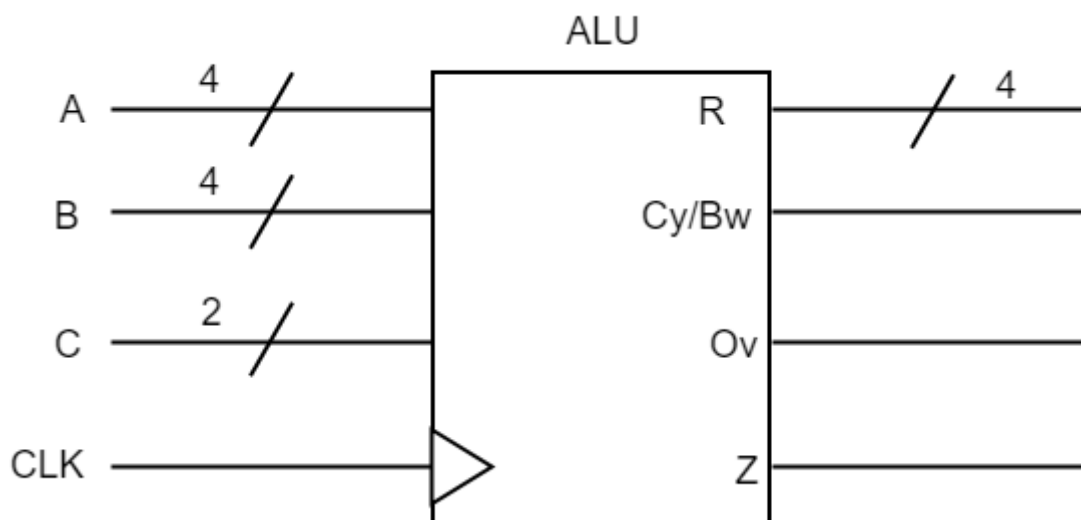


Figura 1 - Modelo "Caixa Preta" da ALU

### 3. Operações Aritméticas e Lógica

O trabalho foi dividido em módulos em quatro módulos dos quais resultam :a soma, a subtração, o ARS e o NOR. Sendo a seleção feita por combinações dos valores lógicos de cada um dos bits do selector, conforme se observa na tabela de verdade:

Controlo		Operações Aritmeticas e Logica			
C <sub>1</sub>	C <sub>0</sub>	Soma	Subtração	Aritmetic Shift Right	NOR
0	0	1	0	0	0
0	1	0	1	0	0
1	0	0	0	1	0
1	1	0	0	0	1

Tabela 1 - Tabela de verdade dos Operadores

De onde resulta o seguinte circuito combinatório:

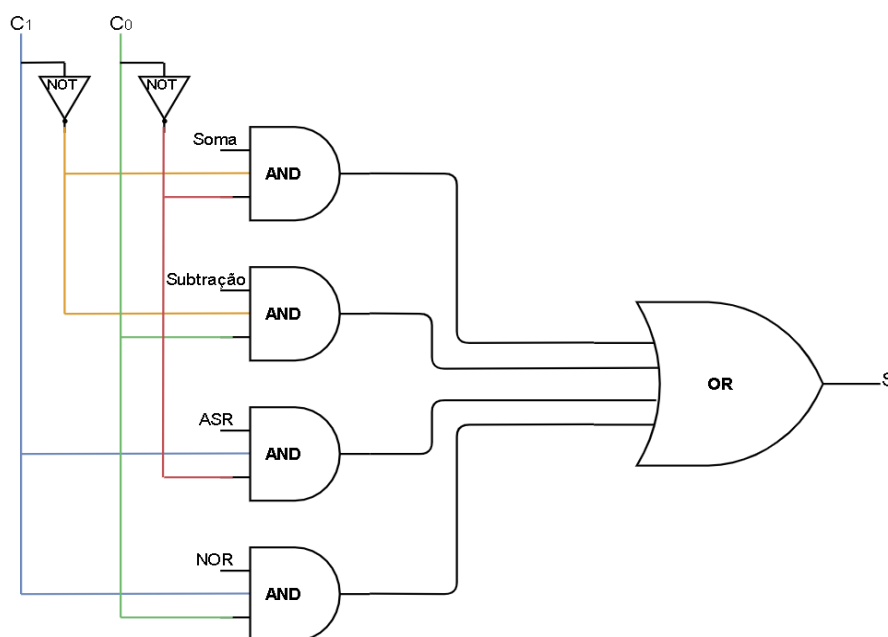
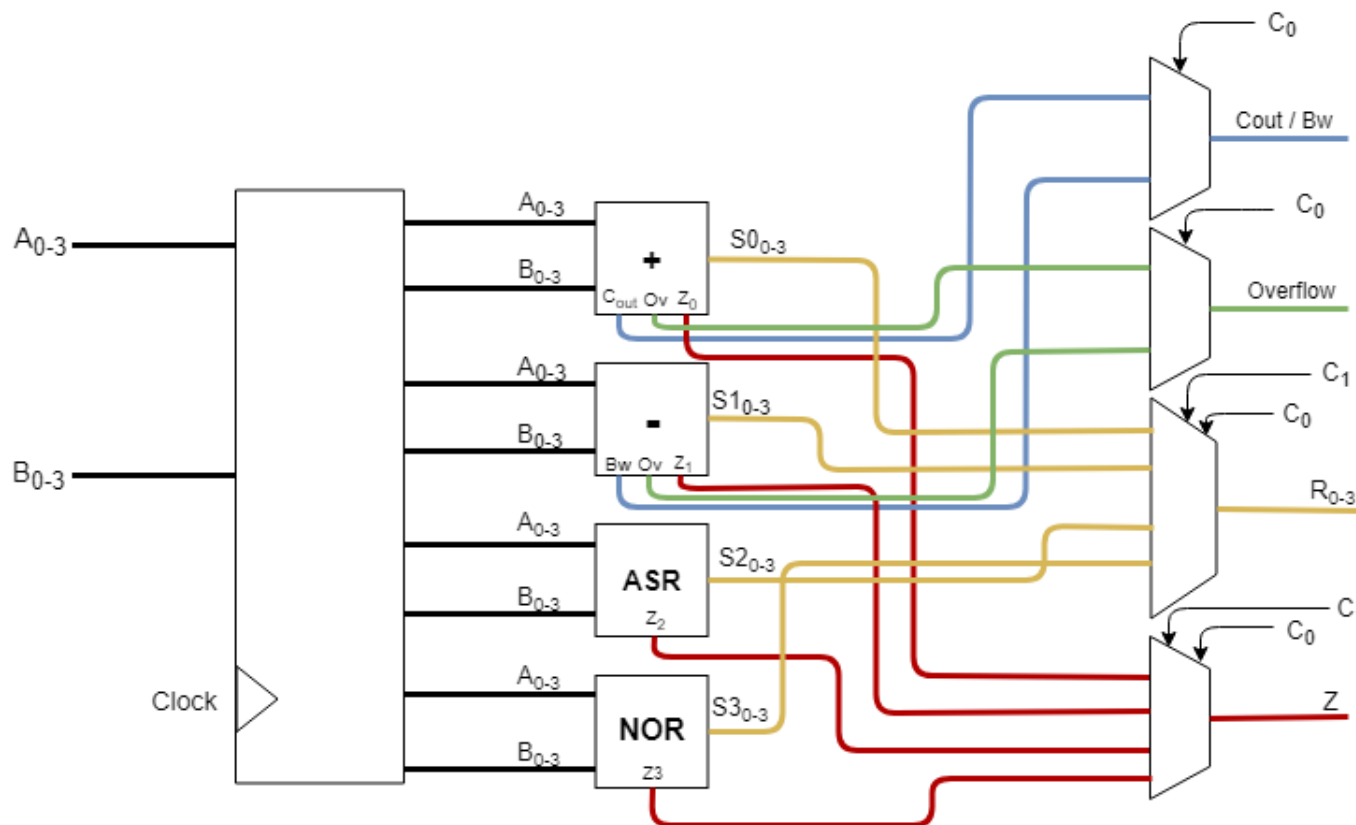


Figura 2 - Circuito combinatório do seletor

## Estrutura do trabalho – entradas e saídas de cada bit

### Representação esquematizada



**Figura 3 - Módulo esquematizado das operações**

A partir do esquema representado é possível observar que entram dois números e são realizadas quatro operações nomeadamente a soma, a subtração, o Aritmetic Shift Right (ASR) e o NOR. Para cada operação entra os 4 bits de cada número e são executadas todas as ações. Na saída temos o resultado de 4 bits e 3 flags, sendo que a flag do Carry/Borrow e de Overflow apenas são relevantes na operação de soma e de subtração. Como foi referido anteriormente a flag Z indica se o número é zero ou não, a flag Carry/Borrow são indicadores de erro para números naturais e o Overflow para números relativos. De seguida os bits de controlo seleccionam o resultado correto, utilizando mux4x1 para o R e Z, e mux2x1 para o Carry/Borrow e Overflow.

## 4. Operações

### 4.1 Operação Soma

A soma consiste numa expressão lógica que opera bit a bit, entre os operandos A e B, de 4 bits cada obtendo o Resultado também de 4 bits e as respetivas flags.

$$\begin{array}{rcccc}
 & C_{y2} & C_{y1} & C_{y0} & \\
 & A_3 & A_2 & A_1 & A_0 \\
 + & B_3 & B_2 & B_1 & B_0 \\
 \hline
 C_{yOut} & S_3 & S_2 & S_1 & S_0
 \end{array}$$

Figura 4 - Exemplo de uma soma bit a bit

A partir do exemplo foi criada uma tabela de verdade com o Carry Out(CyOut) e com o Resultado (S):

A	B	CyIn	CyOut	S
0	0	0	0	0
0	0	1	0	1
0	1	0	0	1
0	1	1	1	0
1	0	0	0	1
1	0	1	1	0
1	1	0	1	0
1	1	1	1	1

Tabela 2 - Tabela de verdade da soma



Para chegar às expressões lógicas foi preciso construir as tabelas de verdade e também os mapas de Karnaugh:

	A			
	0	1	0	1
$C_{yIn}$	1	0	1	0
	B			

Figura 6 - Mapa de Karnaugh do Resultado

	A			
	0	0	1	0
$C_{yIn}$	0	1	1	1
	B			

Figura 5 - Mapa de Karnaugh do Carry

A partir dos mapas e da tabela foi possível obter as seguintes expressões lógicas:

$$S = A \oplus B \oplus Cy$$

$$Cy_{out} = Cy(A \oplus B) + A.B$$

Com a obtenção das expressões seguintes foi possível construir os seguintes circuitos lógicos:

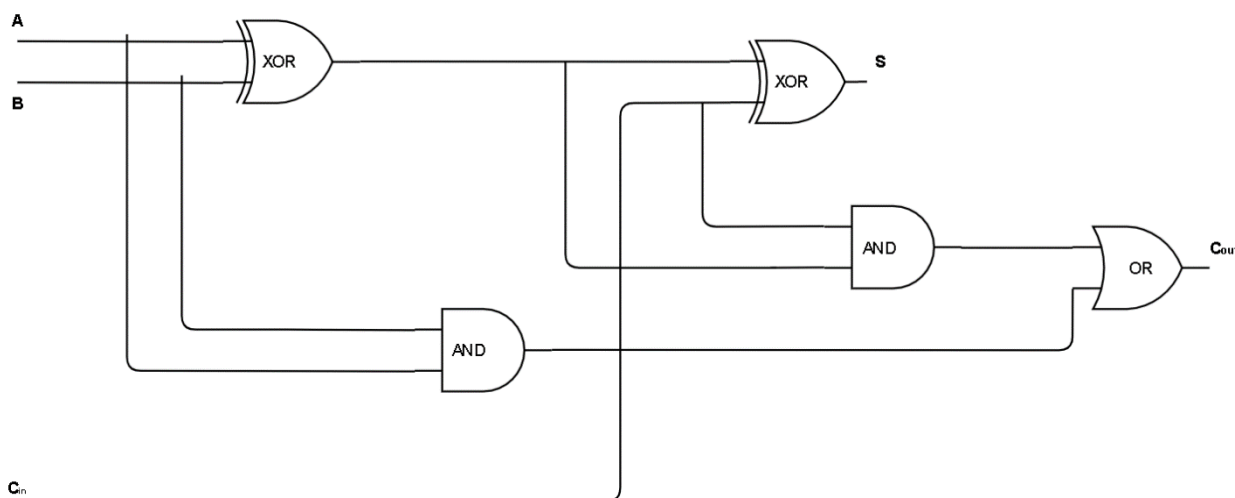


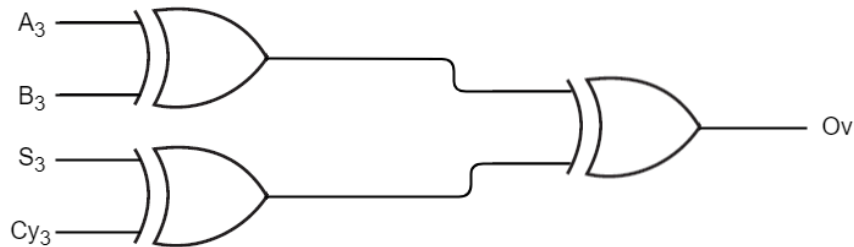
Figura 7 - Circuito logico do somador

A partir da tabela de verdade do Overflow obtivemos a seguinte expressão:

$$Ov = A_3 \oplus B_3 \oplus S_3 \oplus Cy_3$$

A	B	S	Carry	Ov
0	0	0	0	0
0	0	0	1	1
0	0	1	0	1
0	0	1	1	0
0	1	0	0	1
0	1	0	1	0
0	1	1	0	0
0	1	1	1	1
1	0	0	0	1
1	0	0	1	0
1	0	1	0	0
1	0	1	1	1
1	1	0	0	0
1	1	0	1	1
1	1	1	0	1
1	1	1	1	0

**Tabela 3 - Tabela de verdade do Overflow**



**Figura 8 - Circuito logico do Overflow da soma**

Uma representação mais geral do modelo da soma:

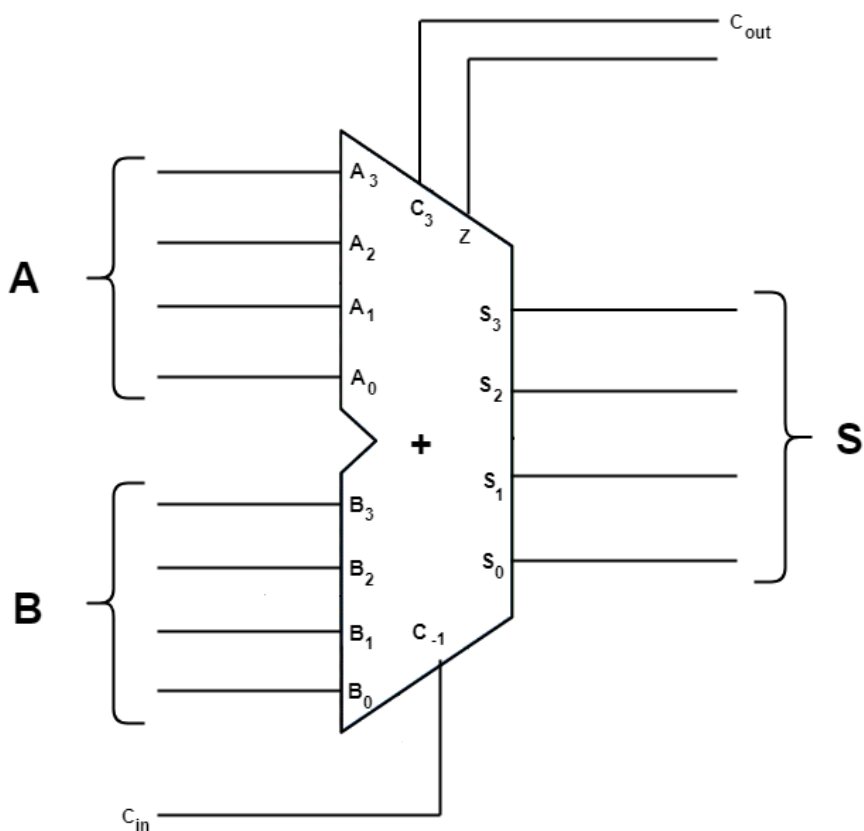


Figura 9 - Módulo funcional da soma

O Módulo funcional esta dividido em 4 módulos mais pequenos que operam todos de forma igual como é demonstrado na Figura 10.

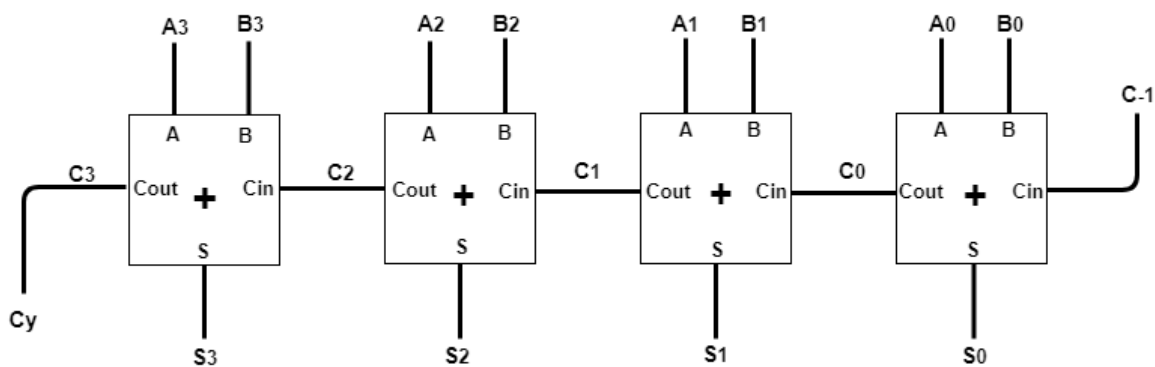


Figura 10 - Exemplo detalhado da adição utilizando módulos de soma (hardware)

## As Flags no somador e o que representam:

A flag de Carry é um indicador de erro da operação soma para números naturais, que no caso vão de (0-15). Sempre que o Carry(Cy) for igual a 1 é porque não é possível representar o resultado com o número de bits disponível. Quer isto dizer que seria necessário mais bits para a sua representação, logo o resultado obtido não está correto, porque o resultado excedeu os 4 bits da sua representação. O overflow tal como o Carry representa um erro associado à soma mas para números relativos (-8,+7), tal como o Carry é quando não é possível de representar com os 4 bits.

### Código:

```
282 bool Ovlbit(bool A, bool B, bool S, bool Cy){
283     return A^B^S^Cy;
284 }
285 void somador4bits(bool aa3, bool aa2, bool aa1, bool aa0, bool bb3, bool bb2, bool bb1, bool bb0){
286     Cylbit = 0;
287     S0[0] = somador1bit(aa0,bb0,0);
288     S0[1] = somador1bit(aa1,bb1,Cylbit);
289     S0[2] = somador1bit(aa2,bb2,Cylbit);
290     S0[3] = somador1bit(aa3,bb3,Cylbit);
291     Z0 = mux2x1(1,0,(S0[0]||S0[1]||S0[2]||S0[3]));
292     Ov0 = Ovlbit(aa3,bb3,S0[3],Cylbit);
293     CylbitH = Cylbit;
294 }
295 bool somador1bit(bool A,bool B,bool CarryIn){
296     bool S = CarryIn^A^B;
297     //bool S = CarryIn&((!A&&B)|| (A&&B)) || !CarryIn&&((!A&&B)|| (A&&B));
298     Cylbit = A&&B || CarryIn&&(A^B);
299     return S;
300 }
```

### 4.1 Operação Subtração

Para a subtração tal como para a soma foi construída a tabela de verdade seguinte:

A	B	BwIn	BwOut	S
0	0	0	0	0
0	0	1	1	1
0	1	0	1	1
0	1	1	1	0
1	0	0	0	1
1	0	1	0	0
1	1	0	0	0
1	1	1	1	1

Tabela 4 - Tabela de verdade da subtração

Para chegar às expressões lógicas foi necessário construir os mapas de Karnaugh utilizando as tabelas de verdade:

	A			
	0	1	0	1
BwIn	1	0	1	0
	B			

Figura 11 - Mapa de Karnaugh do Resultado

	A			
	0	0	0	1
BwIn	1	0	1	1
	B			

Figura 12 - Mapa de Karnaugh do Bwout

A partir dos mapas e da tabela foi possível obter as expressões lógicas seguintes:

$$S = (A \oplus B) \oplus Bw$$

$$Bw_{out} = \bar{A}.B + ((\overline{A \oplus B}).Bw)$$

$$Ov = A_3 \oplus \bar{B}_3 \oplus S_3 \oplus \bar{Bw}_3$$

Com as expressões foi construído o seguinte circuito lógico:

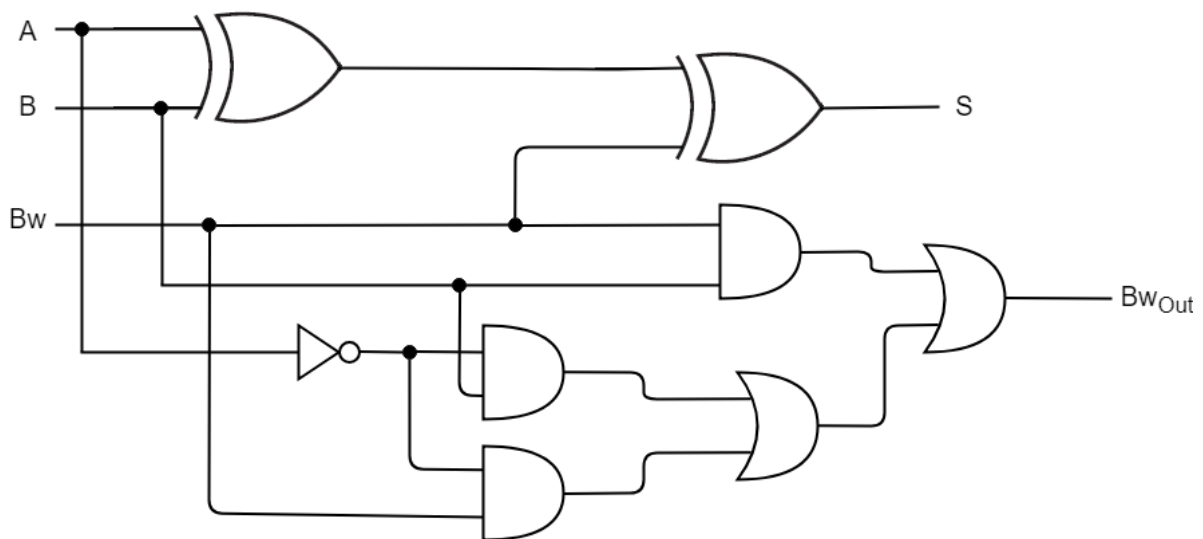


Figura 13 - Circuito lógico da subtração

Com a tabela seguinte foi possível construir as expressões lógicas seguintes:

$$Ov = A_3 \oplus \overline{B_3} \oplus S_3 \oplus \overline{Bw_3}$$

A	!B	S	!Bw	Ov
0	0	0	0	0
0	0	0	1	1
0	0	1	0	1
0	0	1	1	0
0	1	0	0	1
0	1	0	1	0
0	1	1	0	0
0	1	1	1	1
1	0	0	0	1
1	0	0	1	0
1	0	1	0	0
1	0	1	1	1
1	1	0	0	0
1	1	0	1	1
1	1	1	0	1
1	1	1	1	0

Tabela 5 - Tabela Overflow da subtração

O respetivo circuito lógico obtido diretamente da expressão lógica:

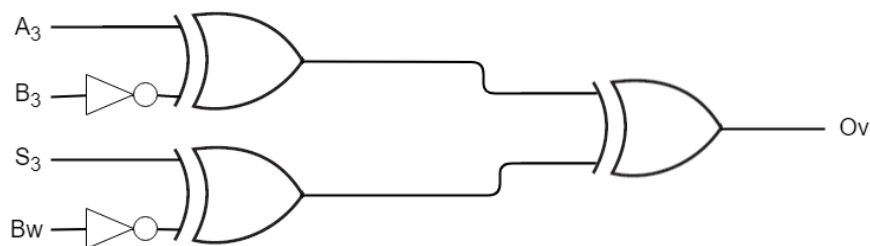


Figura 14 - Circuito lógico Overflow subtração

A subtração será feita à custa da soma, com o código de complementos (complemento para dois) onde se complementa o número binário B, adicionando 1 à soma. Isso acontece Através da formula  $S = A - B (=) S = A + (-B)$ . Realizando duas operações com apenas um módulo, reduzindo a quantidade de módulos necessários e optimizando o código.

	$C_{y2}$	$C_{y1}$	$C_{y0}$	
	$A_3$	$A_2$	$A_1$	$A_0$
	$!B_3$	$!B_2$	$!B_1$	$!B_0$
+	0	0	0	1
<hr style="border: 1px solid black;"/>				
$!Carry$	$S_3$	$S_2$	$S_1$	$S_0$
=				
<b>Borrow</b>				

Figura 15 - Exemplo de uma soma bit a bit

Uma representação mais geral do modelo da subtração de A com B utilizando a código de complementos

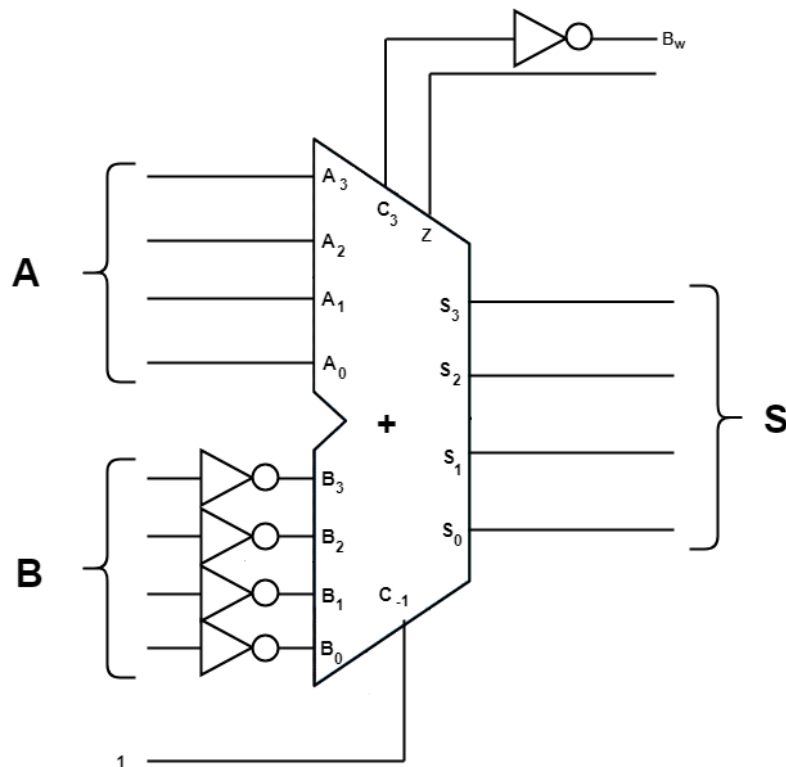
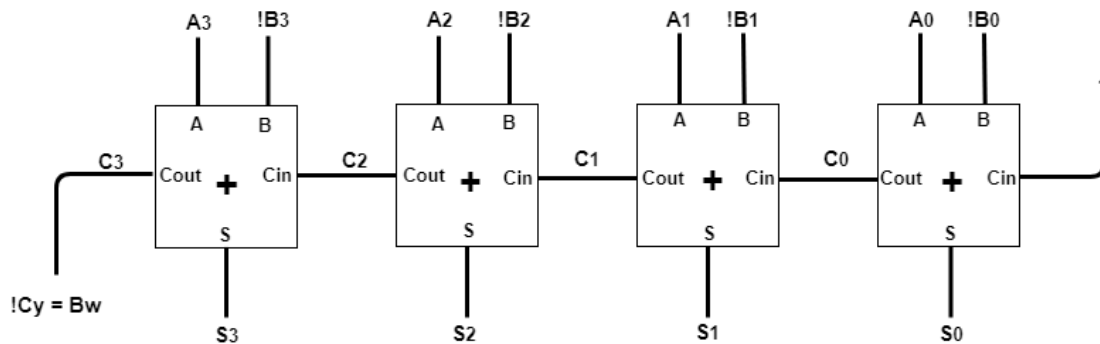


Figura 16 - Módulo funcional da subtração



O Módulo funcional esta dividido em 4 módulos mais pequenos que operam todos de forma igual como é demonstrado na Figura 5.



**Figura 17 - Exemplo detalhado da subtração utilizando módulos de soma (hardware)**

As Flags do subtrator e o representam:

A flag Borrow(Bw) tal como o Carry é uma flag de representação de erro para números naturais, que acende quando não é possível representar o resultado com os bits disponíveis. Como na subtração foi utilizado a operação soma, a flag representante é o Carry e não o Borrow, mas como o Borrow é o contrário do Carry é possível obter o Borrow pela negação do Carry. O Overflow da subtração tal como o da soma, também indica o erro para subtrações de números relativos, resultando num número que não é possível obter com 4 bits. A flag Z indica se o número está todo a zero ou não.

$$Cy = 0 \Rightarrow Bw = 1$$

$$Cy = 1 \Rightarrow Bw = 0$$

Código:

```

266 void subtrator4bits(bool aa3, bool aa2, bool aa1, bool aa0, bool bb3, bool bb2, bool bb1, bool bb0){
267     S1[0] = somador1bit(aa0, !bb0, 1);
268     S1[1] = somador1bit(aa1, !bb1, Cylbit);
269     S1[2] = somador1bit(aa2, !bb2, Cylbit);
270     S1[3] = somador1bit(aa3, !bb3, Cylbit);
271     Z1 = mux2x1(1, 0, (S1[0] || S1[1] || S1[2] || S1[3]));
272     Bwlbit = !Cylbit;
273     Ovl = Ovlbit(aa3, !bb3, S1[3], !Bwlbit);
274 }
  
```

### 4.3 NOR

O NOR é a junção das funções NOT e OR, sendo por isso o complemento do OR onde só toma valor 1 quando ambas as variáveis estiverem a 0.

Tabela de Verdade:

NOR

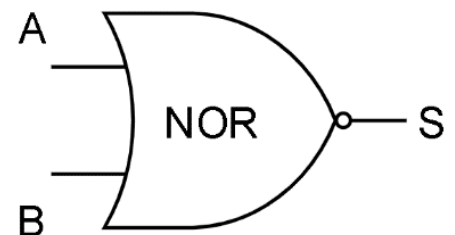
A	B	S
0	0	1
0	1	0
1	0	0
1	1	0

$$S = \neg(A \vee B)$$

Mapas Karnaugh:

	NOR	B
A	1	0
	0	0

Expressão lógica:



Código:

```

256 void NOR4bit(bool aa3, bool aa2, bool aa1, bool aa0, bool bb3, bool bb2, bool bb1, bool bb0){
257     S3[0] = NOR1bit(aa0, bb0);
258     S3[1] = NOR1bit(aa1, bb1);
259     S3[2] = NOR1bit(aa2, bb2);
260     S3[3] = NOR1bit(aa3, bb3);
261     Z3 = mux2x1(1,0,(S3[0]||S3[1]||S3[2]||S3[3]));
262 }
263 bool NOR1bit(bool A, bool B){
264     return (!A&&!B);
265 }
    
```

#### 4.4 MUX's

O conceito de multiplexagem consiste em escolher apenas uma entre  $n$  entradas possíveis e liga-la à saída. Sendo neste caso um dispositivo com  $2^N$  entradas e 1 saída. O MUX(multiplexer lógico) coloca na saída o valor lógico presente na entrada determinados pelos bits de seleção.

Tabela de verdade do MUX 2x1

MUX 2x1

S	A	B	Z
0	0	0	0
0	0	1	0
0	1	0	1
0	1	1	1
1	0	0	0
1	0	1	1
1	1	0	0
1	1	1	1

$$Z = \neg S \cdot A + S \cdot B$$

Tabela de verdade do MUX 4x1

C <sub>1</sub>	C <sub>0</sub>	X <sub>3</sub>	X <sub>2</sub>	X <sub>1</sub>	X <sub>0</sub>	S
0	0	0	0	0	<b>1</b>	1
0	1	0	0	<b>1</b>	0	1
1	0	0	<b>1</b>	0	0	1
1	1	<b>1</b>	0	0	0	1

$$S = \neg C_1 \cdot \neg C_0 \cdot X_0 + \neg C_1 \cdot C_0 \cdot X_1 + C_1 \cdot \neg C_0 \cdot X_2 + C_1 \cdot C_0 \cdot X_3$$

Mapa de karnaugh do MUX 2x1

MUX2x1		A		
	0	0	1	1
C	0	1	1	0
		B		

Expressões lógicas:

$$S = \neg C.A + C.B$$

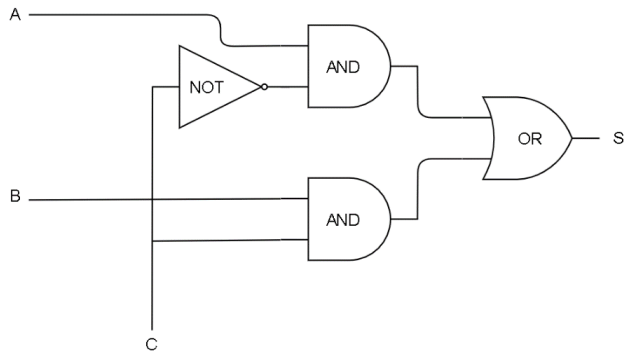


Figura 19 - MUX2x1

$$S = \neg C_1.\neg C_0.X_0 + \neg C_1.C_0.X_1 + C_1.\neg C_0.X_2 + C_1.C_0.X_3$$

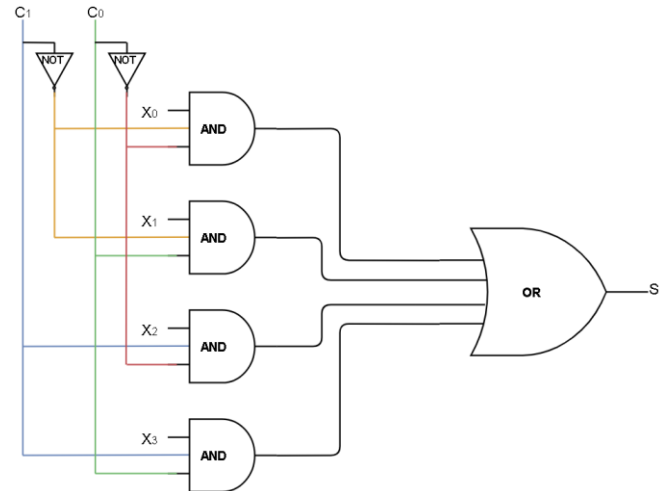


Figura 18 - MUX4x1

Código:

```

303 bool mux2x1(bool A, bool B, bool C){
304     return (!C)? A:B;
305 }
306
307 bool mux4x2(bool AA, bool BB, bool CC, bool DD, bool E1, bool E0){
308     return (!E1&&!E0&&AA || !E1&&E0&&BB || E1&&!E0&&CC || E1&&E0&&DD);
309 }

```

## 4.5 Aritmetic Shift Right (ASR)

Entradas e saídas ASR

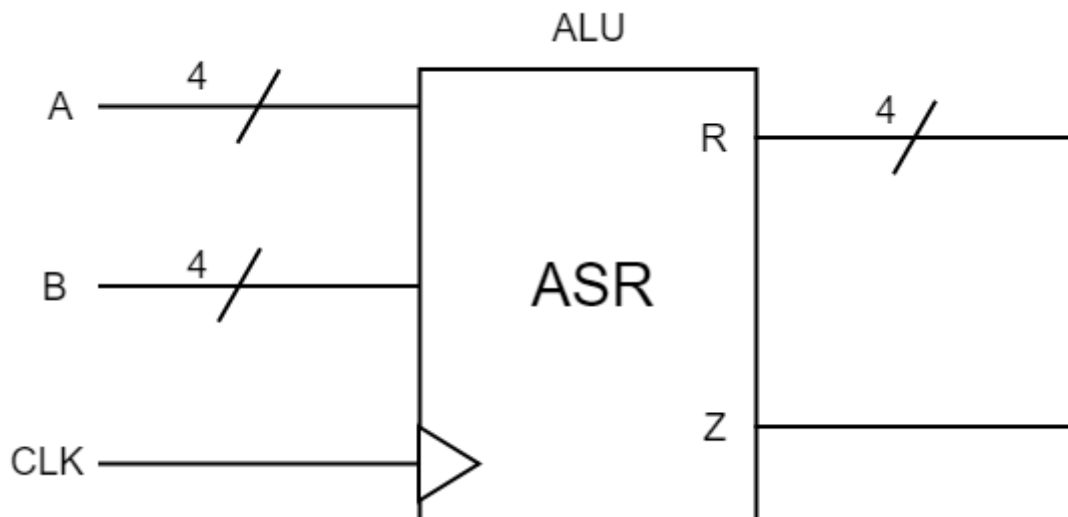


Figura 20 - Modulo do ASR

Algoritmo do deslocamento aritmético para a direita ASR

$$ASR = \frac{A}{2^B} \quad ou \quad A \gg B$$

Como podemos ver na fórmula, o A está a ser dividido por  $2^B$ , e como A é um número binário, esta divisão é relativamente simples, se considerarmos A = 0100 (+4) e B = 0001 (+1):

$$\frac{0100}{0010} = 0010 \quad ou \quad \frac{4}{2^1} = (+2)$$

Como podemos ver na figura, a parte numérica do número A anda uma casa para a direita e o bit sinal é adicionado a esquerda:

$$A_3A_2A_1A_0 \gg 0001 = A_3A_3A_2A_1$$

Desenho modulo funcional ASR Combinatório:

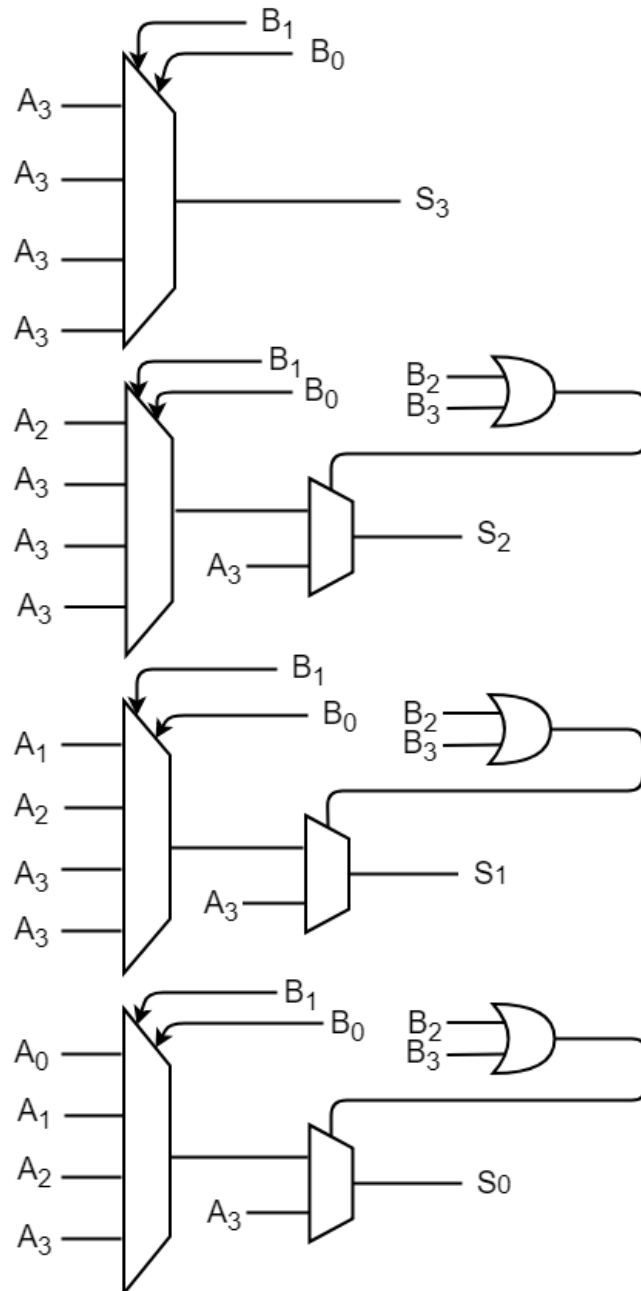


Figura 21 - modulo funcional ASR (Combinatório)

Primeiramente foi realizado o ASR de forma combinatória para mais tarde utilizar no projeto. Utilizando vários mux4x1 e mux2x1 é possível determinar o resultado final da operação, embora na parte sequencial só seja feito “1 shift de cada vez”. Por isso esta parte é utilizada para imprimir a solução correta apenas para ajudar o utilizador a interpretar o resultado obtido na parte sequencial.

Desenho modulo funcional ASR Sequencial:

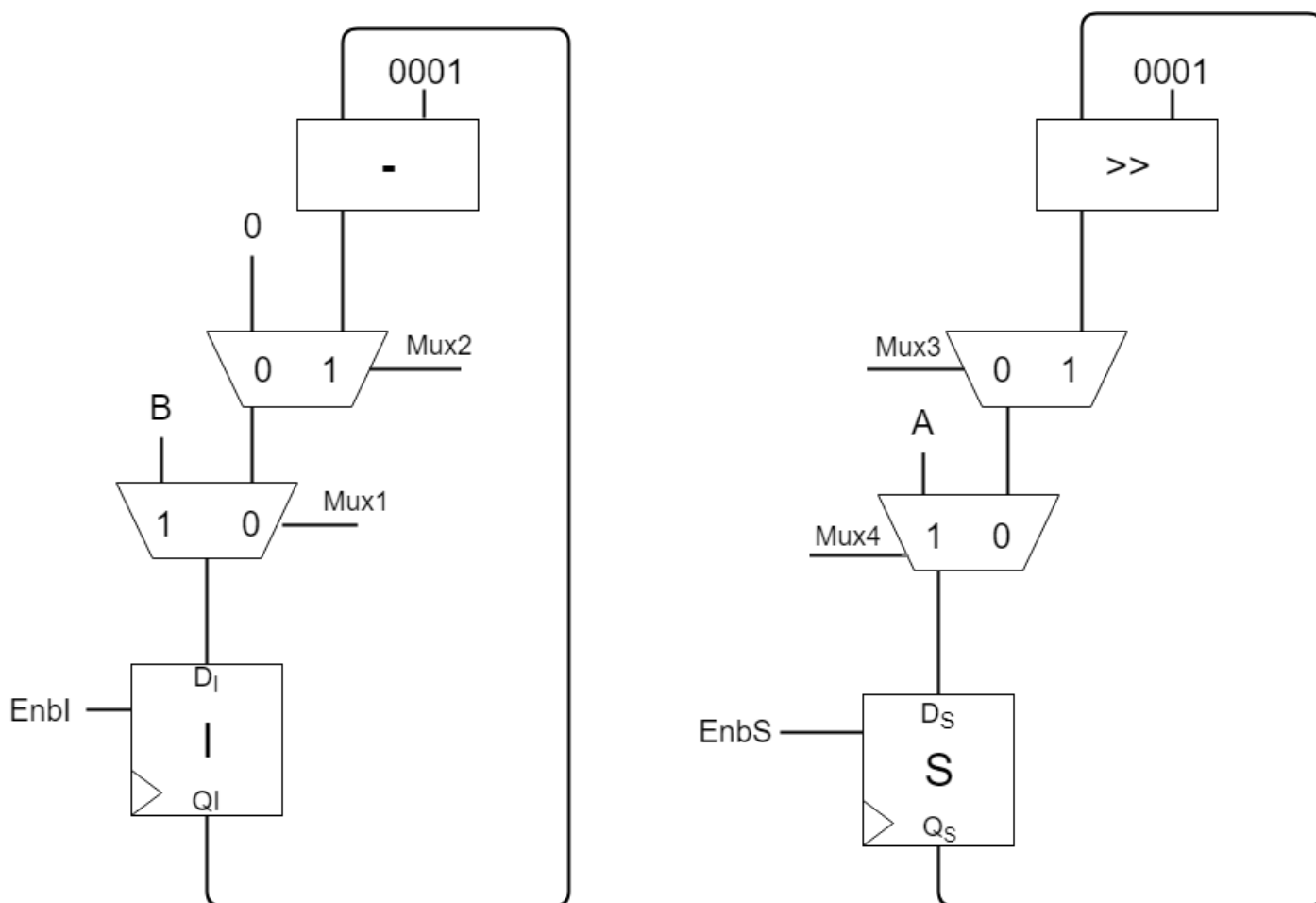


Figura 22 - modulo funcional ASR (Sequencial)

Entradas e saídas do modulo de controlo:

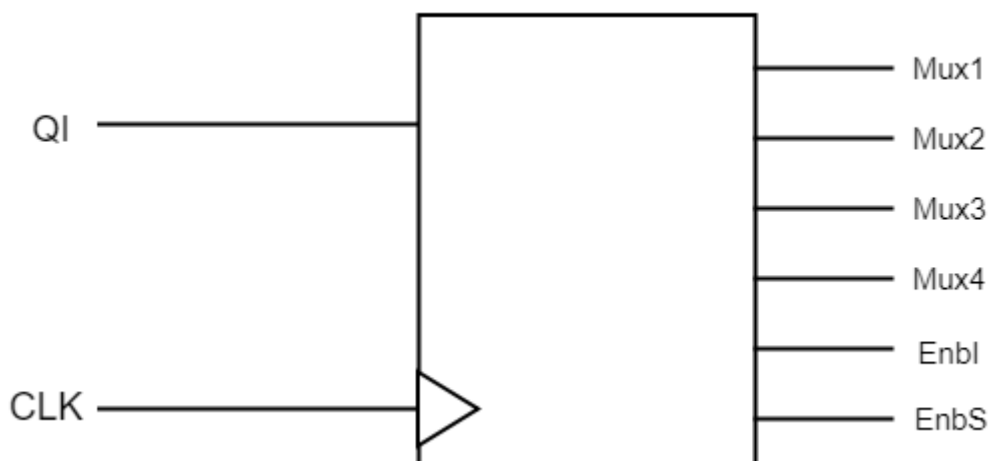


Figura 23 - Modulo de control ASR

```

graph TD
    Start(( )) --> 00
    00[00] --> 01[01]
    01 --> 10[10]
    10 --> 11[11]
    11 --> 10
    style Start fill:none,stroke:none
    
```

00

01

Enable I  
Enable S  
Mux 1  
Mux 2  
Mux 3  
Mux 4

10

Enable I  
Enable S  
Mux 1  
Mux 2  
Mux 3  
Mux 4

Estado Proibido 11

Q1*	Q0*	Q1	Q0	D1	D0
0	0	0	1	0	1
0	1	1	0	1	0
1	0	1	0	1	0

	<b>D1</b>	
	<b>0</b>	<b>1</b>
<b>Q0*</b>	<b>1</b>	<b>0</b>
		<b>Q1*</b>

	$D_0$	
	1	0
$Q_0^*$	0	0
		$Q_1^*$

24



FES:

$$D0 = \overline{Q_1^*} \cdot \overline{Q_0^*}$$

$$D1 = Q_1^* \oplus Q_0^*$$

FS:

$$\text{Mux1} = Q_0^*$$

$$\text{Mux2} = Q_I^*[3] + Q_I^*[2] + Q_I^*[1] + Q_I^*[0]$$

$$\text{Mux3} = Q_I^*[3] + Q_I^*[2] + Q_I^*[1] + Q_I^*[0]$$

$$\text{Mux4} = Q_0^*$$

$$\text{enableI} = 1$$

$$\text{enableS} = 1$$

Montagem:

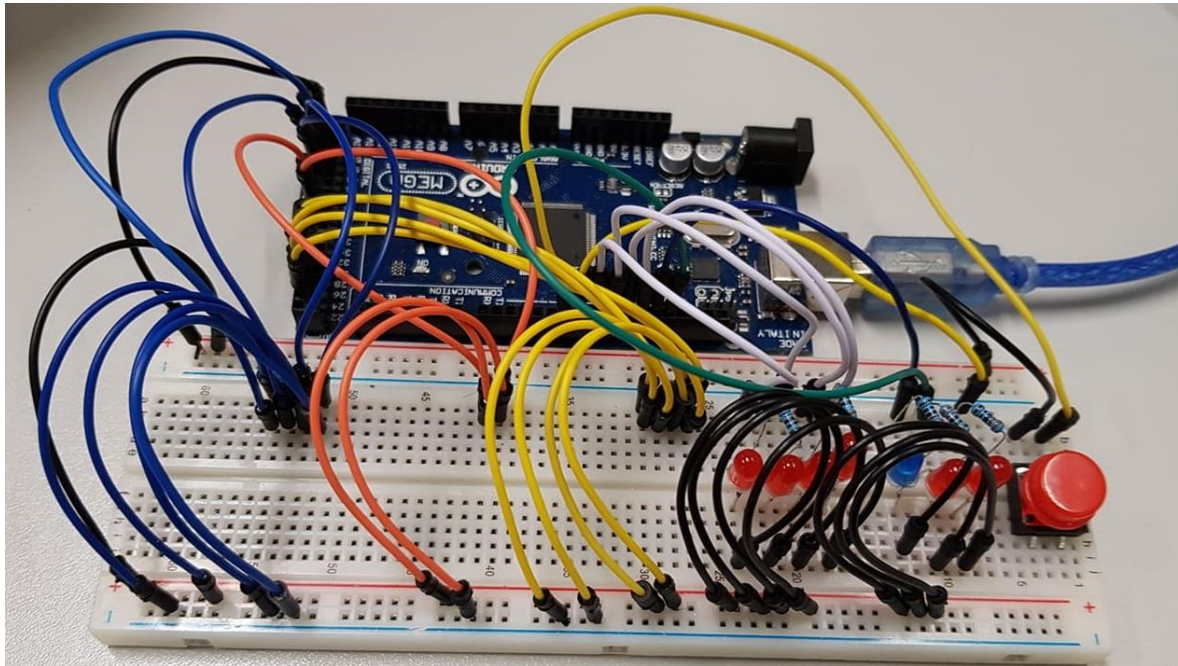


Figura 28 - Fotografia montagem 1

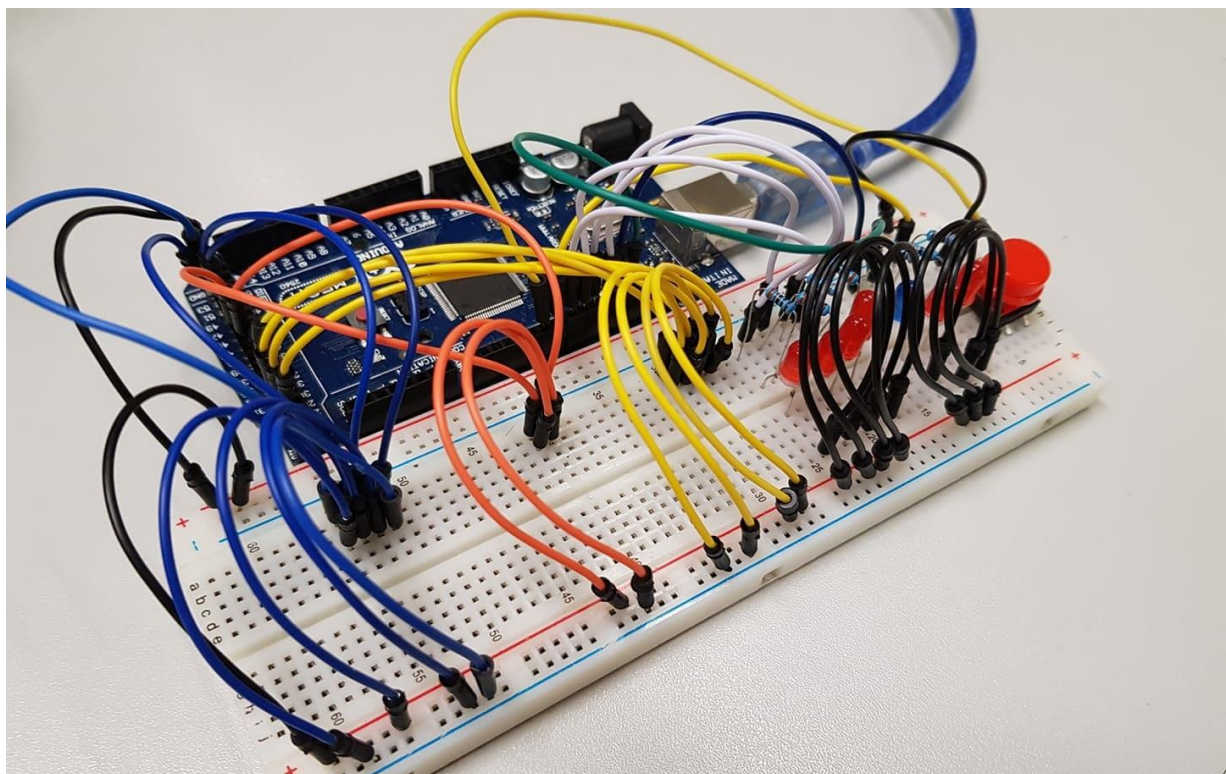


Figura 29 - Fotografia montagem 2

## 5. Conclusões

No presente trabalho o grupo foi capaz de adquirir competências tais como:

- Esquematizar o problema em diversas parcelas mais simples de entender e por em prática.
  - Elaborar tabelas de verdade e mapas de karnaugh para a obtenção de expressões lógicas, tendo por base o valor lógico das entradas, ter-se-ão as saídas pretendidas.
  - Desenho dos circuitos combinatórios que representam as expressões lógicas obtidas.
  - Definição de algoritmos para efetuar o ASR através de subtrações sucessivas.
  - desenho de máquinas de estados que represente, conforme os valores das variáveis e condição de transição.
  - Desenho do módulo funcional para explicar de que forma os dados são encaminhados para a saída.
  - Utilização de flip-flops e registos.
  - Simulação de tudo no Arduino com LED's
- A maior dificuldade do grupo foi a Implementação do ASR devido à sua complexidade e pelo facto de ser necessário registos e enables.

## **6.Bibliografia**

- [1] Folhas de Computação Física, Jorge Pais, 2018/2019
- [2] Folhas de Computação Física, Carlos Carvalho, 2019

## Anexo (Código)

```
1 #define A0 47
2 #define A1 49
3 #define A2 51
4 #define A3 53
5 #define B0 23
6 #define B1 25
7 #define B2 27
8 #define B3 29
9 #define C0 39
10 #define C1 41
11
12 #define LED0 11
13 #define LED1 10
14 #define LED2 9
15 #define LED3 8
16 #define LED4 12
17 #define LED5 13
18 #define LED6 7
19 #define button 6
20
21 bool A[] = {0,0,0,0};
22 bool B[] = {0,0,0,0};
23 bool C[] = {0,0};
24 bool Cylbit,Bwlbit, CylbitH, BwlbitASR;
25
26 bool S0[] = {0,0,0,0};
27 bool S1[] = {0,0,0,0};
28 bool S2[] = {0,0,0,0};
29 bool S3[] = {0,0,0,0};
30
31 bool Z0,Z1,Z2,Z3;
32
33 bool Ov0,Ov1;
34
35 ////ALU OUT////
36 bool SOUT[] = {0,0,0,0};
37 bool CyBwOUT;
38 bool OvOUT;
39 bool Zout;
40
41
42 ////ASR////
43 bool mux1, mux2, mux3, mux4, enableI, enableS;
44 bool clock1 = 0;
45 bool subIn[] = {0,0,0,0};
46 bool subOut[] = {0,0,0,0};
47 bool shiftRightOUT[] = {0,0,0,0};
48 bool Q = 1;
49
```



```
50 bool mux2x1Out[] = {0,0,0,0};
51 bool mux2x1Out2[] = {0,0,0,0};
52 bool mux2x1Out3[] = {0,0,0,0};
53 bool mux2x1Out4[] = {0,0,0,0};
54 bool registoIOut[] = {0,0,0,0};
55 bool registoSOut[] = {0,0,0,0};
56 bool ZeroASR = 0;
57
58 bool Q0 = 0, Q1 = 0, D0 = 0, D1 = 0;
59
60 void setup() {
61     Serial.begin(9600);
62     pinMode(A0, INPUT_PULLUP);
63     pinMode(A1, INPUT_PULLUP);
64     pinMode(A2, INPUT_PULLUP);
65     pinMode(A3, INPUT_PULLUP);
66     pinMode(B0, INPUT_PULLUP);
67     pinMode(B1, INPUT_PULLUP);
68     pinMode(B2, INPUT_PULLUP);
69     pinMode(B3, INPUT_PULLUP);
70     pinMode(C1, INPUT_PULLUP);
71     pinMode(C0, INPUT_PULLUP);
72     pinMode(button, INPUT_PULLUP);
73     pinMode(LED0, OUTPUT);
74     pinMode(LED1, OUTPUT);
75     pinMode(LED2, OUTPUT);
76     pinMode(LED3, OUTPUT);
77     pinMode(LED4, OUTPUT);
78     pinMode(LED5, OUTPUT);
79     pinMode(LED6, OUTPUT);
80     getAandBandC();
81     alu(A,B,C[1],C[0]);
82     aluOUTprint();
83     //printNumbersBinary();
84     //printNumbers();
85
86 }
87
88 void loop() {
89
90     getAandBandC();
91     moduloControlo();
92     alu(A,B,C[1],C[0]);
93     ledF();
94     if(clock1){
95         printASR();
96     }
97 }
```

```

102 void getAandBandC() {
103     A[3] = !digitalRead(A3);
104     A[2] = !digitalRead(A2);
105     A[1] = !digitalRead(A1);
106     A[0] = !digitalRead(A0);
107
108
109     B[3] = !digitalRead(B3);
110     B[2] = !digitalRead(B2);
111     B[1] = !digitalRead(B1);
112     B[0] = !digitalRead(B0);
113
114     C[1] = !digitalRead(C1);
115     C[0] = !digitalRead(C0);
116     clock1 = !digitalRead(button);
117
118
119 }
120
121
122 void ledF() {
123     digitalWrite(LED0, SOUT[0]);
124     digitalWrite(LED1, SOUT[1]);
125     digitalWrite(LED2, SOUT[2]);
126     digitalWrite(LED3, SOUT[3]);
127     digitalWrite(LED4, OvOUT);
128     digitalWrite(LED5, CyBwOUT);
129     digitalWrite(LED6, Zout);
130
131
132 }
133 void alu(bool A[], bool B[], bool CC1, bool CC0) {
134
135     somador4bits(A[3], A[2], A[1], A[0], B[3], B[2], B[1], B[0]);
136     subtrator4bits(A[3], A[2], A[1], A[0], B[3], B[2], B[1], B[0]);
137     shiftRight2(A[3], A[2], A[1], A[0], B[3], B[2], B[1], B[0]);
138     shiftRight4(A[3], A[2], A[1], A[0], B[3], B[2], B[1], B[0]);
139     NOR4bit(A[3], A[2], A[1], A[0], B[3], B[2], B[1], B[0]);
140
141     SOUT[3] = mux4x2(S0[3], S1[3], registoSOut[3], S3[3], CC1, CC0);
142     SOUT[2] = mux4x2(S0[2], S1[2], registoSOut[2], S3[2], CC1, CC0);
143     SOUT[1] = mux4x2(S0[1], S1[1], registoSOut[1], S3[1], CC1, CC0);
144     SOUT[0] = mux4x2(S0[0], S1[0], registoSOut[0], S3[0], CC1, CC0);
145     OvOUT = mux2x1(Ov0, Ov1, CC0);
146     Zout = mux4x2(Z0, Z1, Z2, Z3, CC1, CC0);
147     CyBwOUT = mux2x1(CylbitH, Bwlbit, CC0);
148
149 }

```



```

150 void moduloControlo() {
151     if(clock1) {
152         FES();
153         flipFlopD0(D0);
154         flipFlopD1(D1);
155         FS();
156     }
157 }
158
159 void FES() {
160     D0 = !Q1&&!Q0;
161     D1 = Q1^Q0;
162 }
163
164 void FS() {
165     mux1 = Q0;
166     mux2 = (registroIOut[3] || registroIOut[2] || registroIOut[1] || registroIOut[0]);
167     mux3 = (registroIOut[3] || registroIOut[2] || registroIOut[1] || registroIOut[0]);
168     mux4 = Q0;
169     enableI = 1;
170     enableS = 1;
171 }
172 void flipFlopD0(bool D0) {
173     Q0 = (clock1)?D0:Q0;
174 }
175
176 void flipFlopD1(bool D1) {
177     Q1 = (clock1)?D1:Q1;
178 }
179
180 void shiftRight2(bool aa3, bool aa2, bool aa1, bool aa0, bool bb3, bool bb2, bool bb1, bool bb0) {
181     mux2x1Out2[3] = mux2x1(0, subOut[3], mux2);
182     mux2x1Out2[2] = mux2x1(0, subOut[2], mux2);
183     mux2x1Out2[1] = mux2x1(0, subOut[1], mux2);
184     mux2x1Out2[0] = mux2x1(0, subOut[0], mux2);
185
186     mux2x1Out[3] = mux2x1(mux2x1Out2[3], bb3, mux1);
187     mux2x1Out[2] = mux2x1(mux2x1Out2[2], bb2, mux1);
188     mux2x1Out[1] = mux2x1(mux2x1Out2[1], bb1, mux1);
189     mux2x1Out[0] = mux2x1(mux2x1Out2[0], bb0, mux1);
190     RegistoI(mux2x1Out[3], mux2x1Out[2], mux2x1Out[1], mux2x1Out[0], enableI&&clock1);
191
192     subASR(registroIOut[3], registroIOut[2], registroIOut[1], registroIOut[0], 0, 0, 0, 1);
193
194     mux2x1Out2[3] = mux2x1(0, subOut[3], mux2);
195     mux2x1Out2[2] = mux2x1(0, subOut[2], mux2);
196     mux2x1Out2[1] = mux2x1(0, subOut[1], mux2);
197     mux2x1Out2[0] = mux2x1(0, subOut[0], mux2);
198 }

```



```

198
199     mux2x1Out[3] = mux2x1(mux2x1Out2[3], bb3, mux1);
200     mux2x1Out[2] = mux2x1(mux2x1Out2[2], bb2, mux1);
201     mux2x1Out[1] = mux2x1(mux2x1Out2[1], bb1, mux1);
202     mux2x1Out[0] = mux2x1(mux2x1Out2[0], bb0, mux1);
203
204     shiftRight3();
205 }
206 void shiftRight3(){
207     mux2x1Out3[3] = mux2x1(registoSOut[3], shiftRightOUT[3], mux3);
208     mux2x1Out3[2] = mux2x1(registoSOut[2], shiftRightOUT[2], mux3);
209     mux2x1Out3[1] = mux2x1(registoSOut[1], shiftRightOUT[1], mux3);
210     mux2x1Out3[0] = mux2x1(registoSOut[0], shiftRightOUT[0], mux3);
211
212
213     mux2x1Out4[3] = mux2x1(mux2x1Out3[3], A[3], mux4);
214     mux2x1Out4[2] = mux2x1(mux2x1Out3[2], A[2], mux4);
215     mux2x1Out4[1] = mux2x1(mux2x1Out3[1], A[1], mux4);
216     mux2x1Out4[0] = mux2x1(mux2x1Out3[0], A[0], mux4);
217
218     RegistoS(mux2x1Out4[3], mux2x1Out4[2], mux2x1Out4[1], mux2x1Out4[0], enableS&&clock1);
219     shiftRight(registoSOut[3], registoSOut[2], registoSOut[1], registoSOut[0], 0, 0, 0, 1);
220
221     mux2x1Out3[3] = mux2x1(registoSOut[3], shiftRightOUT[3], mux3);
222     mux2x1Out3[2] = mux2x1(registoSOut[2], shiftRightOUT[2], mux3);
223     mux2x1Out3[1] = mux2x1(registoSOut[1], shiftRightOUT[1], mux3);
224     mux2x1Out3[0] = mux2x1(registoSOut[0], shiftRightOUT[0], mux3);
225
226     mux2x1Out4[3] = mux2x1(mux2x1Out3[3], A[3], mux4);
227     mux2x1Out4[2] = mux2x1(mux2x1Out3[2], A[2], mux4);
228     mux2x1Out4[1] = mux2x1(mux2x1Out3[1], A[1], mux4);
229     mux2x1Out4[0] = mux2x1(mux2x1Out3[0], A[0], mux4);
230
231     Z2 = mux2x1(1, 0, (registoSOut[0] || registoSOut[1] || registoSOut[2] || registoSOut[3]));
232
233
234 }
235
236 void RegistoS(bool m3, bool m2, bool m1, bool m0, bool clock2){
237     registoSOut[3] = mux2x1(registoSOut[3], m3, clock2);
238     registoSOut[2] = mux2x1(registoSOut[2], m2, clock2);
239     registoSOut[1] = mux2x1(registoSOut[1], m1, clock2);
240     registoSOut[0] = mux2x1(registoSOut[0], m0, clock2);
241 }
242

```

```

243 void subASR(bool aa3, bool aa2, bool aa1, bool aa0, bool bb3, bool bb2, bool bb1, bool bb0){
244     BwlbitASR = 0;
245     subOut[0] = subtratorlbit(aa0,bb0,0);
246     subOut[1] = subtratorlbit(aa1,bb1,BwlbitASR);
247     subOut[2] = subtratorlbit(aa2,bb2,BwlbitASR);
248     subOut[3] = subtratorlbit(aa3,bb3,BwlbitASR);
249 }
250 void RegistoI(bool m3, bool m2, bool m1, bool m0, bool clock2){
251     registoIOut[3] = mux2x1( registoIOut[3], m3, clock2);
252     registoIOut[2] = mux2x1( registoIOut[2], m2, clock2);
253     registoIOut[1] = mux2x1( registoIOut[1], m1, clock2);
254     registoIOut[0] = mux2x1( registoIOut[0], m0, clock2);
255 }
256 void NOR4bit(bool aa3, bool aa2, bool aa1, bool aa0, bool bb3, bool bb2, bool bb1, bool bb0){
257     S3[0] = NORlbit(aa0, bb0);
258     S3[1] = NORlbit(aa1, bb1);
259     S3[2] = NORlbit(aa2, bb2);
260     S3[3] = NORlbit(aa3, bb3);
261     Z3 = mux2x1(1,0,(S3[0]||S3[1]||S3[2]||S3[3]));
262 }
263 bool NORlbit(bool A, bool B){
264     return (!A&&!B);
265 }
266 void subtrator4bits(bool aa3, bool aa2, bool aa1, bool aa0, bool bb3, bool bb2, bool bb1, bool bb0){
267     S1[0] = somadorlbit(aa0,!bb0,1);
268     S1[1] = somadorlbit(aa1,!bb1,Cylbit);
269     S1[2] = somadorlbit(aa2,!bb2,Cylbit);
270     S1[3] = somadorlbit(aa3,!bb3,Cylbit);
271     Z1 = mux2x1(1,0,(S1[0]||S1[1]||S1[2]||S1[3]));
272     Bwlbit = !Cylbit;
273     Ovl = Ovlbit(aa3,!bb3,S1[3],!Bwlbit);
274
275
276
277 }
278
279 bool subtratorlbit(bool A, bool B, bool BwIn){
280     bool S = !A&&!B&&BwlbitASR || !A&&B&&BwlbitASR || A&&!B&&BwlbitASR || A&&B&&BwlbitASR;
281     BwlbitASR = B&&BwIn || !A&&B || !A&&BwIn;
282     return S;
283 }
284
285 bool Ovlbit(bool A, bool B, bool S, bool Cy){
286     return A^B^S^Cy;
287 }

```

```

288 void somador4bits(bool aa3, bool aa2, bool aa1, bool aa0, bool bb3, bool bb2, bool bb1, bool bb0){
289     Cylbit = 0;
290     S0[0] = somador1bit(aa0,bb0,0);
291     S0[1] = somador1bit(aa1,bb1,Cylbit);
292     S0[2] = somador1bit(aa2,bb2,Cylbit);
293     S0[3] = somador1bit(aa3,bb3,Cylbit);
294     Z0 = mux2x1(1,0,(S0[0]||S0[1]||S0[2]||S0[3]));
295     Ov0 = Ovlbit(aa3,bb3,S0[3],Cylbit);
296     CylbitH = Cylbit;
297
298
299 }
300 bool somador1bit(bool A,bool B,bool CarryIn){
301     bool S = CarryIn^A^B;
302     //bool S = CarryIn&(!A&&B)|| (A&&B)||!CarryIn&&(!A&&B)|| (A&&B);
303     Cylbit = A&&B || CarryIn&&(A^B);
304     return S;
305
306 }
307
308
309 bool mux2x1(bool A, bool B, bool C){
310     return (!C)? A:B;
311 }
312
313 bool mux4x2(bool AA, bool BB, bool CC, bool DD, bool E1, bool E0){
314     return (!E1&&!E0&&AA || !E1&&E0&&BB || E1&&!E0&&CC || E1&&E0&&DD);
315 }
316
317 void shiftRight(bool aa3, bool aa2, bool aa1, bool aa0, bool bb3, bool bb2, bool bb1, bool bb0){//A numero relativo
318     bool sinal = aa3;
319     bool SS0 = mux4x2(aa0,aa1,aa2,aa3, bb1,bb0);
320     bool SS1 = mux4x2(aa1,aa2,aa3,sinal, bb1,bb0);
321     bool SS2 = mux4x2(aa2,aa3,sinal,sinal, bb1,bb0);
322     bool SS3 = mux4x2(aa3,sinal,sinal,sinal, bb1,bb0);
323     shiftRightOUT[0] = mux2x1(SS0,sinal,bb2||bb3);
324     shiftRightOUT[1] = mux2x1(SS1,sinal,bb2||bb3);
325     shiftRightOUT[2] = mux2x1(SS2,sinal,bb2||bb3);
326     shiftRightOUT[3] = mux2x1(SS3,sinal,bb2||bb3);
327     ZeroASR = mux2x1(1,0,(registroSOut[0]||registroSOut[1]||registroSOut[2]||registroSOut[3]));
328 }

```



```
329 void shiftRight4(bool aa3, bool aa2, bool aa1, bool aa0, bool bb3, bool bb2, bool bb1, bool bb0){
330     bool sinal = aa3;//A numero relativo, funcao auxiliar para saber a resposta final
331     bool SS0 = mux4x2(aa0,aa1,aa2,aa3, bb1,bb0);
332     bool SS1 = mux4x2(aa1,aa2,aa3,sinal, bb1,bb0);
333     bool SS2 = mux4x2(aa2,aa3,sinal,sinal, bb1,bb0);
334     bool SS3 = mux4x2(aa3,sinal,sinal,sinal, bb1,bb0);
335     S2[0] = mux2x1(SS0,sinal,bb2|bb3);
336     S2[1] = mux2x1(SS1,sinal,bb2|bb3);
337     S2[2] = mux2x1(SS2,sinal,bb2|bb3);
338     S2[3] = mux2x1(SS3,sinal,bb2|bb3);
339
340 }
341
342 void printASR(){
343     if(clock1){
344         Serial.println();
345         Serial.println("CLOCK");
346         Serial.println();
347     }
348     Serial.print("SubOUT ");
349     Serial.print(subOut[3]);
350     Serial.print(subOut[2]);
351     Serial.print(subOut[1]);
352     Serial.println(subOut[0]);
353     Serial.print("muxOut2 ");
354     Serial.print(mux2x1Out2[3]);
355     Serial.print(mux2x1Out2[2]);
356     Serial.print(mux2x1Out2[1]);
357     Serial.println(mux2x1Out2[0]);
358     Serial.print("muxOut ");
359     Serial.print(mux2x1Out[3]);
360     Serial.print(mux2x1Out[2]);
361     Serial.print(mux2x1Out[1]);
362     Serial.println(mux2x1Out[0]);
363     Serial.print("RegistoI ");
364     Serial.print(registoIOut[3]);
365     Serial.print(registoIOut[2]);
366     Serial.print(registoIOut[1]);
367     Serial.println(registoIOut[0]);
368     Serial.print("ASROUT ");
369     Serial.print(shiftRightOUT[3]);
370     Serial.print(shiftRightOUT[2]);
371     Serial.print(shiftRightOUT[1]);
372     Serial.println(shiftRightOUT[0]);
373     Serial.print("muxOut3 ");
374     Serial.print(mux2x1Out3[3]);
375     Serial.print(mux2x1Out3[2]);
376     Serial.print(mux2x1Out3[1]);
377     Serial.println(mux2x1Out3[0]);
```

```

378 Serial.print("muxOut4 ");
379 Serial.print(mux2x1Out4[3]);
380 Serial.print(mux2x1Out4[2]);
381 Serial.print(mux2x1Out4[1]);
382 Serial.println(mux2x1Out4[0]);
383 Serial.print("RegistoS ");
384 Serial.print(registoSOut[3]);
385 Serial.print(registoSOut[2]);
386 Serial.print(registoSOut[1]);
387 Serial.println(registoSOut[0]);
388 Serial.print("FlagZero ");
389 Serial.println(ZeroASR);
390 Serial.println();
391 Serial.println();
392
393
394 delay(200);
395
396
397
398 }
399 void aluOUTprint(){
400   Serial.print(A[3]);
401   Serial.print(A[2]);
402   Serial.print(A[1]);
403   Serial.print(A[0]);
404   if(!C[1]&&!C[0]){
405     Serial.print(" + ");
406   }
407   else if(!C[1]&&C[0]){
408     Serial.print(" - ");
409   }
410   else if(C[1]&&!C[0]){
411     Serial.print(" >> ");
412   }
413   else{
414     Serial.print(" NOR ");
415   }
416   Serial.print(B[3]);
417   Serial.print(B[2]);
418   Serial.print(B[1]);
419   Serial.print(B[0]);
420   Serial.print(" = ");
421   if(C[1]&&!C[0]){
422     Serial.print(S2[3]);
423     Serial.print(S2[2]);
424     Serial.print(S2[1]);
425     Serial.println(S2[0]);
426   }else{

```



```
426 }else{
427     Serial.print(SOUT[3]);
428     Serial.print(SOUT[2]);
429     Serial.print(SOUT[1]);
430     Serial.println(SOUT[0]);
431 }
432 Serial.print("Cy/Bw = ");
433 if(!C[1]){
434     Serial.println(CyBwOUT);
435 }
436 else{
437     Serial.println("-");
438 }
439 Serial.print("Ov = ");
440 if(!C[1]){
441     Serial.println(OvOUT);
442 }
443 else{
444     Serial.println("-");
445 }
446 Serial.print("Z = ");
447 Serial.println(Zout);
448 Serial.println();
449 }
450
451 void printNumbersBinary(){
452
453     Serial.print("A = ");
454     Serial.print(A[3]);
455     Serial.print(A[2]);
456     Serial.print(A[1]);
457     Serial.println(A[0]);
458
459     Serial.print("B = ");
460     Serial.print(B[3]);
461     Serial.print(B[2]);
462     Serial.print(B[1]);
463     Serial.println(B[0]);
464     Serial.println();
465
466     Serial.print(A[3]);
467     Serial.print(A[2]);
468     Serial.print(A[1]);
469     Serial.print(A[0]);
470     Serial.print(" + ");
471     Serial.print(B[3]);
472     Serial.print(B[2]);
473     Serial.print(B[1]);
474     Serial.print(B[0]);
```

```

475 Serial.print(" = ");
476 Serial.print(S0[3]);
477 Serial.print(S0[2]);
478 Serial.print(S0[1]);
479 Serial.println(S0[0]);
480 Serial.print("Cy/Bw = ");
481 if(!0){
482     Serial.println(CylbitH);
483 }
484 else{
485     Serial.println("-");
486 }
487 Serial.print("Ov = ");
488 if(!0){
489     Serial.println(Ov0);
490 }
491 else{
492     Serial.println("-");
493 }
494 Serial.print("Z = ");
495 Serial.println(Z0);
496 Serial.println();
497
498 Serial.print(A[3]);
499 Serial.print(A[2]);
500 Serial.print(A[1]);
501 Serial.print(A[0]);
502 Serial.print(" - ");
503 Serial.print(B[3]);
504 Serial.print(B[2]);
505 Serial.print(B[1]);
506 Serial.print(B[0]);
507 Serial.print(" = ");
508 Serial.print(S1[3]);
509 Serial.print(S1[2]);
510 Serial.print(S1[1]);
511 Serial.println(S1[0]);
512 Serial.print("Cy/Bw = ");
513 if(!0){
514     Serial.println(Bwlbit);
515 }
516 else{
517     Serial.println("-");
518 }
519 Serial.print("Ov = ");
520 if(!0){
521     Serial.println(Ov1);
522 }

```

```
523     else{
524         Serial.println("-");
525     }
526     Serial.print("Z = ");
527     Serial.println(Z1);
528     Serial.println();
529
530     Serial.print(A[3]);
531     Serial.print(A[2]);
532     Serial.print(A[1]);
533     Serial.print(A[0]);
534     Serial.print(" >> ");
535     Serial.print(B[3]);
536     Serial.print(B[2]);
537     Serial.print(B[1]);
538     Serial.print(B[0]);
539     Serial.print(" = ");
540     Serial.print(S2[3]);
541     Serial.print(S2[2]);
542     Serial.print(S2[1]);
543     Serial.println(S2[0]);
544     Serial.print("Cy/Bw = ");
545     if(!1){
546         Serial.println(CyBwOUT);
547     }
548     else{
549         Serial.println("-");
550     }
551     Serial.print("Ov = ");
552     if(!1){
553         Serial.println(OvOUT);
554     }
555     else{
556         Serial.println("-");
557     }
558     Serial.print("Z = ");
559     Serial.println(Z2);
560     Serial.println();
561
562     Serial.print(A[3]);
563     Serial.print(A[2]);
564     Serial.print(A[1]);
565     Serial.print(A[0]);
566     Serial.print(" NOR ");
567     Serial.print(B[3]);
568     Serial.print(B[2]);
569     Serial.print(B[1]);
570     Serial.print(B[0]);
```



```
570 Serial.print(B[0]);
571 Serial.print(" = ");
572 Serial.print(S3[3]);
573 Serial.print(S3[2]);
574 Serial.print(S3[1]);
575 Serial.println(S3[0]);
576 Serial.println();
577 Serial.print("Cy/Bw = ");
578 if(!1){
579     Serial.println(CyBwOUT);
580 }
581 else{
582     Serial.println("-");
583 }
584 Serial.print("Ov = ");
585 if(!1){
586     Serial.println(OvOUT);
587 }
588 else{
589     Serial.println("-");
590 }
591 Serial.print("Z = ");
592 Serial.println(Z3);
593 Serial.println();
594
595 }
```



```
596 void printNumbers() {
597     Serial.print("A = ");
598     Serial.println(A[0] + 2*A[1] + 4*A[2] + 8*A[3]);
599
600     Serial.print("B = ");
601     Serial.println(B[0] + 2*B[1] + 4*B[2] + 8*B[3]);
602
603     Serial.print(A[0] + 2*A[1] + 4*A[2] + 8*A[3]);
604     Serial.print(" + ");
605     Serial.print(B[0] + 2*B[1] + 4*B[2] + 8*B[3]);
606     Serial.print(" = ");
607     Serial.println(S0[0] + 2*S0[1] + 4*S0[2] + 8*S0[3] + 16*Cylbit);
608
609     Serial.print("Carry = ");
610     Serial.println((Cylbit)?"TRUE":"FALSE");
611     Serial.println("");
612     Serial.print(A[0] + 2*A[1] + 4*A[2] + 8*A[3]);
613     Serial.print(" - ");
614     Serial.print(B[0] + 2*B[1] + 4*B[2] + 8*B[3]);
615     Serial.print(" = ");
616     if(!Bwlbit){
617
618         Serial.println(S1[0] + 2*S1[1] + 4*S1[2] + 8*S1[3]);
619         Serial.println("BORROW = FALSE");
620     }else{
621         Serial.print("-");
622         Serial.println(!S1[0] + 2*!S1[1] + 4*!S1[2] + 8*!S1[3] + 1);
623
624         Serial.println("BORROW = TRUE");
625     }
626     Serial.println("");
627 }
```