



universidade de aveiro

**departamento de eletrónica, telecomunicações e informática**

Curso 8309 - Mestrado Integrado em Engenharia Eletrónica e Telecomunicações

Disciplina 41489 – Sistemas de Instrumentação Eletrónica

Ano letivo 2019/20

## **Relatório**

### *Projeto 0 – Sistema de Aquisição de Dados*

Autores:

84667 Hugo Micael Resende Leal

84774 Miguel Filipe Pereira de Freitas Carvalhosa

Turma P2 Grupo 9

Data 20/03/2020

Docente Pedro Nicolau Faria da Fonseca

Resumo: O presente relatório visa apresentar o trabalho desenvolvido durante o projeto 0 da unidade curricular Sistemas de Instrumentação Eletrónica, o qual consiste no desenvolvimento de um sistema de aquisição de dados com a placa chipKit Max32.

## Introdução

---

O presente relatório visa apresentar o trabalho desenvolvido durante o projeto 0 da unidade curricular Sistemas de Instrumentação Eletrónica.

O projeto 0 consiste no desenvolvimento de um sistema de aquisição de dados e enquadra-se na unidade curricular, na medida em que permite a ambientação dos alunos com as ferramentas de desenvolvimento e, após a sua conclusão, os alunos terão um módulo base que poderá ser utilizado em diversos projetos, seja desta ou de outras unidades curriculares.

Este relatório segue uma abordagem “top-down”. Primeiramente será apresentada uma descrição da arquitetura do sistema desenvolvido, com recurso a diagramas de blocos, descendo de seguida até à especificação pormenorizada dos circuitos e do software desenvolvidos.

## Descrição do problema e objetivos

---

O problema apresentado aos alunos consiste no desenvolvimento de um sistema de aquisição de dados usando a placa de desenvolvimento chipKit Max32 da Digilent. O objetivo principal do sistema é adquirir um sinal analógico, produzido por um gerador de funções, e gerar na saída um sinal analógico correspondente ao sinal de entrada depois de processado.

O problema tem algumas especificações que se dividem em funcionais e não funcionais.

Como especificações não funcionais identificam-se:

- O sinal de entrada deve ser adquirido com recurso ao ADC do PIC32
- A entrada analógica deve ser protegida contra sobretensão
- A saída analógica deve ser produzida com recurso a um sinal PWM seguido de um filtro passa-baixo
- A função de transferência que implementa a relação entre a entrada e a saída do sistema deve ser definida como uma função C que possa ser facilmente modificada
- A frequência de amostragem do sistema deve ser facilmente reconfigurável, através de uma secção do código onde se possa definir o valor da frequência de amostragem

Como especificações funcionais identificam-se:

- O sinal de entrada deve ter uma amplitude na gama [0 V, 3.3 V]
- A frequência de amostragem deve ter valores na gama [100 Hz, 500 Hz]
- A frequência base do sinal PWM deve ser 2000 Hz e a resolução deve ser igual ou superior a 256 passos

## Arquitetura do Sistema

---

A arquitetura do sistema está representada com recurso a diagramas de blocos e divide-se em 3 níveis:

- **nível 0**, onde se apresenta o sistema visto como um todo e se representam os sinais de entrada e saída de todo o sistema
- **nível 1**, onde se apresenta o sistema dividido pelos blocos principais
- **nível 2**, onde se apresenta a estrutura interna do microcontrolador e os blocos de hardware/software utilizados

### Diagrama de blocos de nível 0

Na Figura 1 - Diagrama de blocos de nível 0 encontra-se o diagrama de blocos de nível 0 do sistema. Neste diagrama, o sistema é representado na sua totalidade como um bloco.

Neste diagrama são apresentados os sinais de entrada e saída do sistema com as seguintes características:

- **S1**: sinal analógico com frequência na gama [0 Hz, 50 Hz] e com amplitude na gama [0 V, 10 V]
- **S2**: sinal gerado pelo sistema, com base no sinal S1 após algum processamento. Sinal analógico com

frequência na gama [0 Hz, 50 Hz] e com amplitude na gama [0 V, 3.3 V]

- **S3:** sinal digital UART

Nota: o valor das gamas de tensão e frequência admitidas para o sinal S1 apresentado acima será justificado mais à frente neste relatório.

### Diagrama de blocos de nível 1

Na Figura 2 - Diagrama de blocos de nível 1 encontra-se o diagrama de blocos de nível 1 do sistema. Neste diagrama, o sistema é representado pelos blocos que o constituem, nomeadamente:

- **Acondicionamento de sinal:** bloco responsável por proteger a entrada analógica do sistema contra sobretensões
- **chipKit Max32:** placa de desenvolvimento baseada em PIC32 onde será realizado todo o processamento
- **Filtro Passa-baixo:** bloco responsável por transformar um sinal PWM num sinal DC

Neste diagrama são representados alguns sinais com as seguintes características:

- **S4:** sinal S1 truncado à gama [0 V, 3.3 V]
- **S5:** sinal PWM com frequência 2000 Hz e amplitude 3.3 V

### Diagrama de blocos de nível 2

Na Figura 3 - Diagrama de blocos de nível 2 encontra-se o diagrama de blocos de nível 2 do sistema. Neste diagrama, o microcontrolador é representado pelos blocos de software e hardware que o constituem, nomeadamente:

- **ADC:** conversor analógico-digital do PIC32 utilizado para fazer a amostragem do sinal analógico
- **Função de transferência:** bloco de software utilizado para processar o sinal amostrado
- **Gerador de PWM:** bloco para gerar um sinal PWM baseado em um *timer* e um *output compare module* do PIC32
- **UART1:** bloco para enviar dados para o computador via UART

## Projeto e conceção

---

### Hardware

#### Acondicionamento de Sinal

A entrada do sistema deverá ser protegida contra sobretensões. Para isto, dimensionámos o circuito da Figura 4 que trunca o sinal à entrada com amplitudes, no limite, entre [0V, 10V] para um sinal à saída do circuito com amplitudes entre [0, 3.3V].

Idealmente, quando a tensão à entrada estiver na gama de amplitudes entre [0, 3.3V], os dois díodos encontram-se em corte e a corrente irá fluir diretamente para o pino RB0 (pino da ADC). Se a tensão à entrada for superior a 3.3V, D1 entra em condução e D2 permanece em corte, vai fluir corrente por D1, alguma para o microcontrolador, sendo que a tensão é fixada nos 3.3V. Caso a tensão à entrada seja inferior a 0V, D1 fica em corte e D2 entra em condução. Assim, irá fluir corrente por D2, fixando a tensão à saída nos 0V.

No que toca ao dimensionamento dos componentes, a tensão de alimentação VDD é a alimentação do microcontrolador (3.3V). Para os díodos de *Schottky* escolhemos os BAT85 uma vez que possuem uma queda de tensão baixa quando em condução, cerca de 400mV para uma corrente de 10mA, segundo o *datasheet*. Já a resistência tem como principal função a proteção do pino. Ora, considerando a tensão à entrada para 10V de amplitude, e sendo que a corrente máxima que pode atravessar os BAT85 é de 200mA, escolhendo uma corrente de cerca de 100mA, de modo a não sujeitar o díodo a conduzir nas suas condições máximas, e não ser elevada a queda de tensão na condução do díodo, dimensionamos  $R = \frac{10}{0.1} = 100\Omega$ . A resistência ter um valor igual a 100 implica, permite ainda fazer com que a

resistência à entrada do pino analógico seja baixa.

### Filtro Passa-baixo

O filtro do tipo passa-baixo à saída do sistema tem como função filtrar as frequências baixas de um sinal PWM, deixando apenas a componente DC. Partindo das variações do *duty-cycle* do PWM, o valor médio da componente DC vai-se alterar, reconstruindo, assim, um sinal sinusoidal à saída do filtro.

Para a filtragem do sinal PWM, escolhemos implementar um filtro do tipo RC de 2ª ordem conforme o esquema da Figura 5 - Filtro passa-baixo RC de 2ª ordem. A razão pela qual usamos um filtro deste tipo, prende-se no facto da atenuação por década ser de 40dB, mais 20dB em relação a um filtro RC de primeira ordem, continuando a ser um filtro simples de utilizar. Assim, podemos dimensionar o filtro para uma frequência de corte superior mantendo uma boa atenuação aos 2kHz.

Dimensionamos a frequência de corte do filtro para cerca de 100Hz. Desta forma, aos 2kHz a atenuação já seria superior a 40dB. Escolhemos uma relação de  $R2 = 10 * R1$  e  $C1 = 10 * C2$ , de modo a diminuir a impedância à entrada do filtro. Apesar desta abordagem impor uma impedância à saída elevada, retificamos este problema com o uso de um *opamp* (mais à frente abordado). Atribuindo  $1k\Omega$  a  $R1$ ,  $R2$  é igual a  $10k\Omega$  e, atribuindo  $1\mu F$  ao valor de  $C1$ ,  $C2$  seria  $100nF$ . Porém este valor de  $C2$ , foi aumentado para  $220nF$  de modo a obtermos uma frequência de corte mais próxima dos 100Hz. Partindo da expressão do cálculo da frequência de corte para um filtro deste tipo,  $f_c = \frac{1}{2 * \pi * \sqrt{R1 * R2 * C1 * C2}} \Leftrightarrow f_c = \frac{1}{2 * \pi * \sqrt{1k * 10k * 1\mu * 220n}} \Leftrightarrow f_c = 107,3Hz$ .

Na saída do filtro dimensionado adicionamos um amplificador operacional MCP6022, na configuração de *buffer* unitário, conforme esquematizado na Figura 6. A adição do *opamp* tem como objetivo reduzir ao máximo a impedância de saída do sistema, mantendo o sinal de saída do *buffer* igual em amplitude ao da saída do filtro passa-baixo.

## Software

Na Figura 7 - *Fluxograma do software* encontra-se o fluxograma do software desenvolvido. A estrutura do software está dividida em duas partes. Na primeira parte é realizada a configuração dos diversos módulos do PIC32 utilizados. A segunda parte consiste num ciclo infinito onde se faz a amostragem do sinal de entrada, o envio da amplitude do sinal para o computador via UART, o processamento desse sinal e por fim o ajuste do *dutycycle* do sinal PWM gerado. Estas operações são periódicas e ocorrem com uma frequência fixa determinada pelo *timer 2*, fazendo *polling* ao bit que indica o fim da contagem do *timer*.

Mais informações acerca do software encontram-se nos comentários do código e na documentação gerada com Doxygen presente no diretório do projeto.

## Resultados e Análise

A obtenção de resultados a nível de circuitos foi realizada com recurso ao simulador LTSPICE.

### Acondicionamento de Sinal

Simulamos o circuito de acondicionamento de sinal da Figura 4 para o pior caso considerado nas especificações, 50Hz e 10V de amplitude no sinal de entrada. O resultado obtido encontra-se na Figura 8. No gráfico desta figura, a verde está representado o sinal à entrada e a azul, o sinal à saída do circuito.

Após a análise do gráfico da Figura 8, é possível verificar que o circuito realiza com sucesso a função de truncar o sinal à entrada. O principal problema com este circuito é que para tensões muito elevadas à entrada, não é possível truncar o sinal exatamente na gama de  $[0, 3.3V]$ . Como é perceptível na figura, o valor de tensão na parte positiva é truncado para aproximadamente 3.8V e na arcada negativa da sinusoide é truncado nos -0.5V, aproximadamente. Isto prende-se no facto de os díodos não serem ideais e, portanto, apresentarem uma queda de tensão quando em condução. Ora, sendo a amplitude 10V e a resistência  $100\Omega$ , a corrente que passa no díodo é no máximo 100mA. Olhando para o *datasheet*, a 100mA a queda de tensão nestes díodos de *Schottky* quando em condução é de aproximadamente 800mV máximos, o que justifica os 500mV de diferença na truncatura do sinal. De notar que o caso apresentado é o pior caso considerado, portanto para valores de amplitude menores, o valor de corrente que atravessa será também menor e, sendo assim a queda de tensão no díodo será também menor, truncando o sinal em valores mais próximo da gama  $[0, 3.3V]$ .

### Filtro Passa-baixo

Para o filtro passa-baixo foram realizadas duas simulações. Uma tem como objetivo fazer um estudo teórico do filtro projetado recorrendo-se para tal à representação da resposta deste num diagrama de bode. A segunda simulação tem como objetivo observar a filtragem à saída quando na entrada é aplicado um sinal PWM.

Para o estudo do filtro projetado foi obtido o diagrama de bode da Figura 9. Da análise do gráfico obtido, consegue-se facilmente observar que a frequência de corte deste circuito é de aproximadamente 96Hz. A frequência de corte corresponde à frequência na qual o sinal é atenuado por um fator de  $\left(\frac{1}{\sqrt{2}}\right)^n$ , em que  $n$  é a ordem do filtro. Ora,  $\left(\frac{1}{\sqrt{2}}\right)^2$  corresponde aproximadamente a -6dB. No gráfico da simulação, esta atenuação corresponde a uma frequência de 96Hz, aproximadamente. Aos 2kHz, a atenuação obtida é de 50dB. De 100Hz a 2kHz corresponde a mais de uma década, se o sinal atenua 40dB por década o valor obtido está conforme o esperado. Sendo um filtro de ordem 2, a fase varia entre os 0 e os -180, como observado no gráfico. A atenuação obtida à frequência de 2kHz é um bom resultado para os objetivos propostos.

A simulação da Figura 10 demonstra a resposta do filtro projetado quando na entrada é aplicado um sinal do tipo PWM com 2kHz, no sistema gerado pelo microcontrolador. A verde está representada o sinal de PWM e a azul o sinal filtrado à saída do circuito RC. O PWM está 100 períodos a 20% de *duty-cycle*, 100 períodos a 50% e 100 períodos a 80%. Pela observação do gráfico é possível observar que a componente DC é filtrada com êxito. Com o *duty-cycle* de 20% o sinal à saída está nos 650mV aproximadamente, com 50% nos 1,65V e com 80% nos 2.65V, aproximadamente. De notar, que à saída o sinal apresenta um *ripple* desprezável, só observável em escalas de tensão muito reduzidas. Posta esta análise, podemos concluir que o filtro apresenta uma boa resposta para o pretendido neste projeto

Por fim, simulamos o circuito anterior com o *opamp* MCP6022 à saída do filtro RC, conforme o esquema da Figura 6 e verificou-se com o comportamento do sinal à saída manteve-se igual, como visto na Figura 11- *Sinal à saída do buffer unitário*. Assim, verificamos que a adição do *opamp* não tem influência no sinal à saída do filtro, colocando este na sua saída, cumprindo o seu objetivo no circuito, baixar a impedância de saída do circuito, sem ter influência no sinal.

## Conclusões

---

Após análise dos resultados obtidos, verifica-se que o sistema desenvolvido cumpre com os requisitos presentes no problema proposto.

O trabalho desenvolvido teve impacto positivo na medida em que permitiu aos alunos a ambientação com as ferramentas de desenvolvimento a utilizar durante o semestre. Permitiu ainda o desenvolvimento de boas práticas de programação em C e em microcontroladores e, findado este projeto os alunos têm módulos base já configurados e prontos para utilização noutros projetos.

Assim, conclui-se que o projeto foi finalizado com sucesso.

## Referências

---

- [1] Pedro Fonseca. “Guia para a redação de relatórios”. Departamento de Eletrónica, Telecomunicações e Informática. Universidade de Aveiro. 2012.
- [2] Pedro Fonseca. “Digital Data Acquisition System”. Departamento de Eletrónica, Telecomunicações e Informática. Universidade de Aveiro. 2020.
- [3] Vishay. Datasheet: BAT85. Electronic Publication. Junho, 2016.
- [4] Microchip. Datasheet: MCP6021/1R/2/3/4. Electronic Publication. 2017.

## Anexos

---

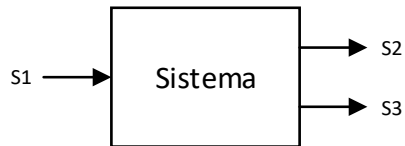


Figura 1 - Diagrama de blocos de nível 0

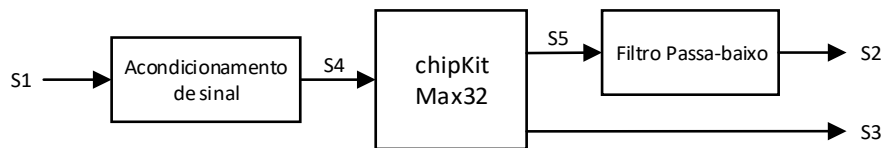


Figura 2 - Diagrama de blocos de nível 1

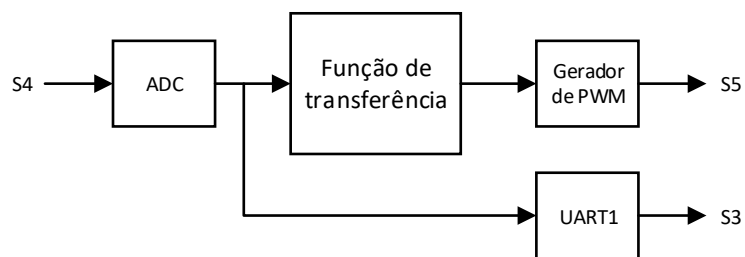


Figura 3 - Diagrama de blocos de nível 2

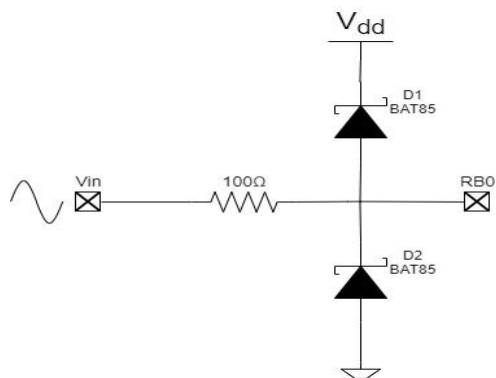


Figura 4 - Circuito de proteção contra sobretensões

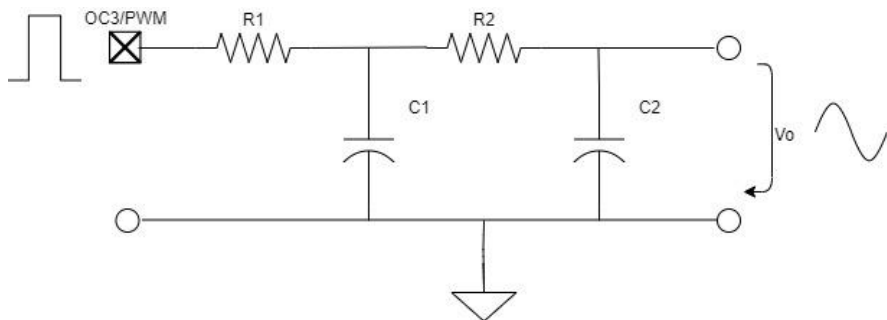


Figura 5 - Filtro passa-baixo RC de 2ª ordem

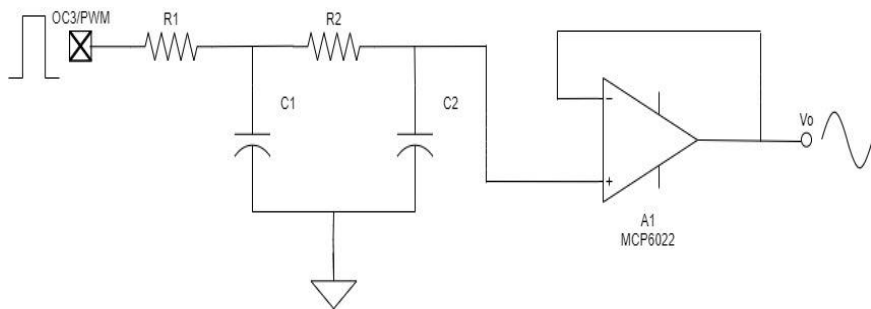


Figura 6 - Filtro RC com buffer unitário à saída

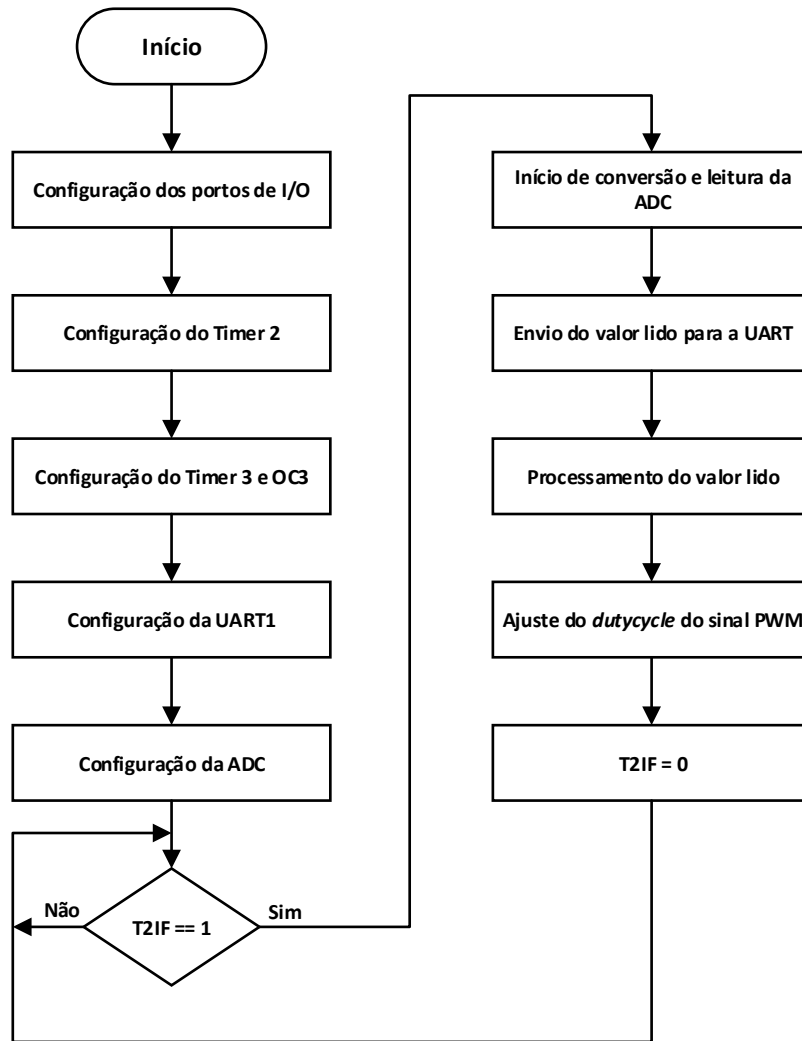


Figura 7 - Fluxograma do software



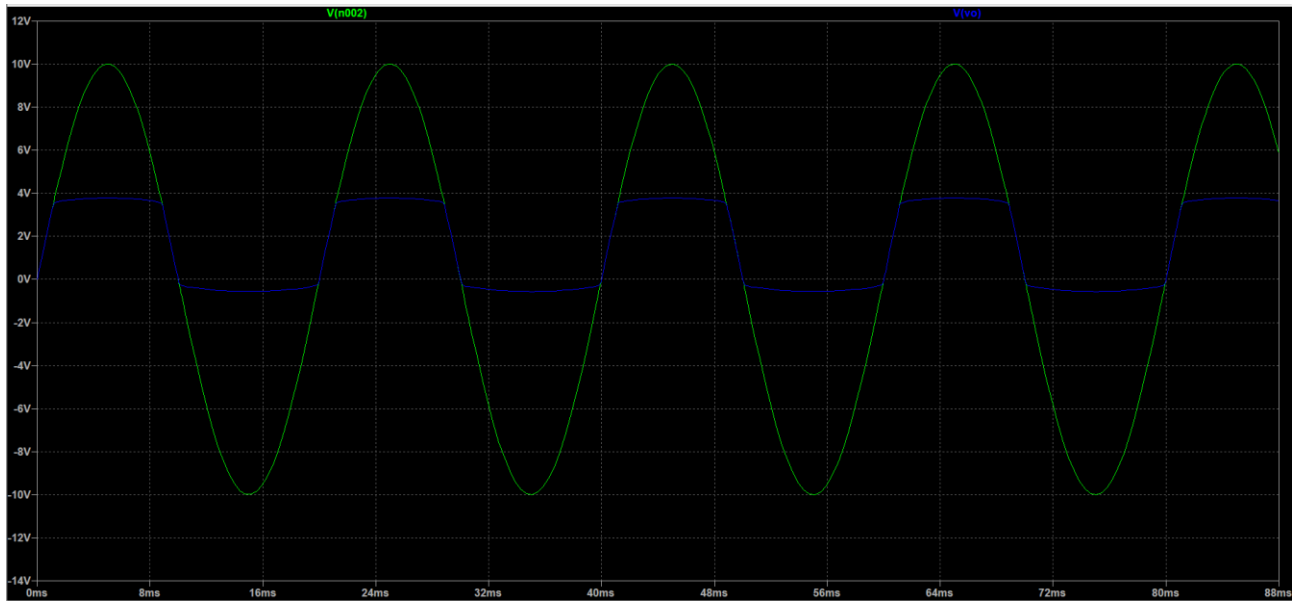


Figura 8 - Simulação do circuito de proteção

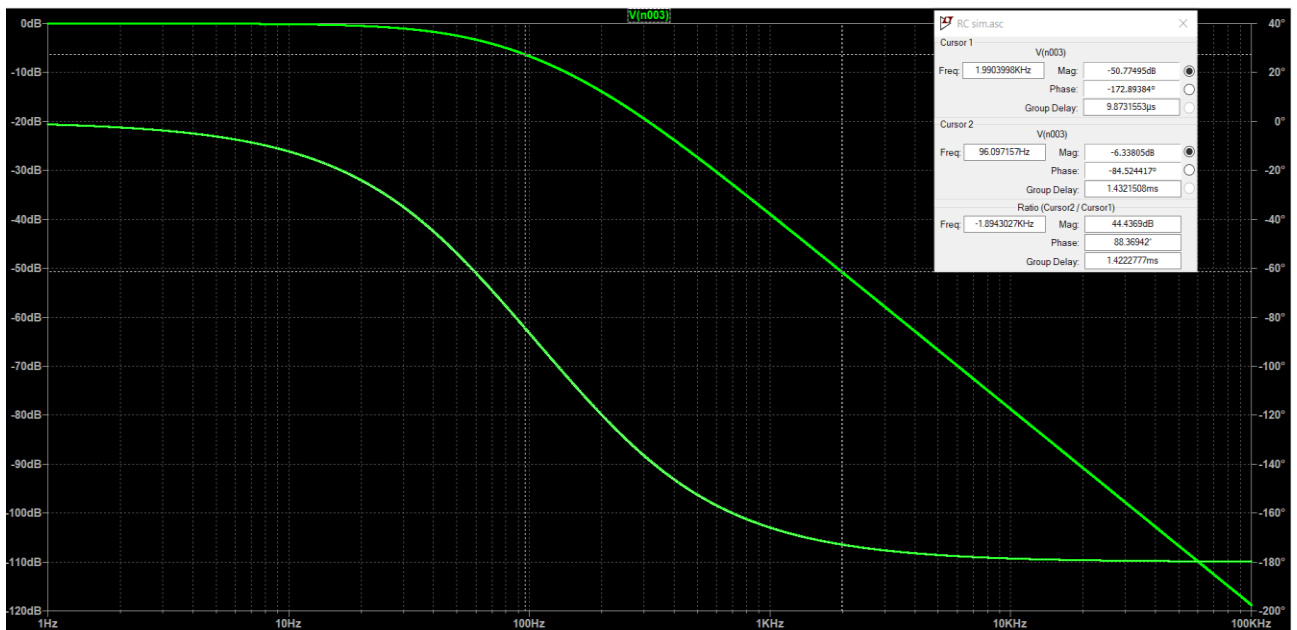
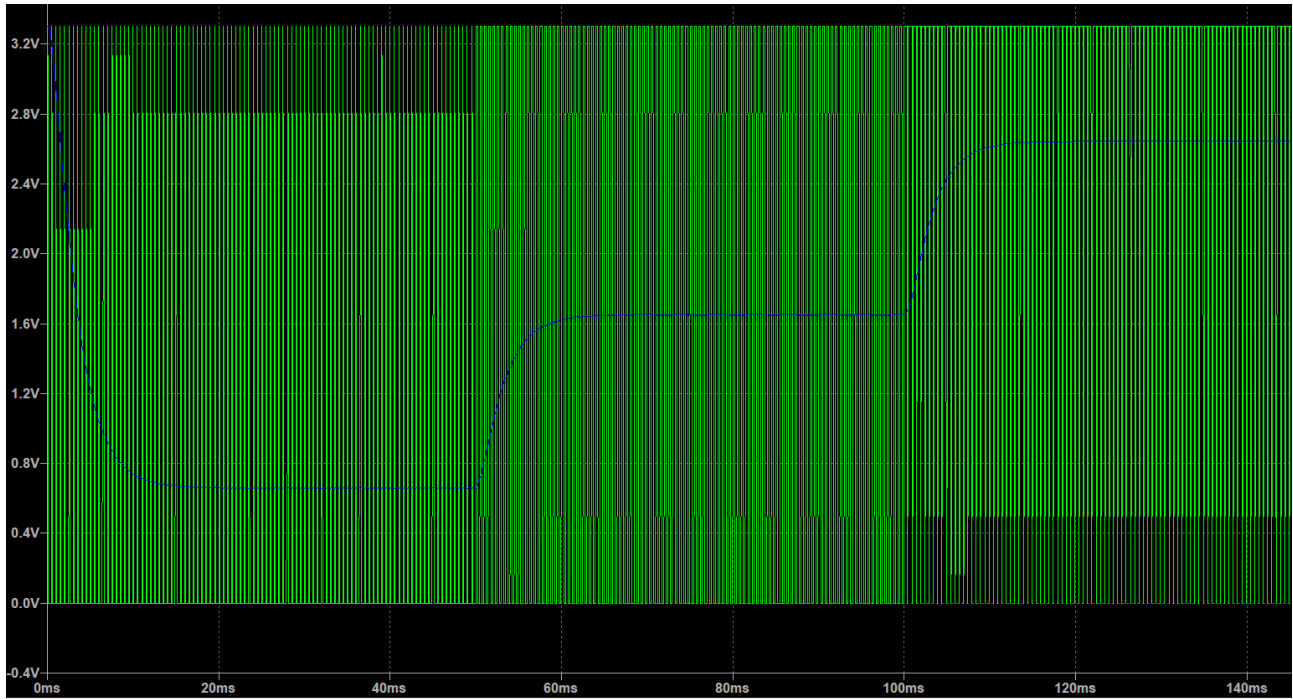
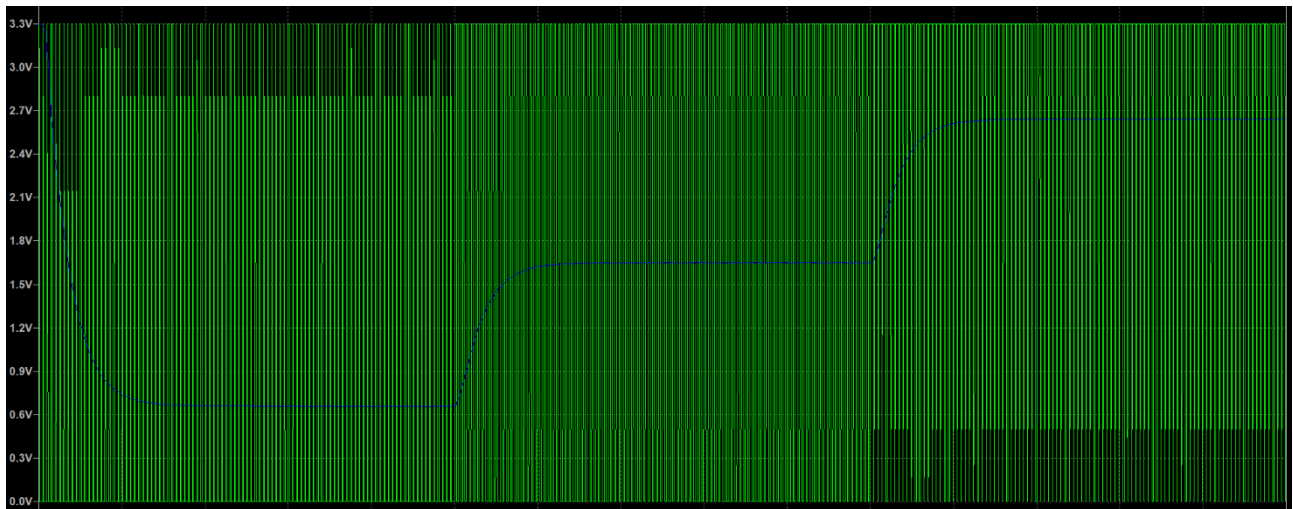


Figura 9 - Diagrama de bode do filtro passa-baixo dimensionado



*Figura 10 - Geração do sinal DC a partir de um PWM*



*Figura 11- Sinal à saída do buffer unitário*