

Responde cada pregunta en una hoja distinta. Tiempo disponible: 1h45m

1. (3 puntos) Sea un procesador A a 500MHz que dispone de instrucciones que operan directamente con cadenas de caracteres (*strings*). Dicho procesador ejecuta un programa P que reorganiza una base de datos obteniéndose un tiempo de ejecución de 2 minutos y 35 segundos. Las instrucciones que operan con *strings* tiene un CPI de 4 ciclos, el resto se ejecutan en un ciclo.

Los diseñadores del procesador A han decidido abaratar costes y por ello han desarrollado un nuevo procesador N_A en el que han eliminado las instrucciones de *strings*, simplificando así la electrónica necesaria, permitiendo ejecutar cada instrucción en sólo un ciclo. Para suplir esta falta, han desarrollado un compilador que sustituirá cada una de las antiguas instrucciones de *strings* por una rutina que ofrece la misma funcionalidad. Se ha analizado el nuevo código generado y se observa que el promedio de instrucciones por rutina es de 20 instrucciones.

Sobre el nuevo procesador N_A , que funciona igualmente a 500MHz, la ejecución del programa P requiere 3 minutos y 5 segundos. Se observa pues que en el nuevo procesador el programa P obtiene peores prestaciones. Se ha informado de ello a los desarrolladores y estos han ofrecido como solución aumentar la velocidad del reloj del procesador ya que al haberse simplificado la unidad de control esta opción es factible y económica.

- Compara las prestaciones de los procesadores A y N_A , según las mediciones obtenidas con el programa P . Exprésalo de la forma: “el procesador X es un n % más rápido que Y ” o bien “el procesador X es s veces más rápido que Y ”.
- ¿Qué mejora (aceleración) ofrece el procesador original A respecto al nuevo procesador N_A en el tratamiento de *strings*?
- ¿Qué fracción de tiempo emplea el programa P en el tratamiento de *strings* en el nuevo procesador N_A ?
- ¿En cuánto habría que aumentar la frecuencia del reloj del procesador N_A para obtener las mismas prestaciones para el programa P que con el procesador A ?

Solución:

- Compara las prestaciones de los procesadores A y N_A , según las mediciones obtenidas con el programa P .

$S' = \frac{t_{N_A}}{t_A} = \frac{185}{155} = 1,19$; el procesador A ofrece mejores prestaciones que el N_A . A es un 19 % más rápido que N_A , ó A es 1.19 veces más rápido que N_A .

- ¿Qué mejora (aceleración) ofrece el procesador A respecto al procesador N_A en el tratamiento de *strings*?

$A : INSTR_{STRING} \rightarrow 4 \text{ ciclos}$

$N_A : INSTR_{STRING} \rightarrow rutina(20 INSTR \times 1 \text{ ciclo} = 20 \text{ ciclos})$

$S = \frac{20}{4} = 5$

- ¿Qué fracción de tiempo emplea el programa P en el tratamiento de *strings* en el nuevo procesador N_A ?

$S' = 1,19$ y $S = 5$

$F_{N_A} = \frac{S' \cdot S - S}{S' \cdot S - S'} = \frac{1,19 \cdot 5 - 5}{1,19 \cdot 5 - 1,19} = 0,2 \rightarrow 20 \%$

- ¿En cuanto habría que aumentar la frecuencia del reloj del procesador N_A para obtener las mismas prestaciones para el programa P que con el procesador A ?

Necesitamos una mejora de 1.19 aumentando la frecuencia del procesador, I y CPI permanecen iguales. De este modo,

$$1,19 = \frac{I \cdot CPI \cdot T}{I \cdot CPI \cdot T'} = \frac{T}{T'} = \frac{500 \cdot 10^6}{f'}; \rightarrow f' = 500 \cdot 10^6 \cdot 1,19 = 595 \cdot 10^6 \rightarrow 596 \text{ Mhz}$$

□

2. (3 puntos) En un computador similar al MIPS se ejecuta un benchmark representativo de la carga del sistema obteniendo las siguientes estadísticas para las distintas categorías de instrucciones:

Operación	%	CPI
ALU	42	1.4
LOAD	25	1.1
STORE	13	1
Salto	18	1.5
NOP	2	1

Se ha detectado que los ciclos de parada de los saltos que provoca el CPI de 1.5 son debidos a riesgos de datos con las instrucciones previas. Para evitar esta situación se plantea utilizar un nuevo compilador que reorganice el código e inserte instrucciones entre las instrucciones previas y las instrucciones de salto. Esto reduciría el CPI de todos los saltos a 1.

Tras utilizar el nuevo compilador se ha detectado que:

- el compilador ha sido capaz de encontrar las instrucciones útiles necesarias para el 40 % de los saltos;
- el 30 % de los saltos no tenía ninguna dependencia con las instrucciones previas (CPI 1);
- en el 20 % de los saltos el compilador inserta una instrucción `nop`;
- y en el 10 % restante de los saltos el compilador inserta dos instrucciones `nop`.

Suponiendo que un programa P ejecuta n instrucciones en el computador original, responde a las siguientes preguntas razonando y justificando todas tus respuestas:

- Calcula el CPI promedio del programa P en el computador original y su tiempo de ejecución en ciclos en función del número de instrucciones n .
- Calcula el nuevo número de instrucciones I' que tendría el programa P tras utilizar el nuevo compilador.
- Calcula el nuevo CPI' que tendría el programa P al utilizar el nuevo compilador.
- Indica el nuevo tiempo de ejecución en ciclos en función del número de instrucciones originales n y la aceleración obtenida con respecto al computador original.

Solución:

- Calcula el CPI promedio del computador original y su tiempo de ejecución en función de n

$$\begin{aligned}
 CPI_{org} &= \overbrace{0,42 \times 1,4}^{alu} + \overbrace{0,25 \times 1,1}^{load} + \overbrace{0,13 \times 1}^{store} + \overbrace{0,18 \times 1,5}^{salto} + \overbrace{0,02 \times 1}^{nop} \\
 &= 0,588 + 0,275 + 0,13 + 0,27 + 0,02 = 1,283
 \end{aligned}$$

$$T_{ej} = I \times CPI \times T = n \times 1,283 \times T = 1,283 n \text{ ciclos}$$

- Calcula el nuevo número de instrucciones I' que tendría el programa P tras utilizar el nuevo compilador.

$$\begin{aligned}
 I' &= I \times (1 + 0,18 \times (0,2 \times 1 + 0,1 \times 2)) \\
 &= (1 + 0,18 \times (0,2 + 0,2)) n \\
 &= (1 + 0,18 \times 0,4) n = (1 + 0,072) n = 1,072 n
 \end{aligned}$$

- Calcula el nuevo CPI que tendrían los programas al utilizar el nuevo compilador.

$$\begin{aligned}
 CPI' &= \frac{\overbrace{0,42 \times 1,4}^{alu} + \overbrace{0,25 \times 1,1}^{load} + \overbrace{0,13 \times 1}^{store} + \overbrace{0,18 \times 1}^{salto} + \overbrace{0,02 \times 1}^{nop} + \overbrace{0,18 \times 0,4 \times 1}^{nuevas\ nop}}{1,072} \\
 CPI' &= \frac{0,588 + 0,275 + 0,13 + 0,18 + 0,02 + 0,072}{1,072}
 \end{aligned}$$

$$CPI' = \frac{1,265}{1,072} = 1,1800$$

- d) Indica el nuevo tiempo de ejecución en ciclos en función del número de instrucciones originales n y la aceleración obtenida con respecto al computador original.

$$T'_{ej} = I' \times CPI' \times T = 1,072 n \times \frac{1,265}{1,072} \times T = 1,265 n \text{ ciclos}$$

La aceleración sería:

$$S = \frac{1,283 n}{1,265 n} = 1,0142$$

□

3. (2 puntos)

El siguiente diagrama instrucciones tiempo pertenece a la ejecución de una iteración de un bucle.

		01	02	03	04	05	06	07	08	09	10	11	12	13	14	15	16	17	18	19	20	21
loop:	l.d F0,x(r10)	IF	ID	EX	ME	WB																
	l.d F1,y(r11)		IF	ID	EX	ME	WB															
	mul.d F4,F2,F0			IF	ID	M1	M2	M3	M4	M5	WB											
	mul.d F5,F3,F1				IF	ID	M1	M2	M3	M4	M5	WB										
	add.d F6,F4,F5					IF	ID	ID	ID	ID	ID	A1	A2	A3	WB							
	daddi r14,r14,-1						IF	IF	IF	IF	IF	ID	EX	ME	WB							
	daddi r10,r10,8											IF	ID	EX	ME	WB						
	daddi r11,r11,8												IF	ID	EX	ME	WB					
	s.d F6,z(r12)													IF	ID	EX	ME	WB				
	daddi r12,r12,8														IF	ID	EX	ME	WB			
	bnez r14,loop															IF	ID	EX	ME	WB		
	nop																IF	ID	EX	ME	WB	
loop:	l.d F0,x(r10)																	IF	ID	EX	ME	WB

A partir del diagrama conteste a las siguientes preguntase:

- Explique cuál es el motivo de que en el ciclo 14 pueda haber dos WB al mismo tiempo.
- Para el operador de multiplicación, indique la latencia y la tasa de iniciación.
- ¿Cómo resuelve los riesgos de control?
- ¿En qué etapa de la instrucción de salto se escribe el PC?
- Asumiendo que todas las iteraciones son iguales, calcule el CPI medio del bucle para 20 iteraciones.

Solución:

- Explique cuál es el motivo de que en el ciclo 14 pueda haber dos WB al mismo tiempo.
El procesador dispone de dos bancos de registros, uno de enteros y otro de flotantes. Como se puede observar los dos WB del ciclo 14 pertenecen, uno a una instrucción que escribe en el banco de registros flotantes (add.d F6, F4, F5) y el otro a una instrucción que escribe en el banco de registros enteros (daddi r14, r14, -1), siendo de esta forma posible que las dos instrucciones escriban al mismo tiempo, cada una en su banco de registros.
- Para el operador de multiplicación, indique la latencia y la tasa de iniciación.
Latencia = 5 ciclos (M1 M2 M3 M4 M5)
IR = 1 (segmentado)
- ¿Cómo resuelve los riesgos de control?
Salto retardado, ya que despues de la bnez se ejecuta completamente una instrucción (Branch delay slot de una instrucción).
- ¿En qué etapa de la instrucción de salto se escribe el PC?
Al tener un Branch delay slot de 1 instrucción se puede deducir que el PC se escribe en la fase ID de la instrucción bnez.
- Asumiendo que todas las iteraciones son iguales, calcule el CPI medio del bucle para 20 iteraciones.
$$CPI = \frac{16 \text{ ciclos}}{12 \text{ instrucciones}} = 1,33$$

4. (2 puntos)

Un procesador dispone de un predictor dinámico de saltos del tipo BTB (Branch Target Buffer) que obtiene su predicción en la primera etapa del ciclo de instrucción.

Utilizando contadores de prestaciones, al ejecutar una determinada aplicación en este procesador, se ha medido que:

- Los saltos son efectivos en el 60 % de los casos.
- La probabilidad de que un salto se encuentre en la BTB es del 80 %.
- En el caso de que un salto se encuentre en la BTB, la probabilidad de acierto del predictor es del 90 %.

Se pide:

- a) Calcula la probabilidad de que un salto no se encuentre en la BTB y sea efectivo ($P_{\overline{BTB} \wedge \text{efec}}$).
- b) Calcula la probabilidad de que un salto sí se encuentre en la BTB y el predictor falle ($P_{BTB \wedge \text{fallo}}$).
- c) Razona cuál es la penalización de salto cuando el predictor acierta.
- d) Teniendo en cuenta que la penalización media de los saltos es 0,6 ciclos, calcula cuál es la penalización de salto cuando el predictor falla.

Solución:

- a) Calcula la probabilidad de que un salto no se encuentre en la BTB y sea efectivo ($P_{\overline{BTB} \wedge \text{efec}}$).

$$P_{\overline{BTB} \wedge \text{efec}} = 0,2 \times 0,6 = 0,12 = 12 \%$$

- b) Calcula la probabilidad de que un salto sí se encuentre en la BTB y el predictor falle ($P_{BTB \wedge \text{fallo}}$).

$$P_{BTB \wedge \text{fallo}} = 0,8 \times 0,1 = 0,08 = 8 \%$$

- c) Razona cuál es la penalización de salto cuando el predictor acierta.

Puesto que la BTB ofrece su predicción en la primera etapa del ciclo de instrucción, la penalización de salto cuando el predictor acierta es 0 ciclos.

- d) Calcula cuál es la penalización de salto cuando el predictor falla.

La penalización media de los saltos es 0,6 ciclos. Con nuestro procesador, un salto sólo tiene penalización cuando no se encuentra en la BTB y es efectivo (con probabilidad del 12 %) o cuando sí se encuentra en la BTB pero el predictor falla (con probabilidad del 8 %). Por lo tanto:

$$0,6 = (0,12 + 0,08) \times \text{Penalty} \rightarrow \text{Penalty} = 3 \text{ ciclos.}$$