

Fundamentos del Software**Relación de Problemas 1. Sistema de Cómputo**

1. ¿Qué parte de una computadora realiza operaciones con datos?
 - (a) la CPU.
 - (b) la Memoria.
 - (c) el hardware de E/S.
 - (d) Ninguna de las anteriores.
2. ¿Qué dispositivo de almacenamiento intermedio maneja datos de forma temporal?
 - (a) la ALU.
 - (b) un Registro.
 - (c) la UC (Unidad de Control).
 - (d) un disco duro.
3. ¿Qué unidad puede disponer de dos entradas?
 - (a) una ALU.
 - (b) un Registro.
 - (c) una CU.
 - (d) un disco duro.
4. ¿Qué maneja un registro de la CPU?
 - (a) datos.
 - (b) instrucciones.
 - (c) valores para el CP (Contrador de Programa).
 - (d) Cualquiera de los anteriores.
5. Una palabra de memoria es:
 - (a) El conjunto de bits que representa una dirección de una posición de memoria.
 - (b) La información que se da en el conjunto de las líneas de entrada a la memoria.
 - (c) El conjunto de bits que representa la capacidad máxima de la memoria en un instante dado.
 - (d) El contenido de una posición de memoria.
6. Una memoria de 8Mpalabras, con palabras de 32 bits tiene:
 - (a) 32 MB.
 - (b) 8 MB.
 - (c) 16 MB.
 - (d) Ninguna de las anteriores.
7. Una palabra tiene una longitud de
 - (a) 8 bits.
 - (b) 16 bits.
 - (c) 32 bits.
 - (d) Cualquiera de las anteriores.
8. Si el espacio de direcciones de memoria es de 16MB y la longitud de palabra es 8 bits, ¿cuántos bits se necesitan para acceder a cada palabra?

$Cm = 2^m \times n^{\circ} \text{ bits}$
 $16 \text{ mb} = 2^m \times 8 \rightarrow m = 24 \text{ bits}$

 - (a) 8.
 - (b) 16.
 - (c) 24.
 - (d) 32.
9. Si la memoria tiene una capacidad de 2^{32} palabras, el bus de direcciones necesitará disponer un canal de:
 - (a) 8 líneas.
 - (b) 16 líneas.
 - (c) 32 líneas.
 - (d) 64 líneas.

10. El método de comunicación de E/S en el que la CPU está esperando hasta que la operación de E/S ha finalizado se conoce como:
(a) E/S Programada.
(b) E/S Dirigida por Interrupciones.
(c) DMA.
(d) E/S a Distancia.
11. El método de comunicación de E/S en el que el dispositivo de E/S informa a la CPU en qué momento está preparado el dispositivo para la transferencia de datos se conoce como:
(a) E/S Programada.
(b) E/S Dirigida por Interrupciones.
(c) DMA.
(d) E/S a Distancia.
12. 64MB es equivalente a:
(a) 512 Kbits.
(b) $256 \cdot 10^{10}$ bits.
(c) 512 Mbits.
(d) Ninguna de las anteriores.
- 13.Cuál de las siguientes afirmaciones es correcta:
(a) En algunas computadoras un programa puede ejecutarse sin necesidad de cargarlo en la memoria principal.
(b) Un programa, para que se ejecute, debe estar cargado en la memoria principal.
(c) Un programa, para que se ejecute, basta con que esté en el disco duro.
(d) Un programa, para que se ejecute, si está en lenguaje máquina, puede estar en cualquier unidad.
14. El ancho de banda de un bus:
(a) Es la longitud (medida en pulgadas o centímetros) transversal de la banda donde van embebidos los hilos conductores del bus.
(b) Representa la cantidad de información que se transfiere a través de él, dada usualmente en Bytes/segundo.
(c) Es el número de bits que transmite simultáneamente, en paralelo.
(d) Es la longitud (medida en pulgadas o centímetros) total de la banda donde van embebidos los hilos conductores del bus, medida entre las unidades más lejanas que interconecta.
15. ¿Cuántos bits hay en 32KB? ¿Y en 64MB? ¿Y en 4GB?
 $32KB \rightarrow 32 \cdot 8 \cdot 1024$ $64MB \rightarrow 64 \cdot 8 \cdot 1024 \cdot 1024$ $4GB \rightarrow 4 \cdot 8 \cdot 1024 \cdot 1024 \cdot 1024$
16. Un computador tiene 36 Kpalabras de memoria principal estructurada en palabras de 32 bits ¿Cuántos bytes caben en dicha memoria? $32 \cdot 36 \cdot 1024$ $32/8 = 4$
17. Dado un computador cuya capacidad máxima de memoria es de 32 MB organizado en palabras de 32bits
a) ¿Cuántos bits tiene en total? 32
b) ¿Cuál es el ancho (número de hilos) de los buses de datos y direcciones? 23
18. Suponiendo que una memoria está direccionada por palabras de 32 bits, si su bus de direcciones dispone de 20 hilos, puede direccionar una memoria de hasta:
(a) 1 MB.
(b) 4 MB.
(c) 5 MB.
(d) 2 MB.
19. Suponiendo un computador con una memoria de 128 MB y que direcciona palabras de memoria de 32 bits, ¿cuál sería el tamaño en bits del contador de programa? sería de 25 (no hilos)
20. ¿Cuántos bits serían necesarios para codificar un conjunto formado por 108 caracteres?
Necesitaríamos 7 bits

17. 32 MB 32 bits

bits?

$$32 \text{ MB} = 2^m \times 32 \text{ bits}$$
$$2^5 \cdot 2^{10} \cdot 2^{10} = 2^m \cdot 2^2$$
$$2^3 \cdot 2^{10} \cdot 2^{10} = 2^{23}$$

El ancho de banda será 23

18. 32 bits

buses \rightarrow 20 hilos

$$Cm = 2^m \cdot \text{nbits}$$

$$Cm = \underbrace{2^{20}} \cdot 32 \text{ bits}$$

$$1024 \cdot 1024 = 4$$

$$20 \text{ hilos} \rightarrow 2^{20} \rightarrow 1024 \cdot 1024 = 4 \text{ MB}$$

19. 128 MB 32 bits

4 B = 32 bits \rightarrow En cada palabra 4 B

$$\frac{128}{4} = 32 \text{ M palabras}$$

$$32 \cdot 2^{20} = 2^5 \cdot 2^{20} = 2^{25}$$

20. 108 caracteres

$$2^n = 108 ; 2^7 = 128$$

$$\log(108)$$



CURSOS DE INGLÉS EN EL EXTRANJERO

TU FUTURO NO TENDRÁ LÍMITES

DESCARGA
EL CATÁLOGO
GRATUITO

KAPLAN
INTERNATIONAL
ENGLISH

KAPLANINTERNATIONAL.COM/ES

GRADO ING. INFORMÁTICA

P-3

41 ESCUELAS
ALREDEDOR
DEL MUNDO

80 AÑOS DE
EXPERIENCIA

TODO LOS
NIVELES Y
OBJETIVOS

DESCARGA
EL CATÁLOGO
GRATUITO

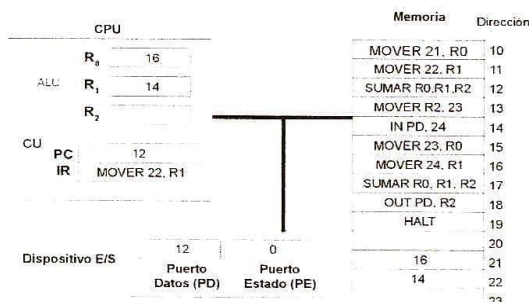
21. Dado el esquema de un computador elemental según se ha descrito en el tema, el puntero de pila (SP) indica:
- (a) La dirección de memoria donde debe saltar el programa después de ejecutarse la instrucción de retorno correspondiente.
 - (b) La dirección de memoria donde se encuentra la dirección donde debe saltar el programa después de ejecutarse la instrucción de retorno correspondiente.
 - (c) La dirección de memoria a donde se ha producido el último salto.
 - (d) La dirección de memoria donde se encuentra la dirección a donde se ha producido la última llamada a una subrutina.
22. Dado un computador que dispone de 64 MB de memoria principal y una longitud de palabra de 4 bytes. ¿Cuántos bits son necesarios para direccionar cada palabra en memoria? *Son necesarios 24.*
23. Dado un computador imaginario que dispone de una arquitectura formada por 16 registros de propósito general (R_0, R_1, \dots, R_{15}), 1024 palabras de memoria principal y 16 instrucciones diferentes (suma, resta, etc.). ¿Cuál sería la longitud de una instrucción en bits si tiene el siguiente formato:

instrucción	M	R_i
-------------	---	-------

Donde M es una dirección de memoria y R_i es uno de los registros.

*16 registros → 4 bits
1024 palabras → 10 bits
16 instrucciones → 4 bits*

24. Dado un computador imaginario que dispone de una arquitectura formada por 16 registros de propósito general (R_0, R_1, \dots, R_{15}), 1024 palabras de memoria principal y 16 instrucciones diferentes (suma, resta, etc.). ¿Cuál sería el tamaño en bits de los registros? *4*
25. Dado un computador imaginario que dispone de una arquitectura formada por 16 registros de propósito general (R_0, R_1, \dots, R_{15}), 1024 palabras de memoria principal y 16 instrucciones diferentes (suma, resta, etc.). ¿Cuál sería el tamaño del registro de instrucción?
26. Dado un computador imaginario que dispone de una arquitectura formada por 16 registros de propósito general (R_0, R_1, \dots, R_{15}), 1024 palabras de memoria principal y 16 instrucciones diferentes (suma, resta, etc.). ¿Cuál sería el tamaño del CP? *10*
27. Sea un ordenador elemental con una arquitectura tal y como se muestra en la figura, es decir, tres registros de propósito general, registro contador de programa (CP) y registro de instrucción (RI). La memoria principal dispone de 256 palabras donde cada palabra tiene la longitud necesaria para albergar la instrucción de mayor tamaño. Describa el estado final de ejecución del procesador a partir del estado actual de la CPU mostrado en la figura.



Instrucción	Descripción
MOVER DO, DD	Mueve dirección origen (DO) a dirección destino (DD)
SUMAR Ri, Rj, Rk	Suma el valor de Ri y Rj, depositando el resultado en Rk
IN Pi, DD	Lee del Puerto (Pi) y lo deposita en dirección DD.
OUT Pi, DO	Escribe el contenido de la dirección DD en el puerto Pi.
HALT	Detiene al procesador

28. Suponiendo que el lenguaje máquina de la arquitectura anterior dispone de 14 instrucciones distintas, muestre cuántos bits serían necesarios para codificar las instrucciones SUMAR R0,R1,R2 y MOVER R0,R0.
29. Suponiendo que el lenguaje máquina de la arquitectura descrita en el ejercicio 27 dispone de 23 instrucciones distintas y posee 4096 palabras de memoria, muestre cuántos bits serían necesarios para codificar las instrucciones IN Pi, DD y MOVER R0,R0.

KAPLANINTERNATIONAL.COM/ES

$$\begin{aligned}
 22. \quad & \left. \begin{array}{l} 64\text{MB} \\ 4\text{B} \end{array} \right\} \quad 64\text{MB} = 2^m \times 4\text{B} \\
 & \quad \quad \quad 16 \cdot 2^{20} \\
 & \quad \quad \quad 2^4 \cdot 2^{20} = 2^{24} \rightarrow m = 24
 \end{aligned}$$

28. 14 instrucciones
 3 registros
 256 palabras
 4 bits

$$2^4 = 16$$

3 registros \rightarrow 26 bits

256 \rightarrow 8 bits

SUMAR R_0, R_1, R_2

MOV R2, R0

14 instrucciones \rightarrow 4 2 8

$$\text{Sumar} = 4 + 2 + 2 + 2 = 10$$

$$\text{mover} = 4 + 8 + 2 = 14$$

29. 23 instrucciones \rightarrow 5 bits

4096 palabras \rightarrow 12 bits

IN P_2 ; $R_0 \rightarrow 5 + 2 + 2 = 9$

MOV $R_3, R_0 \rightarrow 5 + 12 + 2 = 19$

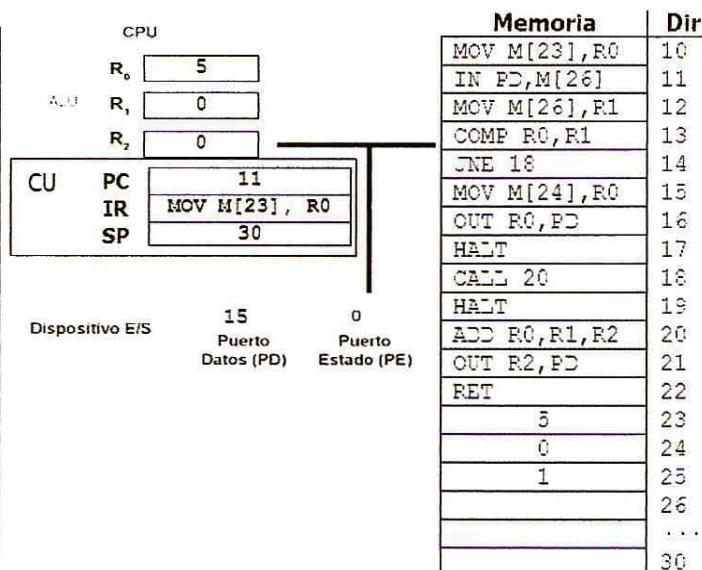
27.

R_0	R_1	R_2	PC	IR	PD	PE
16	14	—	12	MOVE R2, R1	12	0
16	14	30	13	SUM R0, R2	12	0
16	14	30	14	MOVE R2, 23	12	0
16	14	30	15	IN PD, 24	12	0
30	14	30	16	MOVE 23, R0	12	0
30	12	30	17	MOVE R24, R1	12	0
30	12	42	18	SUM R0, R2	12	0
30	12	42	19	OUT PP, R2	42	0
30	12	42	←	HALT	42	0

 $M[23] = 30$

30. Sea un ordenador elemental con una arquitectura tal y como se muestra en la figura, es decir, tres registros de propósito general, registro contador de programa (PC), registro de instrucción (IR) y registro de pila (SP). La memoria principal dispone de 512 palabras donde cada palabra tiene la longitud necesaria para albergar la instrucción de mayor tamaño. Describa el estado final de ejecución del procesador a partir del estado actual de la CPU mostrado en la figura y tras la ejecución del programa (nótese que la instrucción de la dirección 10 ya se ha ejecutado).

Instrucción	Descripción
MOV M[N], Ri	Copia el valor de la dirección de memoria N al registro Ri
COMP Ri, Rj	Si $Ri == Rj$, activa el bit de estado. En otro caso, lo desactiva
IN Pi, M[N]	Lee del Puerto (Pi) y lo deposita en dirección de memoria N.
JNE N	Si el bit de estado no está activo, salta a la dirección de memoria N.
OUT Ri, Pi	Escribe el contenido del registro Ri en el puerto Pi.
HALT	Detiene al procesador
CALL N	Guarda el PC en la pila y salta a la dirección de memoria N.
RET	Saca un elemento de la pila y lo almacena en PC.
ADD Ri, Rj, Rk	$Rk = Ri + Rj$



R ₀	R ₁	R ₂	PC	SP	IR	PE	M
5	0	0	11	30	MOV M[23], R ₀	0	15
5	0	0	12	30	IN PD, M[26]	0	15
5	15	0	13	30	MOV M[26], R ₁	0	15
5	15	0	14	30	COMP R ₀ , R ₁	0	15
5	15	0	15/18	30	JNE 18	0	15
5	15	0	19/20	19	CALL 20	0	15
5	15	20	21	19	ADD R ₀ , R ₁ , R ₂	0	15
5	15	20	22	19	OUT R ₂ , PD	0	20
5	15	20	19	-	RET	0	20
5	15	20	-	-	HALT	0	20

→ M[26] = 15

R₀ ≠ R₁, no se activa el bit de estado

→ PC = 19 + 1