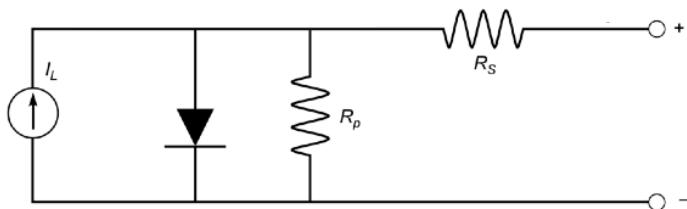


NOMBRE:

1. ¿En qué consiste el proceso de generación en materiales semiconductores? Menciona las dos fuentes principales. (0.5 puntos)

2. En el circuito siguiente, considerando para el diodo el modelo con tensión de despegue de 0.7 V,  $I_L=1 \text{ mA}$ ,  $R_p=5 \text{ k}\Omega$  y  $R_s=1 \text{ k}\Omega$ :

- Obtener la tensión en circuito abierto entre los terminales + y -. (0.5 puntos)
- Obtener la corriente que fluye por el diodo. (0.5 puntos)



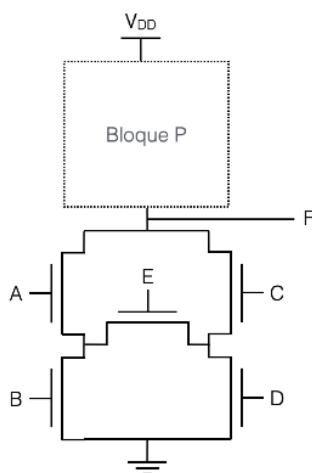
3. ¿Qué es la tensión umbral de un transistor MOS? (0.5 puntos)

4. Considerando una tecnología CMOS donde  $L_{\min}=1 \mu\text{m}$ ,  $W_{\min}=10 \mu\text{m}$ ,  $R_N=15*(L/W)$ ,  $R_P=45*(L/W)$  (ambas resistencias en  $\text{k}\Omega$ ) y  $C_{ox}=1.75*L*W$  ( $L$ ,  $W$  en  $\mu\text{m}$  y  $C_{ox}$  en  $\text{fF}$ ), diseñar un oscilador con una frecuencia de oscilación entre 300 y 600 MHz, mediante la conexión de múltiples inversores. (0.5 puntos)

NOTA: Las capacidades intrínsecas de entrada y salida de un inversor CMOS se pueden aproximar mediante las expresiones:  $C_{IN}=1.5*(C_{OXN}+C_{OXP})$  y  $C_{OUT}=C_{OXN}+C_{OXP}$

5. La figura siguiente muestra el bloque N de una función lógica implementada en CMOS complementario.

- ¿Qué función lógica implementa? (0.5 puntos)
- Dibujar un bloque P que garantice su funcionamiento, con el menor número de transistores posible. (0.5 puntos)
- Dimensionar los transistores de modo que el retardo de propagación de '1' a '0' sea inferior a 5 ns. Considerar una carga de  $C_L=1 \text{ pF}$ , mucho mayor que la capacidad intrínseca de la puerta lógica,  $V_{DD}=5 \text{ V}$  y  $R_P=R_N=10*(L/W)$  (resistencias en  $\text{k}\Omega$ ). Para esta tecnología  $L_{\min}=W_{\min}$ . (0.5 puntos)



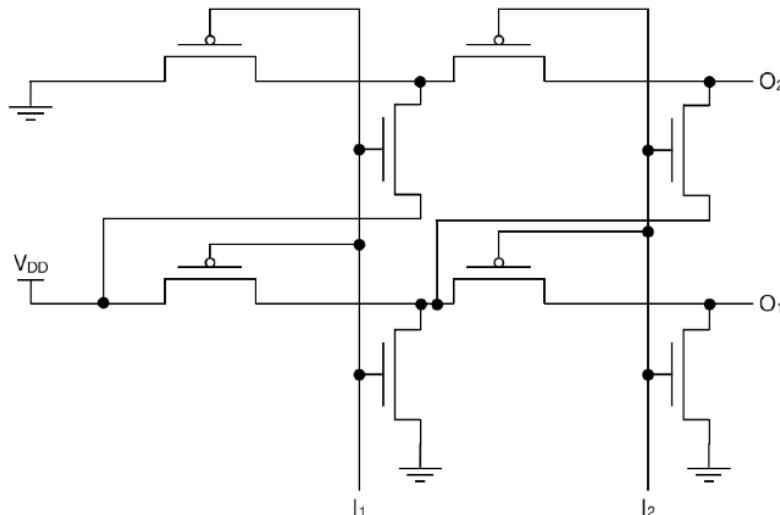
# Examen

FuTFI-ETSE-USC

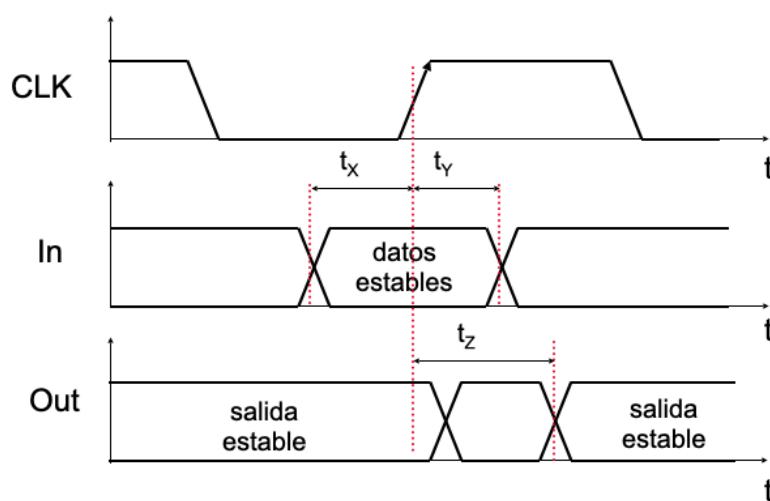
20 de mayo de 2024

6. Dado el circuito de la figura siguiente, donde  $I_1$  e  $I_2$  son entradas y  $O_1$  y  $O_2$  son salidas.:

- Obtener la tabla de verdad (0.5 puntos)
- Si  $V_{DD}=5$  V, y la tensión umbral de los transistores es 1 V, determinar las tensiones de salida para cada combinación de entradas. Asumir la situación de partida más desfavorable para cada conmutación. (0.5 puntos)



7. En la figura siguiente se caracteriza la respuesta de un registro sensible a flancos positivos de reloj. ¿Qué representan  $t_x$ ,  $t_y$ , y  $t_z$ ? (0.5 puntos)



8. Dado un chip DRAM, con capacidad de celda  $C_s=30$  fF, capacidad de línea de datos  $C_B=1$  pF y tensión de alimentación  $V_{DD}=5$  V ¿Cuál es la tensión de salida para un '0' almacenado en una celda de memoria si la precarga de línea es de 2.5 V? (0.5 puntos)