

# Electronică digitală 2021-2022 CA - Tema I

Autor: Bloțiu Mihnea-Andrei - 323CA

Universitatea Politehnica București, Facultatea de Automatică și Calculatoare  
mihnea.blotiu@stud.acs.upb.ro

**Abstract.** În această temă voi analiza comparativ două circuite: unul din seria 74LS00 și unul din seria 74HC00 având în vedere datele din fișele tehnice ale acestor circuite și vizând ulterior, posibilitatea de interconectare a două circuite integrate digitale ce au parametri electrici diferiți.

**Keywords:** Datasheets · CMOS · TTL · Interconectare.

## 1 Cerința 1

### 1.1 Circuitele alese

În cele ce urmează am ales să studiez comparativ circuitele:

1. SN74LS20 din seria 74LS00 ce reprezintă un „Dual 4-input NAND gate” și este realizat în tehnologie LS = Low Power Schottky Transistor-Transistor Logic
2. SN74HC20 din seria 74HC00 ce reprezintă un „Dual 4-input NAND gate” și este realizat în tehnologie HC = High-Speed Complementary Metal-Oxide-Semiconductor

### 1.2 Datasheets

Piesele alese se află în continuare în producție. Fișele tehnice disponibile online pe care le-am analizat sunt disponibile la următoarele link-uri:

1. SN74LS20 - **Fișa Tehnică**
2. SN74HC20 - **Fișa Tehnică**

### 1.3 Comparație

În tabelul de mai jos am realizat o analiză comparativă a celor două circuite integrate din perspectiva principalilor parametri electrici discutați la curs. De asemenea, analiza a fost realizată doar pentru cazul de tensiune de alimentare compatibilă cu ambele circuite, adică tensiunea nominală de 5V.

De precizat ar fi și faptul că am încercat mereu să mă bazez pe ideea de proiectare, așa că am ales de fiecare dată cazurile cele mai defavorabile:

Parametrul electric	SN74LS20	SN74HC20
Domeniul tensiunii de alimentare recomandată ( $V_{cc}$ )	Min: 4.75V Nominal: 5V Max: 5.25V	Min: 2V Nominal: 5V Max: 6V
Nivelele logice pe intrare	$V_{IL} = 0.8V$ $V_{IH} = 2V$	$V_{IL} = 1.35V$ $V_{IH} = 3.15V$
Curentul de intrare	$I_{IL} = -0.4mA$ $I_{IH} = 20\mu A$	$I_{IL} = -1000nA$ $I_{IH} = 1000nA$
Curentul de ieșire maxim pentru care se pot garanta nivelele logice pe ieșire	$I_{OL} = 8mA$ $I_{OH} = -0.4\mu A$	$I_{OL} = 4mA$ $I_{OH} = -4mA$
Nivelele logice pe ieșire	$V_{OL} = 0.5V$ $V_{OH} = 2.7V$	$V_{OL} = 0.33V$ $V_{OH} = 3.84V$
Marginile de zgomot ce se formează la interconectarea a doua circuite identice	$MZL = V_{IL} - V_{OL} = 0.8V - 0.5V = 0.3V$ $MZH = V_{OH} - V_{IH} = 2.7V - 2V = 0.7V$	$MZL = V_{IL} - V_{OL} = 1.35V - 0.33V = 1.02V$ $MZH = V_{OH} - V_{IH} = 3.84V - 3.15V = 0.69V$
Timpul de creștere și de cădere	$t_{cr} = -$ $t_{cd} = -$	$t_{cr} = 19ns$ $t_{cd} = 19ns$
Timpii de propagare	$t_{pHL} = 15ns$ $t_{pLH} = 15ns$	$t_{pHL} = 28ns$ $t_{pLH} = 28ns$

**Table 1.** Comparația celor două circuite integrate menționate anterior

### 1.4 Discuție sumară pe baza tabelului

1. În cazul circuitului **SN74LS20** observăm din prima linie faptul că domeniul tensiunii de alimentare pe care îl putem folosi este **[4.75V, 5.25V]**, un domeniu mult mai restrictiv decât al omologului său, **SN74HC20**, adică intervalul **[2V, 6V]**. Din acest motiv suntem obligați să realizăm discuția doar pentru tensiunea de alimentare de aproximativ 5V, deoarece pentru orice altă tensiune, circuitul **SN74LS20** nu va funcționa, deci nu are sens comparația.
2. Tensiunile logice pe intrare se află pe un plafon puțin mai ridicat la circuitul creat în tehnologie CMOS, față de cel realizat în tehnologie TTL. Nivelele logice sunt mai depărtate în circuitul realizat în tehnologie CMOS față de cel TTL.

3. Nivelele logice pe ieșire sunt mult mai permissive la circuitul **SN74HC20** unde intervalul este **[0.33V, 3.84V]** față de circuitul **SN74LS20** unde intervalul este **[0.5V, 2.7V]**. Nivelele logice sunt mai depărtate în circuitul realizat în tehnologie CMOS față de cel TTL.
4. Curentul de intrare pentru circuitul realizat în tehnologie TTL este semnificativ mai mare față de cel realizat în tehnologie CMOS (miliAmperi/microAmperi față de nanoAmperi, sunt cel puțin 3 ordine de mărime).
5. Marginea de zgomot low este mult mai mare pentru circuitul **SN74HC20** față de **SN74LS20** ceea ce asigură o robustețe mai mare a circuitului realizat în tehnologie CMOS.
6. Timpii de propagare pentru circuitul realizat în tehnologie TTL sunt mai mici decât timpii de propagare a circuitului său omolog din tehnologia CMOS.

## 2 Cerința 2

### 2.1 Comanda TTL SN74LS20 → CMOS SN74HC20

În cele ce urmează analizăm în ce condiții poate o poartă de tip **SN74LS20** să comande corect o porată de tip **SN74HC20**.

Prima condiție minimală ce trebuie îndeplinită la o astfel de comandă este ca ambele piese să funcționeze pentru o anumită tensiune de alimentare. Acest lucru este asigurat deja deoarece tabelul anterior a fost făcut doar pentru o tensiune de alimentare aproximativ egală cu 5V.

Cele două **condiții minimale** ce trebuie îndeplinite sunt:

1.  $V_{OH_{TTL}} > V_{IH_{CMOS}}$
2.  $V_{OL_{TTL}} < V_{IL_{CMOS}}$

Acestea fiind spuse, pentru situația dată avem:

- o  $V_{OH_{TTL}} = 2.7V$
- o  $V_{IH_{CMOS}} = 3.15V$
- o  $V_{OL_{TTL}} = 0.5V$
- o  $V_{IL_{CMOS}} = 1.35V$

Din câte putem observa, în cel mai defavorabil caz, prima condiție nu este respectată. Astfel, avem mai multe soluții posibile:

1. Putem pentru început să coborâm tensiunea de alimentare a circuitului CMOS până la 2V. Însă, dacă am face acest lucru, ar apărea numeroase probleme:
  - (a) În primul rând circuitul TTL nu funcționează la o tensiune atât de joasă, deci el ar trebui menținut la cel puțin 4.75V unde oferă un  $V_{OH}$  de cel puțin 2.7V;

- (b) Având în vedere faptul că CMOS nu acceptă pe intrare o tensiune mai mare decât cea de alimentare, iar el primește 2.7V pe intrare, dar este alimentat la 2V, ne obligă să folosim un circuit de adaptare specializat (level shifter) cum ar fi 74HC4050;
- (c) Chiar și dacă am rezolva problemele anterioare, tensiunea de 2V pentru CMOS, ar duce  $V_{IL}$  la 0.5V ceea ce ar fi la limită cu cea de-a doua condiție.

deci această soluție nu este una viabilă, în cel mai bun caz, chiar dacă am rezolva toate problemele apărute, combinația ar funcționa la limită.

2. Putem ridica tensiunea de alimentare pentru circuitul TTL (de la 4.75V la 5V sau 5.25V) și atunci vom avea TTL la tensiune de 5-5.25V și CMOS la tensiune de 4.5V cu următoarele valori:

- o  $V_{OH_{TTL}} = 3.4V$
- o  $V_{OL_{TTL}} = 0.25V$

în acest caz, toate condițiile minimale sunt îndeplinite plus condiția suplimentară ca un circuit CMOS să nu primească pe intrare mai mult decât tensiunea de alimentare, deci interconectarea în acest fel va funcționa fără probleme.

3. Putem ridica și tensiunea de alimentare a circuitului CMOS, de la 4.5-5V la 6V și atunci, noile valori de interes ar fi:

- o  $V_{IH_{CMOS}} = 4.2V$
- o  $V_{IL_{CMOS}} = 1.8V$

dacă facem acest lucru, nu există nicio posibilitate de a satisface prima restricție minimală. Este totuși posibil să avem un caz particular în care funcționarea să fie la limită însă în proiectare se merge pe cazul cel mai defavorabil, deci cel mai probabil, această combinație va produce defecte intermitente.

Dacă am vrea totuși să calculăm un fan-out posibil pentru acest caz, am merge pe cel din mijloc în care combinația de circuite ar funcționa fără probleme.

Cum formula fan-outului este  $n_{max} = [\min(\frac{I_{OL}}{I_{IL}}, \frac{I_{OH}}{I_{IH}})] = [\min(\frac{8mA}{1mA}, \frac{-0.4uA}{-1mA})] = [\min(8, 0.4 \cdot 10^{-3})] = [0.4 \cdot 10^{-3}] = 0$  deci nu putem comanda nici măcar o poartă CMOS în acest fel.

## 2.2 Comanda CMOS SN74HC20 → TTL SN74LS20

În cele ce urmează analizăm în ce condiții poate o poartă de tip **SN74HC20** să comande corect o poartă de tip **SN74LS20**.

Prima condiție minimală ce trebuie îndeplinită la o astfel de comandă este ca ambele piese să funcționeze pentru o anumită tensiune de alimentare. Acest lucru este asigurat deja deoarece tabelul anterior a fost făcut doar pentru o tensiune de alimentare aproximativ egală cu 5V.

Cele două **condiții minimale** ce trebuie îndeplinite sunt:

1.  $V_{OH_{CMOS}} > V_{IH_{TTL}}$

$$2. V_{OL_{CMOS}} < V_{IL_{TTL}}$$

Acestea fiind spuse, pentru situația dată avem:

- o  $V_{OH_{CMOS}} = 3.84V$
- o  $V_{IH_{TTL}} = 2V$
- o  $V_{OL_{CMOS}} = 0.33V$
- o  $V_{IL_{TTL}} = 0.8V$

Din câte putem observa, în cel mai defavorabil caz, ambele condiții minime sunt satisfăcute, deci în acest caz, combinația realizată ar funcționa fără probleme.

Dacă am vrea să calculăm un fan-out posibil pentru acest caz, ar rezulta după cum urmează:

Cum formula fan-outului este  $n_{max} = [\min(\frac{I_{OL}}{I_{IL}}, \frac{I_{OH}}{I_{IH}})] = [\min(\frac{4mA}{-0.4mA}, \frac{4mA}{20\mu A})] = [\min(10, 200)] = [10] = 10$  deci putem comanda maxim 10 porți TTL în acest caz.

Totuși dacă dorim, putem avea mai multe soluții posibile:

1. Putem pentru început să coborâm tensiunea de alimentare a circuitului CMOS până la 2V. Însă, dacă am face acest lucru, ar apărea numeroase probleme:
  - (a) În primul rând circuitul TTL nu funcționează la o tensiune atât de joasă, deci el ar trebui menținut la cel puțin 4.75V unde oferă cel puțin valorile menționate mai sus;
  - (b) Noile valori pe care le-ar putea oferi circuitul CMOS ar fi:
    - o  $V_{OH_{CMOS}} = 1.9V$
    - o  $V_{OL_{CMOS}} = 0.1V$

dacă facem acest lucru, nu există nicio posibilitate de a satisface prima restricție minimală. Este totuși posibil să avem un caz particular în care funcționarea să fie la limită însă în proiectare se merge pe cazul cel mai defavorabil, deci cel mai probabil, această combinație va produce defecte intermitente din cauza faptului că  $V_{cc_{CMOS}} < V_{cc_{TTL}}$ .

2. Putem ridica tensiunea de alimentare a circuitului CMOS de la 5V la 6V și astfel, noile valori pe care le-am avea la dispoziție ar fi:
  - o  $V_{OH_{CMOS}} = 5.34V$
  - o  $V_{OL_{CMOS}} = 0.33V$

acest caz ar funcționa din punctul de vedere al condițiilor minime însă trebuie avut în vedere faptul că oferim pe intrare o tensiune mai mare TTL-ului decât cea de alimentare, deci chiar dacă am crește tensiunea de alimentare pentru TTL, nu am putea să o aducem decât până la maximum 5.25V ca valoare recomandată, deci tot sub tensiunea de intrare. Astfel riscăm distrugerea porții 2 adică cea realizată în tehnologie TTL.

### 3 Cerința 3

Pentru a oferi o soluție acestei probleme, încercăm pentru început să vedem care sunt etapele prin care trece fiecare dintre componente într-un interval de 12 ore și care este procentul pe care îl petrec în fiecare dintre etape.

Avem pentru început o sursă de tip Li-Ion de 3.7V și 5000mAh, iar noi știm că randamentul unei surse este  $\eta = \frac{P_{out}}{P_{in}}$ , deci puterea reală pe care o poate debita sursa noastră este  $P_{out} = \eta * P_{in} = 0.8 * 5000 = 4000mAh$ .

Începem prin a calcula consumul de curent al senzorului. Senzorul se citește o dată la 10 minute, iar citirea senzorului durează 5 secunde, deci asta înseamnă că noi citim senzorul de 6 ori pe oră, deci acordăm 30 de secunde pe oră pentru citirea senzorului. În acest sens, consumul pe care îl realizează senzorul este de  $\frac{30s}{1h} * \text{consumul de curent} * \text{tensiunea la care se alimentează piesa} = \frac{30s}{3600s} * 15mA * 3.3V = 0.4125mAV$

În restul timpului, adică 3570 de secunde dintr-o oră, senzorul nostru se află în starea de sleep. Deci, în această perioadă consumul pe care îl realizează senzorul este de  $\frac{3570s}{3600s} * \text{consumul de curent} * \text{tensiunea la care se alimentează piesa} = \frac{3570s}{3600s} * 10uA * 3.3V = 0.03275mAV$

Deci consumul total al senzorului este:  $P_{ST} = 0.4125mAV + 0.03275mAV = 0.44525mAV$ .

Aceași logică o avem și pentru procesor. Timpul petrecut activ pentru procesor este același ca și pentru senzor, deci 30 de secunde pe oră. Asta înseamnă că  $P_{AP} = \frac{30s}{3600s} * 25mA * 3.3V = 0.6875mAV$ .

Datele sunt acumulate o singură dată în 12 ore și durează 5 secunde, deci asta înseamnă că acordăm 5 secunde din 12 ore pentru această trimitere de date, deci consumul efectiv este  $P_{TP} = \frac{5s}{12*3600s} * 100mA * 3.3V = 0,038194mAV$ . În același sens, timpul petrecut pentru primirea datelor este de 1 secundă în 12 ore deci  $P_{TR} = \frac{1s}{12*3600s} * 50mA * 3.3V = 0,0038194mAV$ .

Restul timpului este petrecut în sleep, adică  $t_s = 3600s - 30s - 5/12 - 1/12 = 3569.5s$  dintr-o oră sunt petrecute în sleep. Deci, consumul realizat de procesor în sleep o să fie  $P_{SP} = \frac{3569.5}{3600} * 10uA * 3.3V = 0,03272mAV$ .

În total, procesorul consumă într-o oră:  $P_{TP} = 0.6875 + 0.038194 + 0.0038194 + 0.03272 = 0,76223mAV$ .

Având cele două consumuri, putem extrage de aici consumul total al sistemului embedded, acesta fiind:  $P_T = P_{TP} + P_{ST} = 1.20748mAV$ .

Asta înseamnă că autonomia sistemului o să fie egală cu:  $A = \frac{U_{accumulator} * P_{out}}{P_T} = \frac{3.7V * 4000mAh}{1.20748mAV} = 12.256,932h \rightarrow A = 12.256,932h$ .

**Autonomia sistemului este de:**  $12.256,932h = 510,7zile = 1.398ani$