



Εθνικό Μετσόβιο Πολυτεχνείο
Σχολή Ηλεκτρολόγων Μηχανικών & Μηχανικών Υπολογιστών
Ακ. έτος 2020-2021, 6ο Εξάμηνο: Συστήματα Μικροϋπολογιστών

Παναγιώτα-Μικαέλα Ξυλιά

AM:03118859

Νικολέτα Σάλιαρη

AM:03118864

ΑΣΚΗΣΗ 1

(α) Ο πίνακας με τους καταχωρητές, αφού τρέξουμε το πρόγραμμα:

08FA	00	08FB	00	08FC	00	08FD	00	08FE	00	08FF	00	0900	00	0901	01	0902	02	0903	03
0904	04	0905	05	0906	06	0907	07	0908	08	0909	09	090A	0A	090B	0B	090C	0C	090D	0D
090E	0E	090F	0F	0910	10	0911	11	0912	12	0913	13	0914	14	0915	15	0916	16	0917	17
0918	18	0919	19	091A	1A	091B	1B	091C	1C	091D	1D	091E	1E	091F	1F	0920	20	0921	21
0922	22	0923	23	0924	24	0925	25	0926	26	0927	27	0928	28	0929	29	092A	2A	092B	2B
092C	2C	092D	2D	092E	2E	092F	2F	0930	30	0931	31	0932	32	0933	33	0934	34	0935	35
0936	36	0937	37	0938	38	0939	39	093A	3A	093B	3B	093C	3C	093D	3D	093E	3E	093F	3F
0940	40	0941	41	0942	42	0943	43	0944	44	0945	45	0946	46	0947	47	0948	48	0949	49
094A	4A	094B	4B	094C	4C	094D	4D	094E	4E	094F	4F	0950	50	0951	51	0952	52	0953	53
0954	54	0955	55	0956	56	0957	57	0958	58	0959	59	095A	5A	095B	5B	095C	5C	095D	5D
095E	5E	095F	5F	0960	60	0961	61	0962	62	0963	63	0964	64	0965	65	0966	66	0967	67
0968	68	0969	69	096A	6A	096B	6B	096C	6C	096D	6D	096E	6E	096F	6F	0970	70	0971	71
0972	72	0973	73	0974	74	0975	75	0976	76	0977	77	0978	78	0979	79	097A	7A	097B	7B
097C	7C	097D	7D	097E	7E	097F	7F	0980	80	0981	81	0982	82	0983	83	0984	84	0985	85
0986	86	0987	87	0988	88	0989	89	098A	8A	098B	8B	098C	8C	098D	8D	098E	8E	098F	8F
0990	90	0991	91	0992	92	0993	93	0994	94	0995	95	0996	96	0997	97	0998	98	0999	99
099A	9A	099B	9B	099C	9C	099D	9D	099E	9E	099F	9F	09A0	A0	09A1	A1	09A2	A2	09A3	A3
09A4	A4	09A5	A5	09A6	A6	09A7	A7	09A8	A8	09A9	A9	09AA	AA	09AB	AB	09AC	AC	09AD	AD
09AE	AE	09AF	AF	09B0	B0	09B1	B1	09B2	B2	09B3	B3	09B4	B4	09B5	B5	09B6	B6	09B7	B7
09B8	B8	09B9	B9	09BA	BA	09BB	BB	09BC	BC	09BD	BD	09BE	BE	09BF	BF	09C0	C0	09C1	C1
09C2	C2	09C3	C3	09C4	C4	09C5	C5	09C6	C6	09C7	C7	09C8	C8	09C9	C9	09CA	CA	09CB	CB
09CC	CC	09CD	CD	09CE	CE	09CF	CF	09D0	D0	09D1	D1	09D2	D2	09D3	D3	09D4	D4	09D5	D5
09D6	D6	09D7	D7	09D8	D8	09D9	D9	09DA	DA	09DB	DB	09DC	DC	09DD	DD	09DE	DE	09DF	DF
09E0	E0	09E1	E1	09E2	E2	09E3	E3	09E4	E4	09E5	E5	09E6	E6	09E7	E7	09E8	E8	09E9	E9
09EA	EA	09EB	EB	09EC	EC	09ED	ED	09EE	EE	09EF	EF	09FO	F0	09F1	F1	09F2	F2	09F3	F3
09F4	F4	09F5	F5	09F6	F6	09F7	F7	09F8	F8	09F9	F9	09FA	FA	09FB	FB	09FC	FC	09FD	FD

(β) Για να υπολογίσουμε το πλήθος των μηδενικών χρησιμοποιήσαμε δεξιές περιστροφές και έλεγχο για την τιμή του CY, 8 φορές για κάθε αριθμό. Για να ελέγξουμε την ορθότητα του αποτελέσματος του πλήθους των μηδενικών. Από τον πίνακα, εξάγουμε ότι D=04H και E =00H και άρα το πλήθος των μηδενικών των αριθμών είναι 0400H=1024.

Μπορούμε να επαληθεύσουμε το αποτέλεσμα(2048 ψηφία / 2 = 1024).

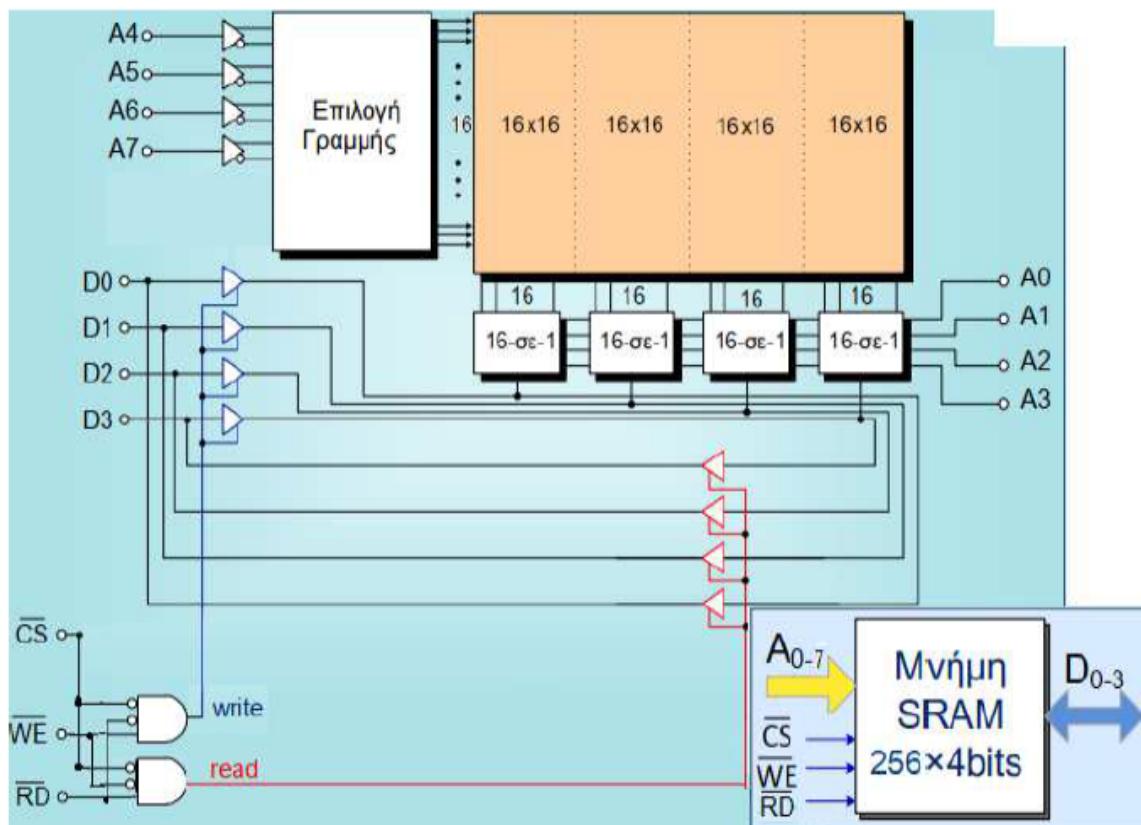
(γ) Το πλήθος των αριθμών μεταξύ 10H-60H είναι $51+6*5=81=51H$. Πράγματι επαληθεύσουμε ότι η τιμή του καταχωρητή D είναι 51.

ΑΣΚΗΣΗ 2,3,4

ο κώδικας σε assembly περιλαμβάνεται στο αντίστοιχο αρχείο μαζί με διευκρινιστικά σχόλια.

ΑΣΚΗΣΗ 5H

δίνεται το ζητούμενο σχήμα(εσωτερική οργάνωση μνήμης SRAM 256x4bit):



εγγραφή:πρέπει να είναι ενεργοποιημένα τα CS',WE' ,δηλαδή να έχουν είσοδο το λογικό 0 ,οπότε γίνεται 1 η έξοδος της πάνω πύλης AND,η οποία με τη σειρά της δίνει επίτρεψη 1 στα 4 αριστερά τρισταθή buffers (D0,D1,D2,D3).Αυτά πηγαίνουν στους 4 πολυπλέκτες(που λειτουργούν όμως σαν αποπλέκτες).Τα A0,A1,A2,A3 (επιλογείς των αποπλεκτών) καθορίζουν σε ποιά από τις $16(2^4=16)$ στήλες του block θα γίνει η εγγραφή ενώ τα A4,A5,A6,A7 επιλέγουν μέσω MUX μία από τις 16 γραμμές.Έτσι κάθε ένα από τα D0,D1,D2,D3 γράφεται ταυτόχρονα σε ένα από τα τέσσερα κελιά της μνήμης.

ανάγνωση:πρέπει να είναι 0 τα CS',RD',οπότε γίνεται 1 η έξοδος της κάτω πύλης AND,η οποία δίνει επίτρεψη στα 4 τρισταθή buffers δεξιά.Τώρα οι έξοδοι των 4 πολυπλεκτών πηγαίνουν στα D0,D1,D2,D3 και ο κάθε πολυπλέκτης διαβάζει 1 bit του αντίστοιχου block ,του οποίου η στήλη καθορίζεται από τους επιλογείς A0,A1,A2,A3 και η γραμμή από τους A4,A5,A6,A7.Με αυτόν τον τρόπο τα 4 bits που επιλέχθηκαν από τη μνήμη περνούνται στα D0,D1,D2,D3.

ΑΣΚΗΣΗ 6Η

Το σύστημά μας αποτελείται από τα εξής ολοκληρωμένα:

ROM1 -->2KB

ROM2-->2KB

ROM3-->4KB

RAM1-->2KB

RAM2-->2KB

Κάθε λέξη αποτελείται από 8bits=1byte και οι διεθύνσεις μνήμης αποτελούνται το πολύ από 16bits(A0-A15).

Στη ROM1 αποθηκεύονται $2K=2^{11}$ λέξεις και απαιτούνται 11 bytes για τη διευθυνσιοδότησή τους(A0-A10).

Στη ROM2 αποθηκεύονται $2K=2^{11}$ λέξεις και απαιτούνται 11 bytes για τη διευθυνσιοδότησή τους(A0-A10).

Στη ROM3 αποθηκεύονται $4K=2^{12}$ λέξεις και απαιτούνται 12 bytes για τη διευθυνσιοδότησή τους(A0-A11).

Στη RAM1 αποθηκεύονται $2K=2^{11}$ λέξεις και απαιτούνται 11 bytes για τη διευθυνσιοδότησή τους(A0-A10).

Στη RAM1 αποθηκεύονται $2K=2^{11}$ λέξεις και απαιτούνται 11 bytes για τη διευθυνσιοδότησή τους(A0-A10).

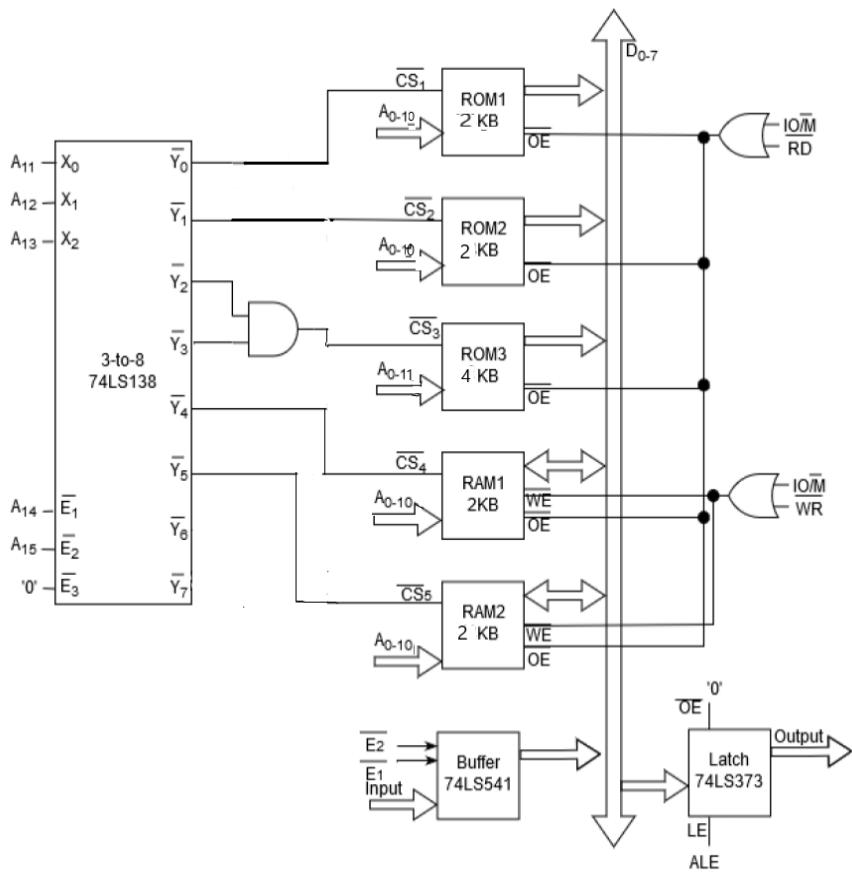
Ο χάρτης μνήμης:

memory	address	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
ROM1	0000	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
2KB	0FFF	0	0	0	0	0	1	1	1	1	1	1	1	1	1	1	1
ROM2	0800	0	0	0	0	1	0	0	0	0	0	0	0	0	0	0	0
2KB	0FFF	0	0	0	0	1	1	1	1	1	1	1	1	1	1	1	1
ROM3	1000	0	0	0	1	0	0	0	0	0	0	0	0	0	0	0	0
4KB	1FFF	0	0	0	1	1	1	1	1	1	1	1	1	1	1	1	1
RAM1	2000	0	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0
2KB	2FFF	0	0	1	0	0	1	1	1	1	1	1	1	1	1	1	1
RAM2	2800	0	0	1	0	1	0	0	0	0	0	0	0	0	0	0	0
2KB	2FFF	0	0	1	0	1	1	1	1	1	1	1	1	1	1	1	1



Scanned with CamScanner

- ROM1 av $A_{13} A_{12} A_{11} = 000$
 $\bar{CS}_1 = \bar{V}_0$
- ROM2 av $A_{13} A_{12} A_{11} = 001 \Rightarrow$
 $\bar{CS}_2 = \bar{V}_1$
- ROM3 av $A_{13} A_{12} A_{11} = 010 \text{ ή } 011$
 $\Rightarrow \bar{CS}_3 = \bar{V}_2 \bar{V}_3$
- RAM1 av $A_{13} A_{12} A_{11} = 100$
 $\Rightarrow \bar{CS}_4 = \bar{V}_4$
- RAM2 av $A_{13} A_{12} A_{11} = 101 \Rightarrow$
 $\bar{CS}_5 = \bar{V}_5$



ΑΣΚΗΣΗ 7Η

Έχουμε στη διάθεσή μας :

1 ROM 16KB

3 RAMs 4KB

οπότε θα χρησιμοποιήσουμε με βάση τα ζητούμενα της εκφώνησης τη μνήμη ROM 16KB της οποίας τα πρώτα 12 KB θα αντιστοιχιστούν στις θέσεις μνήμης 0000-2FFF και τα υπόλοιπα 4KB θα αντιστοιχιστούν στις θέσεις μνήμης 6000-6FFF. Οι 3 μνήμες RAM των 4KB η καθεμία θα αντιστοιχιστούν στις θέσεις μνήμης 3000-3FFF, 4000-4FFF, 5000-5FFF , αντίστοιχα.

Ο χάρτης μνήμης:

A15	A14	A13	A12	A11	A10	A9	A8	A7	A6	A5	A4	A3	A2	A1	A0	address	memory
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0000	ROM
0	0	1	0	1	1	1	1	1	1	1	1	1	1	1	1	2FFF	
0	0	1	1	0	0	0	0	0	0	0	0	0	0	0	0	3000	RAM1
0	0	1	1	1	1	1	1	1	1	1	1	1	1	1	1	3FFF	
0	0	1	1	1	1	1	1	1	1	1	1	1	1	1	1	4000	RAM2
0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	4FFF	
0	1	0	0	1	1	1	1	1	1	1	1	1	1	1	1	5000	RAM3
0	1	0	1	1	1	1	1	1	1	1	1	1	1	1	1	5FFF	
0	1	1	0	0	0	0	0	0	0	0	0	0	0	0	0	6000	ROM
0	1	1	0	1	1	1	1	1	1	1	1	1	1	1	1	6FFF	

 Scanned with CamScanner

Το bit A15 δεν χρησιμοποιείται για κάποια θέση μνήμης (είναι συνεχώς 0),άρα χρησιμοποιείται ως επίτρεψη στον αποκωδικοποιητή που επιλέγει ολοκληρωμένο για προσπέλαση.

Στη ROM αποθηκεύονται $16K = (2^{14})$ λέξεις και απαιτούνται 14 bytes A0-A13 για τη διευθυνσιοδότησή τους.

Στη RAM1 αποθηκεύονται $4K = (2^{12})$ λέξεις και απαιτούνται 12 bytes A0-A11 για τη διευθυνσιοδότησή τους.

Στη RAM2 αποθηκεύονται $4K = (2^{12})$ λέξεις και απαιτούνται 12 bytes A0-A11 για τη διευθυνσιοδότησή τους.

Στη RAM3 αποθηκεύονται $4K = (2^{12})$ λέξεις και απαιτούνται 12 bytes A0-A11 για τη διευθυνσιοδότησή τους.

Τα bits A12,A13,A14 είναι αυτά που χρησιμοποιούνται για την επιλογή του ολοκληρωμένου αφού παρατηρούμε από τον συνδυασμό τους ότι:

-A14A13A12=000 ή 010 ή 110 =>>> ROM

-A14A13A12=011 =>>> RAM1

-A14A13A12=100 =>>> RAM2

-A14A13A12=101 =>>> RAM3

Ισχύει για τις εξόδους του αποκωδικοποιητή:

Εδώ ισχύει :

$$\bullet CS_0 = 1 \quad (\bar{CS}_0 = 0) \quad \text{όταν} \quad A_{14}A_{13}A_{12} = 000 \text{ ή } 010 \text{ ή } 110$$

σημαδήν όταν $V_0 + V_2 + V_6 = 1 \Leftrightarrow \bar{V}_0 \bar{V}_2 \bar{V}_6 = 0$

$$\Rightarrow CS_0 = \bar{V}_0 \bar{V}_2 \bar{V}_6$$

$$\bullet CS_1 = 1 \quad (\bar{CS}_1 = 0) \quad \text{όταν} \quad A_{14}A_{13}A_{12} = 011$$

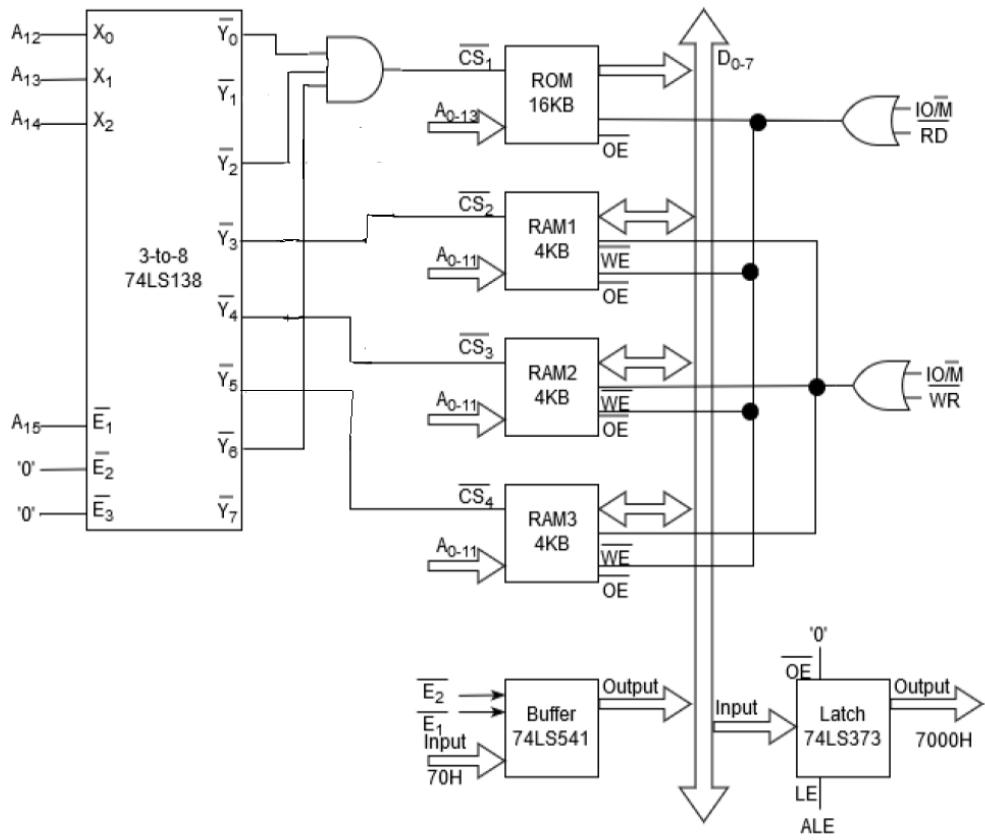
σημ. όταν $V_3 = 1 \Leftrightarrow \bar{V}_3 = 0 \Rightarrow CS_1 = \bar{V}_3$

$$\bullet CS_2 = 1 \quad (\bar{CS}_2 = 0) \quad \text{όταν} \quad A_{14}A_{13}A_{12} = 100$$

σημ. όταν $V_4 = 1 \Leftrightarrow \bar{V}_4 = 0 \Rightarrow CS_2 = \bar{V}_4$

$$\bullet CS_3 = 1 \quad (\bar{CS}_3 = 0) \quad \text{όταν} \quad A_{14}A_{13}A_{12} = 101$$

σημ. όταν $V_5 = 1 \Leftrightarrow \bar{V}_5 = 0 \Rightarrow CS_3 = \bar{V}_5$



σημείωση: η αντιστοιχία πάνω και κάτω φωτογραφίας ειναι:

CS0-->CS1

CS1-->CS2

CS2-->CS3

CS3-->CS4