|  |  |
| --- | --- |
| 项目编号 |  |



大学生创新创业训练计划

创新训练类项目申请书

项目名称 基于RISC-V架构的开源CPU设计

项目负责人 刘顺齐 联系电话 **19511606921**

所在学院  计算机科学技术学院

学 号 2020204311专业班级 计算机科学与技术20图灵

指导教师 刘纯毅

E-mail  1371670891@qq.com

申请日期  2022.5.17

起止年月 2022 年 5 月 至 2023 年 5 月

**青岛大学创新创业学院 制**

**填 写 说 明**

一、申报书须逐项认真填写，内容要实事求是，表达明确、严谨。空缺项要填“无”，项目编号及学校资助经费由学校填写。

二、表格中的字体为5号宋体，1.5倍行距；需签字部分由相关人员以黑色钢笔或水笔签名。均用A4 纸双面打印，于左侧装订成册。

三、项目实施原则：参与项目的学生要对科学研究或创造发明有浓厚的兴趣，有创业意识与经验积累，并在导师指导下完成实验、实践过程。

四、创新训练项目、创业训练项目团队不超过6人，创业实践项目团队不超过10人；完成期限一年，最长不超过2年。

五、指导教师应具有讲师以上职称，同期指导项目数量不能超过2个。

六、项目负责人所在院系须认真审核,签署推荐意见并加盖公章后提交。

一、基本情况

|  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- |
| 项目  名称 | | 基于RISC-V架构的开源CPU设计 | | | | | | | | | | | | | |
| 所属  学科 | | 学科一级门： | | | 工学 | | | | | 学科二级类： | | | 计算机科学技术 | | |
| 申请  金额 | | 2000 元 | | | | | 起止年月 | | 2022 年 5 月至 2023 年 5 月 | | | | | | |
| 负责人  姓名 | | 刘顺齐 | | 性别 | | | 男 | 民族 | 汉 | | | 出生年月 | | 2002年 8 月 | |
| 学号 | | 2020204311 | | 联系  电话 | | | 宅： 手机:19511606921 | | | | | | | | |
| 指导  教师 | | 刘纯毅 | | 联系  电话 | | | 宅： 手机:15605324506 | | | | | | | | |
| 负责人曾经参与科研的情况 | | | 互联网+大学生阅读互联网模式与社会实践、大创线下读书会推广实践以及基于读书会的一款解决大学生困惑的APP设计 | | | | | | | | | | | | |
| 指导教师承担科研课题情况 | | |  | | | | | | | | | | | | |
| 指导教师对本项目的支持情况 | | |  | | | | | | | | | | | | |
| 项  目  组  主  要  成  员 | 姓 名 | | 学号 | | | 专业班级 | | | | | 所在学院 | | | | 项目中的分工 |
| 刘顺齐 | | 2020204311 | | | 计算机科学与技术20级图灵班 | | | | | 计算机科学技术学院 | | | | 结构设计/项目统筹与总结 |
| 徐一丹 | | 2019201812 | | | 计算机科学与技术20级1班 | | | | | 计算机科学技术学院 | | | | 体系构建/硬件编程 |
| 孙凤泽 | | 2020204289 | | | 计算机科学与技术20级图灵班 | | | | | 计算机科学技术学院 | | | | 模块设计/指令设计 |
| 李庆森 | | 2020204208 | | | 计算机科学与技术20级图灵班 | | | | | 计算机科学技术学院 | | | | 技术优化/通路设计 |

二、立项依据（可加页）

|  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- |
| 1. **项目简介**   RISC-V 是按精简指令集的基本原则开发的 CPU 指令集架构，一方面具有完全开源不受约束、架构简单易于开发、模块化设计易拓展，易于移植的优势，另一方面RISC-V是连接半导体产品的设计人员和应用开发人员的开放的生态系统，是CPU国产化之光。  项目组立足于当下国内时代背景，积极探索RISC-V国产化道路，致力于建立一个开放共享的平台，在课程教学中具有探索性意义，创新人才培养模式和教学体系结构，形成CPU设计体系与模式，实现产学研相结合，具有创新性和开创性。  项目基于RISC-V指令集体系，设计一款开源、功能齐全、高效率、多周期可嵌入的CPU芯片，并以此为基础形成高等教育阶段本科生设计CPU行之有效的方法与路线，探索本科生计算机系统能力培养新模式。   1. **研究目的**   芯片产业是整个信息产业的核心部件和基石，也是国家信息安全的最后一道屏障，芯片高度依赖进口使得国家安全受到严重威胁。    图 1中国的“芯”病  近年来国家出台一系列鼓励扶持政策，为芯片行业建立了优良的政策环境，促进芯片行业自主创新，改善摆脱依赖别国的窘境。  项目组积极响应国家号召，探索CPU芯片国产化之路，自主研发一款基于 RISC-V 的 CPU芯片有利于提高我国在电子行业内的核心竞争力，同时为我国自主安全信息产业的转型助力。有利于扩大 RISC-V 的使用生态环境，从真正意义上实现芯片的国产自主可控，并最终实现集成电路产业带动其他产业的工业化、信息化，为其他产业转型升级保驾护航，让我国在国际竞争中处于优势地位。   1. **研究内容**   本项目将采用研究与实践相结合的方式展开，并进行分阶段、分步骤的迭代升级，不断完善，实现螺旋式的前进和上升，最终取得较好的研究成果，达到研究目标。  首先，在基础知识学习阶段，我们将结合课内所学的《数字逻辑电路设计》、《计算机系统基础》、《计算机组成与设计RISC-V版》等本科阶段的已学课程，通过资料查询、有关书籍内容学习等方式，深入掌握RISC-V指令体系和CPU设计的相关知识，探索精简指令集下的CPU设计的方式。同时，我们也将通过网上专业知识查询、向专业老师请教等多种方式，广泛了解当前CPU的设计现状，评估CPU设计将面临的风险与挑战，精准把握，科学分析，正确预判，探索发现与目前本科课程体系相适应的、符合客观规律和相关设计理念的CPU设计新模式，在整个第一阶段，实现充分学习以不断建立与完善CPU设计的相关理论知识体系。  其次，在具体CPU初级设计阶段，我们将采用分步骤、分层次的设计方式。第一步，在一定的知识基础上实现能够运行特定指令的较为简单和容易实现的单周期CPU，并在此基础上不断完善和丰富指令体系，提高执行的正确性和效率，初步探索CPU设计一般方法和主要流程；第二步，我们将进一步实现多周期CPU设计，探索指令并行的CPU设计方案，理解并行这一重要运行方式在提高CPU利用率上所发挥的巨大作用，此步骤也将发挥承上启下的过渡作用，是整个设计阶段的重要一环；第三步，在前两步CPU设计的的基础上我们将实现流水线的CPU，这也是现代大多数CPU的设计方式，同时也是整个设计过程中最重要的一步，可以预见在此部分我们将花费较大的时间和精力，也将面临许多有较大难度的技术实现问题，但我们相信以持之以恒的耐力和毅力，必将实现技术上的攻关。同时，在此部分我们也将解决因流水线方式所带来的结构冒险、数据冒险、控制冒险问题，以实现各种指令流水线方式的顺利运行。在进行较长时间研究实践并取得一定成果后，我们将探索研究设计更优秀的CPU设计，利用Cache技术、转移预测技术、访存优化技术、超标量技术以及提升主频等技术对CPU产品的速度进行不断优化和迭代升级。  然后，在第二阶段的基础上，我们将参与“龙芯杯”全国大学生系统能力培养大赛将设计出初代CPU作为参赛作品，在与更多CPU设计团队的讨论交流中发现不足、完善自身，并积极向优秀团队学习经验。相信在此阶段，我们将发现更多有价值的改进方向和此前未发现的问题和不足，同时我们也将在参赛后获得对CPU设计的获得感和成就感，为之后更好地研究与完善起到重要的承接作用。  最后，我们将总结整个CPU设计的历程，形成总结报告，为当前本科阶段计算机硬件实践学习探索新的实践模式，达到完善计算机课程体系和课程人才培养机制、增强学生计算机体系结构能力和实践创新能力的更高目标。与此同时，我们也将总结参赛后的经验教训和新的研究方向，继续加强相关理论知识的学习、补充完善已形成的初代CPU设计成果，实现CPU的进阶设计，继续与相关CPU设计团队进行讨论学习，循环往复，迭代加深，真正达到一个螺旋式上升的良好研究方式，实现更大的突破。    图 2螺旋式上升规律   1. **国、内外研究现状和发展动态**   RISC-V自2010年诞生以来，就受到了包括谷歌、IBM等在内的众多企业，以及剑桥大学、中国科学院等在内的知名学府与研究机构的关注和参与，RISC-V 受到广泛欢迎自然有其优点，其中开源性、架构简单、具有完整的生态尤为重要。  开源意味着开发者可自行组合已有的指令子集或添加自己的指令集，极大的扩展了RISC-V的应用范围，以此适用任何使用场景。在生态中，开源也发挥着连接设计者和应用开发人员的关键作用。  RISC-V 秉承简单的设计哲学。在设计过程中不用保持过时的定义，完全抛弃主流结构在发展过程中的冗余包袱，借助计算机体系结构已较成熟的技术优势，从轻上路。RISC-V 基础指令集只有 40 多条，代码密度小。    图 3各指令集架构的代码密度比较（数据越小越好）  RISC-V作为一个开源的、免授权费的指令集架构，一经发布得到了业界人士的广泛欢迎，围绕RISC-V相关生态环境也在迅速完善。RISC-V在完善的生态环境下，可以减轻开发负担，缩短终端产品的开发周期。    图 4RISC-V生态  国外对于RISC-V的研究启动的是比较早的，研究成果也比较多。自2010年RISC-V指令集诞生和2020 年 3 月 RISC-V基金会（RISC-V Foundation）正式更名为 RISC-V 国际协会（RISC-V International）以来，在国外的企业中，包括谷歌、惠普、Oracle和西部数据等公司纷纷加入到 RISC-V 处理器的研发中各国表现出对开源 RISC-V 的高度重视：美国国防高级研究计划局（DARPA）连续多年对 RISC-V 指令集的研究和实用化给与专项支持，推动开源 IP 项目。  另外，欧洲数字主权行动加速，在欧洲处理器计划（EPI）中明确支持 RISC-V 和 ARM 架构。其它，如以色列国家创新局成立 GenPro 工作组，旨在开发基于RISC-V 的快速、高效且独立的处理平台；印度政府也大力资助 RISC-V 处理器项目，使 RISC-V 成为事实上的国家级指令集。  但不可否认的是，他们也有很多的不足。首先，作为西方的资本主义国家，对于开放性、共享性始终是存在着或多或少的抵触的。另外，国外对我国的技术封锁虽然一方面阻碍了我国部分尖端技术的发展，但另一方面，也让国产芯片厂商感受到受限于人的无助，而RISC-V架构体系的性能是可以堪比部分ARM的。最后，国外芯片技术大多掌握在大资本公司手中，或是家族企业。人才的培养多是内向型的，对于商业指令集，如 Intel 的 X86 指令集ARM系列指令集，尽管很优秀，但因为涉及商业授权，其内部设计细节往往不对外公开。作为习者，很难从中学到其设计精髓。因此，一种较好的学习方式便是从开源指令集入手无法大规模提高芯片人才的技术能力，社会经济效益和国家效益始终限制在一定层面。  再看国内，当前，我国电子产品研发制造业前景广阔，但芯片产业长期受国外芯片设计公司垄断，一旦停止授权，将会给这些国产公司带来不可估量的后果，严重影响到我国的国计民生。为了不受国外政治制度和企业技术封锁的影响，就必须在国家战略层面上发展自己的芯片事业，做到自主可控。这些年，我们目睹了开源对于软件产业带来的巨大变革，中国科学院院士梅宏说：“目前几乎没有不涉及、不从开源中获益的软件”。后续，开源之火会不会彻彻底底改变未来芯片产业呢？我想答案是肯定的。诸如国内龙头企业华为、阿里平头哥、芯来科技、华米以及兆星创新等纷纷加入了RISC-V基金会，他们基于RISC-V指令集架构的研发是采用开源吸收、国外引进以及自主研发等不同形式，如下表1所示。近两年国内厂商基于RISC-V指令集架构的研究开发，推出不少相关产品。2018年芯来科技成为国内第一家RISC-V处理器ＩＰ与芯片解决方案公司，自主推出一系列RISC-V处理器ＩＰ。2019年华科技米推出第一款可穿戴设备的RISC-V处理器“黄山一号”。同年９月阿里平头哥推出第一款RISC-V处理器“玄铁910”，该芯片在12nm工艺下主频能够达到2.5GHz，拥有16核心，Coremarks能够达到7.1Coremarks／MHz，之后基于RISC-V的优秀处理器便层出不穷。如此，伴随着国内芯片市场的蒸蒸日上，基于开放RISC-V指令集架构进行研发，更是为优秀的团队提供了打造自主可控产品的良机，以及国内产业提供从硬件到软件各个层次的自主可控生态基础。  表 1国内RISC-V内核提供公司   |  |  |  | | --- | --- | --- | | 公司 | 微架构来源 | 业务及产品 | | 平头哥 | 自主研发 | 玄铁910 | | 芯来科技 | 自主研发 | 处理器内核IP研发 | | 睿思科技 | 自主研发 | 超低功耗边缘AI芯片SOC | | 赛昉科技 | 国内外合作 | RISC-V内核天枢系列处理器 |   参考文献：   1. 刘先强，基于RISC-V的五级流水线处理器的设计与研究，2021（6），2-4. 2. 李韶光，刘雷，郎金鹏，王建国，CPU发展概述及国产化之路，2020.4，116-117. 3. 李佳师，RISC-V：有望改变未来芯片格局，2021（7），1 4. 何小庆 ，RISC-V产业的现状和未来，2021（8），2-4. 5. 程 知，何立新，张 新，江立辉,基于 RISC-V 指令集的计算机组成原理课程实践,2020(10),121-122. 6. 种丹丹，基于RISC-V的开源芯片生态发展现状及未来机遇，2021（8），26-28. 7. **创新点与项目特色**    1. 团队创新点 8. 共享性和开放性   团队将设计成果代码开源至多个平台，提供给对此领域感兴趣的学者进行学习，并建设讨论平台，为大家提供交流思路，答疑解惑，学习指导，行情讨论的线上交流环境，促进知识共享，共同进步。  IMG_256  图 5开源平台   1. 在课程教学中的探索性   针对当前计算机组成原理课程比较抽象、知识点难度大，理论与实践不能有效衔接、课程实践平台相比 于产业界发展较为滞后等问题，结合RISC-V指令集的优势，将这一优秀的开源指令集及相应的处理器内核引入课程教学，能够较大地促进学生对中央处理器 CPU 的理解，便于其掌握 CPU 的基本原理和设计要素。  突破了传统计算机组成课程的实验模式，传统的实验模式只提供实验箱，学生只需要在实验箱上按开关即可完成实验教学，对CPU底层并没有深刻认识，我们的设计模式可以为教学提供一种崭新思路，从底层开始一步步的设计一款完整的CPU，直接与最新技术对接，可以让学习该门课程的同学对CPU设计有更加深刻的理解，从而萌发对CPU设计的兴趣与热情，探索了计算机硬件方向的人才培养新模式。   1. 产学研相结合   将理论学习、动手实践、团队合作结合起来，并参加龙芯杯CPU设计大赛，在大赛中不断完善学习，以赛促学，与其他高校的选手进行交流切磋，多方面提升能力。  IMG_256  图 6产学研相结合   * 1. 经济效益和社会效益   形成CPU设计体系与模式，通过实践总结出基于RISC-V指令集体系架构的CPU设计过程，形成设计模式，形成技术文档为他人提供学习参考，可以有效降低芯片设计门槛，扩充我国芯片人才储备，解决目前缺乏耐心、缺乏全栈的芯片人才缺口。    图 7人才缺口  推动国产芯片长远发展，拥有自主的CPU设计，可以解决关键技术被卡脖子的困境，同时增强我国的科技实力，并带来巨大的经济效益，形成全线生态的意识，从而有步骤、分阶段地落实从专用到大众市场的应用实施，进而逐步打造开放架构处理器 IP 共性技术平台。   1. **技术路线、拟解决的问题及预期成果** 2. 技术路线：   为达到较好的研究效果，本项目采用研究与实践相结合的方式，分阶段的迭代完善。基础知识学习阶段，深入掌握CPU设计的相关知识，探索CPU设计的新模式，在充分学习中不断完善相关理论知识体系；具体CPU设计阶段，逐步实现单周期CPU、多周期CPU、流水线CPU的设计，并探索研究多发射的CPU；研究讨论阶段，将与更多CPU设计团队的讨论交流，发现不足、完善自身，并积极向优秀团队学习经验；总结完善阶段，继续加强相关理论知识的学习、完善CPU设计成果，总结经验教训，形成一个探索研究的良性循环。  本项目利用先进EDA工具和FPGA实验平台，设计开发一个基于RISC-V指令体系，采用指令流水线、高速缓存、转移预测等技术的CPU。并通过软硬件协同设计，最终实现一个能够搭载Linux操作系统内核的系统级芯片(SoC)。  本项目主要研究的技术点有：指令流水线技术、高速缓存技术、转移预测技术等，并力图在CPU上实现以上技术并能做到稳定与高速，能够运行真实的操作系统。    图 8技术路线   1. 拟解决的问题：   针对本科阶段计算机相关课程在硬件学习方面缺乏深入实践的问题，此项目将以CPU设计为契机，更好地探索硬件学习实践的新方式，服务于具体教学。  针对核心技术自主创新的迫切需求与国际间技术战的严峻环境，此项目将更好地增强学生地自主创新能力和动手实践能力，在认识与实践中不断提高自身的科学文化素养，更好地服务于祖国的现代化建设。   1. 预期成果：   设计一款基于RISC-V架构的双发射多周期5级流水，47条RISC-V指令集，主频≥50MHz的开源CPU，实现在CPU上运行Linux操作系统，并将核心源码开源，为本科生提供一种设计RISC-V架构CPU的思路，并总结设计思路和流程形成设计文档，提出一种在高等教育阶段本科生设计CPU行之有效的方法与路线，探索本科生计算机系统能力培养新模式。   1. **项目研究进度安排**   本项目分5个阶段完成：  阶段一 2022年3月 - 6月，完成计算机组成与设计（RISC-V）课程学习，深入理解CPU结构和通路设计，完成单周期CPU的设计。  阶段二 2022年7月 - 9月，深入学习CPU流水线技术，完成流水线CPU设计，实现56条RISC-V指令集系统，参与龙芯杯CPU设计大赛，提升能力，从中发现不足，完善技术路线。  阶段三 2022年9月 - 12月，为多周期流水线CPU添加双发射，AXI总线接口，Cache高速缓存等技术升级，实现一个具有实用价值可嵌入的CPU。  阶段四 2023年1月 - 2月，深入优化CPU，提升CPU的运行速度和主频，并运行一个Linux操作系统内核。  阶段五 2023年3月 - 6月，功能验证与分析总结，形成设计思路和流程设计文档，将核心源码开源至多个平台，总结本科生设计CPU行之有效的方法与路线，初步形成本科生计算机系统能力培养新模式。   1. **已有基础**    1. **与本项目有关的研究积累和已取得的成绩** 2. 直击前沿   RISC-V在2010年出现后，经过短短几年，这种新兴的开源精简指令集架构迅速发展，经过查阅大量文献，中国多所高校和企业对此展开详细的研究学习，目前已有华中科技大学《基于RISC-V的操作系统实验》，浙江大学《计算机组成与设计：RISC-V》，江苏大学《计算机组成与CPU设计实验》，西安交通大学《芯动力—硬件加速设计方法》等相关课程遍地开花，从不同角度展开研究的论文期刊也纷纷涌现：《基于RISC-V的FPGA开源软核设计》、《基于RISC-V的五级流水线处理器的设计与研究》、《基于RISC-V ISA（RV32I）的CPU芯片设计》、《CPU发展概述及国产化之路》、《RISC-V指令集架构研究综述》等。  IMG_256  图 9集成电路人才培养课程设置  随着大学纷纷开设相关课程对标企业前沿，RISC-V指令集在中国高校的热度节节攀升，但惋惜的是由于发展时间较短，高校间并未形成系统的教学模式，学校课程与企业应用之间也存在差异，这为我们项目开展提供了现实依据。  随着多家科技企业的RISC-V产品已经批量生产落地，RISC-V在中国的研究积累已有一定成果，但仍然有巨大空缺，我们的研究可以持续为该领域创造贡献，进一步弥补高校与企业的差距。   1. 环境建设   青岛大学计算机科学技术学院在2022年尝试启用计算机组成与设计《RISC-V》新版教材，并采用先进的教学模式，探索普通高校计算机组成与设计教学新模式，为项目组的研究提供了众多素材，学院对计算机硬件设计大力支持，积极推动教学改革，提供教学条件和保障，形成了良好的氛围。  在设计阶段，前人的艰辛探索为项目组在CPU设计方面提供了大量经验，进一步扫清项目开展实施的障碍，已初步形成了CPU设计教学模式并尝试运行，为项目实施提供了坚实保证。   1. 研究积累   项目组成员均来自计算机科学技术学院，具有扎实的计算机学科与专业背景，系统的学习了《数字逻辑电路设计》、《计算机系统基础》、《计算机组成与设计（RISC-V）》等相关课程，具有较为完善的计算机体系结构知识储备。  截至现在，项目组成员已有两年的计算机硬件设计实践履历，并进行了多次课程实验，均取得较好成果，拥有扎实的课题研究应用经验，在实践中加深了对计算机体系结构和CPU硬件设计认识，积累了一定的工程能力。  数据通路_课设版  图 10单周期CPU数据通路  目前，项目已积累了一定的相关文献，初步研读了其中的大部分文献，并将其分类以方便日后查阅参考，基本完成了本研究的准备工作，并形成初步的计划书和长期规划，已实现MIPS指令集CPU，具有借鉴意义，成员积极学习《CPU设计实战》，有条不紊的备战龙芯杯，为项目开展持续化铺路。   * 1. **已具备的条件，尚缺少的条件及解决方法**   已具备条件：   * 1. 项目组成员已具备计算机体系结构方面的理论知识储备   2. 系统学习过相关设计Verilog-HDL语言   3. 已有完整EDA-Vivado软件的设计流程经验   4. 具有专业的指导老师进行指导教学   5. 团队成员优势互补，形成较好的团队协作能力   尚缺少的条件：   1. 对于CPU的进阶设计和优化方法了解较少 2. 前人的经验不足，缺乏参考依据 3. 风险评估不足 4. 缺少对系统的整体测试 5. 缺少进一步开展研究的资金   解决方法：   1. 小组合作学习，广泛查阅相关文献资料，系统学习CPU进阶设计理念，和专业老师交流学习 2. 参与相关项目，学习行业先进的CPU优化方案，通过小组合作设计的方法进行升级 3. 发挥主观能动性，积极寻求新方法，确立新观点，开拓新境界 4. 希望能在本次大创项目中得到学校的支持 |
|  |

三、经费预算

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
| 开支科目 | 预算经费  （元） | 主要用途 | 阶段下达经费计划（元） | |
| 前半阶段 | 后半阶段 |
| 预算经费总额 | **2000** | **图书资料**  **参赛差旅** | **1000** | **1000** |
| 1. 业务费 | **1500** | **参赛差旅** | **750** | **750** |
| （1）计算、分析、测试费 |  |  |  |  |
| （2）能源动力费 |  |  |  |  |
| （3）会议、差旅费 | **1500** | **参赛差旅** | **750** | **750** |
| （4）文献检索费 |  |  |  |  |
| （5）论文出版费 |  |  |  |  |
| 2. 仪器设备购置费 |  |  |  |  |
| 3. 实验装置试制费 |  |  |  |  |
| 4. 材料费 | **500** | **图书资料** | **250** | **250** |
| 学校批准经费 |  |  |  |  |

四、指导教师意见

|  |
| --- |
| **导师（签章）：**  **年 月 日** |

五、院系推荐意见

|  |
| --- |
| **单位盖章：**  **年 月 日** |

六、学校推荐意见

|  |
| --- |
| **单位盖章：**  **年 月 日** |