



АО “НИИМЭ”

**Руководство пользователя
к Комплекту Средств Проектирования
(КСП – Process Design Kit)
для КМОП технологии
«Микрон HCMOS10_LP_7M_2.5V» 90 нм**

Изменения и дополнения.

Имя КСП, версия	Дата	Статус изменений документа	Описание изменений
HCMOS10LP, версия v1b1	12.05.2011	Начальная версия	—
HCMOS10LP, версия v1.0	25.03.2014		—
HCMOS10LP, версия v1.0_oa	25.04.2016		Добавлена поддержка OpenAccess

Содержание

1 Введение	5
1.1 Общие сведения	5
2 Состав и использование КСП	6
2.1 Доступ к КСП	6
2.2 Состав и структура КСП	6
2.3 Установка и настройка КСП в среде Cadence.....	7
3 Описание библиотек КСП	10
3.1 Библиотека технологически независимых компонентов STlib	10
3.2 Технологическая часть библиотеки cmos090	11
3.2.1 Основные топологические слои.....	11
3.2.2 Идентификационные слои	12
3.2.3 Служебные и текстовые слои	15
3.2.4 Слои для обозначения фиктивных областей (ФО).....	16
3.2.5 Шаблоны контактов	16
3.2.6 Шаблоны составных межсоединений (<i>Multipart Paths</i>).....	18
3.3 Приборная часть библиотеки cmos090: основные элементы технологии HCMOS10LP	20
3.3.1 МОП-транзисторы (19 элементов)	22
3.3.2 Биполярные транзисторы (4 элемента)	26
3.3.3 Диоды (11 элементов)	27
3.3.4 Конденсаторы (13 элементов).....	30
3.3.5 Резисторы (17 элементов)	33
3.4 Описание параметров элементов библиотеки cmos090.....	36
3.4.1 CDF-параметры МОП-транзисторов при создании электрической схемы (<i>schematic view</i>)	36
3.4.2 CDF-параметры МОП-транзисторов при создании топологии (<i>layout view</i>) с помощью параметризованных ячеек (<i>pcells</i>)	37
3.4.3 CDF-параметры биполярных транзисторов при создании электрической схемы (<i>schematic view</i>)	39
3.4.4 CDF-параметры диодов при создании электрической схемы (<i>schematic view</i>).....	40
3.4.5 CDF-параметры диодов при создании топологии (<i>layout view</i>) с помощью параметризованных ячеек (<i>pcells</i>).....	40
3.4.6 CDF-параметры конденсаторов при создании электрической схемы (<i>schematic view</i>)	41
3.4.7 CDF-параметры конденсаторов при создании топологии (<i>layout view</i>) с помощью параметризованных ячеек (<i>pcells</i>)	46
3.4.8 CDF-параметры резисторов при создании электрической схемы (<i>schematic view</i>)	51
3.4.9 CDF-параметры резисторов при создании топологии (<i>layout view</i>) с помощью параметризованных ячеек (<i>pcells</i>)	54
3.5 Дополнительная библиотека RF элементов cmos090_rf	57
3.5.1 RF МОП-транзисторы (4 элемента)	58
3.5.2 Индукторы (2 элемента)	59
3.5.3 Варакторы (2 элемента)	60
3.6 Описание параметров элементов библиотеки cmos090_rf.....	61
3.6.1 CDF-параметры RF МОП-транзисторов при создании электрической схемы (<i>schematic view</i>)	61
3.6.2 CDF-параметры RF МОП-транзисторов при создании топологии (<i>layout view</i>) с помощью параметризованных ячеек (<i>pcells</i>)	63
3.6.3 CDF-параметры индукторов при создании электрической схемы (<i>schematic view</i>)	64
3.6.4 CDF-параметры индукторов при создании топологии (<i>layout view</i>) с помощью параметризованных ячеек (<i>pcells</i>)	65
3.6.5 CDF-параметры варакторов при создании электрической схемы (<i>schematic view</i>)	66
3.6.6 CDF-параметры варакторов при создании топологии (<i>layout view</i>) с помощью параметризованных ячеек (<i>pcells</i>)	66

4 Создание электрической схемы проекта	68
4.1 Создание библиотеки проекта.....	68
4.2 Создание электрической схемы	68
4.3 Создание символа элемента.....	70
4.4 Создание схемы тестовых воздействий.....	71
5 Моделирование электрической схемы проекта	72
5.1. Подключение моделей в Analog Design Environment (ADE)	72
5.1.1 ADE-L.....	72
5.1.2 ADE-XL.....	75
5.2 Моделирование электрической схемы средствами САПР Cadence Spectre	77
5.3 Исключение элементов схемы из моделирования.	79
6 Создание топологии проекта.....	80
6.1 Генерация элементов из электрической схемы	80
6.2 Размещение элементов и формирование межсоединений.....	82
7 Импорт/экспорт файлов в формате GDSII	83
7.1 Экспорт топологии проекта в файл формата GDSII	83
7.2 Импорт топологии проекта из файла формата GDSII.....	84
8 Физическая верификация и экстракция проекта.....	86
8.1 Физическая верификация проекта средствами САПР Mentor Graphics Calibre	86
8.1.1 Проверка топологии на соответствие KTO (DRC-проверка).....	87
8.1.2 Проверка соответствия топологии и электрической схемы (LVS-проверка)	91
8.2 Физическая верификация проекта средствами САПР Cadence Physical Verification System (PVS)	94
8.2.1 Проверка топологии на соответствие KTO (DRC-проверка).....	95
8.2.2 Проверка соответствия топологии и электрической схемы (LVS-проверка)	99
8.3 Описание ключей CUSTOMIZATION.....	103
8.3.1 При DRC-проверке	103
8.3.2 При генерации фиктивных элементов TILING	105
8.3.3 При LVS-проверке	112
8.3.4 При генерации фиктивных элементов TILING средствами Mentor Calibre.....	115
8.4 Экстракция паразитных элементов из топологии.....	119
8.4.1 RC модели.....	119
8.4.2 Экстракция средствами САПР Mentor Calibre PEX	120
8.4.2 Средствами САПР Cadence QRC	120
9 Приборы, определяемые пользователем: BLACKBOX	124
9.1 Характеристики и методология Blackbox	124
9.1.1 Символы.....	124
9.1.2 Топология: размещение слоёв и маркеров	124
9.1.3 Пример топологического и схемотехнического представления blackbox.	125
9.2 Описание опции blackbox.....	126
9.2.1 DRC-проверка правил проектирования	126
9.2.2 LVS –проверка соответствия топологии и электрической схемы	126
9.2.3 Моделирование.....	127
10 Контактная информация	128

1 Введение

1.1 Общие сведения

Документ содержит описание комплекта средств проектирования (КСП) для разработки СБИС, изготавливаемых по технологии “Микрон Н10” (оригинальное название CMOS090_LP) с проектными нормами 90 нм.

Основные характеристики технологии:

- напряжение питания ядра 1.2 В (+0.12 В/–0.12 В), периферии 1.8/2.5 В;
- минимальные проектные нормы 90 нм (минимальный шаг сетки при проектировании равен 0.005 мкм);
- толщина подзатворного окисла 2.1 нм;
- силицид кобальта на р-п переходах и поликремний, наличие резисторов на основе активных областей, межсоединения с использованием N⁺ или P⁺ поликремния;
- транзисторы 1.2 В с двойным значением порогового напряжения (dual Vt);
- использование окисла с толщиной 5.0 нм для элементов ввода-вывода 2.5 В;
- 7 уровней Cu металлизации;
- 2 слоя толстого металла для шин питания, тактовых сигналов и распределения межсоединений для специальных сигналов, а также для индукторов в аналоговых/RF приложениях.

2 Состав и использование КСП

2.1 Доступ к КСП

Данный КСП внутренние заказчики могут подключать непосредственно по локальной сети. Необходимые инструкции можно найти в базе знаний по адресу <http://mikron-dokuwiki/>

Внешние заказчики могут получить КСП на электронных носителях или через FTP-сервер после заключения соответствующих договоров с ОАО “НИИМЭ и Микрон”. Контактная информация приведена в соответствующем разделе данного руководства.

2.2 Состав и структура КСП

Состав КСП HCMOS10LP по технологии “Микрон Н10” CMOS090_LP 90 нм:

PDK_<версия>		
	cadence	
	cmos090	технологическая библ-ка и библ-ка элементов
	display.drf	файл описания отображения слоев
	cmos090_oa	технологическая библ-ка и библ-ка элементов в формате OpenAccess
	display.drf	файл описания отображения слоев
	cmos090_rf	библиотека RF элементов
	cmos090_rf_oa	библиотека RF элементов в формате OpenAccess
	skill	SKILL-файлы необходимые для функционирования КСП
	STlib	библиотека технологически независимых компонентов для front-end проектирования
	stream	
	cds.lib	файл трансляции в формат GDSII для SOC Encounter
	cmos090_7M2T_M2V.mapOut	файл трансляции из/в формат GDSII
	streamInOut.map	файл для подключения библиотек
	cmos090.tf	технологический файл
	cmos090_oa.tf	технологический файл для библиотеки в формате OpenAccess
	capTbl	файлы .capTbl для экстракции межсоединений на этапе статического временного анализа
	cmos090_7M2T_M2V_Best.capTbl	файл для лучшего случая
	cmos090_7M2T_M2V_Worst.capTbl	файл для худшего случая

doc	Документация
env	файлы с настройками для работы с КСП
lef	технологические LEF-файлы
cmos090_7M2T_M2V_Worst.techlef cmos090_7M2T_M2V_DBLCUT_RULE.techlef	
models	
eldo	spice-модели САПР Mentor Graphics Eldo
hspice	spice-модели САПР Synopsys Hspice
spectre	spice-модели САПР Cadence Spectre
physical	
calibre	файлы физической верификации для САПР Mentor Graphics Calibre
pvs	файлы физической верификации для САПР Cadence PVS
qrc	файлы паразитной экстракции для САПР Cadence Extraction QRC
StarRC	файлы паразитной экстракции для САПР Synopsys StarRC
VAEO	файлы для анализа потребляемой мощности и электромиграционного анализа САПР Cadence
vstorm	

Рис. 2.1. Структура КСП.

2.3 Установка и настройка КСП в среде Cadence

Для правильного использования КСП в среде Cadence необходимо выполнить следующие шаги:

1. Распаковать архив HCMOS10_LP_7M_2.5V_<версия>.tar.gz в любое удобное место на рабочей станции или сервере.
2. Создать рабочий каталог для нового проекта (каталог, откуда будет производиться запуск среды САПР Cadence):

```
mkdir ~/new_project
```

3. В рабочем каталоге установить переменную окружения **DKHCMOS10LP**, которая должна содержать полный путь к содержимому папки PDK_<версия>. Например, для пользователей csh:

```
setenv DKHCMOS10LP <полный_путь>/PDK_<версия>
```

4. Выполнить команду (установка внутренних переменных окружения):

```
source $DKHCMOS10LP/env/setup.csh
```

Пользователям *bash* необходимо использовать файл *setup.bash*

5. Установить переменную окружения **CDS_Netlisting_Mode** в значение “Analog”:

```
setenv CDS_Netlisting_Mode Analog
```
6. Создать рабочий каталог для нового проекта:

```
mkdir ~/new_project
```
7. Скопировать в рабочий каталог проекта (каталог, откуда будет производиться запуск среды САПР Cadence) следующие файлы:

```
cp $DKHCMOS10LP/env/.cdsenv ~/new_project  
cp $DKHCMOS10LP/env/.cdsinit ~/new_project  
cp $DKHCMOS10LP/env/.simrc ~/new_project
```

Если планируется использование САПР Cadence PVS, то в рабочий каталог необходимо добавить файл *pvtech.lib*, который находится в папке \${DKHCMOS10LP}/physical/pvs.

```
cp $DKHCMOS10LP/physical/pvs/pvtech.lib ~/new_project
```

Либо создать его вручную. В любом текстовом редакторе создайте файл с именем *pvtech.lib*, добавив в него строчку

```
DEFINE cmos090 ${DKHCMOS10LP}/physical/pvs
```

и сохраните в рабочем каталоге.

Примечание: Файлы *.cdsinit*, *.cdsenv*, *.simrc* содержат важные настройки для работы с КСП, часть из которых не может быть игнорирована. В случае отказа от использования поставляемых вместе с КСП файлов настроек пользователю необходимо самостоятельно убедиться в наличии и правильности данных настроек в своих собственных файлах. В случае если у пользователя уже существует файл *.cdsinit* в его домашнем каталоге, то одноименный файл из поставки КСП можно загрузить добавив в него следующие строки:

```
let((sh)  
if( sh = getShellEnvVar("DKHCMOS10LP") then  
    load(strcat(sh "/env/.cdsinit"))  
else  
    printf("*PDK-MSG* FAIL: Shell variable DKHCMOS10LP not found. HCMOS10LP  
technology not set.\n")  
);;if  
);;let
```

В этом случае будут учтены как существующие пользовательские настройки, так и настройки для корректной работы непосредственно с КСП.

8. Создать в рабочем каталоге проекта файл *cds.lib* (в случае создания нового проекта “с нуля”), открыть его в текстовом редакторе и добавить следующую строку:

INCLUDE \$DKHCMOS10LP/cadence/cds.lib
для **CDB**-версии. Или добавить строку
INCLUDE \$DKHCMOS10LP/cadence/cds_oa.lib
для **OpenAccess** версии.

Либо скопировать в явном виде содержимое файла *cds.lib* для CDB или *cds_ao.lib* для OpenAccess из поставки КСП в файл *cds.lib*, находящийся в каталоге проекта. Узнать, какая версия база данных используется, можно введя команду `dbGetDatabaseType`

В качестве альтернативы можно воспользоваться интерактивным средством подключения библиотек Library Path Editor, вызвав его из меню “Tools” основного окна среды Cadence (Command Interpreter Window, CIW-окна). В открывшемся диалоговом окне в поле “Library” указывается имя библиотеки, а в поле “Path” путь к данной библиотеке. Для работы с КСП необходимо подключить таким образом библиотеки **cmos090**, **cmos090_rf** и **STlib**, после чего сохранить изменения, выбрав пункт “Save as...” в меню “File”. Если библиотеки не появились в списке доступных, то следует выбрать пункт меню *View->Refresh* в рабочем окне Library Manager.

9. Перейти в рабочий каталог проекта и выполнить запуск среды САПР Cadence. При открытии менеджера библиотек (Library Manager) все необходимые для работы с КСП библиотеки (**cmos090**, **cmos090_rf**, **STlib**) будут подключены автоматически. Кроме того, будут установлены пути ко всем файлам, необходимым для работы с КСП (модельные файлы, файлы верификации и т.д.)

3 Описание библиотек КСП

В состав КСП входят три библиотеки:

- Библиотека технологически независимых элементов **STlib**
- Технологическая библиотека/Основная библиотека элементов технологии HCMOS10LP **cmos090**
- Дополнительная библиотека RF элементов **cmos090_rf**

В последующих разделах данной главы приводится описание каждой из перечисленных библиотек.

Кроме перечисленных библиотек из состава КСП для работы в среде Cadence Virtuoso необходимо подключение следующих библиотек из стандартного пакета САПР Cadence IC:

- Библиотека **analogLib**. Содержит дополнительные технологически независимые элементы и символы. Более подробная информация по библиотеке analogLib приведена в документации Cadence. В случае использования симулятора Eldo данная библиотека должна подключаться из пакета Mentor Graphics AMS;
- Библиотека **basic**. Содержит дополнительные технологически независимые элементы и символы, такие как символы портов (пины) или символы земли/питания. Более подробная информация по библиотеке basic приведена в документации Cadence. В случае использования симулятора Eldo данная библиотека должна подключаться из пакета Mentor Graphics AMS.

3.1 Библиотека технологически независимых компонентов **STlib**

Библиотека **STlib** обеспечивает пользователя технологически независимыми компонентами на стадии front-end проектирования (в частности для моделирования), которые дополняют стандартную библиотеку analogLib.

В библиотеке описаны следующие типы цифровых элементов:

- HVT_GATES – содержат 1.2 В транзисторы с высоким значением порогового напряжения (nhvt/phvt)
- SVT_GATES – содержат 1.2 В транзисторы со стандартным значением порогового напряжения (nsvt/psvt)
- SVT25_GATES – содержат 2.5 В транзисторы со стандартным значением порогового напряжения (nsvt25/psvt25)

Более подробная информация приведена в руководстве пользователя к библиотеке **STlib** (см. [STlib_UserManual]).

3.2 Технологическая часть библиотеки cmos090

Библиотека **cmos090** состоит из двух основных частей:

- Технологическая часть
- Приборная часть

В данном разделе приведена информация относительно технологической части библиотеки **cmos090**. Описание приборной части содержится в разделе 3.3.

Технологическая часть содержит определения топологических слоев, их свойства и другую информацию относительно технологии. При создании новой пользовательской библиотеки для работы с КСП необходимо прикрепить к ней библиотеку **cmos090** (для получения более подробной информации см. раздел 4.1).

3.2.1 Основные топологические слои

Ниже приведена информация по основным топологическим слоям, используемым в КСП. Более полная информация по всем слоям (включая системно-зарезервированные) содержится в технологическом файле cmos090.tf и в файле описания отображения слоев display.drf.

Таблица 3.1. Описание основных топологических слоев

Название слоя	Атрибут (назначение)	GDS#	Тип (datatype)	Описание
DNW	drawing	1	0	Глубокий N-карман. Используется для получения PWELL или PWELLGO2, изолированных от подложки: изолированные области получаются добавлением к PWELL или PWELLGO2 DNW-импланта, окруженного NWELL охранным кольцом
NW	drawing	3	0	N-карман
OD	drawing	6	0	Активная область (Active)
PO	drawing	17	0	Поликремний (Poly)
PP	drawing	25	0	P ⁺ диффузия
NP	drawing	26	0	N ⁺ диффузия
RPO	drawing	29	0	Защита силицида
CO	drawing	30	0	Контакты между Poly/Active и Metal1
M1	drawing	31	0	Металл 1
M2	drawing	32	0	Металл 2
M3	drawing	33	0	Металл 3
M4	drawing	34	0	Металл 4
M5	drawing	35	0	Металл 5
M6	drawing	36	0	Металл 6
M7	drawing	37	0	Металл 7
OD_25	drawing	41	0	Определяет толстый подзатворный

				окисел (5 нм). Используется в I/O МОП-транзисторах с питанием 2.5 В
AP	drawing	42	0	Алюминиевое покрытие (не требуется для стандартных площадок)
CB	drawing	43	0	Определяет медную контактную площадку (Bondpad) (контактная площадка wirebond соединенная с верхним металлом)
CB	via	43	33	Соединение между Mtop и Alucap(не требуется для стандартных площадок)
SRM	drawing	50	0	Должен покрывать массив SRAM-ячеек, чтобы генерировать VTNCELL маску. Край слоя SRM должен быть выровнен по границе массива ячеек
VIA1	drawing	51	0	Межслойные контактные окна 1
VIA2	drawing	52	0	Межслойные контактные окна 2
VIA3	drawing	53	0	Межслойные контактные окна 3
VIA4	drawing	54	0	Межслойные контактные окна 4
VIA5	drawing	55	0	Межслойные контактные окна 5
VIA6	drawing	56	0	Межслойные контактные окна 6
VTH_N	drawing	67	0	Используется для установки высокого порогового напряжения в NMOS транзисторах (nhvt)
VTH_P	drawing	68	0	Используется для установки высокого порогового напряжения в NMOS транзисторах (phvt)
HRI	drawing	70	0	Определяет имплант HIPO-резистора
MKTOPMI M	drawing	77	0	Верхний электрод МИМ-конденсатора над уровнем верхнего металла
BOTMIM	drawing	88	0	Нижний электрод МИМ-конденсатора над уровнем верхнего металла
PW	block	222	20	Определяет область без NWELL и PWELL имплантов (только для специальных приложений)
N1V	block	225	20	Определяет область без NLDD или NLDDGO2 имплантов (только для специальных приложений)
NITRIDE	drawing	231	0	Определяет вскрытие пассивации наверху алюминиевого покрытия (не требуется для стандартных площадок)
NITRIDE	bump	231	35	Определяет вскрытие пассивации наверху алюминиевого покрытия для flip-chip

3.2.2 Идентификационные слои

В таблице 3.2 приведены слой-маркеры, служащие для идентификации приборов или областей в топологии (в частности при проведении LVS).

Таблица 3.2. Описание идентификационных слоев

Название слоя	Атрибут (назначение)	GDS #	Тип (datatype)	Описание
MKR	bjtdmy	110	0	Слой-маркер для покрытия вертикальных биполярных транзисторов (NPN и PNP) (другое название MKR; ВЛТ, BJTDUMMY)
M1	res	116	1	Используется для распознавания резистора rm1
M2	res	116	2	Используется для распознавания резистора rm2
M3	res	116	3	Используется для распознавания резистора rm3
M4	res	116	4	Используется для распознавания резистора rm4
M5	res	116	5	Используется для распознавания резистора rm5
M6	res	116	6	Используется для распознавания резистора rm6
M7	res	116	7	Используется для распознавания резистора rm7
PO	res	116	19	Используется для распознавания резисторов гпро, гпроi, гроi
AP	res	116	20	Используется для распознавания резистора гар
MKR	rhdmy	117	0	Слой для покрытия Active и Poly резисторов, чтобы заблокировать LDD имплант (другое название RH)
MKR	inddmy	144	0	Слой-маркер, полностью покрывающий индуктор (другое название INDDMY)
MKR	logo	158	0	Слой-маркер для покрытия логотипов и меток продукта (LOGO)
MKR	sealring	162	0	Слой-маркер для покрытия защитного кольца при DRC (SEALRING)
MKR	sramdmy	186	0	Слой-маркер для сторонней SRAM
M2	plateC	216	2	Используется для распознавания конденсатора см1м2
M3	plateC		3	Используется для распознавания конденсатора см2м3
M4	plateC		4	Используется для распознавания конденсатора см3м4
M5	plateC		5	Используется для распознавания конденсатора см4м5
M6	plateC		6	Используется для распознавания конденсатора см5м6

M7	plateC		7	Используется для распознавания конденсатора cmsbe7
M1	fringeC	217	1	Используется для распознавания конденсатора cfrm1m5
M2	fringeC	217	2	Используется для распознавания конденсатора cfrm1m5
M3	fringeC	217	3	Используется для распознавания конденсатора cfrm1m5
M4	fringeC	217	4	Используется для распознавания конденсатора cfrm1m5
M5	fringeC	217	5	Используется для распознавания конденсатора cfrm1m5
MKR	tile	218	1	Используется в индукторах ind_dif_nw, ind_sym_nw
MKR	tileNot	218	24	Используется в индукторах ind_dif_nw, ind_sym_nw
MKR	7M2T	218	73	Слой-маркер для идентификации металлизации 7M2T
MKR	GATED	218	111	Слой-маркер для идентификации gated- диодов
MKR	wb	218	119	Слой-маркер для идентификации области wirebond
MKR	tp	218	121	Слой-маркер для идентификации области тестовой точки
MKR	plateC	218	125	Используется для распознавания конденсатора cmsbe
M4	markerLS	245	26	Используется в индукторах ind_dif_nw, ind_sym_nw
M5	markerLS	245	27	Используется в индукторах ind_dif_nw, ind_sym_nw
M6	markerLS	245	28	Используется в индукторах ind_dif_nw, ind_sym_nw
M7	markerLS	245	29	Используется в индукторах ind_dif_nw, ind_sym_nw
AP	markerLS	245	32	Используется в индукторах ind_dif_nw, ind_sym_nw
MKR	rf	245	65	Слой для идентификации RF МОП-транзисторов
MKR	var	245	66	Слой для идентификации варакторов

3.2.3 Служебные и текстовые слои

В таблице 3.3 приведены слои, служащие для обозначения областей и текстовых меток портов/выводов схемы, включения текстовой информации и другие служебные слои, используемые в топологии.

Таблица 3.3. Описание служебных и текстовых слоев

Название слоя	Атрибут (назначение)	GD S#	Тип (datatype)	Описание
AP	pin	42	50	Обозначение области и текстовая метка порта/вывода для LVS в слое AP
MKR	ippid	63	63	Текстовый слой для штампа с информацией о ячейке
prBoundary	drawing	108	0	Граница ячейки/блока
text	drawing	127	0	Текст (любая текстовая информация, не используется при верификации)
M1	pin	131	0	Обозначение области и текстовая метка порта/вывода для LVS в слое Металл 1
M2	pin	132	0	Обозначение области и текстовая метка порта/вывода для LVS в слое Металл 2
M3	pin	133	0	Обозначение области и текстовая метка порта/вывода для LVS в слое Металл 3
M4	pin	134	0	Обозначение области и текстовая метка порта/вывода для LVS в слое Металл 4
M5	pin	135	0	Обозначение области и текстовая метка порта/вывода для LVS в слое Металл 5
M6	pin	136	0	Обозначение области и текстовая метка порта/вывода для LVS в слое Металл 6
M7	pin	137	0	Обозначение области и текстовая метка порта/вывода для LVS в слое Металл 7
PO	pin	149	0	Обозначение области и текстовая метка порта/вывода для LVS в слое Poly

3.2.4 Слои для обозначения фиктивных областей (ФО)

В таблице 3.4 приведены слои, служащие для обозначения фиктивных областей (dummy, tiles), служащих для соблюдения правил плотности заполнения в топологии.

Таблица 3.4. Слои для обозначения фиктивных областей

Название слоя	Атрибут (назначение)	GDS#	Тип (datatype)	Описание
OD	tile	6	1	Слой dummy для слоя OD
PO	tile	17	1	Слой dummy для слоя PO
M1	tile	31	1	Слой dummy для слоя M1
M2	tile	32	1	Слой dummy для слоя M2
M3	tile	33	1	Слой dummy для слоя M3
M4	tile	34	1	Слой dummy для слоя M4
M5	tile	35	1	Слой dummy для слоя M5
M6	tile	36	1	Слой dummy для слоя M6
M7	tile	37	1	Слой dummy для слоя M7
AP	tile	42	1	Слой dummy для слоя AP
МКТОРМІ М	tile	77	1	Слой dummy для слоя МКТОРМІМ
ВОТМІМ	tile	88	1	Слой dummy для слоя ВОТМІМ
M1	tile_O	31	7	Слой dummy_O для слоя M1
M2	tile_O	32	7	Слой dummy_O для слоя M2
M3	tile_O	33	7	Слой dummy_O для слоя M3
M4	tile_O	34	7	Слой dummy_O для слоя M4
M5	tile_O	35	7	Слой dummy_O для слоя M5

Отличие слоев dummy и dummy_O заключается в том, что фигуры в слоях dummy_O модифицируются в процессе работы OPC, в то время как фигуры в слоях dummy остаются без изменений. Таким образом, фигуры в слоях dummy_O могут быть расположены ближе к металлическим шинам.

3.2.5 Шаблоны контактов

Технологическая часть библиотеки **cmos090** содержит набор шаблонов для прорисовки различных контактов при разработке топологии. Данные контакты поддерживают процедуру импорта DEF-файлов истыковку шин в Virtuoso Layout XL.

В библиотеке **cmos090** доступны следующие группы контактов:

- Полностью “устаревшие” контакты. Находятся в категории DoNotUse и не поддерживаются в КСП.
- Контакты, описанные в секции cdsViaDevice технологического файла. Включают две группы контактов: “новые” и “устаревшие”. “Новые” контакты находятся в категории CONTACTS. Данные шаблоны контактов имеют ряд параметров, позволяющие видоизменять их и делать ассиметричными в соответствии с конкретными требованиями. Контакты к

активной области и поликремнию полностью соответствуют DRM. Контакты между металлами M_{2i+1}X_M_{2i}X_H и M_{2i}X_M_{2i-1}X_V определены, чтобы позволить перпендикулярную разводку. Контакты между металлами и контакты к поликремнию поддерживаются редакторами vcr, ccag, wire и доступны в меню Create->Contact. “Устаревшие” контакты Mi_Mj_S и Mi_Mj_HORIZ сохранены в составе КСП только для совместимости и не входят ни в одну из категорий (Uncategorized). Они используют минимальные нормы, допустимые в DRM, и поддерживаются редакторами vcr, ccag и wire. Данные контакты также доступны в меню Create->Contact.

- Контакты между металлами Mi_Mj, расположенные друг над другом (stacked-контакты) и описанные в секции symContactDevice технологического файла. Данные контакты находятся в категории SYMBOLICS и используют минимальные нормы, допустимые в DRM. Они не должны использоваться с vcr, ccag, так как не поддерживаются транслятором Echo.
- Массив межслойных контактных окон, правила формирования которого описаны в секции physicalRules технологического файла. Данный тип контактов естественным образом поддерживается редакторами vcr, ccag и wire. Благодаря переопределенной callback-процедуре в составе КСП массив межслойных контактных окон поддерживается командой “Create contact”. Процедура стыковки шин не поддерживает массив межслойных контактных окон.

Обобщающее описание существующих в технологической части библиотеки **cmos090** шаблонов контактов приведено в таблице 3.5.

Таблица 3.5. Описание шаблонов контактов

Группа контактов	Секция cdsViaDevice Категория CONTACTS Представление layout	Секция symContactDevice Категория SYMBOLICS Представление symbolic
Контакты к активной области	N_TAP, P_TAP, M1_OD, M1_NOD, M1_POD, M1_NW, M1_sub	Mj_NTAP, Mj_PTAP
Контакты к поликремнию	M1_PO, M1_PO_H	M1_PO_NL, Mi_PO
Контакты между металлами	M2i+1X_M2iX_H, M2iX_M2i-1X_V Используются для совместимости (вне категорий библиотеки): Mx+1_Mx_S, Mx+1_Mx_HORIZ	Mj_Mi, Mi+1_Mi_NL
Контакты к слоям AP и MIM	AP_MiZ, AP_BOTMIM, AP_MKTOPMIM	N/A

3.2.6 Шаблоны составных межсоединений (Multipart Paths)

Технологическая часть библиотеки **cmos090** включает набор готовых шаблонов составных межсоединений (Multipart Paths), содержащих более одного слоя. Такие межсоединения могут включать слои активной области, диффузии, металла и контактов. Эти топологические элементы обладают также свойством “choppable”, означающим, что пользователь может выбрать любую секцию уже нарисованной шины и удалить ее.

Доступные в данной версии КСП шаблоны составных межсоединений описаны в таблице 3.6 и представлены на рис. 3.1.

Таблица 3.6. Описание шаблонов составных межсоединений

№	Имя шаблона	Описание
1	nod_tie	N^+ активная область, контактирующая с Металлом 1. Используется для создания контактов к карману или охранных колец. Слои металла и контакта обладают свойством “choppable”
2	pod_tie	P^+ активная область, контактирующая с Металлом 1. Используется для создания контактов в подложке и охранных колец. Слои металла и контакта обладают свойством “choppable”
3	PPPoly	P^+ -поликремний. Используется для создания P^+ поликремниевых шин
4	NPPoly	N^+ -поликремний. Используется для создания N^+ поликремниевых шин
5	M1_PPO	Металл 1, соединенный с P^+ -поликремнием через контакт. Слои металла и контакта обладают свойством “choppable”
6	M1_NPO	Металл 1, соединенный с N^+ -поликремнием через контакт. Слои металла и контакта обладают свойством “choppable”
7	M1_NW	Металл 1, соединенный с N-карманом через контакт и активную

		область. Законченная шина с DRC-чистыми концами
8	M1_NWRing	То же, что и M1_NW, но с выровненными концами чтобы состыковать начальную и конечную точки. Используется для создания кольца в слое N-карман
9	M1_IPW	Металл 1, соединенный с N-карманом для создания изолированной области Р-кармана. Используется для создания изолирующего кольца
10	M2_M1	Металл 1, соединенный с Металлом 2 посредством via1, используется для создания шин в слоях Металл 1 и Металл 2
11	M3_M2	Металл 2, соединенный с Металлом 3 посредством via2, используется для создания шин в слоях Металл 2 и Металл 3
12	M4_M3	Металл 3, соединенный с Металлом 4 посредством via3, используется для создания шин в слоях Металл 3 и Металл 4
13	M5_M4	Металл 4, соединенный с Металлом 5 посредством via4, используется для создания шин в слоях Металл 4 и Металл 5
14	M6_M5	Металл 5, соединенный с Металлом 6 посредством via5, используется для создания шин в слоях Металл 5 и Металл 6
15	M7_M6	Металл 6, соединенный с Металлом 7 посредством via6, используется для создания шин в слое Металл 6 и Металл 7

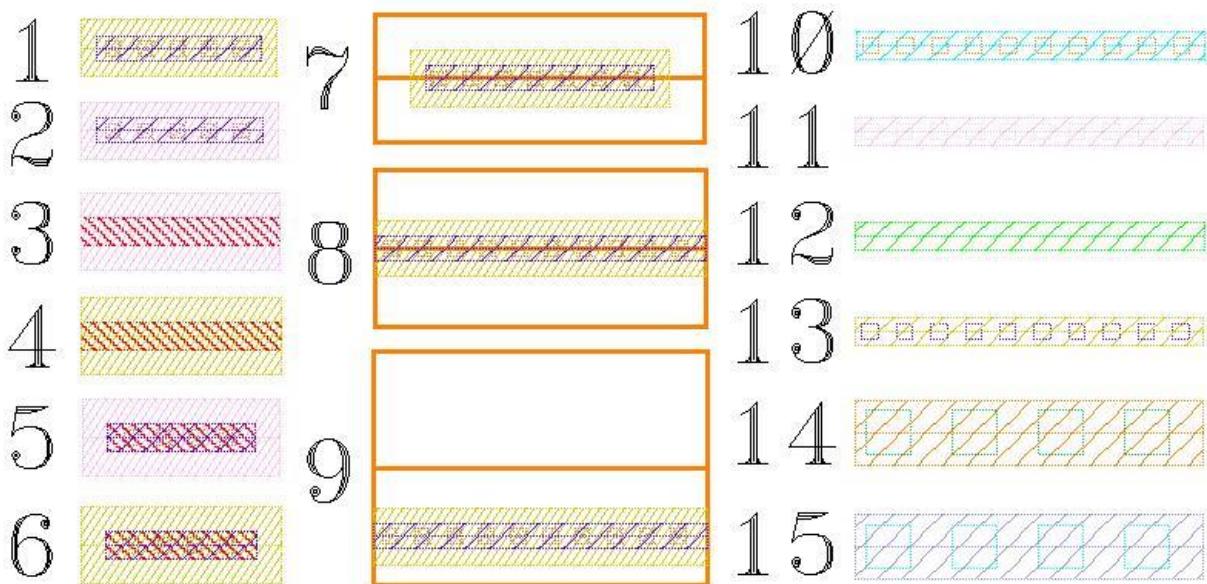


Рис. 3.1. Шаблоны составных межсоединений.

Для прорисовки составных межсоединений в топологии необходимо:

- 1) Выбрать в окне Virtuoso Layout Editor пункт меню *Create->Multipart Path*
- 2) Нажать клавишу “F3” (“горячая” клавиша по умолчанию) для вызова окна свойств
- 3) Выбрать в поле “MPP Template” требуемый шаблон
- 4) Прорисовать необходимую область в топологии

3.3 Приборная часть библиотеки **cmos090**: основные элементы технологии HCMOS10LP

Приборная часть библиотеки **cmos090** содержит элементы (примитивы), созданные специально для технологии HCMOS10LP и описанные на различных уровнях проектирования, что позволяет разработчику упростить и автоматизировать процесс проектирования схемы. Вся технологическая информация, необходимая для работы с данными элементами, содержится в технологической части этой же библиотеки.

Элементы библиотеки содержат следующие основные представления (views):

- **auCdl** – используется в качестве стоп-view при трансляции электрической схемы в CDL-формат;
- **auLvs** – используется при создании нетлиста средствами Analog LVS (в частности используется в качестве стоп-view при верификации топологии средствами САПР Cadence Diva);
- **ivpcell** – используется при экстракции элементов из топологии средствами САПР Cadence Diva (для получения представления extracted)
- **layout** – топологическое представление элемента, для большинства элементов библиотеки является параметризованной ячейкой (pcell);
- **symbol** – символьное представление элемента;
- **verilog** – используется при функционально-логическом моделировании.

Кроме перечисленных представлений, каждый элемент имеет, по крайней мере, одно представление, начинающееся с префикса “**Sim**” и предназначенное специально для моделирования данного элемента или группы элементов.

Только представления “**layout**” и “**symbol**” используются при создании топологии и электрической схемы проекта соответственно, остальные представления необходимы для корректной работы с КСП (верификации, моделирования и т.д.) и не должны напрямую использоваться разработчиками. Символьное представление (“**symbol**”) элементов библиотеки совместимо как графически, так и по расположению портов (pins) со стандартными представлениями элементов библиотеки примитивов Cadence.

Библиотека **cmos090** разделена на категории, каждая из которых включает группу элементов, объединенных по какому-либо свойству или признаку (тип, назначение и т.д.). Ниже представлен полный список категорий библиотеки:

- **BIPOLARS** (биполярные транзисторы)
- **CAPACITORS** (конденсаторы на тонком окисле 2.1 нм)
- **CAPACITORS25** (конденсаторы на толстом окисле 5.0 нм)
- **CMOS** (МОП-транзисторы на тонком окисле 2.1 нм)

- CMOS25 (МОП-транзисторы на толстом окисле 5.0 нм)
- CMOS_SRAM (МОП-транзисторы для SRAM)
- CONTACTS (контакты), см. описание технологической части библиотеки
- DIODES (диоды на тонком окисле 2.1 нм)
- DIODES25 (диоды на толстом окисле 5.0 нм)
- DoNotUse (неиспользуемые элементы)
- LayoutFinishing (элементы для финализации проекта)
- MISC (дополнительные служебные элементы)
- RESISTORS (резисторы)
- SUPPLIES (символы земли/питания)
- SYMBOLICS (контакты), см. описание технологической части библиотеки

Далее в этой главе приведен список и краткое описание элементов, входящих в состав библиотеки **cmos090**. В зависимости от полноты описания и уровня поддержки в КСП элементы условно разделены на четыре категории (см. п. 7.1.5 [DRM]). Номер категории каждого элемента указан рядом с его названием или описанием. Используемые обозначения:

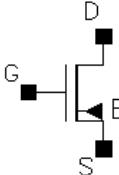
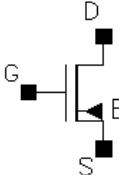
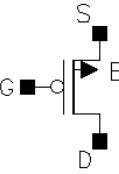
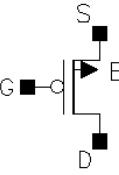
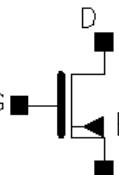
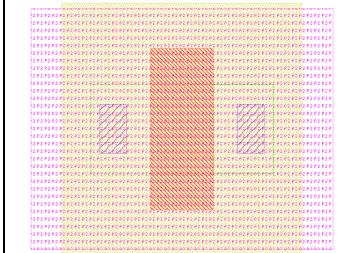
- *<имя_элемента>¹* – полностью поддерживаемый элемент. Для данной категории элементов КСП содержит все необходимые представления, включая параметризованное топологическое представление (pcell);
- *<имя_элемента>²* – элемент, разрешенный для специальных приложений;
- *<имя_элемента>³* – элемент, доступный только с применением дополнительных опций технологии (см. п. 7.1.2 [DRM]);
- *<имя_элемента>⁴* – естественный (“встроенный”) элемент технологии, не поддерживаемый данным КСП. Большинство элементов данной категории не имеет названия и соответствующего описания в составе КСП.

ПРИМЕЧАНИЕ: При проектировании СБИС с применением данного КСП следует учитывать указанную специфику элементов различных категорий. Применение любых элементов, не указанных в подразделах 3.3.1 – 3.3.5, а также 3.5.1 – 3.5.3, для проектирования СБИС по технологии HCMOS10LP НЕ ДОПУСКАЕТСЯ.

3.3.1 МОП-транзисторы (19 элементов)

Имя элемента	Описание	Категория (Library Manager)	Характеристики	Символьное представление	Топологическое представление	Имя модели (default)	CDL имя
nsvt ¹	N-канальный транзистор со стандартным пороговым напряжением (LP NMOS Standard Vt)	CMOS	Толщина окисла $t_{ox} = 2.1$ нм, 1.2 В			nsvt	nsvt
psvt ¹	P-канальный транзистор со стандартным пороговым напряжением (LP PMOS Standard Vt)	CMOS	Толщина окисла $t_{ox} = 2.1$ нм, 1.2 В			psvt	psvt
nhvt ¹	N-канальный транзистор с высоким пороговым напряжением (LP NMOS High Vt)	CMOS	Толщина окисла $t_{ox} = 2.1$ нм, 1.2 В			nhvt	nhvt
phvt ¹	P-канальный транзистор с высоким пороговым напряжением (LP PMOS High Vt)	CMOS	Толщина окисла $t_{ox} = 2.1$ нм, 1.2 В			phvt	phvt

nsvtrpo ²	N-канальный транзистор со стандартным пороговым напряжением (для применения в I/O)	CMOS	Толщина окисла $t_{ox} = 2.1 \text{ нм}, 1.2 \text{ В}$ Без силицида		N/A	nsvtrpo	nsvtrpo
psvtrpo ²	P-канальный транзистор со стандартным пороговым напряжением (для применения в I/O)	CMOS	Толщина окисла $t_{ox} = 2.1 \text{ нм}, 1.2 \text{ В}$ Без силицида		N/A	psvtrpo	psvtrpo
nhvtrpo ²	N-канальный транзистор с высоким пороговым напряжением (для применения в I/O)	CMOS	Толщина окисла $t_{ox} = 2.1 \text{ нм}, 1.2 \text{ В}$ Без силицида		N/A	nhvtrpo	nhvtrpo
phvtrpo ²	P-канальный транзистор с высоким пороговым напряжением (для применения в I/O)	CMOS	Толщина окисла $t_{ox} = 2.1 \text{ нм}, 1.2 \text{ В}$ Без силицида		N/A	phvtrpo	phvtrpo
nhvtpgsp ²	N-канальный транзистор с высоким пороговым напряжением (pass gate single port - проходной транзистор в однопортовой SRAM)	CMOS_SRAM	Толщина окисла $t_{ox} = 2.1 \text{ нм}, 1.2 \text{ В}$		N/A	nhvtpgsp	nhvtpgsp
nhvtpgd ²	N-канальный транзистор с высоким пороговым напряжением (pass gate dual port - проходной транзистор в	CMOS_SRAM	Толщина окисла $t_{ox} = 2.1 \text{ нм}, 1.2 \text{ В}$		N/A	nhvtpgd	nhvtpgd

	двуихпортовой SRAM)						
nhvtpdsp ²	N-канальный транзистор с высоким пороговым напряжением (pull down single port - разряжающий транзистор в однопортовой SRAM)	CMOS_SRAM	Толщина окисла $t_{ox} = 2.1 \text{ нм}, 1.2 \text{ В}$		N/A	nhvtpdsp	nhvtpdsp
nhvtpddp ²	N-канальный транзистор с высоким пороговым напряжением (pull down dual port - разряжающий транзистор в двухпортовой SRAM)	CMOS_SRAM	Толщина окисла $t_{ox} = 2.1 \text{ нм}, 1.2 \text{ В}$		N/A	nhvtpddp	nhvtpddp
phvtpusp ²	P-канальный транзистор с высоким пороговым напряжением (pull up single port - заряжающий транзистор в однопортовой SRAM)	CMOS_SRAM	Толщина окисла $t_{ox} = 2.1 \text{ нм}, 1.2 \text{ В}$		N/A	phvtpusp	phvtpusp
phvtpudp ²	P-канальный транзистор с высоким пороговым напряжением (pull up dual port - заряжающий транзистор в двухпортовой SRAM)	CMOS_SRAM	Толщина окисла $t_{ox} = 2.1 \text{ нм}, 1.2 \text{ В}$		N/A	phvtpudp	phvtpudp
nsvt25 ¹	N-канальный транзистор со стандартным пороговым напряжением (OD25 NMOS Standard Vt)	CMOS25	Толщина окисла $t_{ox} = 5.0 \text{ нм}, 2.5 \text{ В}$			nsvt25	nsvt25

psvt25 ¹	Р-канальный транзистор со стандартным пороговым напряжением (OD25 PMOS Standard Vt)	CMOS25	Толщина окисла $t_{ox} = 5.0$ нм, 2.5 В			psvt25	psvt25
nsvt25rpo ²	N-канальный транзистор со стандартным пороговым напряжением (для применения в I/O)	CMOS25	Толщина окисла $t_{ox} = 5.0$ нм, 2.5 В Без силицида		N/A	nsvt25rpo	nsvt25rpo
psvt25rpo ²	Р-канальный транзистор со стандартным пороговым напряжением (для применения в I/O)	CMOS25	Толщина окисла $t_{ox} = 5.0$ нм, 2.5 В Без силицида		N/A	psvt25rpo	psvt25rpo
nsvt25rpo noldd ²	N-канальный транзистор со стандартным пороговым напряжением (для применения в I/O: ESD clamp)	CMOS25	Толщина окисла $t_{ox} = 5.0$ нм, 2.5 В Без силицида и областей LDD		N/A	nsvt25rpo noldd	nsvt25rpo noldd

3.3.2 Биполярные транзисторы (4 элемента)

Имя элемента	Описание	Категория (Library Manager)	Характеристики	Символьное представление	Топологическое представление	Имя модели (default)	CDL имя
npniso4 ²	Вертикальный NPN транзистор на основе областей N ⁺ /P-карман/ глубокий N-карман (для применения в Bandgap)	BIPOLARS	Площадь эмиттера 2×2 мкм ²			npniso4	npniso4
npniso25 ²	Вертикальный NPN транзистор на основе областей N ⁺ /P-карман/ глубокий N-карман (для применения в Bandgap)	BIPOLARS	Площадь эмиттера 5×5 мкм ²			npniso25	npniso25
pnps4 ²	Вертикальный PNP транзистор на основе областей P ⁺ /N-карман/ P-подложка (для применения в Bandgap)	BIPOLARS	Площадь эмиттера 2×2 мкм ²			pnps4	pnps4

pnps25 ²	Вертикальный PNP транзистор на основе областей P ⁺ /N-карман/Р-подложка (для применения в Bandgap)	BIPOLARS	Площадь эмиттера 5×5 мкм ²			pnps25	pnps25
N/A	Вертикальный PNP транзистор ⁴	N/A	P-карман/глубокий N-карман/Р-подложка	N/A	N/A	N/A	N/A

3.3.3 Диоды (11 элементов)

Имя элемента	Описание	Категория (Library Manager)	Характеристики	Символьное представление	Топологическое представление	Имя модели (default)	CDL имя
dnsvt ¹	Диод на основе областей N ⁺ /P-карман (LP Standard Vt)	DIODES				dnsvt	dnsvt
dpsvt ¹	Диод на основе областей P ⁺ /N-карман (LP Standard Vt)	DIODES				dpsvt	dpsvt

dnhv ¹	Диод на основе областей N ⁺ /P-карман (LP High Vt)	DIODES		 PLUS N MINUS		dnhv ^t	dnhv ^t
dphv ¹	Диод на основе областей P ⁺ /N-карман (LP High Vt)	DIODES		 PLUS P MINUS		dphv ^t	dphv ^t
dnwps ¹	Диод на основе областей N-карман/P-подложка	DIODES	Боковая часть данного диода – диод на основе областей N-карман/P-карман	 PLUS N MINUS	N/A	dnwps	dnwps
ddnwpw ¹	Диод на основе областей P-карман/глубокий N-карман	DIODES		 PLUS P MINUS	N/A	ddnwpw	ddnwpw
ddnwps ¹	Диод на основе областей глубокий N-карман/Р-подложка	DIODES		 PLUS N MINUS	N/A	ddnwps	ddnwps

dnsvt25 ¹	Диод на основе областей N ⁺ /P-карман (5.0 nm Standard Vt)	DIODES25		 		dnsvt25	dnsvt25
dpsvt25 ¹	Диод на основе областей P ⁺ /N-карман (5.0 nm Standard Vt)	DIODES25		 		dpsvt25	dpsvt25
dgnsvt25 ²	Диод на основе областей N ⁺ /P-карман (5.0 nm Standard Vt gated-диод для применения в I/O)	DIODES25		 	N/A	dgnsvt25	dgnsvt25
dgpsvt25 ²	Диод на основе областей P ⁺ /N-карман (5.0 nm Standard Vt gated-диод для применения в I/O)	DIODES25		 	N/A	dgpsvt25	dgpsvt25

3.3.4 Конденсаторы (13 элементов)

Имя элемента	Описание	Категория (Library Manager)	Характеристики	Символьное представление	Топологическое представление	Имя модели (default)	CDL имя
cpronw ¹	Конденсатор N ⁺ поликремний – N-карман (LP - тонкий окисел)	CAPACITORS	Подзатворный окисел 2.1 нм			cpronw	cpronw
cpowp ¹	Конденсатор P ⁺ поликремний – P-карман (LP - тонкий окисел)	CAPACITORS	Подзатворный окисел 2.1 нм			cpowp	cpowp
cpo25nw ¹	Конденсатор N ⁺ поликремний – N-карман (2.5 В - толстый окисел)	CAPACITORS25	Подзатворный окисел 5.0 нм			cpo25nw	cpo25nw

cpo25pw ¹	Конденсатор P ⁺ поликремний – P- карман (2.5 В - толстый окисел)	CAPACITORS25	Подзатворный окисел 5.0 нм			cpo25pw	cpo25pw
cfrm1m5 ¹	Fringe-конденсатор Металл1 – Металл5	CAPACITORS				cfrm1m5	cfrm1m5
cmsbe ¹	Конденсатор Металл 1 – Металл2 – Металл 3	CAPACITORS				cmsbe	cmsbe
cm1m2 ¹	Конденсатор Металл 1 – Металл 2	CAPACITORS				cm1m2	cm1m2

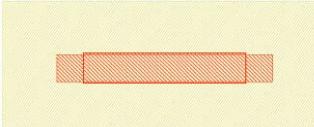
cm2m3 ¹	Конденсатор Металл 2 – Металл 3	CAPACITORS		 PLUS MINUS		cm2m3	cm2m3
cm3m4 ¹	Конденсатор Металл 3 – Металл 4	CAPACITORS		 PLUS MINUS		cm3m4	cm3m4
cm4m5 ¹	Конденсатор Металл 4 – Металл 5	CAPACITORS		 PLUS MINUS		cm4m5	cm4m5
cm5m6 ¹	Конденсатор Металл 5 – Металл 6	CAPACITORS		 PLUS MINUS		cm5m6	cm5m6

cm6m7 ¹	Конденсатор Металл 6 – Металл 7	CAPACITORS				cm6m7	cm6m7
cmimmk ¹	MIM-конденсатор	CAPACITORS	Высокая линейность			cmimmk	cmimmk

3.3.5 Резисторы (17 элементов)

Имя элемента	Описание	Категория (Library Manager)	Характеристики	Символьное представление	Топологическое представление	Имя модели (default)	CDL имя
rmpo ¹	Резистор на основе N ⁺ -поликремния	RESISTORS	С силицидом			rmpo	rmpo
rpodrpo ¹	Резистор на основе P ⁺ -области	RESISTORS	Без силицида			rpodrpo	rpodrpo
rnodrpo ¹	Резистор на основе N ⁺ -области	RESISTORS	Без силицида			rnodrpo	rnodrpo
rpporpo ¹	Резистор на основе P ⁺ -поликремния	RESISTORS	Без силицида			rpporpo	rpporpo

rnporpo ¹	Резистор на основе N ⁺ -поликремния	RESISTORS	Без силицида			rnporpo	rnporpo
rhiporpo ³	Высокоомный резистор на основе P ⁺ -поликремния	RESISTORS	Без силицида rho = 1000Om/□			rhiporpo	rhiporpo
rm1 ¹	Резистор на основе Металла 1	RESISTORS				rm1	rm1
rm2 ¹	Резистор на основе Металла 2	RESISTORS				rm2	rm2
rm3 ¹	Резистор на основе Металла 3	RESISTORS				rm3	rm3
rm4 ¹	Резистор на основе Металла 4	RESISTORS				rm4	rm4
rm5 ¹	Резистор на основе Металла 5	RESISTORS				rm5	rm5
rm6 ¹	Резистор на основе Металла 6	RESISTORS				rm6	rm6
rm7 ¹	Резистор на основе Металла 7	RESISTORS				rm7	rm7
rap ¹	Резистор на основе алюминиевого покрытия	RESISTORS				rap	rap
rnwod ⁴	Резистор на основе N-кармана в активной области	DoNotUse	Без глубокого N-кармана			N/A	rnwod

rnpoi ⁴	Резистор на основе N ⁺ -поликремния (встроенный)	RESISTORS	С силицидом	PLUS ■—■ MINUS		rnpoi	rnpoi
rppoi ⁴	Резистор на основе P ⁺ -поликремния (встроенный)	RESISTORS	С силицидом	PLUS ■—■ MINUS		rppoi	rppoi
N/A	Резистор на основе N ⁺ -области ⁴	N/A	С силицидом	N/A	N/A	N/A	N/A
N/A	Резистор на основе P ⁺ -области ⁴	N/A	С силицидом	N/A	N/A	N/A	N/A
N/A	Резистор на основе N-кармана под STI ⁴	N/A	Без глубокого N-кармана	N/A	N/A	N/A	N/A
N/A	Резистор на основе P-кармана под STI ⁴	N/A	С глубоким N-карманом	N/A	N/A	N/A	N/A
N/A	Резистор на основе глубокого N-кармана ⁴	N/A		N/A	N/A	N/A	N/A

Примечания:

- 1) Резистор rnwid недоступен для моделирования. Присутствует в КСП только для совместимости;
- 2) Резисторы rpoi, rppoi имеют ограниченную поддержку моделирования.

3.4 Описание параметров элементов библиотеки cmos090

Далее приведен список и описание доступных для редактирования CDF-параметров каждой группы элементов библиотеки cmos090.

3.4.1 CDF-параметры МОП-транзисторов при создании электрической схемы (schematic view)

Имя параметра	Описание	Значение по умолчанию	Диапазон изменения (допустимые значения)	Комментарий
Width(drawn) (w)	Ширина транзистора	мин. значение	0.12 мкм – 1 м ($t_{ox} = 2.1\text{ нм}$) 0.4 мкм – 1 м ($t_{ox} = 5\text{ нм}$)	Суммарная ширина с учетом количества “пальцев” (параллельных затворов) транзистора
Length(drawn) (l)	Длина транзистора	мин. значение	0.1 мкм – 1 м ($t_{ox} = 2.1\text{ нм}$) 0.28 мкм – 1 м ($t_{ox} = 5\text{ нм}$)	Длина канала транзистора.
Number of fingers (nfig)	Количество “пальцев”	1	1 – 8333334 ($t_{ox} = 2.1\text{ нм}$) 1 – 2500000 ($t_{ox} = 5\text{ нм}$)	Количество параллельных пальцев (затворов) транзистора
Nb of devices in // (m)	Множитель	1	$m > 0$	В моделировании участвуют m копий элемента, включенных параллельно
Source as first access (srcefirst)	Порядок следования истока	"1"	"0", "1"	–
mismatch (mismatch)	Рассогласование элемента	"1"	"0", "1"	Рассогласование (mismatch) элемента (используется при моделировании)
Drain condition (drain_condition)	Параметры стока	"model"	"model", "custom"	При выборе "custom" позволяет выбрать параметры стока вручную
При выборе "custom"				
Drain area(ad)	Площадь стока	–	–	Пользовательское значение площади стока
Drain Perimeter (pd)	Периметр стока	–	–	Пользовательское значение периметра стока
Source condition (source_condition)	Параметры истока	"model"	"model", "custom"	При выборе "custom" позволяет выбрать параметры истока вручную
При выборе "custom"				
Source area (as)	Площадь истока	–	–	Пользовательское значение площади истока
Source Perimeter (ps)	Периметр истока	–	–	Пользовательское значение периметра истока

Имя параметра	Описание	Значение по умолчанию	Диапазон изменения (допустимые значения)	Комментарий
Stress Condition (stress_condition)		"model"	"model", "custom"	При выборе "custom" позволяет выбрать параметры стока вручную
При выборе "custom"				
Poly to Active Distance (po2act)	Расстояние от поликремния до толстого окисла	—	—	Пользовательское значение
Sense	Чувствительность	"0"	"0", "1"	Недоступен в данной версии КСП
Verilog Time Delay (td)	Время задержки	1n	—	
Verilog Device (dev)	Verilog модель	"nmos"	"nmos", "rnmos", "tranif1", "rtranif1" и т.д.	Применяется для п-канальных транзисторов
		"pmos"	"pmos", "rpmos", "tranif1", "rtranif1"	Применяется для р-канальных транзисторов
Disable Callbacks	Отключить Callbacks	Выключен	Выключен/Включен	—
Description	Описание прибора	—	—	—
Info	Информация о приборе	—	—	—

3.4.2 CDF-параметры МОП-транзисторов при создании топологии (*layout view*) с помощью параметризованных ячеек (*pcells*)

Имя параметра	Описание	Значение по умолчанию	Диапазон изменения (допустимые значения)	Комментарий
Width(drawn) (w)	Ширина транзистора	мин. значение	0.12 мкм – 1 м ($t_{ox}=2.1\text{ нм}$) 0.4 мкм – 1 м ($t_{ox} = 5\text{ нм}$)	Суммарная ширина с учетом количества “пальцев” (параллельных затворов) транзистора
Length(drawn) (l)	Длина транзистора	мин. значение	0.1 мкм – 1 м ($t_{ox} = 2.1\text{ нм}$) 0.28 мкм – 1 м ($t_{ox} = 5\text{ нм}$)	Длина канала транзистора. Для дрейфовых транзисторов не редактируемый параметр
Number of fingers (nfing)	Количество “пальцев”	1	1 – 8333334($t_{ox} = 2.1\text{ нм}$) 1 – 2500000($t_{ox} = 5\text{ нм}$)	Количество параллельных пальцев (затворов) транзистора
Source as first access (srceffirst)	Порядок следования истока	"1" (исток первый)	"0", "1"	Позволяет изменять порядок следования стока/истока

Имя параметра	Описание	Значение по умолчанию	Диапазон изменения (допустимые значения)	Комментарий
Sense	Чувствительность	"0"	0-7	Недоступен в данной версии КСП
Left Cut	Наличие контакта на крайнем левом терминале (сток/исток)	Включен	Включен/выключен	—
Left Cut Number of row (left_cutrn)	Количество контактов на крайнем левом терминале(сток/исток)	1	Натуральное число	—
Right Cut	Наличие контакта на крайнем правом терминале(сток/исток)	Включен	Включен/выключен	—
Right Cut Number of row (right_cutrn)	Количество контактов на крайнем правом терминале(сток/исток)	1	Натуральное число	—
Center Left Cut Rows (centerS_cutrn) или centerD_cutrn)	Количество контактов для внутренних терминалов(сток/исток) с левой стороны	1	Натуральное число	Какой из параметров centerS_cutrn или centerD_cutrn зависит от значения параметра srcefist
Center Right Cut Rows (centerS_cutrn) или centerD_cutrn)	Количество контактов для внутренних терминалов(сток/исток) с правой стороны	1	Натуральное число	Какой из параметров centerS_cutrn или centerD_cutrn зависит от значения параметра srcefist
Include drawn well (well_drawing)	Прорисовка области кармана	Включен	Включен/выключен	Данный параметр есть только в р-канальных транзисторах
Include drawn implant (implant_gate)	Прорисовка области имплантации	Включен	Включен/выключен	—
Description	Описание прибора	—	—	—

3.4.3 CDF-параметры биполярных транзисторов при создании электрической схемы (schematic view)

Имя параметра	Описание	Значение по умолчанию	Диапазон изменения (допустимые значения)	Комментарий
Emitter Area (ae)	Площадь эмиттера	4 мкм^2 (для prniso) 25 мкм^2 (для prniso25) 4 мкм^2 (для pnps4) 25 мкм^2 (для pnps25)	—	—
Emitter Perimeter (pe)	Периметр эмиттера	8 мкм (для prniso) 20 мкм (для prniso25) 8 мкм (для pnps4) 20 мкм (для pnps25)	—	—
Nb of devices in //(m)	Множитель	1	$m > 0$	В моделировании участвуют m копий элемента, включенных параллельно
mismatch (mismatch)	Рассогласование элемента	"1"	"0", "1"	Рассогласование (mismatch) элемента (используется при моделировании)
Disable Callbacks	Отключить Callbacks	Выключен	Выключен/Включен	—
Description	Описание прибора	—	—	—
Info	Информация о приборе	—	—	—

Для биполярных транзисторов параметризованные ячейки не доступны, в библиотеке имеется топологическое представление с фиксированными размерами.

3.4.4 CDF-параметры диодов при создании электрической схемы (schematic view)

Имя параметра	Описание	Значение по умолчанию	Диапазон изменения (допустимые значения)	Комментарий
Rectangular shape (rectangle)	Прямоугольная фигура	Включено	Включен/выключен	—
Параметр "rectangle" в положении "включен"				
Area (area)	Площадь диода	мин. значение	0.04 мкм ² – 1e12 мкм ²	Параметр изменяется в зависимости от w и l
Perimeter (peri)	Периметр диода	мин. значение	0.8 мкм – 4e6 мкм ²	Параметр изменяется в зависимости от w и l
Width (w)	Ширина диода	мин. значение	0.2 мкм – 1e6 мкм	—
Length (l)	Длина диода	мин. значение	0.2 мкм – 1e6 мкм	—
Параметр "rectangle" в положении "Выключен"				
Area (area)	Площадь диода	мин. значение	0.060025 мкм ² – 1e12 мкм ²	—
Perimeter (peri)	Периметр диода	мин. значение	0.98 мкм – 1e6 мкм ²	—
Другие параметры				
Mismatch (mismatch)	Рассогласование элемента	"1"	"0", "1"	Рассогласование (mismatch) элемента (используется при моделировании)
Nb of devices in //	Множитель	1	m > 0	В моделировании участвуют m копий элемента, включенных параллельно
Disable Callbacks	Отключить Callbacks	Выключен	Выключен/Включен	—
Description	Описание прибора	—	—	—
Info	Информация о приборе	—	—	—

3.4.5 CDF-параметры диодов при создании топологии (layout view) с помощью параметризованных ячеек (pcells)

Имя параметра	Описание	Значение по умолчанию	Диапазон изменения (допустимые значения)	Комментарий
Rectangular shape (rectangle)	Прямоугольная форма	Включен	Включен/выключен	—
Параметры при значении параметра "rectangle" в положении "включен"				
Area (area)	Площадь диода	мин. значение	0.04 мкм ² – 1e12 мкм ²	Параметр изменяется в зависимости от w и l
Perimeter (peri)	Периметр диода	мин. значение	0.8 мкм – 4e6 мкм ²	Параметр изменяется в зависимости от w и l
Width (w)	Ширина диода	мин. значение	0.2 мкм – 1e6 мкм	—

Имя параметра	Описание	Значение по умолчанию	Диапазон изменения (допустимые значения)	Комментарий
Length (l)	Длина диода	мин. значение	0.2 мкм – 1e6 мкм	–
Параметры при значении параметра "rectangle" в положении "Выключен"				
Area (area)	Площадь диода	мин. значение	0.060025 мкм ² – 1e12 мкм ²	–
Perimeter (peri)	Периметр диода	мин. значение	0.98 мкм – 1e6 мкм ²	–
Description	Описание прибора	–	–	–

3.4.6 CDF-параметры конденсаторов при создании электрической схемы (schematic view)

Имя параметра	Описание	Значение по умолчанию	Диапазон изменения (допустимые значения)	Комментарий
cfrm1m5				
Recalculate Capacitor (calcmode)	Режимы ввода значения емкости	"Value"	"Value", "Geometry"	При режиме "Value" параметр "c" можно изменить, только меняя параметры "l" и "nf", а в режиме "Geometry" можно зафиксировать значение параметра "c" и подобрать необходимые параметры "l" и "nf"
Body Cap. @ max bias (c)	Емкость	мин. значение	39.56 фФ – 20.54 пФ	–
Length of Finger (l)	Длина пальца	мин. значение	10 мкм – 200 мкм	–
Number of Finger (nf)	Количество пальцев	мин. значение	11 – 249 (нечетные значения)	–
Nb of devices in // (m)	Множитель	1	m > 0	В моделировании участвуют m копий элемента, включенных параллельно
Total Body Cap. @max bias (totalCap)	m*c	мин. значение	(39.56*m) фФ – (20.54*m) пФ	–
Mismatch (mismatch)	Рассогласование элемента	"1"	"0", "1"	Рассогласование (mismatch) элемента (используется при моделировании)
Disable Callbacks	Отключить Callbacks	Выключен	Выключен/Включен	–
Description	Описание прибора	–	–	–
Info	Информация о	–	–	–

Имя параметра	Описание	Значение по умолчанию	Диапазон изменения (допустимые значения)	Комментарий
	приборе			
cm1m2, cm2m3, cm3m4, cm4m5, cm5m6, см6м7				
Recalculate Capacitor (calcmode)	Режимы ввода значения емкости	"Value"	"Value", "Geometry"	При режиме "Value" параметр "с" можно изменить, только меняя параметры "w" и "l"("area","peri"), а в режиме "Geometry" можно зафиксировать значение параметра "с" и подобрать необходимые параметры "w" и "l"("area","peri")
Body Cap. @ max bias (c)	Емкость	192.6 аФ(cm1m2, cm2m3, cm3m4, cm4m5) 326.4 аФ(cm5m6) 314.3 аФ(cm6m7)	28.68 аФ – 100 мкФ(cm1m2) 31.55 аФ – 100 мкФ(cm2m3, cm3m4, cm4m5) 235.6 аФ – 58.77 мкФ(cm5m6) 226.3 аФ – 59.71 мкФ(cm6m7)	–
Rectangular shape (rectangle)	Прямоугольная форма	"Включен"	"Включен"/"Выключен"	При режиме "Включен" есть возможность ввода параметров "w" и "l", а при режиме "Выключен" параметров "area" и "peri"
Width (w)	Ширина	1 мкм	0.245 мкм – 1 м (cm1m2) 0.265 мкм – 1 м (cm2m3, cm3m4, cm4m5) 0.755 мкм – 1 м (cm5m6, cm6m7)	Параметр редактируется при режиме параметра "rectangle" - "Включен"
Length (l)	Длина	1 мкм	0.245 мкм – 1 м(cm1m2) 0.265 мкм – 1 м (cm2m3, cm3m4, cm4m5) 0.755 мкм – 1 м (cm5m6, cm6m7)	Параметр редактируется при режиме параметра "rectangle" - "Включен"
Area (area)	Площадь	1 мкм ²	0.058 мкм ² – 1e12 мкм ² (cm1m2) 0.07 мкм ² – 1e12 мкм ² (cm2m3, cm3m4, cm4m5) 0.565 мкм ² – 1e12 мкм ² (cm5m6, cm6m7)	Параметр редактируется при режиме параметра "rectangle" - "Выключен"

Имя параметра	Описание	Значение по умолчанию	Диапазон изменения (допустимые значения)	Комментарий
Perimeter (peri)	Периметр	4 мкм	0.98 мкм – 1e6 мкм(cm1m2) 1.06 мкм – 1e6 мкм(cm2m3, cm3m4,cm4m5) 3.02 мкм – 1e6 мкм(cm5m6,cm6m7)	Параметр редактируется при режиме параметра "rectangle" - "Выключен"
Disable Callbacks	Отключить Callbacks	Выключен	Выключен/Включен	–
Description	Описание прибора	–	–	–
Info	Информация о приборе	–	–	–
cmsbe				
Recalculate Capacitor (calcmode)	Режимы ввода значения емкости	"Value"	"Value", "Geometry"	При режиме "Value" параметр "c" можно изменить, меняя параметры "w" и l("area","peri"), а в режиме "Geometry" можно зафиксировать значение параметра "c" и подобрать необходимые параметры "w" и l("area","peri")
Body Cap. @ max bias (c)	Емкость	26.22 фФ	1.706 фФ – 200 мкФ	–
Rectangular shape (rectangle)	Прямоугольная форма	"Включен"	"Включен"/"Выключен"	При режиме "Включен" есть возможность ввода параметров "w" и "l", а при режиме "Выключен" параметров "area" и "peri"
Width (w)	Ширина	10.9 мкм	1.9 мкм – 1м	Параметр редактируется при режиме параметра "rectangle" - "Включен"
Length (l)	Длина	10.9 мкм	2.3 мкм – 1м	Параметр редактируется при режиме параметра "rectangle" - "Включен"
Area (area)	Площадь	118.81 мкм	4.37 мкм ² – 1e12 мкм ²	Параметр редактируется при режиме параметра "rectangle" - "Выключен"
Perimeter (peri)	Периметр	43.6 мкм	8.4 мкм – 1e6 мкм	Параметр редактируется при режиме параметра "rectangle" - "Выключен"

Имя параметра	Описание	Значение по умолчанию	Диапазон изменения (допустимые значения)	Комментарий
Nb of devices in // (m)	Множитель	1	m > 0	В моделировании участвуют m копий элемента, включенных параллельно
Configuration (config)	Конфигурация металлов	"M1-M3"	"M1-M3", "M2-M4", "M3-M5", "M1-M5"	Указывается нижний и верхний уровни металла
Metals interconnected (connect)	Металлические межсоединения	"Включен"	"Включен"/"Выключен"	—
mismatch (mismatch)	Рассогласование элемента	"1"	"0", "1"	Рассогласование (mismatch) элемента (используется при моделировании)
Disable Callbacks	Отключить Callbacks	Выключен	Выключен/Включен	—
Description	Описание прибора	—	—	—
Info	Информация о приборе	—	—	—
сpronw, сropnw, сro25nw, сro25pw				
Recalculate Capacitor (calcmode)	Режимы ввода значения емкости	"Value"	"Value", "Geometry"	При режиме "Value" параметр "c" нельзя редактировать. При режиме "Geometry" есть возможность редактирования параметра "c"
Body Cap. @ max bias (c)	Емкость	12.84 фФ (сpronw) 12.35 фФ (сropnw) 6.572 фФ(сro25nw) 6.687 фФ(сro25pw)	6.047 фФ – 12.3 мФ(сpronw) 5.617 фФ – 12.8 мФ(сropnw) 3.146 фФ – 6.09 мФ(сro25nw) 3.201 фФ – 6.2 мФ(сro25pw)	—
Entry Mode (entrymode)	Выбор вводимых параметров	"Width-Length"	"Width-Length", "Area-TotalL"	"Width-Length"-разрешается вводить параметры "w" и "l" "Area-TotalL"-разрешается вводить параметры "area" и "peri"
Width (w)	Ширина	1 мкм	0.68 мкм – 1м	Параметр редактируется при режиме параметра "entrymode" - "Width-Length"
Length (l)	Длина	1 мкм	0.68 мкм – 1м	Параметр редактируется при режиме параметра "entrymode" - "Width-Length"

Имя параметра	Описание	Значение по умолчанию	Диапазон изменения (допустимые значения)	Комментарий
Area (area)	Площадь	1 мкм ²	0.4624 мкм ² – 1e12 мкм ²	Параметр редактируется при режиме параметра "entrymode" - , "Area-Totall"
Total L of Poly/Active	Длина поликремния на активной области	2 мкм	1.36 мкм – 2e6 мкм	Параметр редактируется при режиме параметра "entrymode" - , "Area-Totall"
Nb of devices in // (m)	Множитель	1	m > 0	В моделировании участвуют m копий элемента, включенных параллельно
Total Body Cap. @ max bias (totalCap)	m*c	12.84 фФ(cpronw) 12.35 фФ(cropow) 6.572 фФ(cpo25nw) 6.687 фФ(cpo25pw)	(6.047*m) фФ – (12.3*m) мФ (cpronw) (5.617*m) фФ – (12.8*m) мФ (cropow) (3.146*m) фФ – (6.09*m)мФ (cpo25nw) (3.201*m) фФ – (6.2*m)мФ (cpo25pw)	–
mismatch (mismatch)	Рассогласование элемента	"1"	"0", "1"	Рассогласование (mismatch) элемента (используется при моделировании)
Sense	Чувствительность	"0"	0-7	Недоступен в данной версии КСП
Disable Callbacks	Отключить Callbacks	Выключен	Выключен/Включен	–
Description	Описание прибора	–	–	–
Info	Информация о приборе	–	–	–
смимк				
Recalculate Capacitor (calcmode)	Режимы ввода значения емкости	"Value"	"Value", "Geometry"	При режиме "Value" параметр "c" нельзя редактировать. При режиме "Geometry" есть возможность редактирования параметра "c"
Body Cap. @ max bias (c)	Емкость	24.57 фФ	7.021 нФ – 2.01 мФ	–
Entry Mode	Выбор вводимых	"Width-Length"	"Width-Length", "Area-Peri"	"Width-Length"-разрешается вводить

Имя параметра	Описание	Значение по умолчанию	Диапазон изменения (допустимые значения)	Комментарий
(entrymode)	параметров			параметры "w" и "l" "Area-TotalL"-разрешается вводить параметры "area" и "peri"
Width (w)	Ширина	3.5 мкм	3.5 мкм – 1м	Параметр редактируется при режиме параметра "entrymode" - "Width-Length"
Length (l)	Длина	3.5 мкм	3.5 мкм – 1м	Параметр редактируется при режиме параметра "entrymode" - "Width-Length"
Area (area)	Площадь	12.25 мкм ²	12.25 мкм ² – 20000 мкм ²	Параметр редактируется при режиме параметра "entrymode" - "Area-Peri"
Perimeter(peri)	Периметр	14 мкм	14 мкм – 576.7 мкм	Параметр редактируется при режиме параметра "entrymode" - "Area-Peri"
Nb of devices in // (m)	Множитель	1	m > 0	В моделировании участвуют m копий элемента, включенных параллельно
Total Body Cap. @max bias (totalCap)	m*c	24.57 фФ	(7.021*m) нФ –(2.01*m) мФ	–
mismatch (mismatch)	Рассогласование элемента	"1"	"0", "1"	Рассогласование (mismatch) элемента (используется при моделировании)
Sense	Чувствительность	"0"	0-7	–
Disable Callbacks	Отключить Callbacks	Выключен	Выключен/Включен	–
Description	Описание прибора	–	–	–
Info	Информация о приборе	–	–	–

3.4.7 CDF-параметры конденсаторов при создании топологии (layout view) с помощью параметризованных ячеек (pcells)

Имя параметра	Описание	Значение по умолчанию	Диапазон изменения (допустимые значения)	Комментарий
cfrm1m5				
Recalculate Capacitor (calcmode)	Режимы ввода значения емкости	"Value"	"Value", "Geometry"	При режиме "Value" параметр "c" можно изменить, только меняя параметры "l" и "nf", а в режиме

Имя параметра	Описание	Значение по умолчанию	Диапазон изменения (допустимые значения)	Комментарий
				"Geometry" можно зафиксировать значение параметра "c" и подобрать необходимые параметры "l" и "nf"
Body Cap. @ max bias (c)	Емкость конденсатора	мин. значение	Зависит от элемента (см. раздел 3.4.5)	Параметр взаимосвязан с геометрическими размерами конденсатора
Length of Finger (l)	Длина пальца	мин. значение	10 мкм – 200 мкм	–
Number of Finger (nf)	Количество пальцев	мин. значение	11 – 249 (нечетные значения)	–
Description	Описание прибора	–	–	–
cm1m2, cm2m3, cm3m4, cm4m5, cm5m6, cm6m7				
Recalculate Capacitor(calcmode)	Режимы ввода значения емкости	"Value"	"Value", "Geometry"	При режиме "Value" параметр "c" можно изменить, меняя параметры "w" и "l"("area", "peri"), а в режиме "Geometry" можно зафиксировать значение параметра "c" и подобрать необходимые параметры "w" и "l"("area", "peri")
Body Cap. @ max bias (c)	Емкость	192.6 аФ(cm1m2, cm2m3, cm3m4, cm4m5) 326.4 аФ(cm5m6) 314.3 аФ(cm6m7)	28.68 аФ – 100мкФ (cm1m2) 31.55 аФ – 100мкФ (cm2m3, cm3m4, cm4m5) 235.6 аФ – 58.77мкФ (cm5m6) 226.3 аФ – 59.71мкФ (cm6m7)	–
Rectangular shape (rectangle)	Прямоугольная форма	"Включен"	"Включен"/"Выключен"	При режиме "Включен" есть возможность ввода параметров "w" и "l", а при режиме "Выключен" параметров "area" и "peri"
Width (w)	Ширина	1 мкм	0.245 мкм – 1 м (cm1m2) 0.265 мкм – 1 м (cm2m3, cm3m4, cm4m5) 0.755 мкм – 1 м (cm5m6, cm6m7)	Параметр редактируется при режиме параметра "rectangle" - "Включен"

Имя параметра	Описание	Значение по умолчанию	Диапазон изменения (допустимые значения)	Комментарий
Length (l)	Длина	1 мкм	0.245 мкм – 1 м(cm1m2) 0.265 мкм – 1 м (cm2m3, cm3m4,cm4m5) 0.755 мкм – 1 м (cm5m6,cm6m7)	Параметр редактируется при режиме параметра "rectangle" - "Включен"
Area (area)	Площадь	1 мкм ²	0.058 мкм ² – 1e12 мкм ² (cm1m2) 0.07 мкм ² – 1e12 мкм ² (cm2m3, cm3m4,cm4m5) 0.565 мкм ² – 1e12 мкм ² (cm5m6,cm6m7)	Параметр редактируется при режиме параметра "rectangle" - "Выключен"
Perimeter (peri)	Периметр	4 мкм	0.98 мкм –1e6 мкм(cm1m2) 1.06 мкм –1e6 мкм(cm2m3, cm3m4,cm4m5) 3.02 мкм –1e6 мкм(cm5m6,cm6m7)	Параметр редактируется при режиме параметра "rectangle" - "Выключен"
Bottom met enclosure (MetEnc)	Перекрытие между металлами	1мкм	0 мкм – 5.87 мкм	–
Description	Описание прибора	–	–	–
cmsbe				
Recalculate Capacitor (calcmode)	Режимы ввода значения емкости	"Value"	"Value", "Geometry"	При режиме "Value" параметр "с" можно изменить, меняя параметры "w" и "l"("area", "peri"), а в режиме "Geometry" можно зафиксировать значение параметра "с" и подобрать необходимые параметры "w" и "l"("area", "peri")
Body Cap. @ max bias (c)	Емкость	26.22 фФ	1.706 фФ – 200 мкФ	–
Rectangular shape	Прямоугольная	"Включен"	"Включен"/"Выключен"	При режиме "Включен" есть возможность ввода

Имя параметра	Описание	Значение по умолчанию	Диапазон изменения (допустимые значения)	Комментарий
(rectangle)	форма			параметров "w" и "l", а при режиме "Выключен" параметров "area" и "peri"
Width (w)	Ширина	10.9 мкм	1.9 мкм – 1 м	Параметр редактируется при режиме параметра "rectangle" - "Включен"
Length (l)	Длина	10.9 мкм	2.3 мкм – 1 м	Параметр редактируется при режиме параметра "rectangle" - "Включен"
Area (area)	Площадь	118.81 мкм	4.37 мкм ² – 1e12 мкм ²	Параметр редактируется при режиме параметра "rectangle" - "Выключен"
Perimeter (peri)	Периметр	43.6 мкм	8.4 мкм – 1e6 мкм	Параметр редактируется при режиме параметра "rectangle" - "Выключен"
Bottom met enclosure (MetEnc)	Перекрытие между металлами	1 мкм	0 мкм – 81 мкм	–
Configuration (config)	Конфигурация металлов	"M1-M3"	"M1-M3", "M2-M4", "M3-M5", "M1-M5"	Указывается нижний и верхний уровни металла
Metals interconnected (connect)	Металлические межсоединения	"Включен"	"Включен"/"Выключен"	–
Description	Описание прибора	–	–	–
сpronw, сropw, сro25nw, сro25pw				
Recalculate Capacitor (calcmode)	Режимы ввода значения емкости	"Value"	"Value", "Geometry"	При режиме "Value" параметр "c" нельзя редактировать. При режиме "Geometry" есть возможность редактирования параметра "c"
Body Cap. @ max bias (c)	Емкость	12.84 фФ (сpronw) 12.35 фФ (сropw) 6.572 фФ (сro25nw) 6.687 фФ (сro25pw)	6.047 фФ – 12.3 мФ (сpronw) 5.617 фФ – 12.8 мФ (сropw) 3.146 фФ – 6.09 мФ (сro25nw) 3.201 фФ – 6.2 мФ (сro25pw)	–

Имя параметра	Описание	Значение по умолчанию	Диапазон изменения (допустимые значения)	Комментарий
Entry Mode (entrymode)	Выбор вводимых параметров	"Width-Length"	"Width-Length", "Area-TotalL"	"Width-Length"-разрешается вводить параметры "w" и "l" "Area-TotalL"-разрешается вводить параметры "area" и "peri"
Width (w)	Ширина	1 мкм	0.68 мкм – 1м	Параметр редактируется при режиме параметра "entrymode" - "Width-Length"
Length (l)	Длина	1 мкм	0.68 мкм – 1м	Параметр редактируется при режиме параметра "entrymode" - "Width-Length"
Area (area)	Площадь	1 мкм ²	0.4624 мкм ² – 1e12 мкм ²	Параметр редактируется при режиме параметра "entrymode" - ", "Area-TotalL"
Total L of Poly/Active	Длина поликремния на активной области	2 мкм	1.36 мкм – 2e6 мкм	Параметр редактируется при режиме параметра "entrymode" - ", "Area-TotalL"
Sense	Чувствительность	"0"	0-7	Недоступен в данной версии КСП
Description	Описание прибора	–	–	–
смимк				
Recalculate Capacitor (calcmode)	Режимы ввода значения емкости	"Value"	"Value", "Geometry"	При режиме "Value" параметр "c" нельзя редактировать. При режиме "Geometry" есть возможность редактирования параметра "c"
Body Cap. @ max bias (c)	Емкость	24.57 фФ	7.021 нФ – 2.01 мФ	–
Entry Mode (entrymode)	Выбор вводимых параметров	"Width-Length"	"Width-Length", "Area-Peri"	"Width-Length"-разрешается вводить параметры "w" и "l" "Area-TotalL"-разрешается вводить параметры "area" и "peri"
Width (w)	Ширина	3.5 мкм	3.5 мкм – 1м	Параметр редактируется при режиме параметра "entrymode" - "Width-Length"
Length (l)	Длина	3.5 мкм	3.5 мкм – 1м	Параметр редактируется при режиме параметра "entrymode" - "Width-Length"

Имя параметра	Описание	Значение по умолчанию	Диапазон изменения (допустимые значения)	Комментарий
Area (area)	Площадь	12.25 мкм ²	12.25 мкм ² – 20000 мкм ²	Параметр редактируется при режиме параметра "entrymode" - , "Area-Peri"
Perimeter(peri)	Периметр	14 мкм	14 мкм – 576.7 мкм	Параметр редактируется при режиме параметра "entrymode" - , "Area-Peri"
Contacted	Наличие контактов	"Включено"	"Включено", "Выключено"	–
Sense	Чувствительность	"0"	0-7	Недоступен в данной версии КСП
Description	Описание прибора	–	–	–

3.4.8 CDF-параметры резисторов при создании электрической схемы (schematic view)

Имя параметра	Описание	Значение по умолчанию	Диапазон изменения (допустимые значения)	Комментарий
Recalculate Resistor	Режимы ввода значения сопротивления	"Value"	"Value", "Geometry"	При режиме "Value" параметр "r" нельзя изменить, а в режиме "Geometry" параметр "r" можно изменить
Segment Resistance (r)	Сопротивление резистора	24 Ом (rap) 178 Ом (rm1) 120 Ом (rm2, rm3, rm4, rm5) 37.1 мОм (rm6, rm7) 62.5 Ом (rpoi, rppoi) 3.021 кОм (rhiporpo) 509.02 Ом (rnodrpo) 458.72 Ом (rnpo) 640.75 Ом (rprorgo) 796.27 Ом (rpodrpo) 2.498 кОм (rpporpo)	72 нОм – 8 кОм (rap) 46.08 нОм – 916.667 кОм (rm1) 36 нОм – 514.286 кОм (rm2, rm3, rm4, rm5) 29.7 нОм – 52.381 кОм (rm6, rm7) 6 мкМОм – 104.166667 МОм (rpoi, rppoi) 2.83 мОм – 1.069518529 ГОм (rhiporpo) 57.4 мкОм – 497.017964 МОм (rnodrpo) 50 мкОм – 42.372881 МОм (rnpo) 58.74 мкОм – 682.38205 МОм (rprorgo) 91.05 мкОм – 789.0585 МОм	–

Имя параметра	Описание	Значение по умолчанию	Диапазон изменения (допустимые значения)	Комментарий
			(rpodrpo) 261.4 мкОм – 2.147483647 Гом(рподрро, гррорро)	
Width (w)	Ширина резистора	3 мкм (rap) 0.3 мкм (rm1, rm2, rm3, rm4, rm5) 0.8 мкм (rm6, rm7) 0.1 мкм (гпрои, гррои) 1 мкм (rhiporpo) 0.46 мкм (rnodrpo, rpodrpo, rporpo) 0.44 мкм (rnpo, rnporpo, rpporpo)	3 мкм – 1 м (rap) 0.12 мкм – 1 м (rm1) 0.14 мкм – 1 м (rm2, rm3, rm4, rm5) 0.42 мкм – 1 м (rm6, rm7) 0.1 мкм – 1 м (rnpoi, grpoi) 1 мкм – 1 м (rhiporpo) 0.24 мкм – 1 м (rnodrpo, rnporpo, rporpo, rpporpo) 5 мкм – 1 м (rnpo)	Параметр взаимосвязан с сопротивлением резистора
Length	Длина резистора	3 мкм (rap) 0.485 мкм (rm1) 0.5 мкм (rm2, rm3, rm4, rm5) 1.35 мкм (rm6, rm7) 0.6 мкм (гпрои, гррои) 3 мкм (rhiporpo) 2 мкм (rnodrpo, rnporpo, rporpo, rpporpo) 20 мкм (rnpo)	3 мкм – 1 м (rap) 0.485 мкм – 1 м (rm1) 0.5 мкм – 1 м (rm2, rm3, rm4, rm5) 1.35 мкм – 1 м (rm6, rm7) 0.6 мкм – 1 м (rnpoi, grpoi) 3 мкм – 1 м (rhiporpo) 0.43 мкм – 1 м (rnodrpo, rnporpo, rporpo, rpporpo) 0.24 мкм – 1 м (rnpo)	Параметр взаимосвязан с сопротивлением резистора
Nb of devices in // (m)	Множитель	1 (rhiporpo, rnodrpo, rnpo, rporpo, rpporpo)	m > 0	В моделировании участвуют m копий элемента, включенных параллельно
Total Resistance (totalRes)	TotalRes = (SegmentRes + nhead*HeadRes) / NbOfDevices	3.479 кОм(rhiporpo) 536.42 Ом(rnodrpo) 467.22 Ом(rnpo) 658.56 Ом(rnporpo)	–	Диапазон зависит от диапазона параметра "r"

Имя параметра	Описание	Значение по умолчанию	Диапазон изменения (допустимые значения)	Комментарий
		823.93 Ом(rpodrpo) 2.514к Ом(rpporpo)		
mismatch (mismatch)	Рассогласование элемента	"1"(rhiporpo, rnodrpo, rnpo, rporpo, rpporpo)	"0", "1"	Рассогласование (mismatch) элемента (используется при моделировании)
Sense (sense)	Чувствительность	"0" (rhiporpo, rnodrpo, rnpo, rporpo, rpodrpo, rpporpo)	0-7	Недоступен в данной версии КСП
Number of Heads (nhead)	Количество сторон с возможностью контактирования	"2" (rhiporpo, rnodrpo, rnpo, rporpo, rpporpo)	"0","1","2"	При "0" –контакты отсутствуют, при "1"- контакты располагаются с одной стороны резистора, при "2"- контакты располагаются с двух сторон резистора
Number of ct rows on heads (nbrOfContacts)	Количество пар контактов на каждой стороне	"2" (rhiporpo, rnodrpo, rnpo, rporpo, rpporpo)	1-10	–
Disable Callbacks	Отключить Callbacks	Выключен (rhiporpo, rnodrpo, rnpo, rporpo, rpporpo)	Выключен/Включен	–
Description	Описание прибора	–	–	–
Info	Информация о приборе	–	–	–

3.4.9 CDF-параметры резисторов при создании топологии (*layout view*) с помощью параметризованных ячеек (*pcells*)

Имя параметра	Описание	Значение по умолчанию	Диапазон изменения (допустимые значения)	Комментарий
Recalculate Resistor	Пересчитать сопротивление	"Value"	"Value", "Geometry"	При режиме "Value" параметр "r" нельзя изменить, а в режиме "Geometry" параметр "r" можно изменить
Segment Resistance (r)	Сопротивление резистора		72 нОм – 8 кОм (rap) 46.08 нОм – 916.667 кОм (rm1) 24 Ом (rap) 178 Ом (rm1) 120 Ом (rm2, rm3, rm4, rm5) 37.1 мОм (rm6, rm7) 62.5 Ом (rnpoi, rppoi) 3.021 кОм (rhiporpo) 509.02 Ом(rnodrpo) 458.72 Ом(rpro) 640.75 Ом(rnrogro) 796.27 Ом(gpodrpo) 2.498 кОм(gporgro)	–
Width (w)	Ширина резистора	3 мкм (rap) 0.3 мкм (rm1,rm2, rm3,rm4, rm5) 0.8 мкм (rm6,rm7) 0.1 мкм (rnpoi,	3 мкм – 1 м (rap) 0.12 мкм – 1 м (rm1) 0.14 мкм – 1 м (rm2, rm3,rm4, rm5) 0.42 мкм – 1 м (rm6, rm7)	Параметр взаимосвязан с сопротивлением резистора

Имя параметра	Описание	Значение по умолчанию	Диапазон изменения (допустимые значения)	Комментарий
		gppoi) 1 мкм (rhiporpo) 0.46 мкм (rnodrpo, rprodopo, rprodopo) 0.44 мкм (rpro, rnporpo, rpporpo)	0.1 мкм – 1 м (rpoi, gppoi) 1 мкм – 1 м (rhiporpo) 0.24 мкм – 1 м (rnodrpo, rpporpo, rprodopo, rpporpo) 5 мкм – 1 м (rpro)	
Length	Длина резистора	3 мкм (rap) 0.485 мкм (rm1) 0.5 мкм (rm2, rm3,rm4, rm5) 1.35 мкм (rm6, rm7) 0.6 мкм (rpoi, rppoi) 3 мкм (rhiporpo) 2 мкм (rnodrpo, rnporpo, rprodopo, rpporpo) 20 мкм (rpro)	3 мкм – 1 м (rap) 0.485 мкм – 1 м (rm1) 0.5 мкм – 1 м (rm2, rm3,rm4, rm5) 1.35 мкм – 1 м (rm6, rm7) 0.6 мкм – 1 м (rpoi, rppoi) 3 мкм – 1 м (rhiporpo) 0.43 мкм – 1 м (rnodrpo, rnporpo, rprodopo, rpporpo) 0.24 мкм – 1 м (rpro)	Параметр взаимосвязан с сопротивлением резистора
Sense (sense)	Чувствительность	"0" (rhiporpo, rnodrpo, rpro, rnporpo, rprodopo, rpporpo)	0-7	Недоступен в данной версии КСП
Number of Heads (nhead)	Количество сторон с возможностью контактирования	"2" (rhiporpo, rnodrpo, rpro, rprodopo, rpporpo)	"0", "1", "2"	При "0"-контакты отсутствуют, при "1"-контакты располагаются с одной стороны резистора, при "2"- контакты располагаются с двух сторон резистора
Number of ct rows on heads (nbrOfContacts)	Количество пар контактов на каждой стороне	"2" (rhiporpo, rnodrpo, rpro, rnporpo, rprodopo, rpporpo)	1-10	–

Имя параметра	Описание	Значение по умолчанию	Диапазон изменения (допустимые значения)	Комментарий
Use RPO.EX.5 (increasedRPOext)	Использование правила RPO.EX.5	"Включено"	"Включено""Выключено"	Для более подробной информации см. [DRM]
Description	Описание прибора	—	—	—

3.5 Дополнительная библиотека RF элементов cmos090_rf

Библиотека **cmos090_rf** содержит дополнительные RF элементы, созданные специально для технологии HCMOS10LP и описанные на различных уровнях проектирования. Вся технологическая информация, необходимая для работы с данными элементами, содержится в технологической части библиотеки cmos090.

Элементы библиотеки содержат следующие основные представления (views):

- **auCdl** – используется в качестве стоп-view при трансляции электрической схемы в CDL-формат;
- **auLvs** – используется при создании нетлиста средствами Analog LVS (в частности используется в качестве стоп-view при верификации топологии средствами САПР Cadence Diva);
- **ivpcell** – используется при экстракции элементов из топологии средствами САПР Cadence Diva (для получения представления extracted)
- **layout** – топологическое представление элемента, для всех элементов библиотеки является параметризованной ячейкой (rcell);
- **symbol** – символьное представление элемента;
- **verilog** – используется при функционально-логическом моделировании.

Кроме перечисленных представлений, каждый элемент имеет по крайней мере одно представление, начинающееся с префикса “**Sim**” и предназначенное специально для моделирования данного элемента или группы элементов.

Только представления “**layout**” и “**symbol**” используются при создании топологии и электрической схемы проекта соответственно, остальные представления необходимы для корректной работы с КСП (верификации, моделирования и т.д.) и не должны напрямую использоваться разработчиками.

Библиотека **cmos090_rf** разделена на категории, каждая из которых включает группу элементов, объединенных по какому-либо свойству или признаку (тип, назначение и т.д.). Ниже представлен полный список категорий библиотеки:

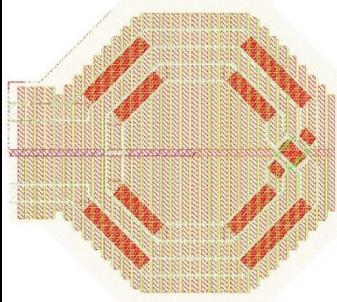
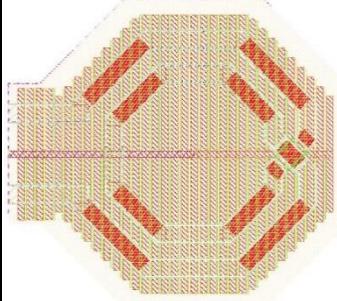
- CMOSRF (RF МОП-транзисторы на тонком окисле 2.1 нм)
- CMOS25RF (RF МОП-транзисторы на толстом окисле 5.0 нм)
- INDUCTORS (индукторы)
- VARACTORS (варакторы)

Далее в этой главе приведен список и краткое описание элементов, входящих в состав библиотеки **cmos090_rf**. Условное разделение элементов на категории и обозначения аналогичны используемым при описании библиотеки cmos090.

3.5.1 RF МОП-транзисторы (4 элемента)

Имя элемента	Описание	Категория (Library Manager)	Характеристики	Символьное представление	Топологическое представление	Имя модели (default)	CDL имя
nsvtrf ¹	N-канальный транзистор со стандартным пороговым напряжением (LP NMOS Standard Vt для RF применений)	CMOSRF	Толщина окисла $t_{ox} = 2.1$ нм, 1.2 В P^+ - охрана			nsvtrf	nsvtrf
psvtrf ¹	P-канальный транзистор со стандартным пороговым напряжением (LP PMOS Standard Vt для RF применений)	CMOSRF	Толщина окисла $t_{ox} = 2.1$ нм, 1.2 В N^+ - охрана			psvtrf	psvtrf
nsvt25rf ¹	N-канальный транзистор с толстым окислом (NMOS GO2 для RF применений)	CMOS25RF	Толщина окисла $t_{ox} = 5.0$ нм, 2.5 В P^+ - охрана			nsvt25rf	nsvt25rf
psvt25rf ¹	P-канальный транзистор с толстым окислом (PMOS GO2 для RF применений)	CMOS25RF	Толщина окисла $t_{ox} = 5.0$ нм, 2.5 В N^+ - охрана			psvt25rf	psvt25rf

3.5.2 Индукторы (2 элемента)

Имя элемента	Описание	Категория (Library Manager)	Характеристики	Символьное представление	Топологическое представление	Имя модели (default)	CDL имя
ind_sym_nw ¹	Симметричная катушка индуктивности	INDUCTORS		IN — omm — OUT SUB		ind_sym_nw	ind_sym_nw
ind_dif_nw ¹	Дифференциальная катушка индуктивности	INDUCTORS		IN — omm — MP — OUT SUB		ind_dif_nw	ind_dif_nw

3.5.3 Варакторы (2 элемента)

Имя элемента	Описание	Категория (Library Manager)	Характеристики	Символьное представление	Топологическое представление	Имя модели (default)	CDL имя
var_sg_nmos25 ¹	Варактор на основе N-канального транзистора с толстым окислом (NMOS GO2)	VARACTORS	Толщина окисла $t_{ox} = 5.0$ нм, 2.5 В			var_sg_nmos25	var_sg_nmos25
var_sg_pmos25 ¹	Варактор на основе P-канального транзистора с толстым окислом (PMOS GO2)	VARACTORS	Толщина окисла $t_{ox} = 5.0$ нм, 2.5 В			var_sg_pmos25	var_sg_pmos25

3.6 Описание параметров элементов библиотеки cmos090_rf

Далее приведен список и описание доступных для редактирования CDF-параметров элементов библиотеки cmos090_rf.

3.6.1 CDF-параметры RF МОП-транзисторов при создании электрической схемы (schematic view)

Имя параметра	Описание	Значение по умолчанию	Диапазон изменения (допустимые значения)	Комментарий
Width(drawn) (w)	Ширина транзистора	мин. значение	0.12 мкм – 1 м ($t_{ox} = 2.1\text{нм}$) 0.4 мкм – 1 м ($t_{ox} = 5\text{нм}$)	Суммарная ширина с учетом количества “пальцев” (параллельных затворов) транзистора
Length(drawn) (l)	Длина транзистора	мин. значение	0.1 мкм – 1 м ($t_{ox} = 2.1\text{нм}$) 0.28 мкм – 1 м ($t_{ox} = 5\text{нм}$)	Длина канала транзистора
Number of fingers (nbing)	Количество “пальцев”	1	1 – 8333334($t_{ox} = 2.1\text{нм}$) 1 – 2500000($t_{ox} = 5\text{нм}$)	Количество параллельных пальцев (затворов) транзистора
Nb of devices in // (m)	Множитель	1	$m > 0$	В моделировании участвуют m копий элемента, включенных параллельно
Source as first access (srcefirst)	Порядок следования истока	"1"	"0", "1"	–
Drain condition (drain_condition)	Параметры стока	"model"	"model", "custom"	При выборе "custom" позволяет выбрать параметры стока вручную
При выборе "custom"				
Drain area (ad)	Площадь стока	–	–	Пользовательское значение площади стока
Drain Perimeter (pd)	Периметр стока	–	–	Пользовательское значение периметра стока
Source condition (source_condition)	Параметры истока	"model"	"model", "custom"	При выборе "custom" позволяет выбрать параметры истока вручную
При выборе "custom"				
Source area (as)	Площадь истока	–	–	Пользовательское значение площади истока
Source Perimeter (ps)	Периметр истока	–	–	Пользовательское значение периметра истока
mismatch (mismatch)	Рассогласование элемента	"1"	"0", "1"	Рассогласование (mismatch) элемента (используется при моделировании)

Имя параметра	Описание	Значение по умолчанию	Диапазон изменения (допустимые значения)	Комментарий
Stress Condition (stress_condition)		"model"	"model", "custom"	При выборе "custom" позволяет выбрать параметры стока вручную
При выборе "custom"				
Poly to Active Distance (po2act)	Расстояние от поликремния до толстого окисла	—	—	Пользовательское значение
Nb of gate access (ngcon)	Количество возможных соединений с затвором	"1"	"1","2"	"1"-контакты на затворе прорисовываются с одной стороны "2"-контакты на затворе прорисовываются с двух сторон
Sense	Чувствительность	"0"	"0", "1"	Недоступен в данной версии КСП
Verilog Time Delay (td)	Время задержки	1n	—	
Verilog Device (dev)	Verilog модель	"nsvt25rf"	"nsvt25rf", "rnsvt25rf", "tranif1", "rtranif1".	Применяется для n-канальных транзисторов "nsvt25rf"
		"psvt25rf"	"psvt25rf", "rpsvt25rf", "tranif1", "rtranif1".	Применяется для p-канальных транзисторов "psvt25rf"
		"nsvtrf"	"nsvtrf", "rnsvtrf", "tranif1", "rtranif1".	Применяется для n-канальных транзисторов "nsvtrf"
		"psvtrf"	"psvtrf", "rpsvtrf", "tranif1", "rtranif1".	Применяется для p-канальных транзисторов "psvtrf"
Disable Callbacks	Отключить Callbacks	Выключен	Выключен/Включен	
Description	Описание прибора	—	—	—
Info	Информация о приборе	—	—	—

3.6.2 CDF-параметры RF МОП-транзисторов при создании топологии (layout view) с помощью параметризованных ячеек (pcells)

Имя параметра	Описание	Значение по умолчанию	Диапазон изменения (допустимые значения)	Комментарий
Width(drawn) (w)	Ширина транзистора	мин. значение	0.12 мкм – 1 м ($t_{ox}=2.1\text{нм}$) 0.4 мкм – 1 м ($t_{ox} = 5\text{нм}$)	Суммарная ширина с учетом количества “пальцев” (параллельных затворов) транзистора
Length(drawn) (l)	Длина транзистора	мин. значение	0.1 мкм – 1 м ($t_{ox} = 2.1\text{нм}$) 0.28 мкм – 1 м ($t_{ox} = 5\text{нм}$)	Длина канала транзистора. Для дрейфовых транзисторов не редактируемый параметр
Number of fingers (nfing)	Количество “пальцев”	1	1 – 8333334($t_{ox} = 2.1\text{нм}$) 1 – 2500000($t_{ox} = 5\text{нм}$)	Количество параллельных пальцев (затворов) транзистора
Source as first access (srcefirst)	Порядок следования истока	"1" (исток первый)	"0", "1"	Позволяет изменять порядок следования стока/истока
Nb of gate access (ngcon)	Количество возможных соединений с затвором	"1"	"1", "2"	"1"-контакты на затворе прорисовываются с одной стороны "2"-контакты на затворе прорисовываются с двух сторон
Sense	Чувствительность	"0"	0-7	Недоступен в данной версии КСП
Gate Connection	Соединение контактов затвора	Выключен	Выключен/Включен	Применяется, когда параметр ngcon принимает значение "2"
Description	Описание прибора	–	–	–
Ring on the right	Покрытие слоем M1 правой стороны кольца подложки и прорисовка контактов	Включен	Выключен/Включен	–
Ring on the left	Покрытие слоем M1 левой стороны кольца подложки	Выключен	Выключен/Включен	–

3.6.3 CDF-параметры индукторов при создании электрической схемы (schematic view)

Имя параметра	Описание	Значение по умолчанию	Диапазон изменения (допустимые значения)	Комментарий
Recalculate Inductor (calcmode)	Режимы ввода значения индуктивности	"Value"	"Value", "Geometry"	При режиме "Value" параметр "Is" можно изменить, меняя параметры "nbtturns", "w" и "d", а в режиме "Geometry" можно зафиксировать значение параметра "c" и подобрать необходимые параметры "nbtturns", "w" и "d".
Inductance value (Is)	Индуктивность	Мин. значение	6.9083e-10 Гн-1.7263e-08 Гн	—
Number of turns (nbtturns)	Количество витков в катушке индуктивности	2	2-6 (натуральное значение)	—
Width of coil (w)	Ширина витка катушки индуктивности	11.99 мкм	8.0 мкм - 11.99 мкм	—
Diameter (d)	Диаметр витка катушки индуктивности	90 мкм	90 мкм – 250 мкм	—
Length (l)	Длина катушки индуктивности	879.884 мкм	823.692 мкм - 7526.09 мкм	Не редактируемый параметр. Зависит от параметров "nbtturns", "w" и "d".
Frequency of use (fq)	Используемая частота	1e09 Гц	—	Используется при моделировании с помощью симуляторов: Spectre и старых версий Eldo, когда используется стандартная модель(model(standard))
Middle Point Access (simp)	Расположение вывода терминала "mp"	"short"	"short", "long"	"short"-вывод располагается слева, "long"-вывод располагается справа
Disable Callbacks	Отключить Callbacks	Выключен	Выключен/Включен	—
Description	Описание прибора	—	—	—
Info	Информация о приборе	—	—	—

3.6.4 CDF-параметры индукторов при создании топологии (*layout view*) с помощью параметризованных ячеек (*pcells*)

Имя параметра	Описание	Значение по умолчанию	Диапазон изменения (допустимые значения)	Комментарий
Recalculate Inductor (calcmode)	Режимы ввода значения индуктивности	"Value"	"Value", "Geometry"	При режиме "Value" параметр "ls" можно изменить, меняя параметры "nbtturns", "w" и "d", а в режиме "Geometry" можно зафиксировать значение параметра "c" и подобрать необходимые параметры "nbtturns", "w" и "d".
Inductance value (ls)	Индуктивность		7.15915y-10 Гн - 1.69863e-08 Гн	—
Number of turns (nbtturns)	Количество витков в катушке индуктивности	2	2-6 (натуральное значение)	—
Width of coil (w)	Ширина витка катушки индуктивности	11.99 мкм	8.0 мкм - 11.99 мкм	
Diameter (d)	Диаметр витка катушки индуктивности	90 мкм	90 мкм – 250 мкм	—
Length (l)	Длина катушки индуктивности	879.884 мкм	823.692 мкм - 7526.09 мкм	Не редактируемый параметр. Зависит от параметров "nbtturns", "w" и "d".
Frequency of use (fq)	Используемая частота	1e09 Гц		—
Middle Point Access (simp)	Расположение вывода терминала "mp"	"short"	"short", "long"	"short"-вывод располагается слева, "long"-вывод располагается справа
Description	Описание прибора	—	—	—
Dummies protection enclosure (odumprot)	Расстояние от прибора до фиктивных областей	0.0	—	—
Orientation of output (al)	Ориентация выхода	"180"	"0","90","180","270"	—

3.6.5 CDF-параметры варакторов при создании электрической схемы (schematic view)

Имя параметра	Описание	Значение по умолчанию	Диапазон изменения (допустимые значения)	Комментарий
Recalculate Capacitor (calcmode)	Режимы ввода значения емкости	"Value"	"Value", "Geometry"	При режиме "Value" параметр "c" можно изменить, меняя параметры "w", "nbfp" и "l", а в режиме "Geometry" можно зафиксировать значение параметра "c" и подобрать необходимые параметры "w", "nbfp" и "l"
Capacitance (c)	Емкость	1e-12	2e-14 Ф – 1e-11 Ф	–
Finger width (w)	Ширина пальца	10.52 мкм (var_sg_nmos25) 10.44 мкм (var_sg_pmos25)	3.0 мкм – 40.0 мкм	–
Finger number (nbfp)	Количество пальцев	8	1 – 50	–
Length (l)	Длина	1 мкм	0.35 мкм – 2 мкм	–
Disable Callbacks	Отключить Callbacks	Выключен	Выключен/Включен	–
Description	Описание прибора	–	–	–
Info	Информация о приборе	–	–	–

3.6.6 CDF-параметры варакторов при создании топологии (layout view) с помощью параметризованных ячеек (pcells)

Имя параметра	Описание	Значение по умолчанию	Диапазон изменения (допустимые значения)	Комментарий
Recalculate Capacitor (calcmode)	Режимы ввода значения емкости	"Value"	"Value", "Geometry"	При режиме "Value" параметр "c" можно изменить, меняя параметры "w", "nbfp" и "l", а в режиме "Geometry" можно зафиксировать значение параметра "c" и подобрать необходимые параметры "w", "nbfp" и "l"
Capacitance (c)	Емкость	1e-12	2e-14 Ф – 1e-11 Ф	–

Имя параметра	Описание	Значение по умолчанию	Диапазон изменения (допустимые значения)	Комментарий
Finger width (w)	Ширина пальца	10.52 мкм (var_sg_nmos25) 10.44 мкм (var_sg_pmos25)	3.0 мкм – 40.0 мкм	–
Finger number (nbfp)	Количество пальцев	8	1 – 50	–
Length (l)	Длина	1 мкм	0.35 мкм – 2 мкм	–
Description	Описание прибора	–	–	–

4 Создание электрической схемы проекта

4.1 Создание библиотеки проекта

Перед тем как приступить к разработке нового проекта, необходимо создать пользовательскую библиотеку, в которой будут находиться все его компоненты. Для этого в окне CIW следует выбрать пункт меню *File->New->Library....*. В появившейся форме нужно указать имя создаваемой библиотеки (“Design_H10”), ее местонахождение (“.../H10”) и выбрать опцию “Attach to an existing techfile” (рис. 4.1).

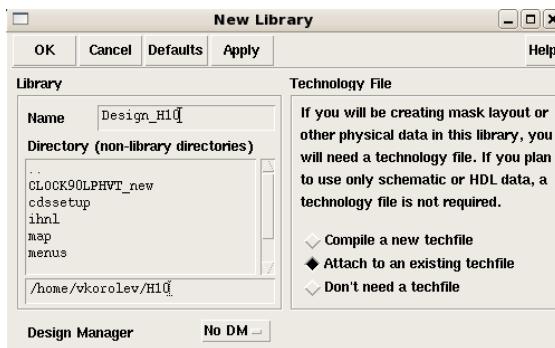


Рис. 4.1. Создание новой библиотеки.

После нажатия кнопки “OK” необходимо выбрать из предложенного списка технологическую библиотеку **cmos090** в поле “Technology Library” (рис. 4.2).



Рис. 4.2. Привязка технологической библиотеки.

4.2 Создание электрической схемы

После создания библиотеки можно приступить к вводу электрической схемы проекта. Для этого используется редактор Virtuoso Schematic Editor. Основные операции при создании электрической схемы включают: создание ячейки с соответствующим видом, выбор и расположение элементов, редактирование свойств объектов, прорисовка шин межсоединений, добавление выводов и текстовых меток и т.д.

В качестве примера создадим электрическую схему логического элемента 2И-НЕ. Для этого необходимо:

- 1) В окне CIW выбрать пункт меню *File->New->Cellview....*.

- 2) В появившейся форме необходимо задать имя созданной библиотеки (“Design_H10”), имя ячейки (“NAND2”) и название представления (по умолчанию задается “schematic”, для совместимости с библиотеками стандартных ячеек для данной технологии следует изменить его на “cmos_sch”), а в поле “Tool” выбрать Composer-Schematic (рис. 4.3).

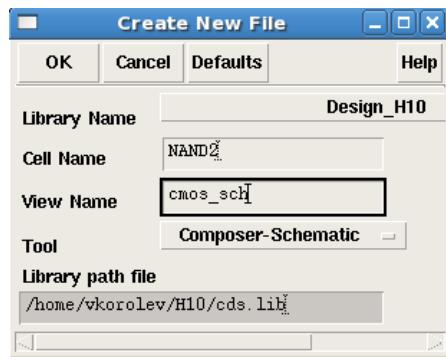


Рис. 4.3. Создание электрической схемы проекта.

- 3) В окне редактора Virtuoso Schematic Editor ввести электрическую схему элемента 2И-НЕ, используя примитивы из библиотеки **cmos090** (рис. 4.4).

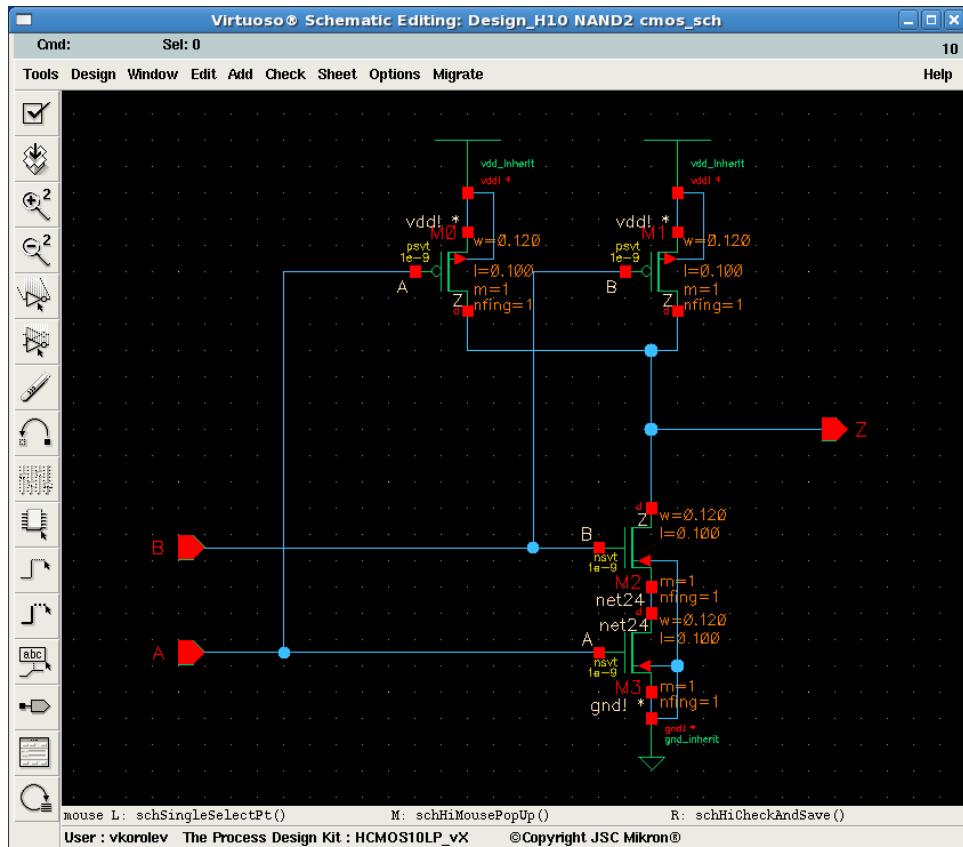


Рис. 4.4. Электрическая схема проекта.

4.3 Создание символа элемента

После завершения ввода электрической схемы логического элемента необходимо создать его символьное представление. Для этого необходимо:

- 1) В окне редактора Virtuoso Schematic Editor выбрать пункт меню *Design->Create Cellview->From Cellview....*. В возникшем окне задать название символьного представления (по умолчанию “symbol”) и используемый для его создания инструмент Composer-Symbol в поле “Tool / Data Type” (рис. 4.5).

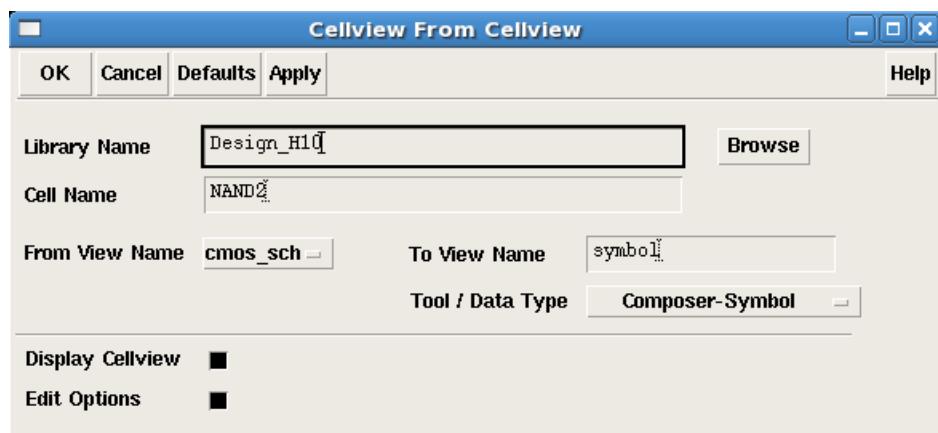


Рис. 4.5. Создание символьного представления элемента.

- 2) Затем в форме “Symbol Generation Options” указать расположение выводов символьного представления элемента (рис. 4.6).

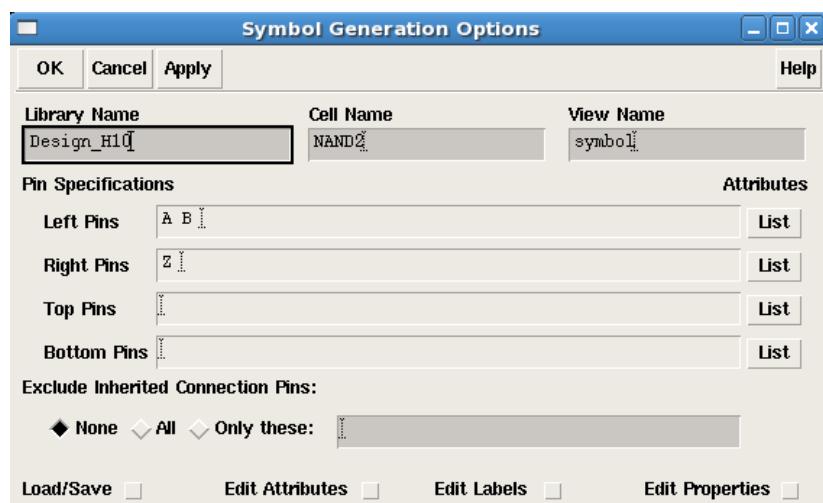


Рис. 4.6. Установка параметров символьного представления элемента.

- 3) После установки всех параметров и нажатия кнопки “OK” будет автоматически создан шаблон символьного представления элемента, который затем может быть отредактирован пользователем в соответствии с его функциональностью (рис. 4.7).

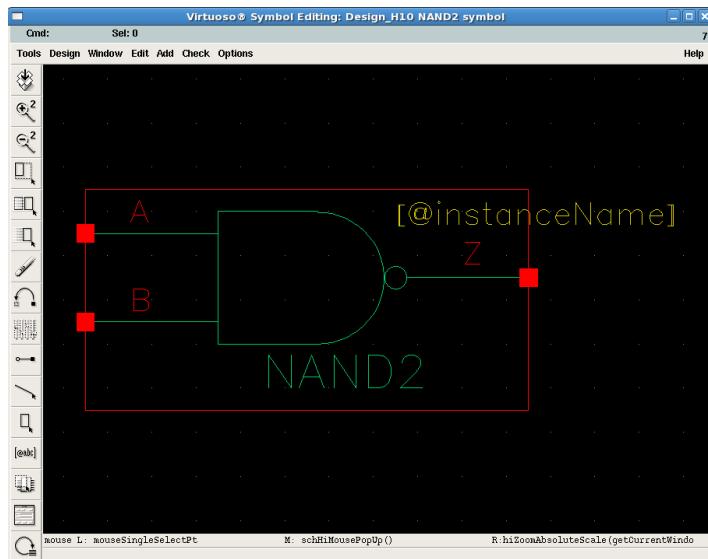


Рис. 4.7. Прорисовка символического представления элемента.

4.4 Создание схемы тестовых воздействий

Для создания схемы тестовых воздействий необходимо создать новый проект, в котором задать все необходимые источники напряжения/тока, нагрузочные элементы и т.д. В общем случае схема тестовых воздействий содержит: моделируемый элемент (например, логический элемент 2И-НЕ), источники земли и питания, источники постоянного/импульсного напряжения/тока, выходную нагрузку. Пример схемы тестовых воздействий для рассматриваемого в данном разделе примера изображен на рис. 4.8.

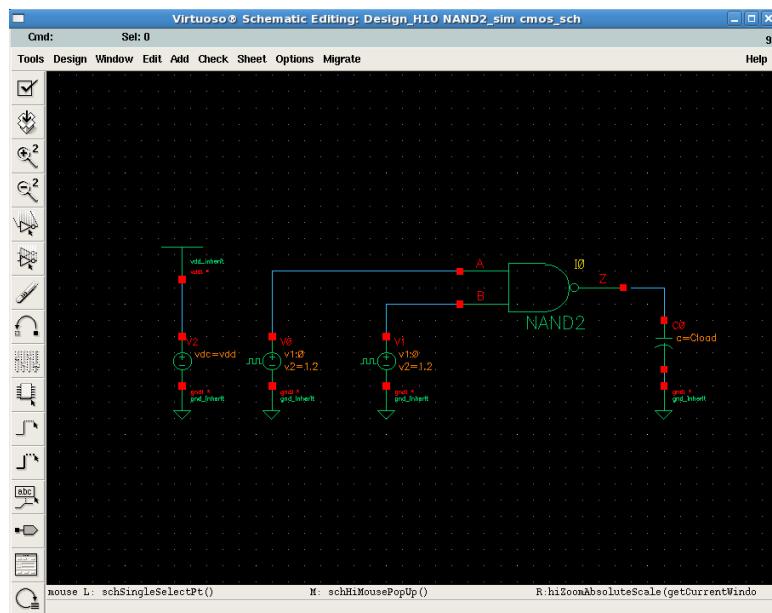


Рис. 4.8. Пример схемы тестовых воздействий для логического элемента 2И-НЕ.

5 Моделирование электрической схемы проекта

После создания электрической схемы и схемы тестовых воздействий проекта можно переходить к следующему этапу проектирования – схемотехническому моделированию с использованием описанных в предыдущем разделе Spice-моделей элементов библиотеки.

5.1. Подключение моделей в Analog Design Environment (ADE)

В данной версии КСП для управления процессом моделирования используется система ADEKit, интегрированная в Analog Design Environment (ADE). Система ADEKit обеспечивает наглядное и гибкое управление параметрами моделей, модельными файлами и углами моделирования, позволяя разработчику наиболее точно определить условия расчета для каждого типа устройств.

5.1.1 ADE-L

Для подключения моделей в среде ADE необходимо:

- 1) Выбрать пункт меню *Tools->*Setup Corners ...* в главном окне ADE (рис. 5.1).

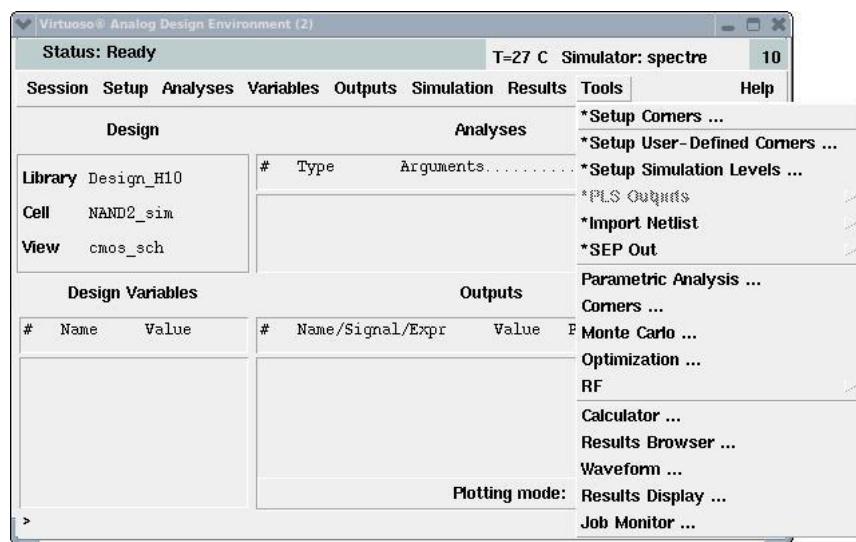


Рис.5.1. Запуск графической формы для подключения моделей в ADE.

- 2) В появившемся окне “Setup Corners” задать углы моделирования для каждого типа устройств (по умолчанию задан типовой или номинальный случай расчета), используя доступные графические элементы управления (рис. 5.2).
- 3) Сохранить выбранные углы моделирования, нажав кнопку “Save Model File” в верхней части окна, либо выбрав пункт меню *Model File->Save* (рис. 5.2).

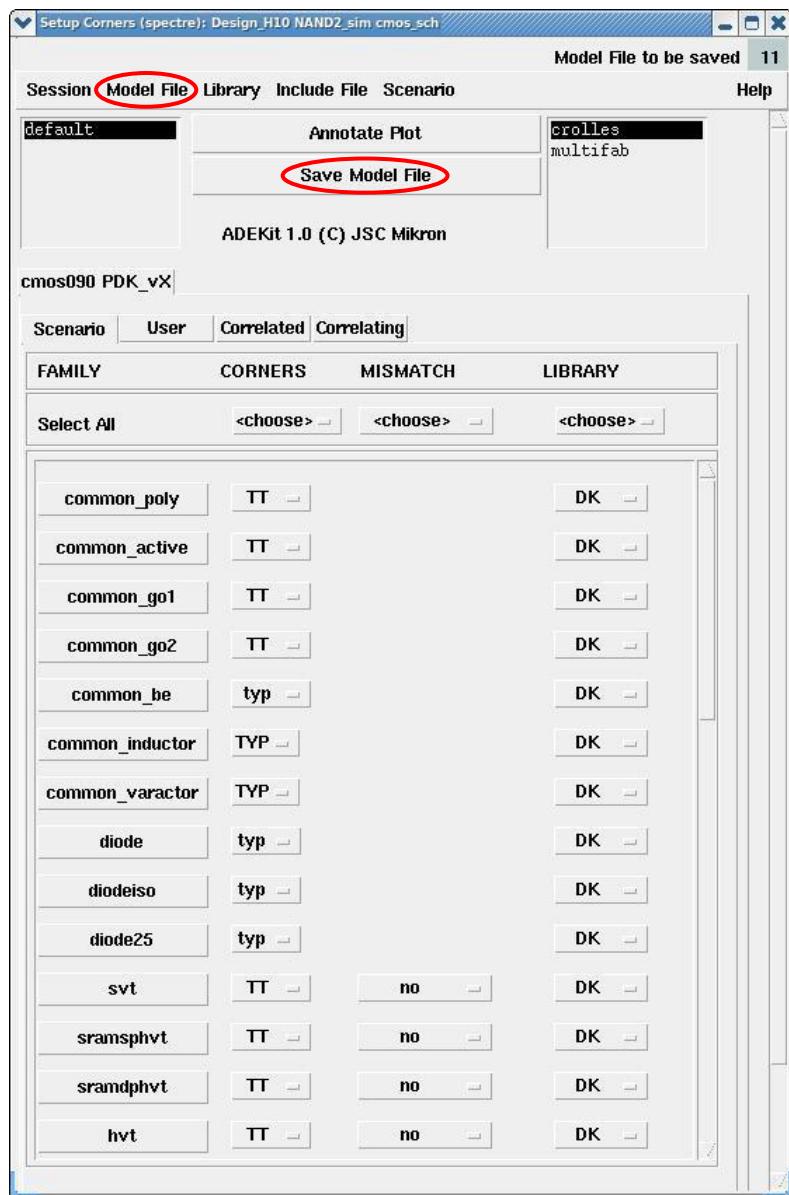


Рис. 5.2. Графическая форма “Setup Corners”.

После сохранения заданных углов моделирования в рабочей директории проекта (Project Directory) формируется файл “corners.scs”, содержащий подключение модельных файлов в соответствии с выбранными углами моделирования (рис. 5.3). Данный файл автоматически подключается (посредством файла “models.scs”, содержащего директиву include “corners.scs”) для последующего моделирования в поле “Definition Files” в окне “Simulation Files Setup” (рис. 5.4) (доступно через пункт меню *Setup->Simulation Files ...* главного окна ADE).

```

//-----
// Simulation Corners File for simulator spectre scenario default
// Dec 13 14:10:19 2010
//-----
include "/home/vkalashnikov/simulation/NAND2_sim/spectre/cmos_sch/netlist/corners.scs"
include "/workarea/Libraries/release/HCMOS10LP/PDK_vX/models/spectre//CORNERS/common_poly.scs" section=TT
include "/workarea/Libraries/release/HCMOS10LP/PDK_vX/models/spectre//CORNERS/common_active.scs" section=TT
include "/workarea/Libraries/release/HCMOS10LP/PDK_vX/models/spectre//CORNERS/common_g01.scs" section=TT
include "/workarea/Libraries/release/HCMOS10LP/PDK_vX/models/spectre//CORNERS/common_g02.scs" section=TT
include "/workarea/Libraries/release/HCMOS10LP/PDK_vX/models/spectre//CORNERS/common_be.scs" section=typ
include "/workarea/Libraries/release/HCMOS10LP/PDK_vX/models/spectre//CORNERS/common_inductor.scs" section=TYP
include "/workarea/Libraries/release/HCMOS10LP/PDK_vX/models/spectre//CORNERS/common_varactor.scs" section=TYP
include "/workarea/Libraries/release/HCMOS10LP/PDK_vX/models/spectre//CORNERS/diode.scs" section=typ
include "/workarea/Libraries/release/HCMOS10LP/PDK_vX/models/spectre//CORNERS/diodeiso.scs" section=typ
include "/workarea/Libraries/release/HCMOS10LP/PDK_vX/models/spectre//CORNERS/diode25.scs" section=typ
include "/workarea/Libraries/release/HCMOS10LP/PDK_vX/models/spectre//CORNERS/svt.scs" section=TT
include "/workarea/Libraries/release/HCMOS10LP/PDK_vX/models/spectre//CORNERS/eramsphvt.scs" section=TT
include "/workarea/Libraries/release/HCMOS10LP/PDK_vX/models/spectre//CORNERS/sramdphtv.scs" section=TT
include "/workarea/Libraries/release/HCMOS10LP/PDK_vX/models/spectre//CORNERS/hvt.scs" section=TT
include "/workarea/Libraries/release/HCMOS10LP/PDK_vX/models/spectre//CORNERS/svt25.scs" section=TT
include "/workarea/Libraries/release/HCMOS10LP/PDK_vX/models/spectre//CORNERS/dgnsvt25.scs" section=typ
include "/workarea/Libraries/release/HCMOS10LP/PDK_vX/models/spectre//CORNERS/dgpsvt25.scs" section=typ
include "/workarea/Libraries/release/HCMOS10LP/PDK_vX/models/spectre//CORNERS/cmim.scs" section=typ
include "/workarea/Libraries/release/HCMOS10LP/PDK_vX/models/spectre//CORNERS/cfring.scs" section=typ
include "/workarea/Libraries/release/HCMOS10LP/PDK_vX/models/spectre//CORNERS/cpoly25.scs" section=typ
include "/workarea/Libraries/release/HCMOS10LP/PDK_vX/models/spectre//CORNERS/cpoly25.scs" section=typ
include "/workarea/Libraries/release/HCMOS10LP/PDK_vX/models/spectre//CORNERS/cpoly.scs" section=typ
include "/workarea/Libraries/release/HCMOS10LP/PDK_vX/models/spectre//CORNERS/cpolyp.scs" section=typ
include "/workarea/Libraries/release/HCMOS10LP/PDK_vX/models/spectre//CORNERS/cnat.scs" section=typ
include "/workarea/Libraries/release/HCMOS10LP/PDK_vX/models/spectre//CORNERS/cmsbe.scs" section=typ
include "/workarea/Libraries/release/HCMOS10LP/PDK_vX/models/spectre//CORNERS/pnpv.scs" section=typ
include "/workarea/Libraries/release/HCMOS10LP/PDK_vX/models/spectre//CORNERS/pnvn.scs" section=typ
include "/workarea/Libraries/release/HCMOS10LP/PDK_vX/models/spectre//CORNERS/rpolyn.scs" section=typ
include "/workarea/Libraries/release/HCMOS10LP/PDK_vX/models/spectre//CORNERS/rpolys.scs" section=typ
include "/workarea/Libraries/release/HCMOS10LP/PDK_vX/models/spectre//CORNERS/rndiff.scs" section=typ
include "/workarea/Libraries/release/HCMOS10LP/PDK_vX/models/spectre//CORNERS/rpolyh.scs" section=typ
include "/workarea/Libraries/release/HCMOS10LP/PDK_vX/models/spectre//CORNERS/rpolyp.scs" section=typ
include "/workarea/Libraries/release/HCMOS10LP/PDK_vX/models/spectre//CORNERS/rpdifff.scs" section=typ
include "/workarea/Libraries/release/HCMOS10LP/PDK_vX/models/spectre//CORNERS/rmetal.scs" section=typ
include "/workarea/Libraries/release/HCMOS10LP/PDK_vX/models/spectre//CORNERS/rpolyni.scs" section=typ
include "/workarea/Libraries/release/HCMOS10LP/PDK_vX/models/spectre//CORNERS/rpolypi.scs" section=typ
include "/workarea/Libraries/release/HCMOS10LP/PDK_vX/models/spectre//CORNERS/ind_nw.scs" section=TTP
include "/workarea/Libraries/release/HCMOS10LP/PDK_vX/models/spectre//CORNERS/var_sg_rmos25.scs" section=TYP
include "/workarea/Libraries/release/HCMOS10LP/PDK_vX/models/spectre//CORNERS/var_sg_pmos25.scs" section=TYP

```

Рис. 5.3. Содержимое файла “corners.scs”.

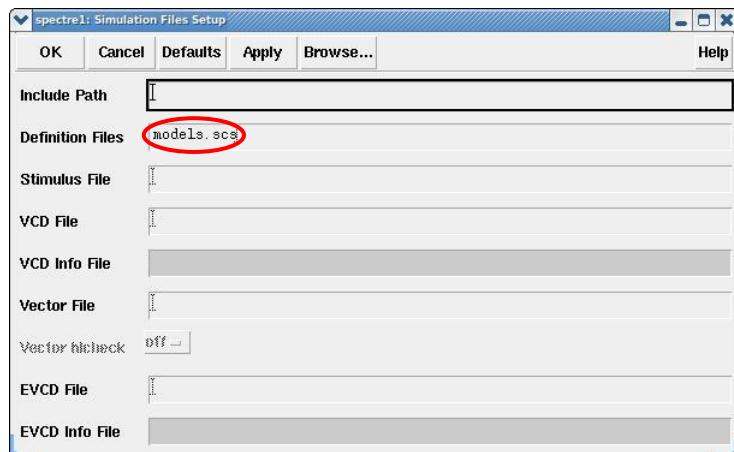


Рис. 5.4. Подключение файла “models.scs”.

5.1.2 ADE-XL

Setup Corners вызывается из ADE-XL через меню "Corner GUI".

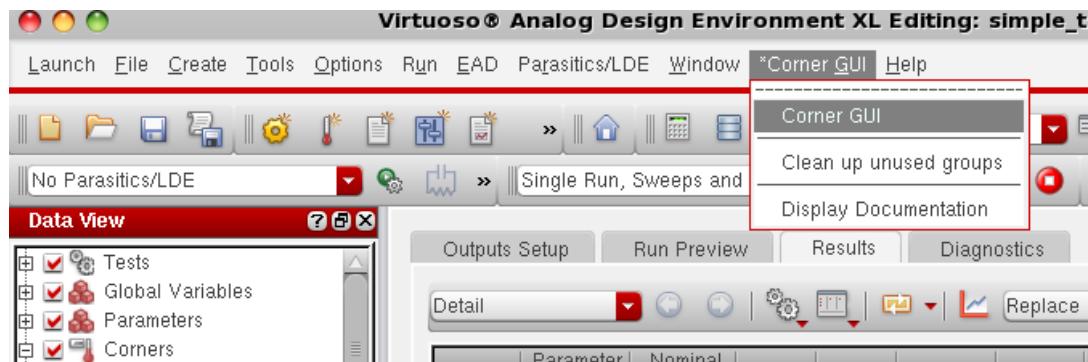


Рис. 5.5. Запуск графической формы для подключения моделей в ADE-XL.

С помощью окна Corner GUI, могут быть созданы новые углы или изменены существующие.

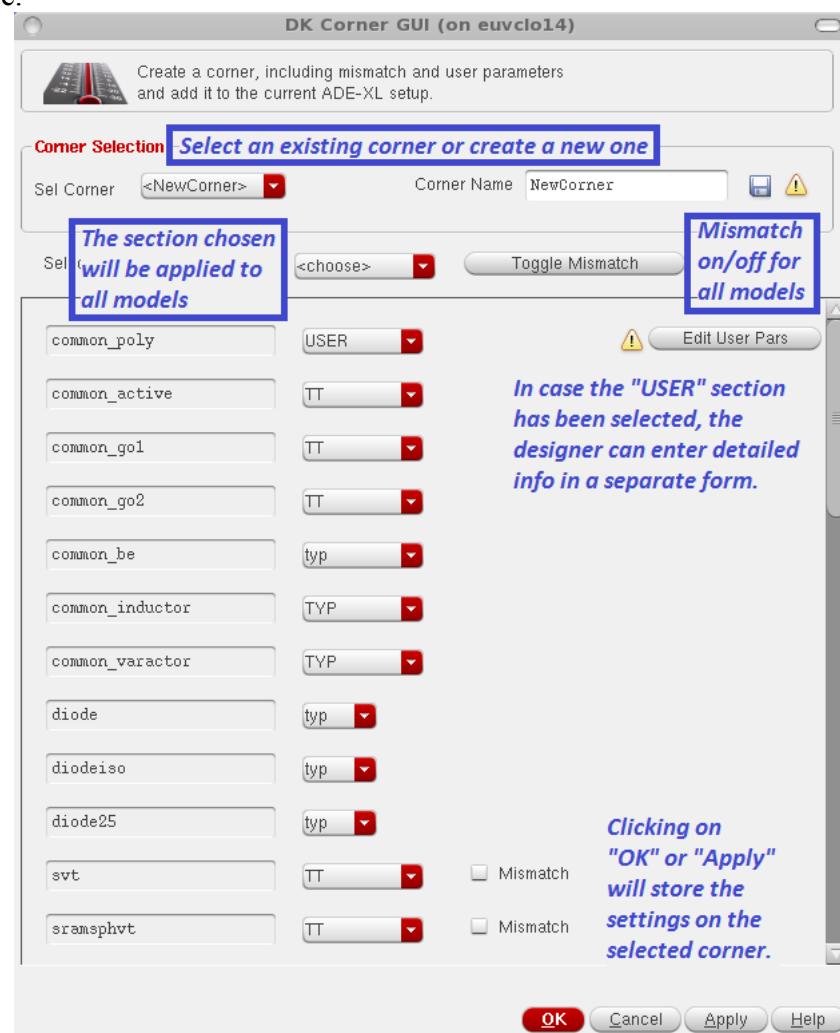


Рис. 5.6. Графическая форма "Setup Corners".

В случае, если для файла модели был выбран раздел "USER", разработчик должен задать значения настраиваемых параметров. Это может быть сделано через окно "Edit User Parameters" вызываемое нажатием кнопки "Edit User Pars" на главной форме.

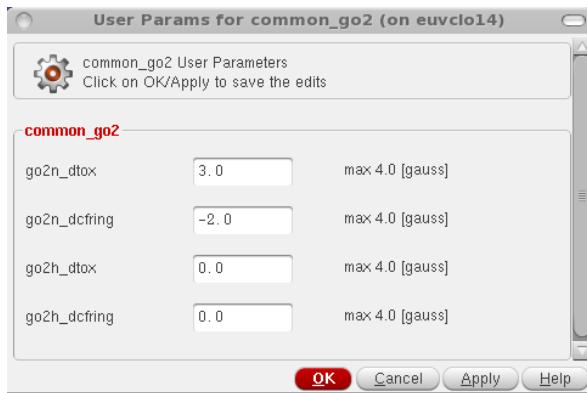
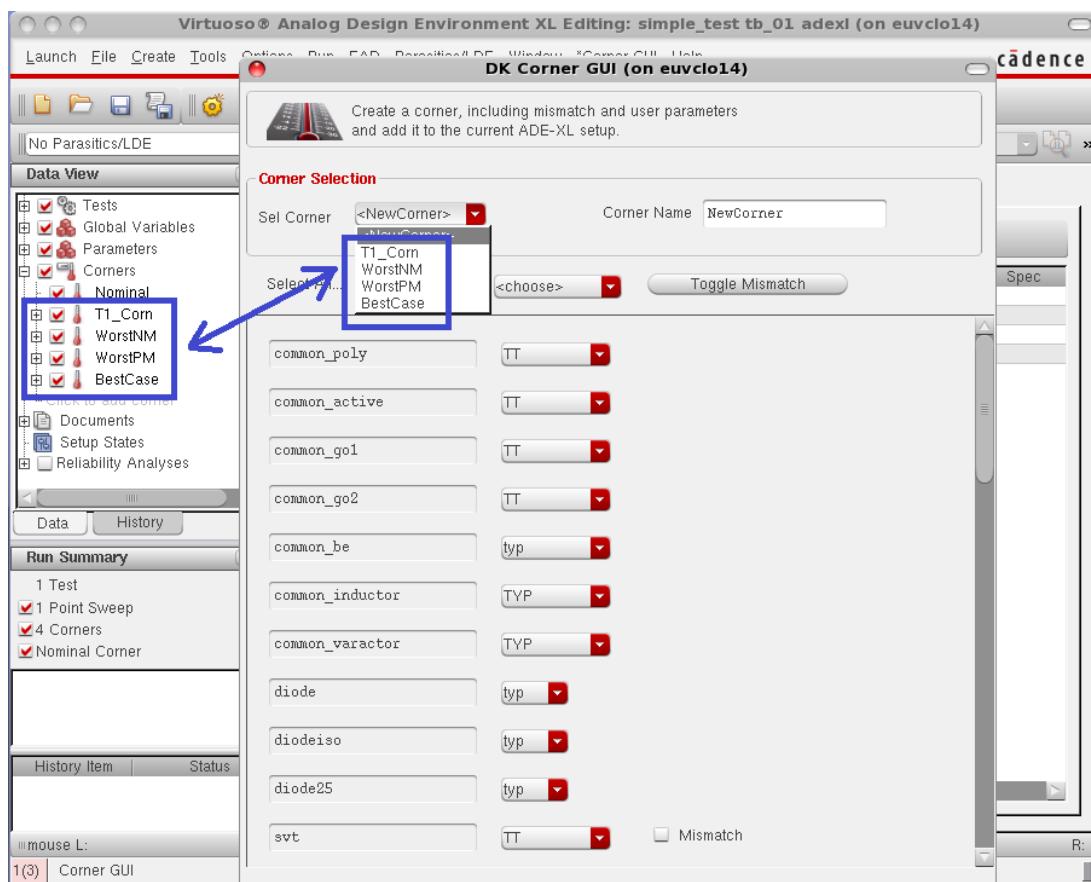


Рис. 5.6. Графическая форма "Edit User Pars".

Все углы, созданные в Corner GUI будут отражены в ADE-XL и могут быть задействованы/исправлены, используя интерфейс ADE-XL.



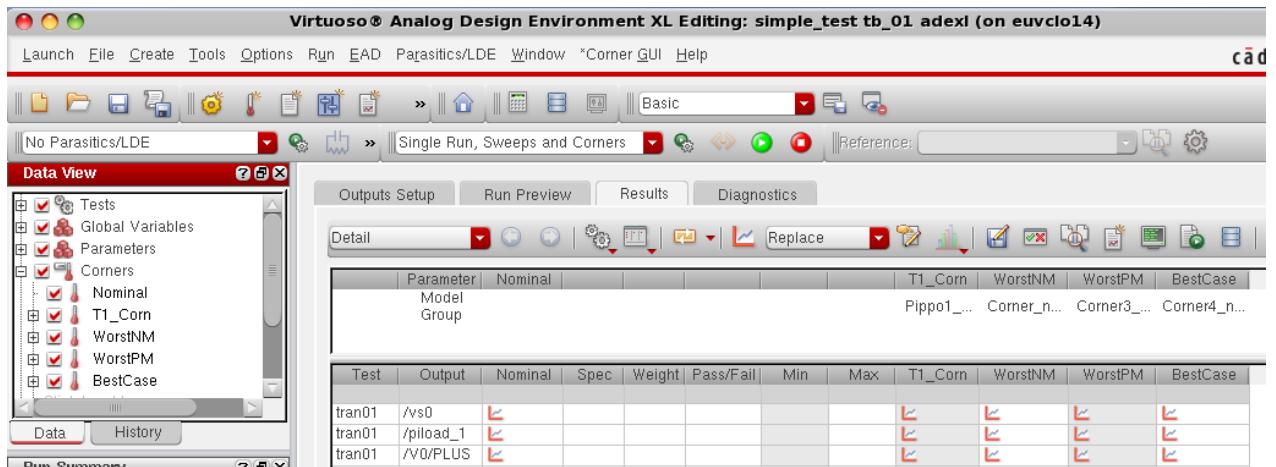


Рис. 5.7. Примеры заполненной графической формы ADE-XL .

5.2 Моделирование электрической схемы средствами САПР Cadence Spectre

Далее описывается процедура моделирования проекта с помощью симулятора Spectre из состава САПР Cadence. Для запуска моделирования необходимо:

- 1) Открыть электрическую схему проекта в Virtuoso Schematic Editor.
- 2) Выбрать пункт меню *Tools*–>*Analog Environment*, после чего появится главное окно Analog Design Environment (рис. 5.5).

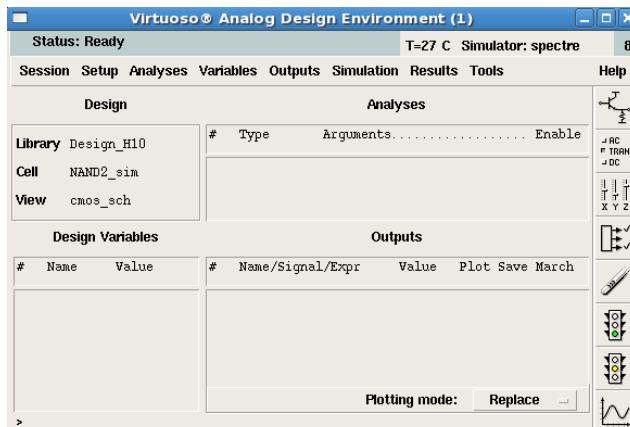


Рис. 5.8. Главное окно ADE сразу после запуска.

- 3) В главном окне ADE выбрать пункт меню *Setup*–>*Simulator/Directory/Host...* В появившейся форме установить *spectre* в качестве симулятора (рис. 5.6).



Рис. 5.9. Форма для выбора симулятора.

4) Задать тип анализа и опции моделирования. В качестве примера рассмотрим временное моделирование для выбранной тестовой схемы. Для этого нужно выбрать пункт меню *Analyses->Choose...* и в открывшемся окне задать тип анализа, точность моделирования, а также все необходимые опции (рис. 5.7). Кроме того, если в проекте используются переменные, то их также следует задать с помощью пункта меню *Variables->Edit....* Для отображения на графике выводов схемы выбрать пункт меню *Outputs->To Be Plotted->Select On Schematic* и указать на схеме нужные цепи (рис. 5.8).

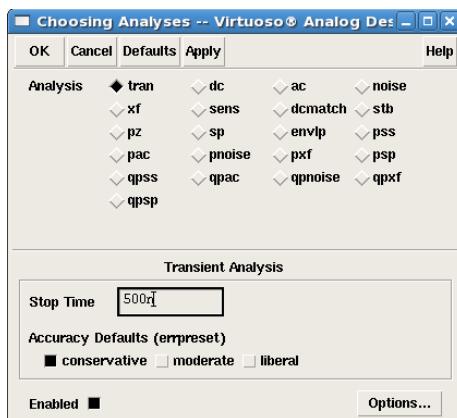


Рис. 5.10. Форма для выбора типа анализа и опций моделирования.

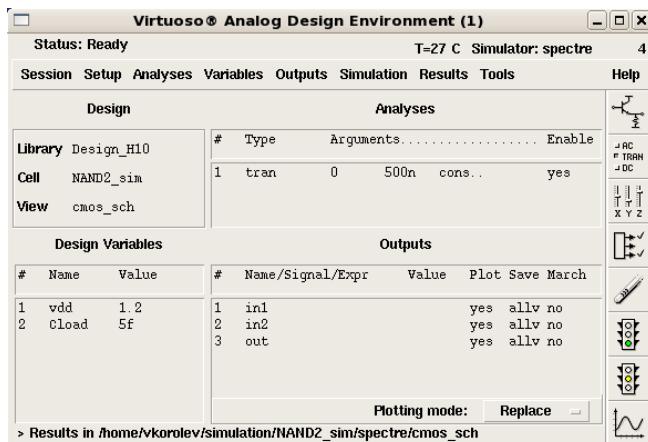


Рис. 5.11. Главное окно ADE после установки всех необходимых параметров моделирования.

- 5) Проверить и изменить, в случае необходимости, подключаемые при моделировании типы моделей (см. раздел 5.1 данного руководства).
- 6) Запустить процесс моделирования, выбрав пункт меню *Simulation->Netlist and Run*. После окончания моделирования появится окно с результатами (рис. 5.9).

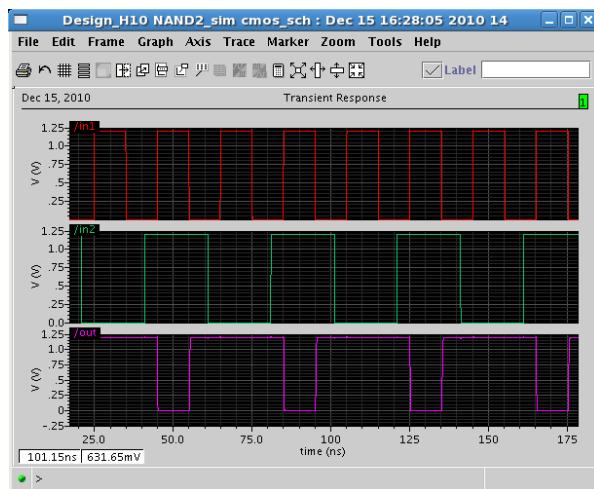
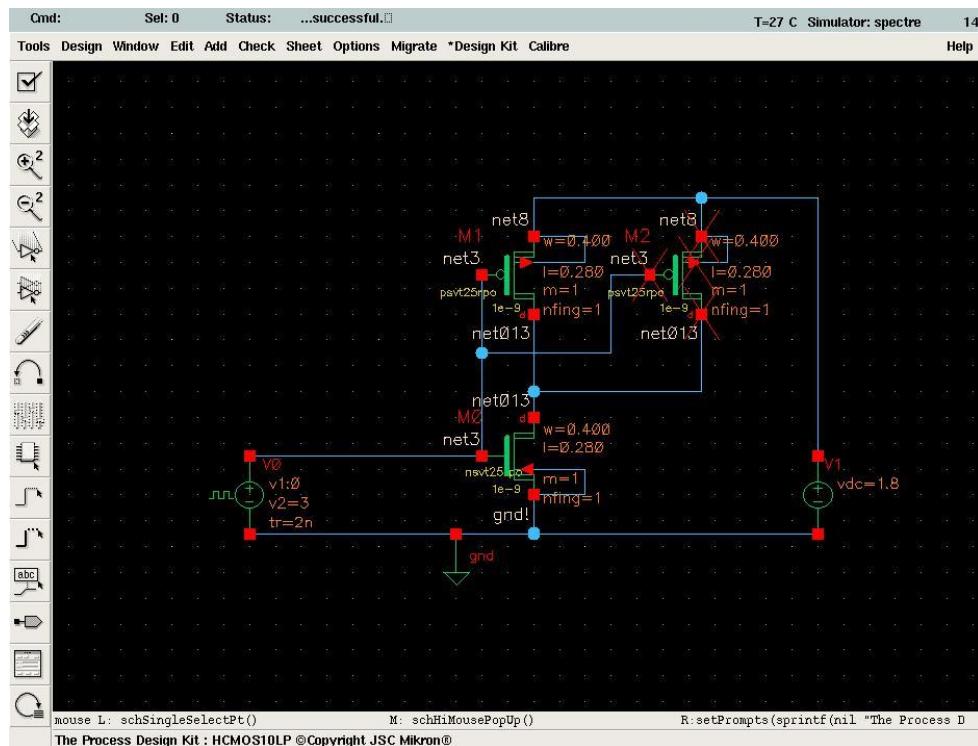


Рис. 5.12. Окно с результатами моделирования.

5.3 Исключение элементов схемы из моделирования.

При необходимости элементы электрической схемы можно “выключать” при проведении моделирования. Для этого необходимо выделить элемент и выбрать пункт “Deactivate/Activate” меню *Design Kit. Отмеченный элемент не будет участвовать в нетлистовании при моделировании схемы. Данная функциональность доступна только из окна Virtuoso Schematic Editor.



6 Создание топологии проекта

В данном разделе описывается автоматический способ создания топологии с помощью Cadence Virtuoso XL Layout, состоящий из трех основных частей:

- **Schematic–Driven–Layout:** генерация топологии элементов проекта из электрической схемы
- **Components Placement:** расположение элементов в топологии
- **Auto & Manual Route:** автоматическая или ручная трассировка соединений между элементами топологии

6.1 Генерация элементов из электрической схемы

В данном разделе описывается автоматический способ создания топологии из электрической схемы проекта. Для реализации указанного маршрута необходимо:

- 1) Открыть электрическую схему проекта.
- 2) В окне Composer Schematic выбрать пункт меню *Tools->Design Synthesis->Layout XL* (см. рис. 6.1). Появится окно, где необходимо задать имя ячейки и ее топологическое представление (“layout”). После этого откроется окно топологического редактора Virtuoso XL Layout Editor.

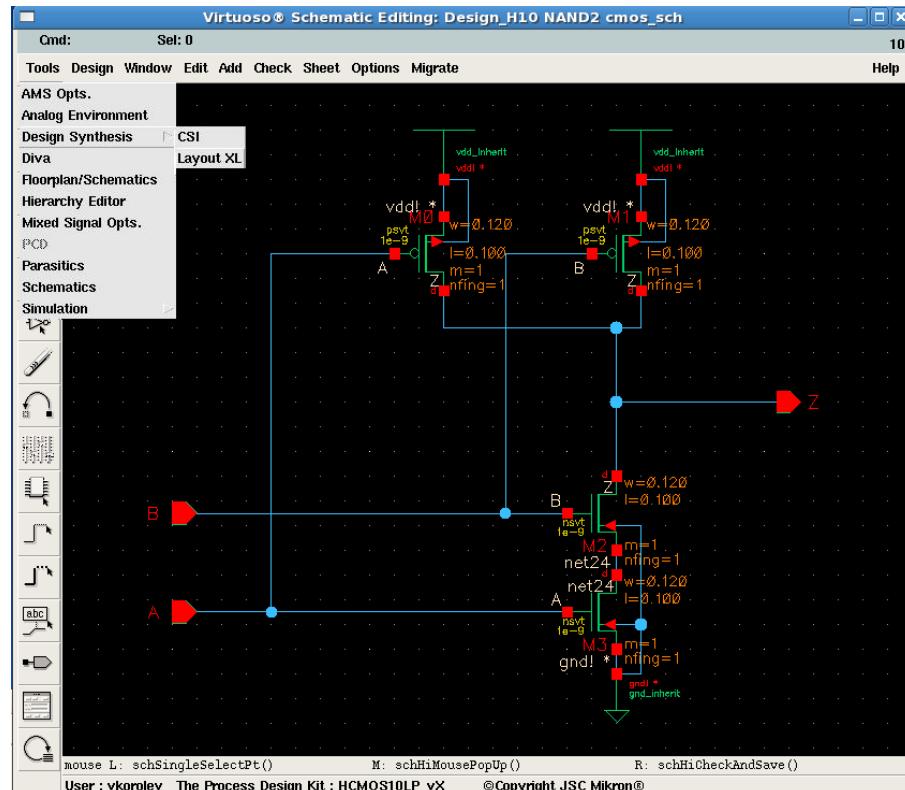


Рис. 6.1. Запуск Virtuoso XL Layout из редактора электрической схемы.

3) В появившемся окне Virtuoso XL Layout выбрать пункт меню *Design->Gen from source....*. В открывшемся диалоговом окне нужно задать все необходимые параметры для генерации топологии: слой для прорисовки выводов, размеры выводов, слой границы ячейки, параметры меток выводов и т.д. (см. рис. 6.2). После выбора всех необходимых параметров генерации в окне Virtuoso XL появятся топологические представления элементов электрической схемы (рис. 6.3).

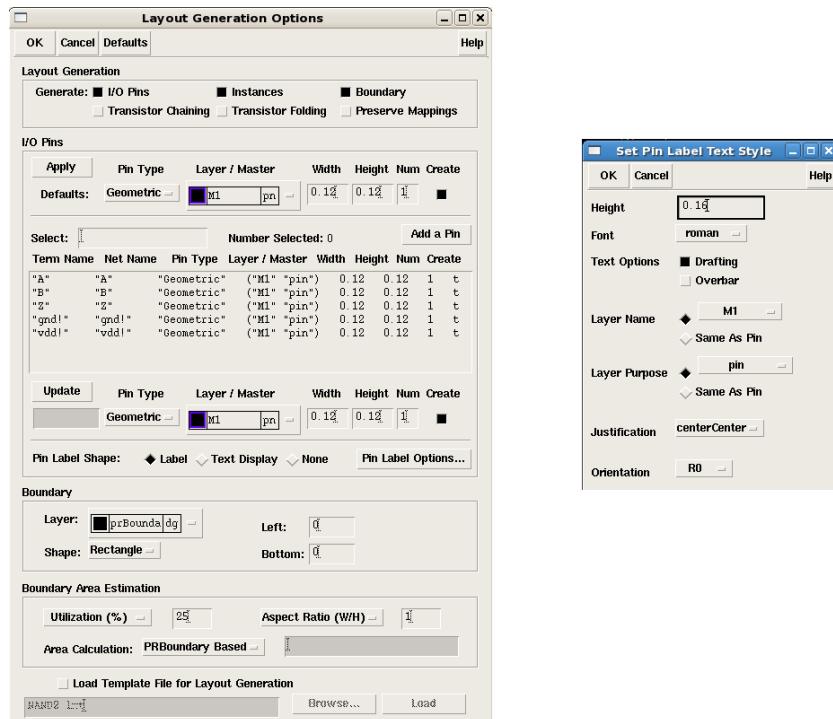


Рис. 6.2. Установка параметров для генерации топологии.

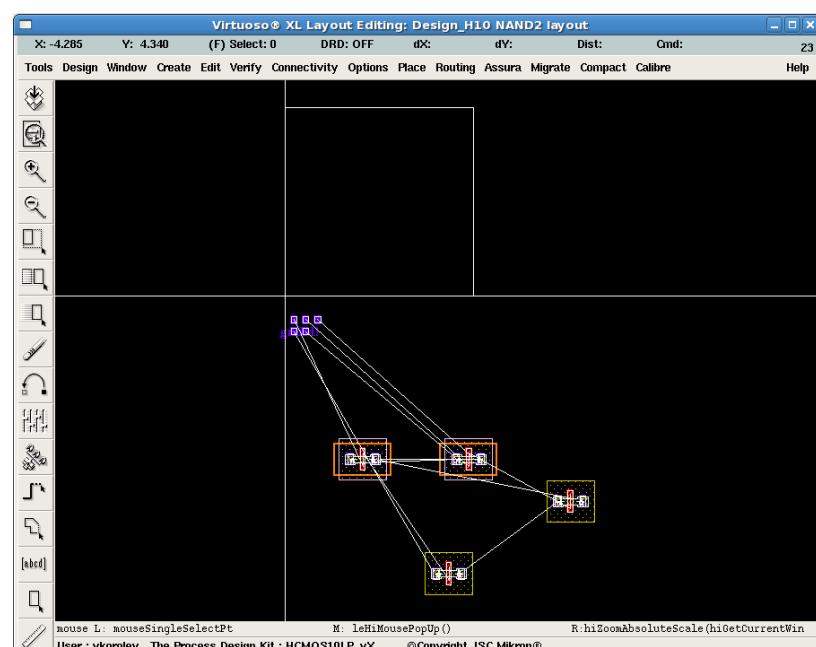


Рис. 6.3. Результат генерации топологии с помощью Virtuoso XL Layout.

6.2 Размещение элементов и формирование межсоединений

Следующим этапом проектирования топологии является размещение элементов. На этом этапе необходимо расположить все компоненты схемы и их выводы внутри границ устройства (см. рис. 6.4). Белые линии в топологии обозначают соединения между элементами. Если генерация топологии прошла успешно, а соединения отсутствуют, то следует убедиться, что в окне настроек “Display Options” (пункт меню *Options->Display*) в секции “Display Controls” включено отображение соединений (кнопка “Nets” должна быть нажата).

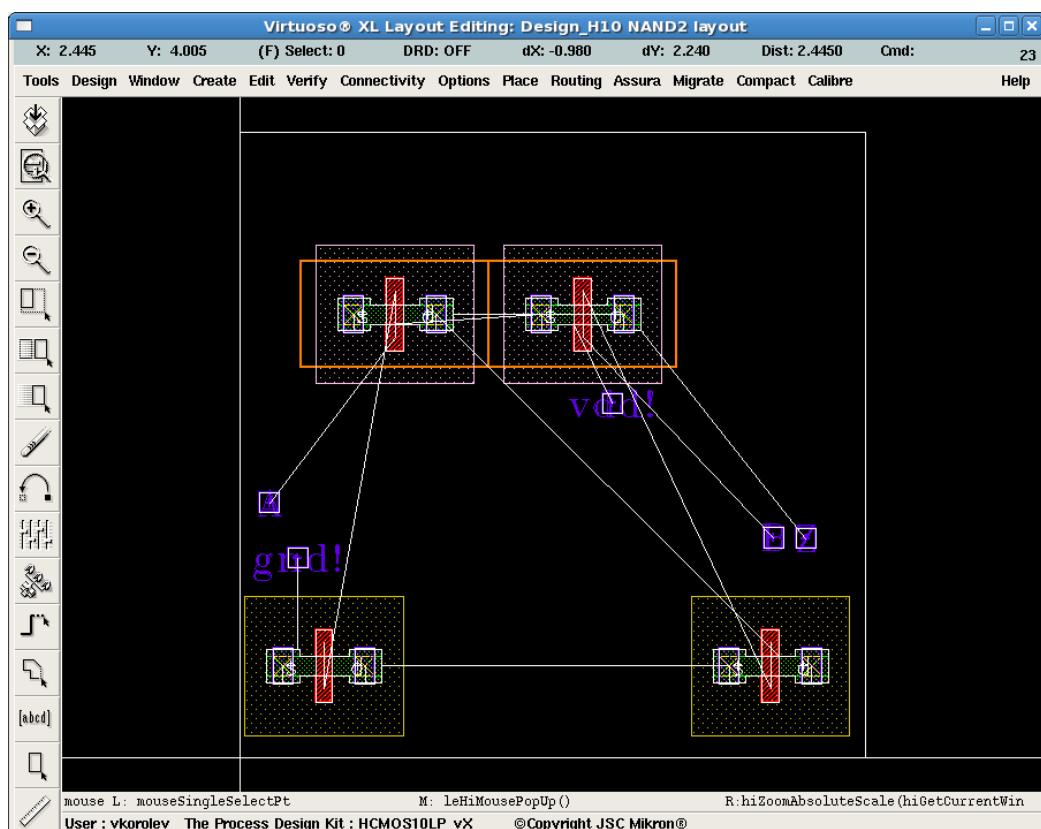


Рис. 6.4. Этап размещения элементов в топологии.

После размещения элементов в топологии необходимо сформировать соединения между ними с использованием редактора топологии Virtuoso Layout Editor.

7 Импорт/экспорт файлов в формате GDSII

В поставку КСП входит файл для импорта/экспорта информации в формате GDSII в/из топологической базы данных Cadence (см. рис. 2.1). Файл **streamInOut.map** (автоматически подключаемый при правильной настройке КСП) содержит необходимую информацию для трансляции всех слоев топологии и служит для обмена между различными САПР.

7.1 Экспорт топологии проекта в файл формата GDSII

Для экспорта топологии в файл формата GDSII необходимо:

- 1) В окне CIW выбрать пункт меню *File->Export->Stream....*
- 2) В появившейся форме необходимо задать рабочий каталог, имя библиотеки, имя транслируемой ячейки, топологический вид ячейки, имя выходного файла, имя файла отчета (рис. 7.1).

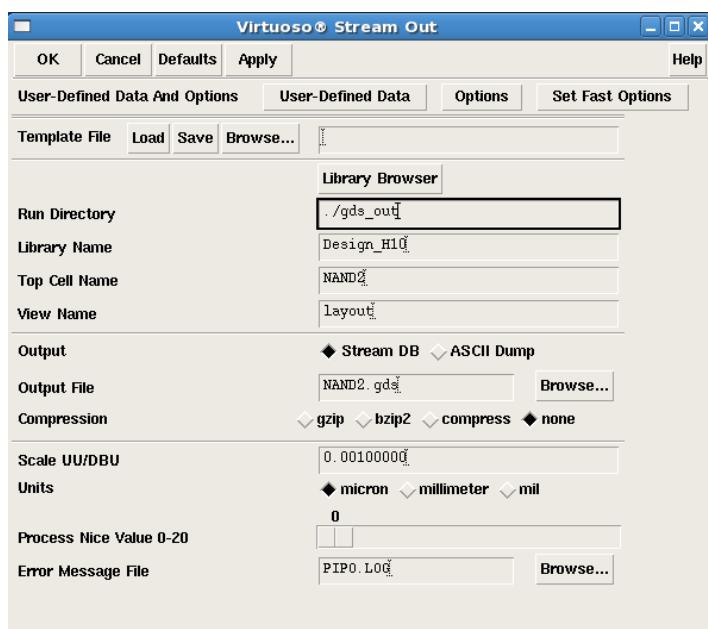


Рис. 7.1. Основное окно трансляции топологии в файл формата GDSII.

- 3) Нажать кнопку “User-Defined Data”. В появившейся форме в поле “Layer Map Table” задать полный путь к файлу трансляции streamInOut.map (в случае, если он по каким-либо причинам не был установлен автоматически). Чтобы сохранить в GDSII-файл информацию о портах/выводах схемы (раздел “Connectivity” в свойствах портов/выводов) необходимо ввести в поле “Keep pin information as attribute number” значение “10” вместо “0”. После заполнения всех необходимых полей нажать кнопку “OK” (рис. 7.2).

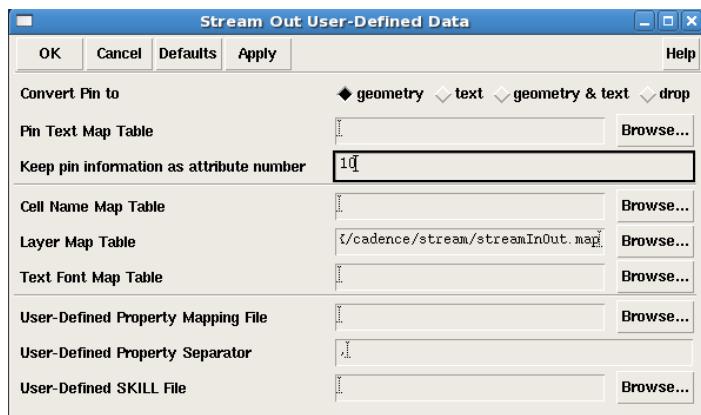


Рис. 8.2. Форма для задания пользовательских данных при трансляции.

- 4) Запустить процесс трансляции топологии в файл формата GDSII, нажав кнопку “OK” в окне “Virtuoso Stream Out”. После окончания работы следует просмотреть файл отчета на предмет наличия в нем предупреждений или ошибок, возникших в процессе трансляции.

7.2 Импорт топологии проекта из файла формата GDSII

Для импорта топологии из файла формата GDSII необходимо:

- 1) В среде Cadence создать пользовательскую библиотеку, в которую будет транслироваться файл GDSII, и прикрепить к ней технологическую библиотеку cmos090 (см. раздел 4.1) или выбрать уже существующую библиотеку (в этом случае может произойти замена имеющейся информации в библиотеке, если ячейки имеют одинаковые имена). При импорте файла GDSII в пользовательскую библиотеку, к которой не прикреплена технологическая библиотека, произойдет потеря служебной информации, необходимой для верификации топологии проекта.
- 2) В окне CIW выбрать пункт меню *File->Import->Stream....*
- 3) В появившейся форме задать рабочий каталог, путь к импортируемому файлу, при необходимости — имя ячейки верхнего уровня, имя библиотеки, в которую будет импортироваться топология, имя файла отчета (рис. 7.3).

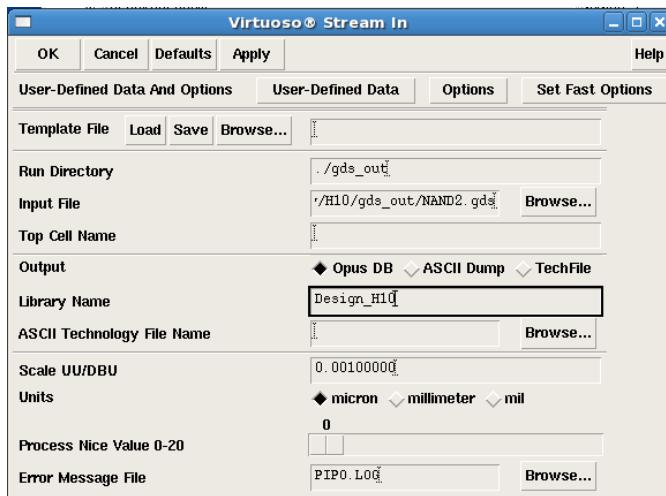


Рис. 7.3. Основное окно трансляции файла GDSII в топологическую базу Cadence.

- 4) Нажать кнопку “User-Defined Data”. В появившейся форме в поле “Layer Map Table” указать полный путь к файлу трансляции streamInOut.map. Чтобы восстановить в топологии информацию о портах/выводах схемы (если она должным образом была сохранена при создании файла GDSII) необходимо ввести в поле “Restore Pin Attribute” значение “10” вместо “0”. После заполнения всех необходимых полей нажать кнопку “OK” (рис. 7.4).

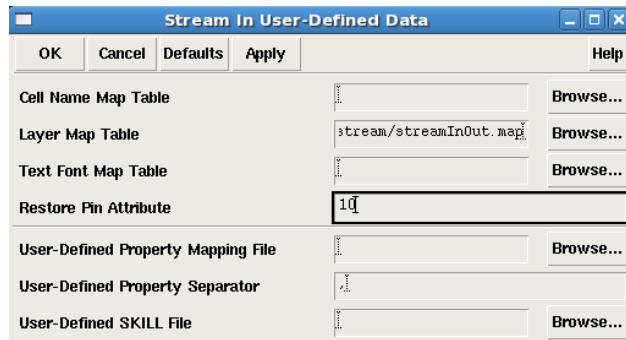


Рис. 7.4. Форма для задания пользовательских данных при импорте файла GDSII.

- 5) Запустить процесс трансляции файла GDSII в топологическую базу Cadence, нажав кнопку “OK” в окне “Virtuoso Stream In”. После окончания работы следует просмотреть файл отчета на предмет наличия в нем предупреждений или ошибок, возникших в процессе трансляции.

8 Физическая верификация и экстракция проекта

8.1 Физическая верификация проекта средствами САПР Mentor Graphics Calibre

В данном разделе описан маршрут проведения физической верификации и экстракции проекта с использованием графического интерфейса САПР Mentor Graphics Calibre. Использование данного маршрута предполагает интеграцию Calibre в среду Cadence Virtuoso.

Для интеграции меню Calibre в окно редактора топологии Virtuoso Layout Editor необходимо в файл .cdsinit (находящийся либо в домашнем каталоге пользователя, либо в каталоге, откуда производится запуск Cadence) добавить следующую строку:

```
load( strcat( getShellEnvVar("MGC_HOME") "/shared/pkgs/icv/tools/queryskl/calibre.skl" ) )
```

Предварительно следует проверить наличие и правильность значения переменной окружения MGC_HOME, содержащей путь к установленному пакету САПР Mentor Graphics.

По умолчанию меню Calibre будет добавляться только при открытии стандартного топологического представления ячейки (“maskLayout”) в окне редактора Virtuoso Layout Editor. Чтобы меню Calibre было доступно и при открытии других типов топологических представлений в различных редакторах (например, параметризованных ячеек или топологии в редакторе Virtuoso XL Layout) необходимо указать их с помощью переменной mgcCalibreMenuViewType до загрузки скрипта calibre.skl. Ниже приведен пример установок в файле .cdsinit для подключения меню Calibre при использовании наиболее распространенных типов топологических представлений и редакторов:

```
mgcCalibreMenuViewType = list("maskLayout" "maskLayoutXL" "maskLayoutParamCell")
load( strcat( getShellEnvVar("MGC_HOME") "/shared/pkgs/icv/tools/queryskl/calibre.skl" ) )
```

Стоит отметить, что указанные выше настройки уже включены в файл .cdsinit, входящий в состав данного КСП (.//<имя_КСП>/КСП_<версия_КСП>/env/.cdsinit). Поэтому при использовании поставляемых вместе с КСП файлов настройки меню Calibre будет интегрировано в Cadence Virtuoso автоматически. Более подробная информация об интеграции Calibre в среду Cadence Virtuoso содержится в соответствующем разделе документации Calibre Interactive User’s Manual по САПР Mentor Graphics Calibre.

Перед началом работы с Calibre необходимо убедиться в наличии и правильности указания пути к файлу трансляции топологии в GDSII (при использовании поставляемых вместе с КСП файлов настройки данный путь будет прописан автоматически). Для этого в окне Virtuoso Layout Editor необходимо выбрать пункт меню *Calibre->Setup->Layout Export...*. После этого появится форма для задания настроек трансляции топологии (см.

рис. 8.1). В поле “Layer Map File” должен быть задан путь к файлу трансляции топологии (файл streamInOut.map в структуре КСП). Только после этого можно переходить непосредственно к работе с Calibre.

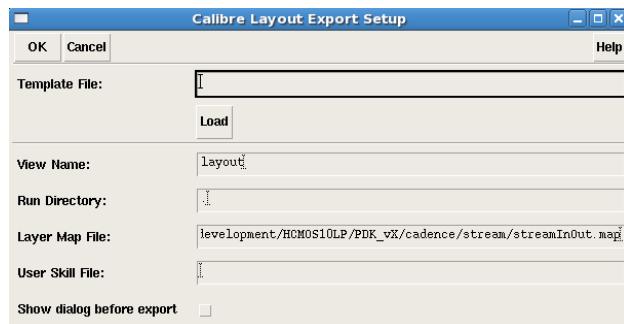


Рис. 8.1. Форма для задания настроек трансляции топологии.

8.1.1 Проверка топологии на соответствие КТО (DRC-проверка)

Для DRC-проверки проекта с помощью Calibre необходимо:

1. Открыть топологию проекта в Virtuoso Layout Editor.
2. Выбрать в меню *Calibre->Run DRC*.
3. В появившемся окне “DRC choice” необходимо выбрать один из трёх типов DRC-проверки (рис. 8.2). Доступны следующие типы DRC-проверки:
 - DRC – основная DRC-проверка, включающая проверку всех базовых правил проектирования и специальных правил для RF элементов;
 - DRC Antenna – проверка только “антенных” правил;
 - DRC Dummy – проверка только правил плотности заполнения слоев.

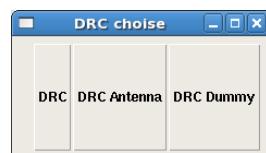


Рис. 8.2. Окно “DRC choice” для выбора типа DRC-проверки.

4. После выбора типа DRC-проверки нажатием одной из описанных кнопок появляется окно конфигурирования, где можно задать необходимые установки (ключи) для запуска DRC-проверки и нажать кнопку “OK” (рис. 8.3-8.5). Описание ключей, используемых при DRC-проверке, приведено в разделе 8.3.

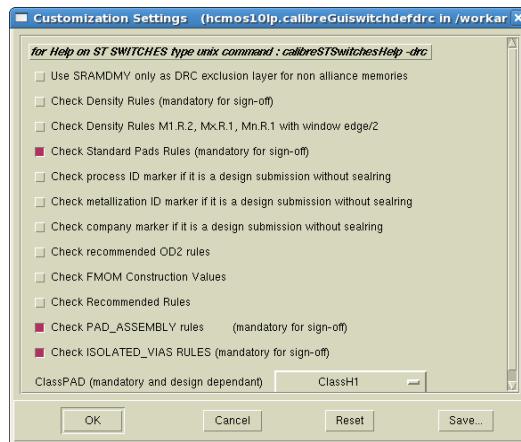


Рис. 8.3. Конфигурационное окно Calibre для основной DRC-проверки (“DRC”).

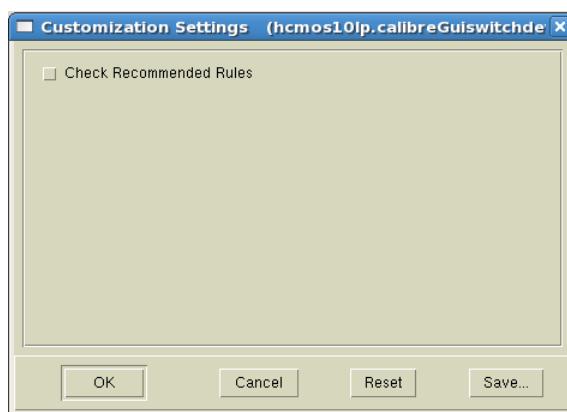


Рис. 8.4. Конфигурационное окно Calibre для DRC-проверки “DRC Antenna”.

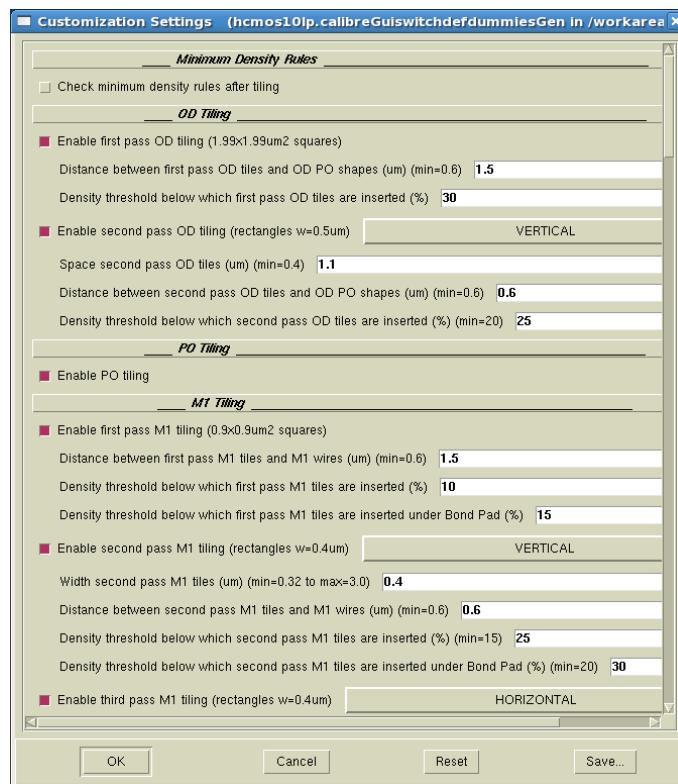


Рис. 8.5. Конфигурационное окно Calibre для DRC-проверки “DRC Dummy”.

5. При правильной настройке КСП поле “DRC Rules File” на вкладке “Rules” в основном окне Calibre DRC заполняется автоматически и не требует вмешательства пользователя. Также пользователю предлагается указать в поле “DRC Run Directory” рабочий каталог, куда Calibre будет помещать всю создаваемую в процессе верификации информацию, либо оставить его значение, заданное по умолчанию (рис. 8.6).

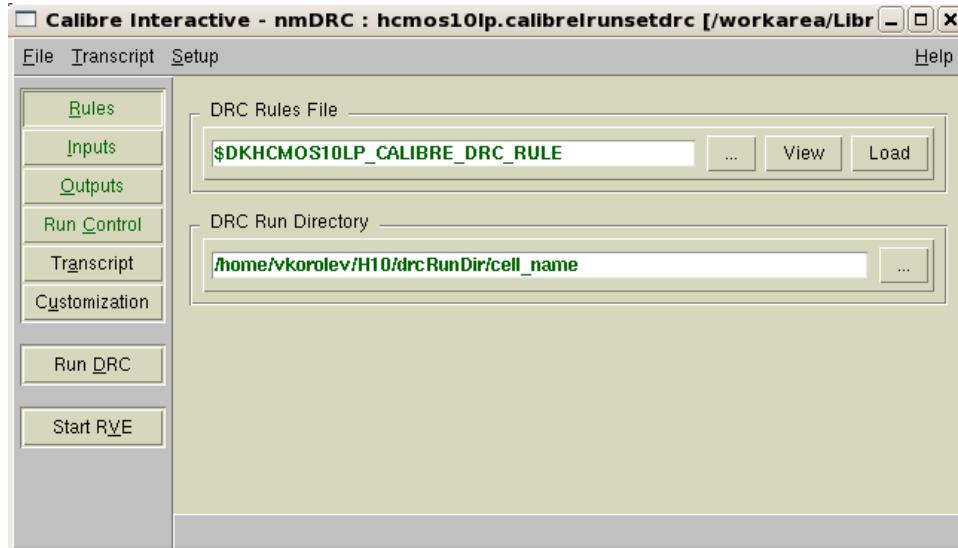


Рис. 8.6. Вкладка для указания пути к DRC-файлу и рабочему каталогу.

6. На вкладках “Inputs”, “Outputs”, “DRC Options” (вкладка доступна после выбора пункта меню *Setup->DRC Options*) задать все необходимые параметры для DRC-проверки: имя ячейки верхнего уровня, имена файлов отчетов, максимальное количество выводимых ошибок и т.д. (рис. 8.7).

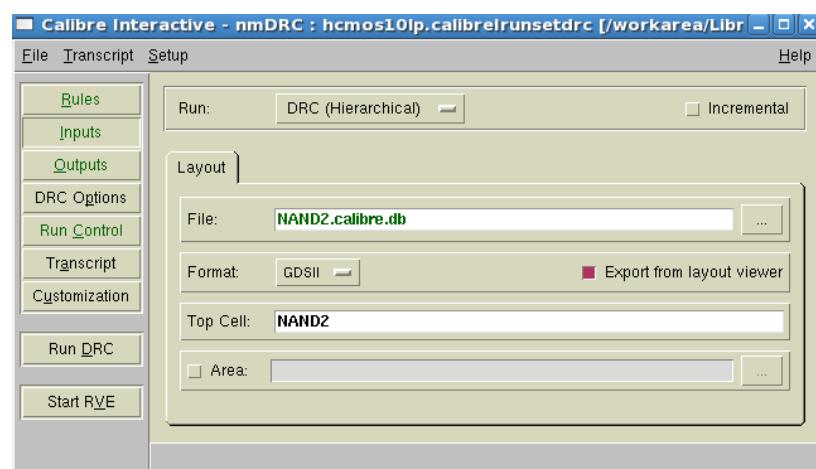


Рис. 8.7. Вкладка для указания основных параметров DRC-проверки.

7. Проверить и при необходимости включить дополнительные проверки, выключенные по умолчанию, выбрав пункт меню *Setup->Select Checks...* (рис. 8.8).

8. Запустить DRC-проверку, нажав кнопку “Run DRC”.

9. После окончания проверки автоматически появится окно Calibre DRC RVE, в котором отобразятся результаты DRC-проверки (рис. 8.9).

10. При обнаружении ошибок в топологии необходимо исправить их, отредактировав топологию, после чего повторно запустить DRC-проверку и убедиться, что ошибок в топологии больше не содержится.

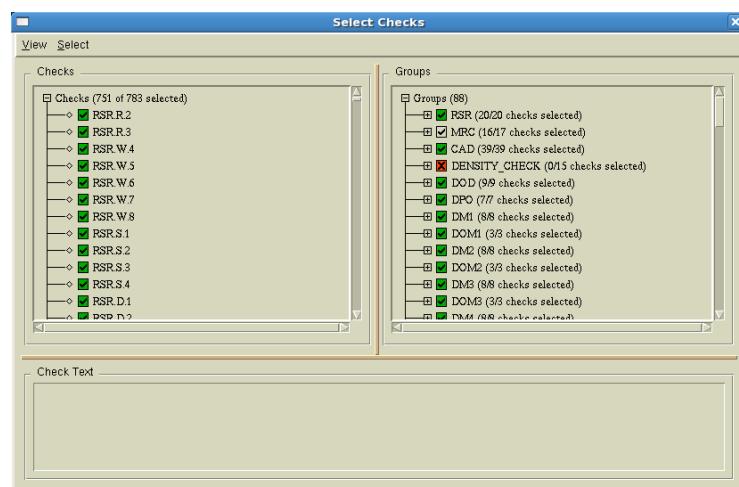


Рис. 8.8. Форма для выбора DRC-проверок.

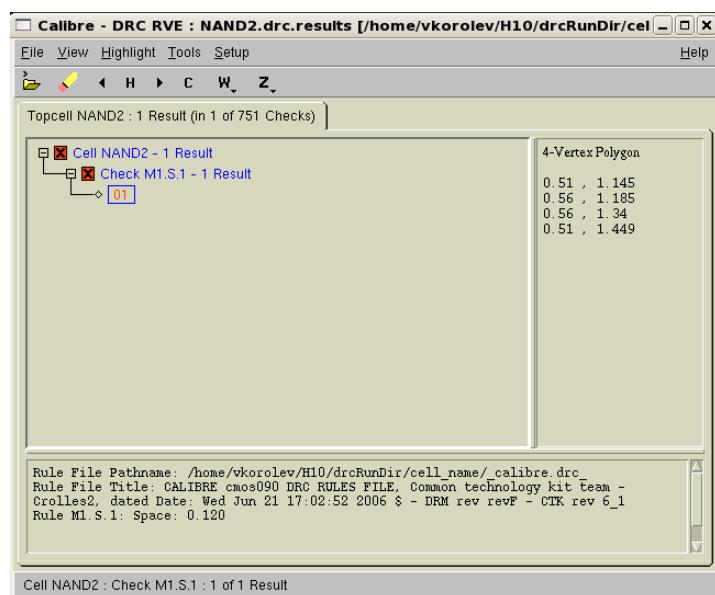


Рис. 8.9. Окно Calibre DRC RVE с результатами DRC-проверки.

8.1.2 Проверка соответствия топологии и электрической схемы (LVS-проверка)

Для проверки соответствия топологии и электрической схемы, а также последующей экстракции паразитных элементов НЕОБХОДИМО наличие текстовых меток с именами портов/выводов в топологии ячейки верхнего уровня (проверяемой ячейки). Метки должны быть прорисованы в слое соответствующего металла с атрибутом “pin” (см. таблицу 3.3) и находиться непосредственно на слое данного металла (точка привязки метки должна попадать внутрь геометрии цепи).

Для LVS-проверки проекта с помощью Calibre необходимо:

- 1) Открыть топологию проекта в Virtuoso Layout Editor.
- 2) Выбрать в меню *Calibre->Run LVS*.
- 3) В появившемся окне конфигурирования можно задать необходимые установки для запуска LVS-проверки и нажать кнопку “OK” (рис. 8.10). Описание ключей, используемых при LVS-проверке, приведено в разделе 8.4.

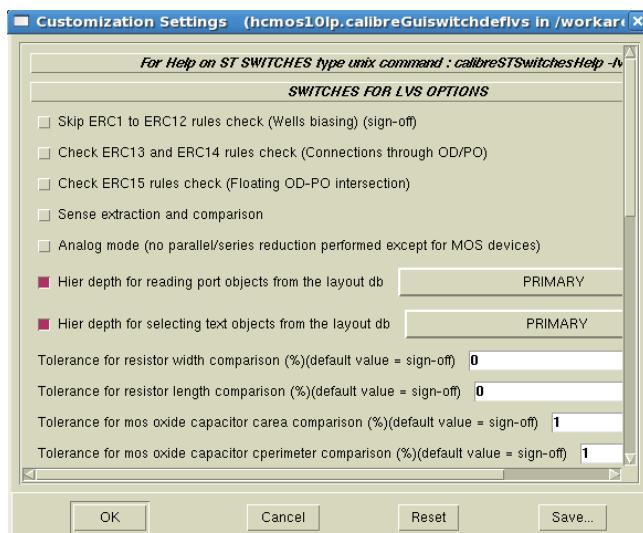


Рис. 8.10. Конфигурационное окно Calibre для LVS-проверки.

- 4) При правильной настройке КСП поле “LVS Rules File” на вкладке “Rules” в основном окне Calibre LVS заполняется автоматически и не требует вмешательства пользователя. Также пользователю предлагается указать в поле “LVS Run Directory” рабочий каталог, куда Calibre будет помещать создаваемую в процессе верификации информацию, либо оставить его значение по умолчанию (рис. 8.11).

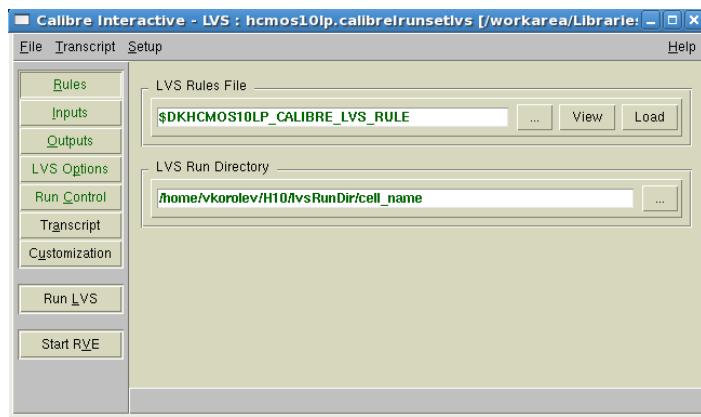


Рис. 8.11. Вкладка для указания пути к LVS-файлу и рабочему каталогу.

- 5) На вкладках “Inputs”, “Outputs”, “LVS Options” (вкладка доступна после выбора пункта меню *Setup->LVS Options*) задать все необходимые параметры для LVS-проверки: имя ячейки верхнего уровня в топологии и электрической схеме, имена файлов отчетов, максимальное количество выводимых ошибок, опции сравнения и т.д. (рис. 8.12).



Рис. 8.12. Вкладка для указания основных параметров LVS-проверки.

- 6) Запустить LVS-проверку, нажав кнопку “Run LVS”.
- 7) После окончания проверки автоматически появится окно Calibre LVS RVE, в котором отобразятся результаты LVS-проверки (сравнения) (рис. 8.13).
- 8) При обнаружении ошибок необходимо исправить их, отредактировав топологию или в отдельных случаях электрическую схему, после чего повторно запустить LVS-проверку и убедиться, что ошибок при сравнении больше не возникает.

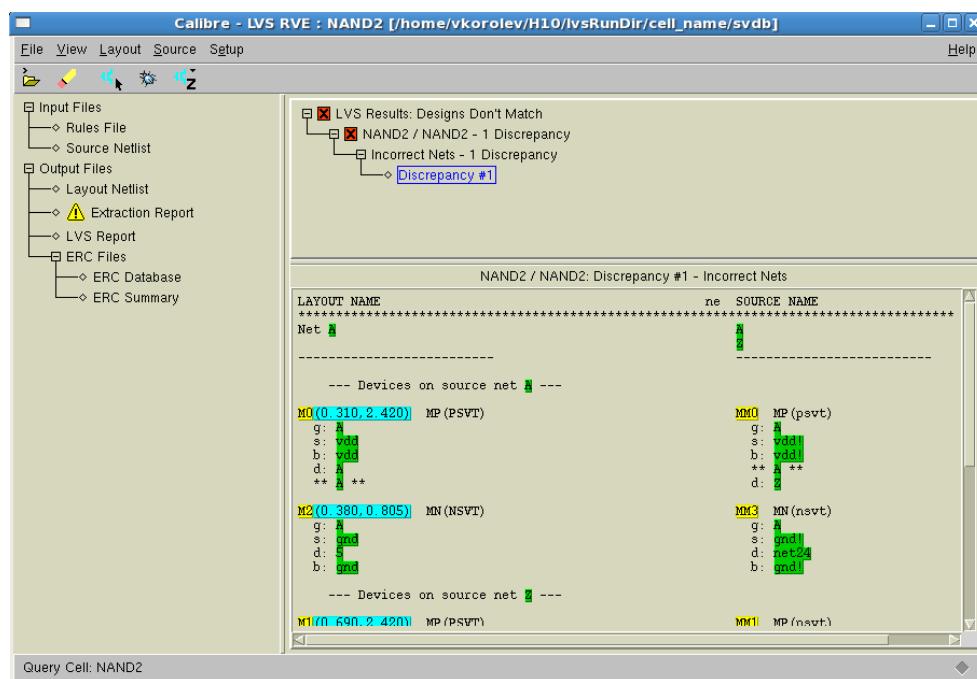


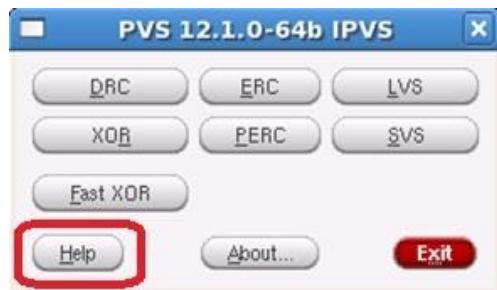
Рис. 8.13. Окно Calibre LVS RVE с результатами LVS-проверки.

8.2 Физическая верификация проекта средствами САПР Cadence Physical Verification System (PVS)

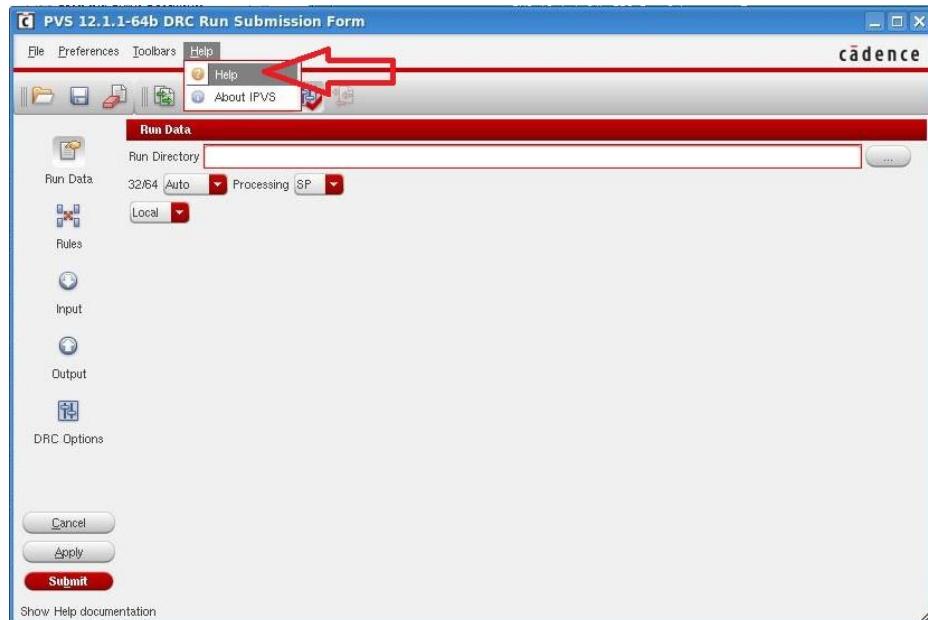
В данном разделе описан маршрут проведения физической верификации и экстракции проекта с использованием графического интерфейса САПР Cadence Physical Verification System (PVS).

Cadence® Physical Verification System User Guide – является основной документацией.

Один из способов получить доступ к документации команда cdnshelp & в окне терминала.
Или ipvs & -> кнопка Help



Либо из окна PVS DRC:



Для доступа к документации в PDF формате, например:

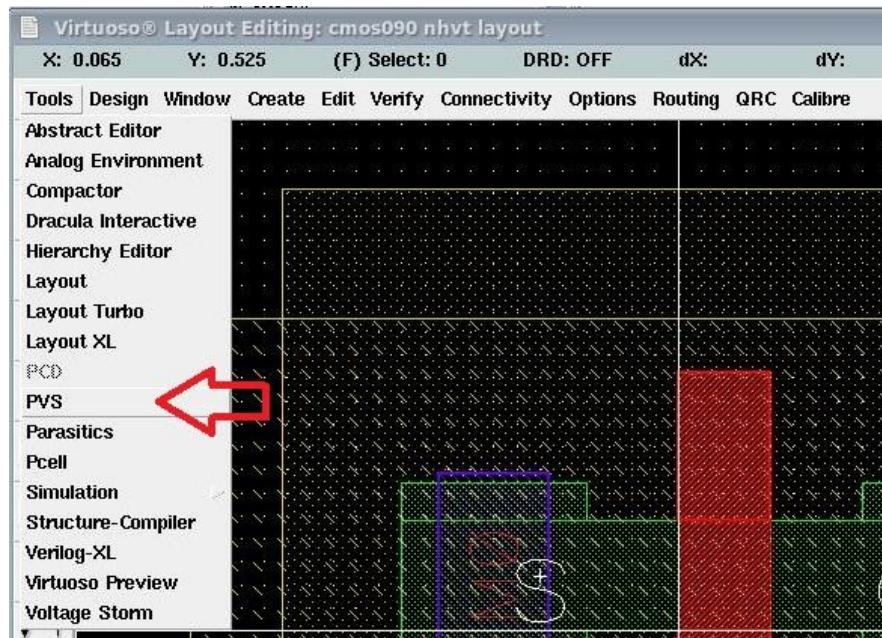
`acroread <путь к САПР PVS>/doc/pvsuser/pvsuser.pdf &`

ВАЖНО Необходимое условие для работы с PVS - наличие файла технологий `pvtech.lib` в директории запуска Cadence. Содержимое файла и его местоположение описано в главе 2.3 «Установка и настройка КСП в среде Cadence» в пункте 7.

8.2.1 Проверка топологии на соответствие КТО (DRC-проверка)

Для DRC-проверки проекта с помощью PVS необходимо:

- 1) Открыть топологию проекта в Virtuoso Layout Editor.
- 2) Выбрать в меню Tools -> PVS.



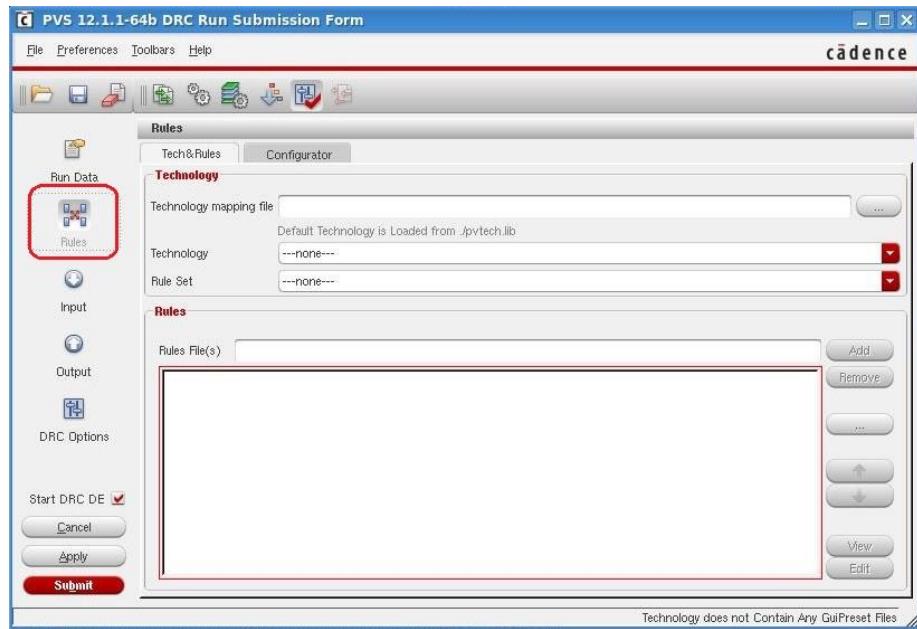
- 3) Выбрать PVS в появившемся меню Virtuoso Layout Editor



- 4) В появившемся выпадающем меню необходимо выбрать Run DRC...

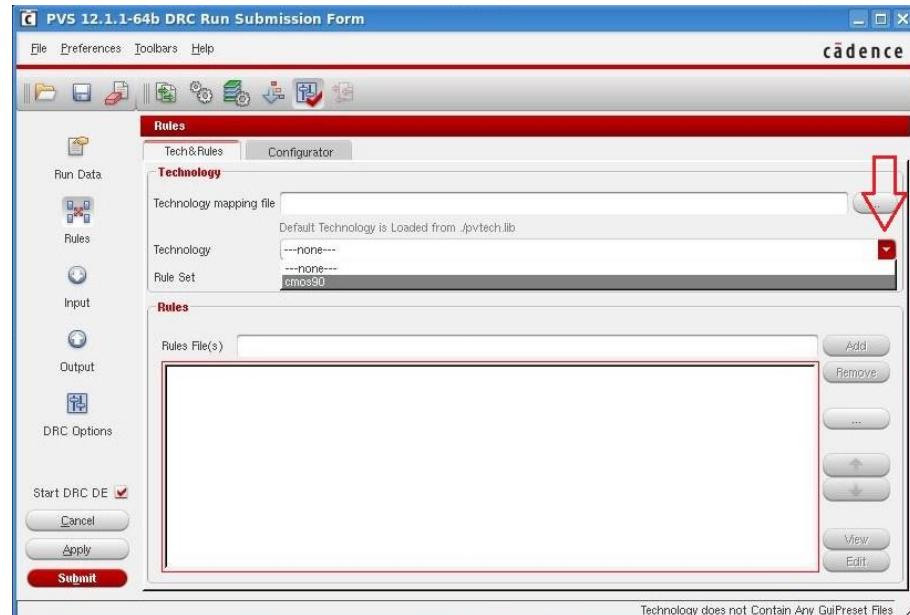


5) В окне PVS DRC Run Submission Form выбираем Rules:



6) В выпадающем меню Technology выбираем cmos90

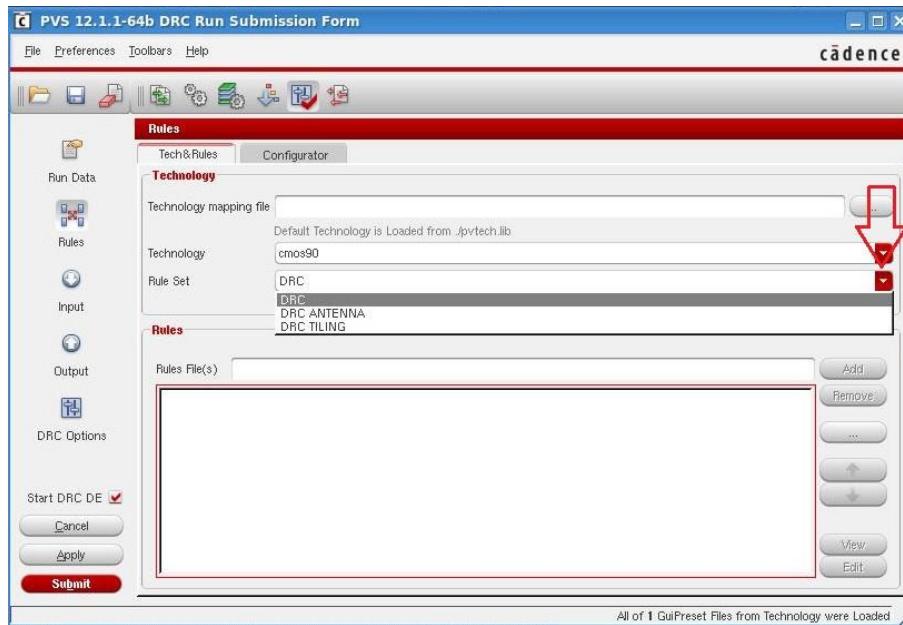
Если в выпадающем меню нет cmos90, значит, в рабочей директории отсутствует файл pvtech.lib, либо не установлена переменная окружения DKHCMOS10LP (глава 2.3)



Файл pvtech.lib можно загрузить принудительно с помощью Technology mapping file

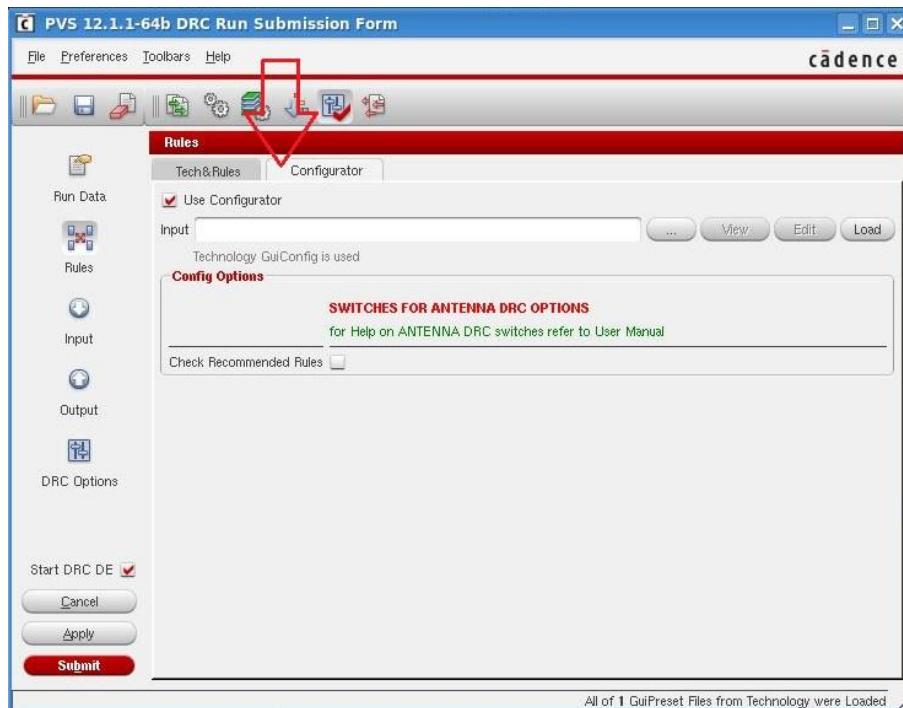
7) В выпадающем меню Rules Set выбрать один из трех вариантов. Доступны следующие типы DRC-проверки:

- DRC – основная DRC-проверка, включающая проверку всех базовых правил проектирования и специальных правил для RF элементов;
- DRC Antenna – проверка только “антенных” правил;
- DRC Dummy – проверка только правил плотности заполнения слоев.



8) Перейти на вкладку Rules -> Configurator, где задать необходимые ключи.

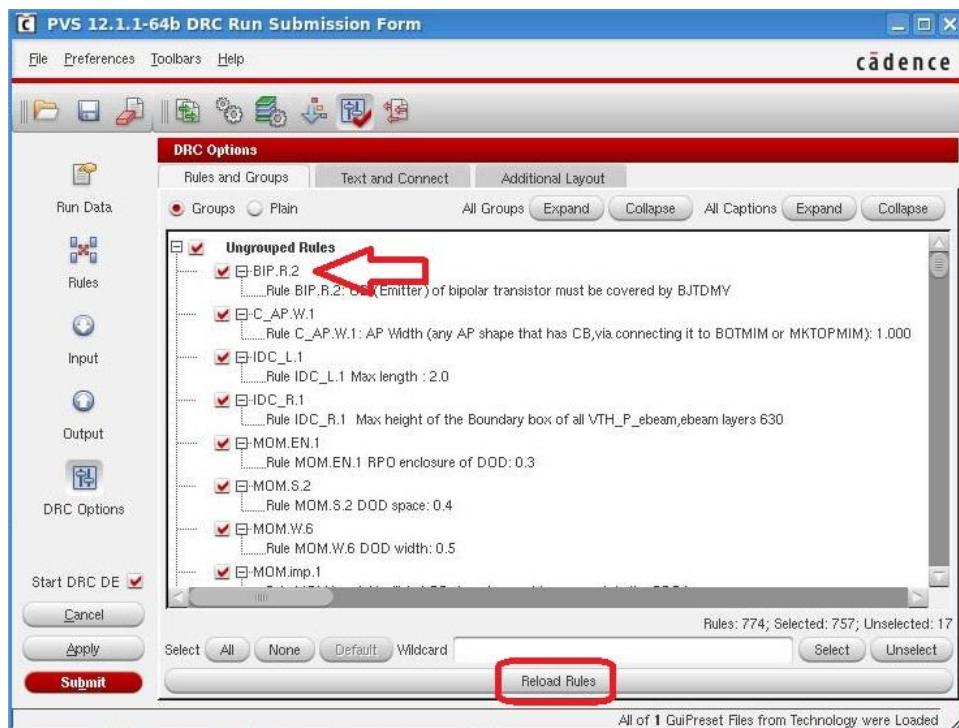
Описание ключей, используемых при DRC-проверке, приведено в разделе 8.3.



9) В “Run Data -> DRC Run Directory” указать рабочий каталог, куда PVS будет помещать всю создаваемую в процессе верификации информацию. Либо оставить значение поля заданное по умолчанию.

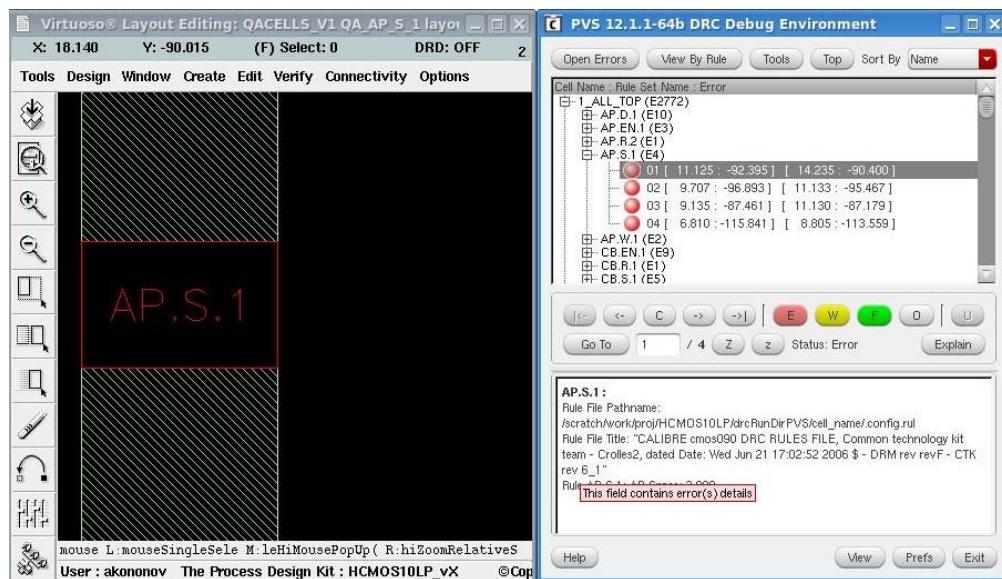
На вкладках “Inputs”, “Outputs”, “DRC Options” задать все необходимые параметры для DRC-проверки: имя ячейки верхнего уровня, имена файлов отчетов, максимальное количество выводимых ошибок и т.д. При правильной установке КСП все необходимые поля заполняются автоматически.

10) Проверить и при необходимости включить дополнительные проверки, выключенные по умолчанию, выбрав пункт меню DRC Options - > Rules and Groups:



ВАЖНО Обязательно используйте клавишу Reload Rules для вступления в силу ключей заданных в Configurator.

- 11) Запустить DRC-проверку, нажав кнопку “Apply” или “Submit”
Submit закрывает окно Submission Form, а Apply позволяет оставить это окно если потребуются повторные запуски.
- 12) После окончания проверки автоматически появится окно DRC Debug Environment, в котором отображаются результаты DRC-проверки.



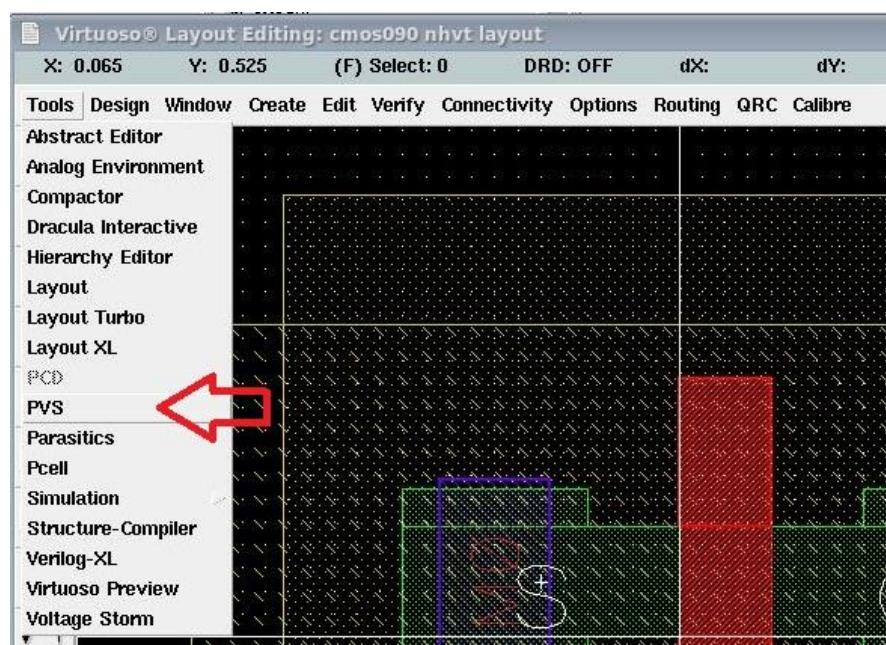
13) При обнаружении ошибок в топологии необходимо исправить их, отредактировав топологию, после чего повторно запустить DRC-проверку и убедиться, что ошибок в топологии больше не содержится.

8.2.2 Проверка соответствия топологии и электрической схемы (LVS-проверка)

Для проверки соответствия топологии и электрической схемы НЕОБХОДИМО наличие текстовых меток с именами портов в топологии ячейки верхнего уровня (проверяемой ячейки). Метки должны быть прорисованы в слое соответствующего металла с атрибутом “pin” (см. таблицу 3.3) и находиться непосредственно на слое данного металла (точка привязки метки должна попадать внутрь геометрии цепи).

Для LVS-проверки проекта с помощью PVS необходимо:

- 1) Открыть топологию проекта в Virtuoso Layout Editor.
- 2) Выбрать в меню Tools -> PVS



3) Выбрать PVS в появившемся меню Virtuoso Layout Editor



- 4) В появившемся выпадающем меню необходимо выбрать Run LVS...

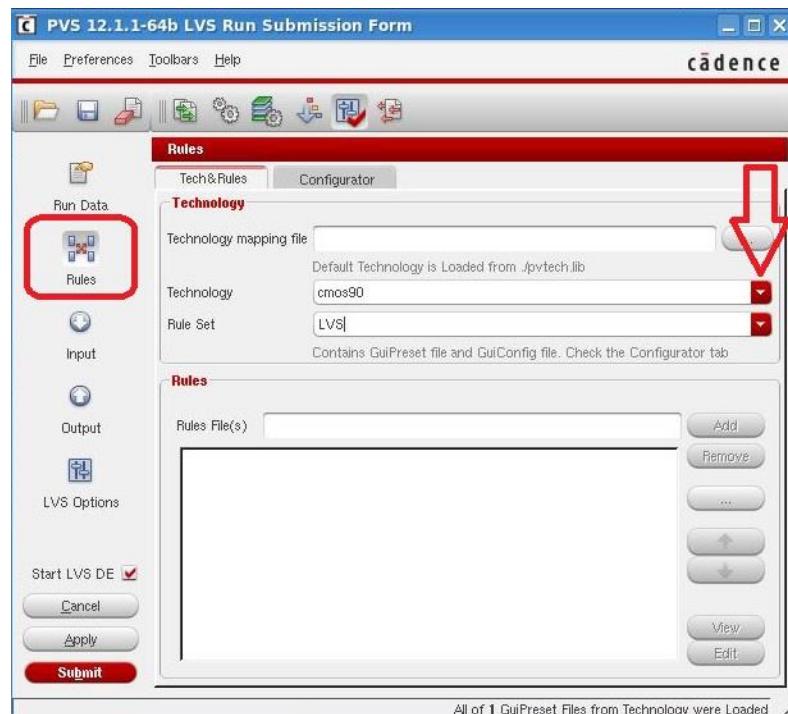


- 5) В окне PVS LVS Run Submition Form выбираем Rules.

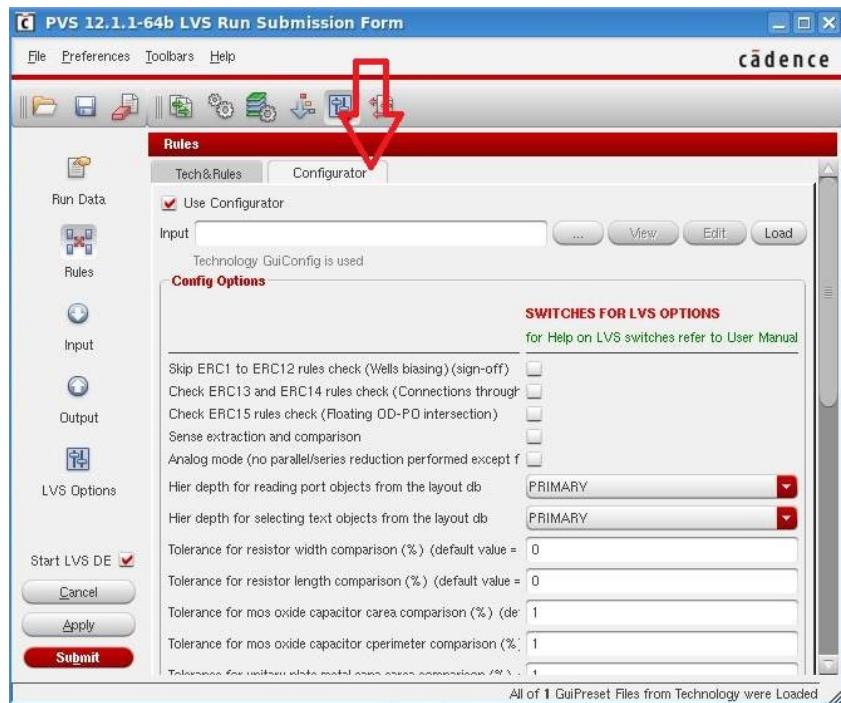
- 6) В выпадающем меню Technology выбираем cmos90.

Если в выпадающем меню нет cmos90, значит в рабочей директории отсутствует файл ptvtech.lib, либо не установлена переменная окружени DKHCMOS10LP (глава 2.3). Файл ptvtech.lib можно загрузить принудительно с помощью Technology mapping file.

- 7) В выпадающем меню Rules Set выберется автоматически LVS.



- 8) Перейти на вкладку Rules -> Configurator, где задать необходимые ключи.
Описание ключей, используемых при LVS-проверке, приведено в разделе 8.4.

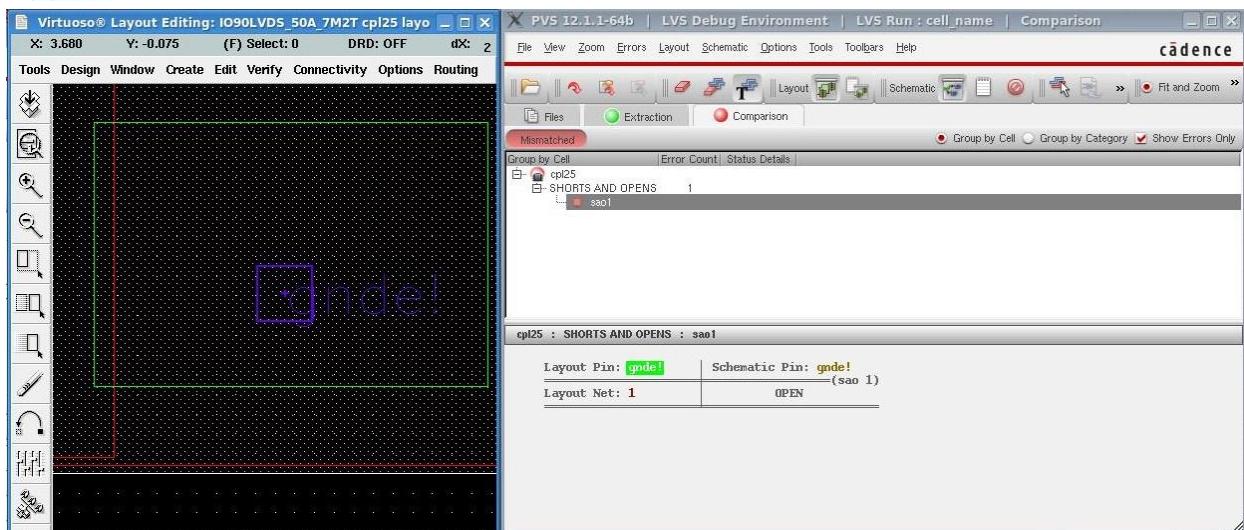


- 9) В “Run Data -> Run Directory” указать рабочий каталог, куда PVS будет помещать всю создаваемую в процессе верификации информацию. Либо оставить значение поля заданное по умолчанию. На вкладках “Inputs”, “Outputs”, “LVS Options” задать все необходимые параметры для LVS-проверки: имя ячейки верхнего уровня в топологии и электрической схеме, имена файлов отчетов, максимальное количество выводимых ошибок, опции сравнения и т.д.
- 10) Запустить LVS-проверку, нажав кнопку “Apply” или “Submit”. Submit закрывает окно LVS Submission Form, а Apply позволяет оставить это окно, если потребуются повторные запуски.
- 11) После окончания проверки появится PVS LVS Run Status.

Для отображения PVS LVS Debug Environment нужно нажать кнопку YES. Если выбрать в PVS LVS Run Status -> Do not show this windows again, то после окончания проверки будет автоматически появляться окно PVS DRC Debug Environment, без PVS LVS Run Status.



В PVS LVS Debug Environment отображаются результаты LVS-проверки (сравнения).



12) При обнаружении ошибок необходимо исправить их, отредактировав топологию или в отдельных случаях электрическую схему, после чего повторно запустить LVS-проверку и убедиться, что ошибок при сравнении больше не возникает.



8.3 Описание ключей CUSTOMIZATION

8.3.1 При DRC-проверке.

Для корректной DRC-проверки топологии в КСП предусмотрено использование следующих ключей (устанавливаются при выборе вкладки “Configurator” основного окна “DRC Run Submission Form”), где 1 соответствует нажатию , а 0 соответствует ненажатию .

Use SRAMDMY only as DRC exclusion layer for non alliance memories.

Используется для проверок блоков памяти. По умолчанию 0. Если 0, то на обоих слоях (SRM, drawing) и (MKR, srmdmy) не производится DRC-проверка. Если 1, то DRC-проверка не выполняется только на слое (MKR, srmdmy), и это может привести к появлению ошибок.

Check Density Rules (mandatory for sign-off). Позволяет отключить проверки минимальной плотности. На ранних этапах проектирования эти проверки лучше отключать, потому что топология еще не закончена и проверки минимальной плотности

могут не выполняться для всех слоев. По умолчанию 0. Но проверки максимальной плотности выполняются всегда, их нельзя отключить с помощью этого ключа.

Check Density Rules M1.R.2, Mx.R.1, Mn.R.1 with window edge/2. Позволяет включить проверки плотности с размером окна, уменьшенным в 4 раза. Ключ влияет на правила M1.R.2, Mx.R.1, Mn.R.1. По умолчанию 0.

Check Standard Pads Rules (mandatory for sign-off). Включает проверки стандартных контактных площадок. По умолчанию 1.

Check process ID marker if it is a design submission without sealring. Правило ID.FEOL.1 требует наличия в проекте слоев маркера, показывающих, какой процесс используется – GP или LP. Если охранное кольцо существует, проверяется, чтобы слои маркера процесса были размещены в соответствии с границей охранного кольца. Если ключ установлен в 0, проверяется именно такой случай. Если ключ установлен в 1, проверяется, чтобы слои маркера процесса располагались не в соответствии с границей охранного кольца, а в соответствии с границей всего кристалла. По умолчанию 0.

Check metallization ID marker if it is a design submission without sealring. Правило ID.BEOL.1 требует наличия в проекте слоев маркера, сообщающих, какая опция металла используется. Если охранное кольцо существует, проверяется, чтобы слои маркера металлизации были размещены в соответствии с границей охранного кольца. Если ключ установлен в 0, проверяется именно такой случай. Если ключ установлен в 1, проверяется, чтобы слои маркера металлизации располагались не в соответствии с границей охранного кольца, а в соответствии с границей всего кристалла. По умолчанию 0.

Check company marker if it is a design submission without sealring. Правило ID.IP.1 проверяет наличие слоев маркера, указывающих, какой компании принадлежит проект. Если охранное кольцо существует, слои маркера компании должны располагаться в соответствии с границей охранного кольца. Если ключ установлен в 0, проверяется именно такой случай. Если ключ установлен в 1, проверяется, чтобы слои маркера компании располагались не в соответствии с границей охранного кольца, а в соответствии с границей всего кристалла. По умолчанию 0.

Check recommended OD2 rules. Включает рекомендованные правила OD2 для NWELL, NWELLGO2, PWELL и PWELLGO2 логических операций. Маски NWELL, NWELLGO2, PWELL и PWELLGO2 формируются из слоев NW и OD2. Рекомендованные правила R-OD2.B.1, R-OD2.B.2, R-OD2.B.3, R-OD2.B.4, R-OD2.B.5 полностью игнорируют мелкие элементы и зазоры при выполнении логических операций, поэтому карманы будут генерироваться в точности как нарисованы. По умолчанию 0.

Check FMOM Construction Values. Включает проверку правил для fringe, или FMOM конденсатора. По умолчанию 0.

Check Recommended Rules. Включает все рекомендованные проверки. Это правила DFM для поликремниевого конденсатора: R-CGO2.ANT.3 и R-CGO2.ANT4.

Check PAD_ASSEMBLY rules (mandatory for sign-off). Проверяет размер контактных площадок, расстояние между ними, шаг, размер выемки (notch), расстояние от контактной площадки до наружной границы кристалла в соответствии с выбранным классом. По умолчанию 1.

Check ISOLATED_VIAS RULES (mandatory for sign-off). Включает правила для изолированных via. По умолчанию 1.

ClassPAD (mandatory and design dependant). Позволяет выбрать класс контактных площадок. По умолчанию установлен «класс Н1». Выбирает все специфические правила для класса.

Описание ключа, используемого при проверке DRC Antenna

Check Recommended Rules. Этот ключ проверяет специфическое рекомендованное правило для конденсаторов поликремний-карман: поликремниевая плата этого конденсатора должна быть соединена с эффективным диодом на уровне металла 1. По умолчанию 0.

8.3.2 При генерации фиктивных элементов TILING

Minimum Density Rules:

Check minimum density rules after tiling. Если включен, проверяются правила плотности после генерации dummy-областей. По умолчанию 0.

OD Tiling:

Enable first pass OD tiling (1.99x1.99um² squares). Если 1, то при первом проходе генерации фиктивных активных областей вводятся квадраты размером 1.99x1.99 мкм². По умолчанию 1.

Distance between first pass OD tiles and OD PO shapes (um) (min=0.6). Расстояние между генерируемыми на первом проходе фиктивными активными областями и реальными фигурами в слоях актив и поликремний. По умолчанию 1.5 мкм.

Density threshold below which first pass OD tiles are inserted (%). Если значение плотности активных областей (локальной плотности в сдвигающемся окне) ниже этого, должны вводиться фиктивные активные области. По умолчанию 30%.

Enable second pass OD tiling (rectangles w=0.5um). Если 1, то при втором проходе генерации фиктивных активных областей вводятся меньшие фиктивные области, прямоугольники шириной 0.5 мкм. По умолчанию 1. Можно также определить

ориентацию этих прямоугольников – вертикальную или горизонтальную. По умолчанию вертикальная.

Space second pass OD tiles (um) (min=0.4). Расстояние между вводимыми прямоугольниками. По умолчанию 1.1 мкм.

Distance between second pass OD tiles and OD PO shapes (um) (min=0.6). Расстояние между генерируемыми на втором проходе фиктивными активными областями и реальными фигурами в слоях актив и поликремний. По умолчанию 0.6 мкм.

Density threshold below which second pass OD tiles are inserted (%) (min=20). Если значение плотности активных областей (локальной плотности в сдвигающемся окне после первого прохода генерации) ниже этого, должны вводиться прямоугольники. В случае возникновения трудностей с достижением требуемой минимальной плотности возможно установить эту опцию выше, чем значение в DRM, чтобы “принудительно” ввести больше фиктивных областей. По умолчанию 25%.

PO Tiling:

Enable PO tiling. Зоны, где генерируются фиктивные области поликремния, определяются алгоритмом генерации фиктивных активных областей. Если ключ определен, области поликремния будут генерироваться, даже если не генерируются активные области. По умолчанию 1.

M1-M3 Tiling:

Enable first pass Mi tiling (0.9x0.9um² squares). Если 1, то при первом проходе генерации фиктивных Mi областей вводятся квадраты размером 0.9x0.9 мкм². По умолчанию 1.

Distance between first pass Mi tiles and Mi wires (um) (min=0.6). Расстояние между генерируемыми на первом проходе фиктивными Mi областями и реальными фигурами в слое Mi. По умолчанию 1.5 мкм.

Density threshold below which first pass Mi tiles are inserted (%). Если значение плотности областей Mi (локальной плотности в сдвигающемся окне) ниже этого, должны вводиться фиктивные Mi области. По умолчанию 10%.

Density threshold below which first pass Mi tiles are inserted under Bond Pad (%). Если значение плотности областей Mi (локальной плотности в сдвигающемся окне) ниже этого, должны вводиться фиктивные Mi области под площадками Bond Pad. По умолчанию 15%.

Enable second pass Mi tiling (rectangles w=0.4um). Если 1, то при втором проходе генерации фиктивных Mi областей вводятся меньшие фиктивные области, прямоугольники шириной 0.4 мкм. По умолчанию 1. Можно также определить

ориентацию этих прямоугольников – вертикальную или горизонтальную. По умолчанию вертикальная.

Width second pass Mi tiles (um) (min=0.32 to max=3.0). Ширина генерируемых на втором проходе Mi областей. По умолчанию 0.4 мкм.

Distance between second pass Mi tiles and Mi wires (um) (min=0.6). Расстояние между генерируемыми на втором проходе фиктивными Mi областями и реальными фигурами в слое Mi. По умолчанию 0.6 мкм.

Density threshold below which second pass Mi tiles are inserted (%) (min=15). Если значение плотности Mi областей (локальной плотности в сдвигающемся окне после первого прохода генерации) ниже этого, должны вводиться прямоугольники. В случае возникновения трудностей с достижением требуемой минимальной плотности возможно установить эту опцию выше, чем значение в DRM, чтобы “принудительно” ввести больше фиктивных областей. По умолчанию 25%.

Density threshold below which second pass Mi tiles are inserted under Bond Pad (%) (min=20). Если значение плотности Mi областей (локальной плотности в сдвигающемся окне после первого прохода генерации) ниже этого, должны вводиться прямоугольники под площадками Bond Pad. В случае возникновения трудностей с достижением требуемой минимальной плотности возможно установить эту опцию выше, чем значение в DRM, чтобы “принудительно” ввести больше фиктивных областей. По умолчанию 30%.

Enable third pass Mi tiling (rectangles w=0.4um). Если 1, то при третьем проходе генерации фиктивных Mi областей вводятся меньшие фиктивные области, прямоугольники шириной 0.4 мкм. По умолчанию 1. Можно также определить ориентацию этих прямоугольников – вертикальную или горизонтальную. По умолчанию горизонтальная.

Width third pass Mi tiles (um) (min=0.32 to max=3.0). Ширина генерируемых на третьем проходе Mi областей. По умолчанию 0.4 мкм.

Distance between third pass Mi tiles and Mi wires (um) (min=0.6). Расстояние между генерируемыми на третьем проходе фиктивными Mi областями и реальными фигурами в слое Mi. По умолчанию 0.6 мкм.

Density threshold below which third pass Mi tiles are inserted (%) (min=15). Если значение плотности Mi областей (локальной плотности в сдвигающемся окне после первого или второго прохода генерации) ниже этого, должны вводиться прямоугольники. В случае возникновения трудностей с достижением требуемой минимальной плотности возможно установить эту опцию выше, чем значение в DRM, чтобы “принудительно” ввести больше фиктивных областей. По умолчанию 25%.

Density threshold below which third pass Mi tiles are inserted under Bond Pad (%) (min=20). Если значение плотности Mi областей (локальной плотности в сдвигающемся окне после первого или второго прохода генерации) ниже этого, должны вводиться прямоугольники под площадками Bond Pad. В случае возникновения трудностей с достижением требуемой минимальной плотности возможно установить эту опцию выше, чем значение в DRM, чтобы “принудительно” ввести больше фиктивных областей. По умолчанию 30%.

Enable four pass Mi tilingO (rectangles w=0.14um). Если 1, то при четвертом проходе генерации фиктивных Mi областей вводятся меньшие фиктивные tilesO области, прямоугольники шириной 0.14 мкм. По умолчанию 1. Можно также определить ориентацию этих прямоугольников – вертикальную или горизонтальную. По умолчанию вертикальная.

Width four pass Mi tilesO (um) (min=0.14). Ширина генерируемых на четвертом проходе Mi tilesO областей. По умолчанию 0.14 мкм.

Distance between four pass Mi tilesO and Mi wires (um) (min=0.14). Расстояние между генерируемыми на четвертом проходе фиктивными Mi tilesO областями и реальными фигурами в слое Mi. По умолчанию 0.14 мкм.

Density threshold below which four pass Mi tilesO are inserted (%) (min=15). Если значение плотности Mi областей (локальной плотности в сдвигающемся окне после первого, второго или третьего прохода генерации) ниже этого, должны вводиться прямоугольники tilesO. В случае возникновения трудностей с достижением требуемой минимальной плотности возможно установить эту опцию выше, чем значение в DRM, чтобы “принудительно” ввести больше фиктивных областей. По умолчанию 25%.

Density threshold below which five pass Mi tiles are inserted under Bond Pad (%) (min=20). Если значение плотности Mi областей (локальной плотности в сдвигающемся окне после первого, второго или третьего прохода генерации) ниже этого, должны вводиться прямоугольники tilesO под площадками Bond Pad. В случае возникновения трудностей с достижением требуемой минимальной плотности возможно установить эту опцию выше, чем значение в DRM, чтобы “принудительно” ввести больше фиктивных областей. По умолчанию 30%.

Enable five pass Mi tilingO (rectangles w=0.14um). Если 1, то при пятом проходе генерации фиктивных Mi областей вводятся меньшие фиктивные tilesO области, прямоугольники шириной 0.14 мкм. По умолчанию 1. Можно также определить ориентацию этих прямоугольников – вертикальную или горизонтальную. По умолчанию горизонтальная.

Width five pass Mi tilesO (um) (min=0.14). Ширина генерируемых на пятом проходе Mi tilesO областей. По умолчанию 0.14 мкм.

Distance between five pass Mi tilesO and Mi wires (um) (min=0.14). Расстояние между генерируемыми на пятом проходе фиктивными Mi tilesO областями и реальными фигурами в слое Mi. По умолчанию 0.14 мкм.

Density threshold below which five pass Mi tilesO are inserted (%) (min=15). Если значение плотности Mi областей (локальной плотности в сдвигающемся окне после первого, второго, третьего или четвертого прохода генерации) ниже этого, должны вводиться прямоугольники tilesO. В случае возникновения трудностей с достижением требуемой минимальной плотности возможно установить эту опцию выше, чем значение в DRM, чтобы “принудительно” ввести больше фиктивных областей. По умолчанию 25%.

Density threshold below which five pass Mi tiles are inserted under Bond Pad (%) (min=20). Если значение плотности Mi областей (локальной плотности в сдвигающемся окне после первого, второго, третьего или четвертого прохода генерации) ниже этого, должны вводиться прямоугольники tilesO под площадками Bond Pad. В случае возникновения трудностей с достижением требуемой минимальной плотности возможно установить эту опцию выше, чем значение в DRM, чтобы “принудительно” ввести больше фиктивных областей. По умолчанию 30%.

M4-M5 Tiling:

Enable first pass Mi tiling (0.9x0.9um) squares. Если 1, то при первом проходе генерации фиктивных Mi областей вводятся квадраты размером 0.9x0.9 мкм². По умолчанию 1.

Distance between first pass Mi tiles and Mi wires (um) (min=0.6). Расстояние между генерируемыми на первом проходе фиктивными Mi областями и реальными фигурами в слое Mi. По умолчанию 1.5 мкм.

Density threshold below which first pass Mi tiles are inserted (%). Если значение плотности областей Mi (локальной плотности в сдвигающемся окне) ниже этого, должны вводиться фиктивные Mi области. По умолчанию 10%.

Enable second pass Mi tiling (rectangles w=0.4um). Если 1, то при втором проходе генерации фиктивных Mi областей вводятся меньшие фиктивные области, прямоугольники шириной 0.4 мкм. По умолчанию 1. Можно также определить ориентацию этих прямоугольников – вертикальную или горизонтальную. По умолчанию вертикальная.

Width second pass Mi tiles (um) (min=0.32 to max=3.0). Ширина генерируемых на втором проходе Mi областей. По умолчанию 0.4 мкм.

Distance between second pass Mi tiles and Mi wires (um) (min=0.6). Расстояние между генерируемыми на втором проходе фиктивными Mi областями и реальными фигурами в слое Mi. По умолчанию 0.6 мкм.

Density threshold below which second pass Mi tiles are inserted (%) (min=15). Если значение плотности Mi областей (локальной плотности в сдвигающемся окне после первого прохода генерации) ниже этого, должны вводиться прямоугольники. В случае возникновения трудностей с достижением требуемой минимальной плотности возможно установить эту опцию выше, чем значение в DRM, чтобы “принудительно” ввести больше фиктивных областей. По умолчанию 25%.

Enable third pass Mi tiling (rectangles w=0.4um). Если 1, то при третьем проходе генерации фиктивных Mi областей вводятся меньшие фиктивные области, прямоугольники шириной 0.4 мкм. По умолчанию 1. Можно также определить ориентацию этих прямоугольников – вертикальную или горизонтальную. По умолчанию горизонтальная.

Width third pass Mi tiles (um) (min=0.32 to max=3.0). Ширина генерируемых на третьем проходе Mi областей. По умолчанию 0.4 мкм.

Distance between third pass Mi tiles and Mi wires (um) (min=0.6). Расстояние между генерируемыми на третьем проходе фиктивными Mi областями и реальными фигурами в слое Mi. По умолчанию 0.6 мкм.

Density threshold below which third pass Mi tiles are inserted (%) (min=15). Если значение плотности Mi областей (локальной плотности в сдвигающемся окне после первого или второго прохода генерации) ниже этого, должны вводиться прямоугольники. В случае возникновения трудностей с достижением требуемой минимальной плотности возможно установить эту опцию выше, чем значение в DRM, чтобы “принудительно” ввести больше фиктивных областей. По умолчанию 25%.

Enable four pass Mi tilingO (rectangles w=0.14um). Если 1, то при четвертом проходе генерации фиктивных Mi областей вводятся меньшие фиктивные tilesO области, прямоугольники шириной 0.14 мкм. По умолчанию 1. Можно также определить ориентацию этих прямоугольников – вертикальную или горизонтальную. По умолчанию вертикальная.

Width four pass Mi tilesO (um) (min=0.14). Ширина генерируемых на четвертом проходе Mi tilesO областей. По умолчанию 0.14 мкм.

Distance between four pass Mi tilesO and Mi wires (um) (min=0.14). Расстояние между генерируемыми на четвертом проходе фиктивными Mi tilesO областями и реальными фигурами в слое Mi. По умолчанию 0.14 мкм.

Density threshold below which four pass Mi tilesO are inserted (%) (min=15). Если значение плотности Mi областей (локальной плотности в сдвигающемся окне после первого, второго или третьего прохода генерации) ниже этого, должны вводиться прямоугольники tilesO. В случае возникновения трудностей с достижением требуемой минимальной плотности возможно установить эту опцию выше, чем значение в DRM, чтобы “принудительно” ввести больше фиктивных областей. По умолчанию 25%.

Enable five pass Mi tilingO (rectangles w=0.14um). Если 1, то при пятом проходе генерации фиктивных Mi областей вводятся меньшие фиктивные tilesO области, прямоугольники шириной 0.14 мкм. По умолчанию 1. Можно также определить ориентацию этих прямоугольников – вертикальную или горизонтальную. По умолчанию горизонтальная.

Width five pass Mi tilesO (um) (min=0.14). Ширина генерируемых на пятом проходе Mi tilesO областей. По умолчанию 0.14 мкм.

Distance between five pass Mi tilesO and Mi wires (um) (min=0.14). Расстояние между генерируемыми на пятом проходе фиктивными Mi tilesO областями и реальными фигурами в слое Mi. По умолчанию 0.14 мкм.

Density threshold below which five pass Mi tilesO are inserted (%) (min=15). Если значение плотности Mi областей (локальной плотности в сдвигающемся окне после первого, второго, третьего или четвертого прохода генерации) ниже этого, должны вводиться прямоугольники tilesO. В случае возникновения трудностей с достижением требуемой минимальной плотности возможно установить эту опцию выше, чем значение в DRM, чтобы “принудительно” ввести больше фиктивных областей. По умолчанию 25%.

M6-M7 Tiling:

Enable Mi tiling (0.9x0.9um² squares). Если 1, то вводятся квадраты размером 0.9x0.9 мкм². По умолчанию 1.

Width Mi tiles squares (um) (min=0.78 to respect the rule DMi.A.2). Ширина генерируемых фиктивных Mi областей. По умолчанию 0.9 мкм.

Distance between Mi tiles and Mi wires (um) (min=0.6). Расстояние между генерируемыми фиктивными Mi областями и реальными фигурами в слое Mi. По умолчанию 1.5 мкм.

Density threshold below which Mi tiles are inserted (%) (min=20). Если значение плотности областей Mi (локальной плотности в сдвигающемся окне) ниже этого, должны вводиться фиктивные Mi области. По умолчанию 25%.

MIM layers Tiling:

Enable BOTMIM and MKTOPMIM tiling. Если 1, то вводятся фиктивные MIM области. По умолчанию 1.

Density threshold below which MIM tiles are inserted (%) (min=10). Если значение плотности MIM областей (локальной плотности в сдвигающемся окне) ниже этого, должны вводиться фиктивные MIM области. По умолчанию 15%.

ALUCAP Tiling:

Enable ALUCAP tiling. Если 1, то вводятся фиктивные ALUCAP области. По умолчанию 1.

Density threshold below which L shaped AP tiles are inserted (%) (min=12). Если значение плотности AP областей (локальной плотности в сдвигающемся окне) ниже этого, должны вводиться фиктивные AP области. По умолчанию 15%.

8.3.3 При LVS-проверке

Для корректной LVS-проверки топологии и электрической схемы в КСП предусмотрено использование следующих ключей (устанавливаются при запуске или при выборе вкладки “Customization” основного окна Calibre LVS):

Skip ERC1 to ERC12 rules check (Wells biasing) (sign-off). Правила ERC1 – ERC12 отслеживают ситуации, когда N-карман, глубокий N-карман, P-карман и P-подложка не подключены или подключены к нескольким узлам. Если ключ имеет значение 1, проверки ERC1 – ERC12 не выполняются. По умолчанию 0.

Check ERC13 and ERC14 rules check (Connections through OD/PO). Проверки конфликтных соединений через активную область и поликремний. Если ключ имеет значение 1, проверки ERC13 и ERC14 выполняются. По умолчанию 0.

Check ERC15 rules check (Floating OD-PO intersection). ERC15 проверяет пересечение активной области и поликремния, не соединенных с терминалом другого устройства (за исключением диода, защищающего от эффекта антенны), а также с карманом и другим пересечением активной области и поликремния. Если ключ имеет значение 1, проверка ERC15 выполняется. По умолчанию 0.

Sense extraction and comparison. Используется, чтобы контролировать разводку выше и ниже “чувствительных” устройств. Это делается с помощью слоев маркера в топологии (слой с назначением sense в технологическом файле) и соответствующего параметра устройства (параметр sense в cdf). Если ключ имеет значение 0, экстракция из топологии и сравнение со схемой устройств с параметром sense не выполняется. По умолчанию 0.

Analog mode (no parallel/series reduction performed except for MOS devices).

Проверка схлопывания последовательных или параллельных устройств. Такое схлопывание необходимо, чтобы провести lvs-сравнение разного числа устройств в схемотехнике и топологии. Если проектировщику необходимо провести сравнение “один к одному”, схлопывание выполнять не нужно. По умолчанию значение ключа равно 0 и схлопывание выполняется. Данный ключ не применяется к МОП-транзисторам с параметром nfinger, не равным 1.

Hier depth for reading port objects from the layout db. Глубина иерархии при чтении из топологической базы данных меток, рассматриваемых программой LVS как порты. По умолчанию метки ищутся только на верхнем (primary) уровне иерархии обрабатываемой ячейки.

Hier depth for selecting text objects from the layout db. Глубина иерархии для текстовых меток. По умолчанию метки отображаются только на верхнем (primary) уровне.

Tolerance for resistor width comparison (%) (default value = sign-off). Значение допустимого отклонения для ширины резистора. По умолчанию 0.

Tolerance for resistor length comparison (%) (default value = sign-off). Значение допустимого отклонения для длины резистора. По умолчанию 0.

Tolerance for mos oxide capacitor carea comparison (%) (default value = sign-off). Значение допустимого отклонения для площади конденсатора с МОП-окислом. По умолчанию 1.

Tolerance for mos oxide capacitor cperimeter comparison (%) (default value = sign-off). Значение допустимого отклонения для периметра конденсатора с МОП-окислом. По умолчанию 1.

Tolerance for unitary plate metal capa carea comparison (%) (default value = sign-off). Значение допустимого отклонения для площади металлического конденсатора с одной обкладкой. По умолчанию 1.

Tolerance for unitary plate metal capa cperi comparison (%) (default value = sign-off). Значение допустимого отклонения для периметра металлического конденсатора с одной обкладкой. По умолчанию 1.

Tolerance for stacked plate metal capa carea comparison (%) (default value = sign-off). Значение допустимого отклонения для площади стекового металлического конденсатора. По умолчанию 1.

Tolerance for stacked plate metal capa cperi comparison (%) (default value = sign-off). Значение допустимого отклонения для периметра стекового металлического конденсатора. По умолчанию 1.

Tolerance for dram capacitor carea comparison (%) (default value = sign-off).

Значение допустимого отклонения для площади dram-конденсатора. По умолчанию 1.

Tolerance for dram capacitor cperimeter comparison (%) (default value = sign-off).

Значение допустимого отклонения для периметра dram-конденсатора. По умолчанию 1.

Extract from layout AS AD PS PD parameters of MOS for simulation. Если ключ определен, значения параметров AS, AD, PS и PD для МОП-транзисторов вычисляются в топологии и записываются в выходной нетлист (без сравнения со схемой). Это значение по умолчанию для LPE. Если ключ не определен, значения не вычисляются (по умолчанию для LVS).

Extract from layout STI stress parameter for simulation. Если ключ определен, значения параметров, используемых для “STI stress” моделирования для МОП-транзисторов, вычисляются в топологии и записываются в выходной нетлист (без сравнения со схемой). Это значение по умолчанию для LPE. Если ключ не определен, значения не вычисляются (по умолчанию для LVS).

Compare area and perimeter of isolated PW to DNW diode. В случае использования слоя DNW (изоляции областей P-кармана) файл calibre.lvs экстрагирует из топологии диод ddnwpw между изолируемыми областями P-кармана и DNW областью, для того чтобы проверить корректное электрическое смещение области DNW-изоляции. Также, параметры диода (площадь и периметр) вычисляются в топологии и сравниваются со схемой. По умолчанию проверка отключена.

Extract from layout Well/sub diode for simulation. Если ключ определен, то выполняется экстракция паразитных диодов между N-карманом и подложкой (dnwps), а также между глубоким N-карманом и подложкой (ddnwps). По умолчанию проверка включена для LPE и выключена для LVS.

Extract and compare ebeamprobe & microprobe. Извлечение и сравнение микропад для для электронно-лучевого тестирования. По умолчанию эти устройства распознаются в топологии и сравниваются со схемой.

Compare area and perimeter of bipolar transistor devices. Если включен, выполняется сравнение площади и периметра биполярных транзисторов. По умолчанию включен для LPE и выключен для LVS.

Do not filter unused devices (O AB RC RG). Запретить опции фильтрации:

- О - повторение фильтрации и схлопывания последовательных, параллельных, расщепленных затворов до тех пор, пока не останется устройств, которые могут быть отфильтрованы;

- AB – фильтрация МОП транзисторов с объединенными стоком, истоком, затвором;
- RC – фильтрация резисторов с объединенными терминалами;
- RG – фильтрация диодов с объединенными положительным и отрицательным входами.

Do not extract PO/OD resistors,mim and metal capacitors on undefined bulk. Если ключ определен, экстракция резисторов в слоях поликремний и актив, конденсаторов в слоях mim и metal на неопределенной подложке не выполняется. По умолчанию значение 0.

No extract ddnwpw under ddnwpw;nodevice (default = sign-off). По умолчанию 0. Используется при размещении ячейки памяти в изолированный Р-карман.

Inductors d & w comparison tolerance (%) (default = sign-off). Значение допустимого отклонения для глубины и ширины катушки индуктивности. По умолчанию значение 0.3.

Inductors l comparison tolerance (%) (default = sign-off). Значение допустимого отклонения для длины катушки индуктивности. По умолчанию значение 1.

Tolerance for mosRF W comparison (%) (default val = sign-off). Значение допустимого отклонения для ширины RF МОП-транзисторов. По умолчанию значение 1.

Tolerance for mosRF L comparison (%) (default val = sign-off). Значение допустимого отклонения для длины RF МОП-транзисторов. По умолчанию значение 0.

Varactors comparison tolerance (%) (default val = sign-off). Значение допустимого отклонения для варакторов. По умолчанию значение 0.

8.3.4 При генерации фиктивных элементов TILING средствами Mentor Calibre

Подготовительная работа (добавление зон исключения (опционально)).

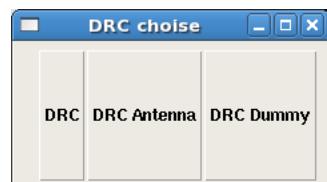
Если необходимо, то добавьте зоны исключения в топологическое представление:

Зоны исключения - это области схемы, где фиктивные области не будут размещены.

Для этого, разработчик должен прорисовать полигоны в специальных слоях (Таблица 8.1). Таким образом, процедура генерации фиктивных элементов не будет вставлять фиктивные области в места, где прорисованы данные полигоны.

Генерирование фиктивных областей

В меню Virtuoso Layout Editor выберите Calibre->Run DRC. В появившемся меню выбрать DRC Dummy.



После выбора DRC Dummy появляется окно CUSTOMIZATION, где можно задать необходимые установки (ключи) для запуска процедуры и нажать кнопку “OK. Ключи описаны в главе 8.4.

Результаты генерации

В результате работы данной процедуры в рабочем директории будет сформирован новый GDS файл *имя_проекта.calibre_with_fill.gds*, который содержит в себе топологию проекта с интегрированными фиктивными областями, где название ячейки верхнего уровня будет *TOP*.

Таблица 8.1 Слои для определения зон исключения фиктивных областей

Table1: Layer	Table2: MKR tileNot	Table3: OD tileNot	Table4: RPO tile	Table5: PO tileNot	Table6: M1 tileNot	Table7: M2 tileNot	Table8: M3 tileNot	Table9: M4 tileNot	Table10: M5 tileNot	Table11: M6 tileNot	Table12: M7 tileNot	Table13: M8 tileNot	Table14: M9 tileNot	Table15: AP tileNot
OD	no tile	no tile	no impac	no tile	no impac	no impac	no impac	no impac	no impac	no impac	no impac	no impac	no impac	no impac
RPO	no impac		RPO on each OD tile	no impac	no impac	no impac	no impac	no impac	no impac	no impac	no impac	no impac	no impac	no impac
PO	no tile	no tile	no impact	no tile	no impac	no impac	no impac	no impac	no impac	no impac	no impac	no impac	no impac	no impac
M1	no tile	no impact	no impact	no impact	no tile	no impac	no impac	no impac	no impac	no impac	no impac	no impac	no impac	no impac
M2	no tile	no impact	no impact	no impact	no tile	no impac	no impac	no impac	no impac	no impac	no impac	no impac	no impac	no impac
M3	no tile	no impact	no impac	no impac	no	no impac	no tile	no impac	no impac	no impac	no impac	no impac	no impac	no impac
M4	no tile	no impact	no impact	no impac	no	no impac	no impac	no tile	no impac	no impac	no impac	no impac	no impac	no impac
M5	no tile	no impact	no impac	no impac	no	no impac	no impac	no tile	no impac	no impac	no impac	no impac	no impac	no impac
M6	no tile	no impact	no impac	no impac	no	no impac	no impac	no impac	no tile	no impac	no impac	no impac	no impac	no impac
M7	no tile	no impact	no impac	no impac	no	no impac	no impac	no impac	no impac	no tile	no impac	no impac	no impac	no impac

M8	no tile	no impact	no impac	no tile	no impac	no impac								
M9	no tile	no impac	no impac	no impac	no impac	no impac	no impac	no impac	no impac	no impac	no impac	no tile	no impac	no impac
ALUCAP	no tile	no impac	no impac	no impac	no impac	no impac	no impac	no impac	no impac	no impac	no impac	no tile	no impac	no tile

8.4 Экстракция паразитных элементов из топологии

8.4.1 RC модели

Маршрут пост топологический экстракции направлен на обеспечение back annotation нетлита содержащие паразитные С и R приборы извлеченные из межсоединений. Данный маршрут основан на маршруте «Mentor Calibre PEX» и «MentorCalibre nmLVS - Cadence QRC».

Для покрытия вариаций технологического процесса, предложено 7 углов:

- RCTYP: типовые резисторы и конденсаторы;
- RCMIN: лучшие резисторы и конденсаторы;
- RCMAX: худшие резисторы и конденсаторы;
- CMIN: лучшие конденсаторы;
- CMAX: худшие конденсаторы;
- XTLK: наихудший конфигурация crosstalk;
- DLY: наихудший конфигурация delay.

Вариации технологического процесса определяются комбинацией линейной толщины, линейной ширины, толщины диэлектрика, поверхнолосное сопротивление металла, температурный коэффициент и сопротивление переходных окон, что объединено в таблице №1. Для каждого параметра стандартное значение и его отклонение описано в DRM.

Corner	Metal thick	Metal width	Via thick.	Via res.	Metal res.	K_intra	K_inter	Temperature (2)
RCTYP	typ	typ	typ	typ	typ	typ	typ	typ 25
RCMIN	min	min	max	min	min	min	typ	25
RCMAX	max	max	min	max	max	max	typ	25
CMIN	min	min	max	min	max (1)	min	min	-40
CMAX	max	max	min	max	min (1)	max	max	125
XTLK	max	max	max	min	min (1)	max	min	-40
DLY	min	min	min	max	max (1)	min	max	125

(1) The sheet resistance value is correlated to the line thickness.

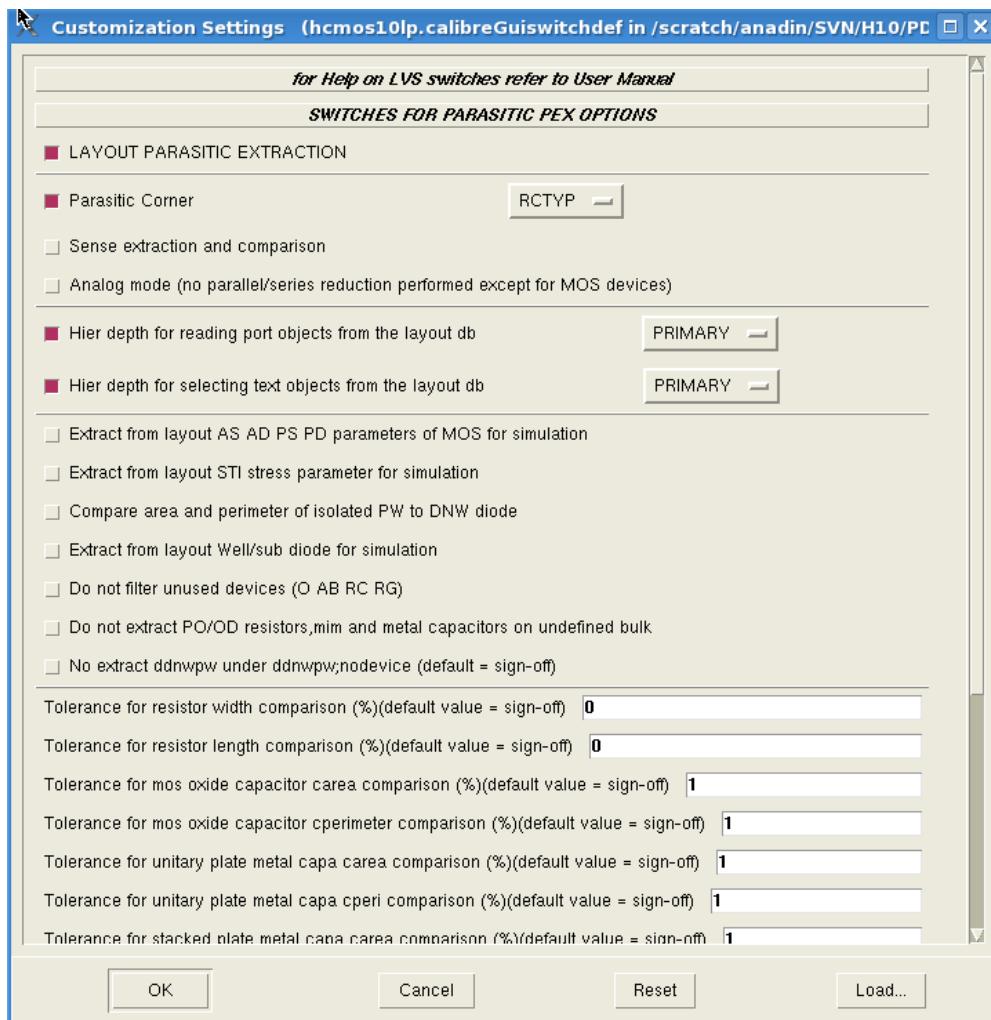
(2) The temperature effect on the sheet resistance is : $Rsh' = Rsh \cdot (1 + Tcoeff \cdot \Delta T)$

Tcoeff is specified in the DRM.

Таблица 8.2 Вариации технологического процесса.

8.4.2 Экстракция средствами САПР Mentor Calibre PEX

При корректно инициализации КСП, при запуске **Calibre -> Run PEX** автоматически запуститься customization форма, где необходимо выбрать угол паразитной экстракции в соответствии таблицей 8.2



8.4.2 Средствами САПР Cadence QRC

QRC – один из инструментов компании Cadence, позволяющий восстанавливать паразитные элементы из топологии и получать максимально близкие результаты моделирования восстановленной электрической схемы к результатам, полученным на кремниевой пластине.

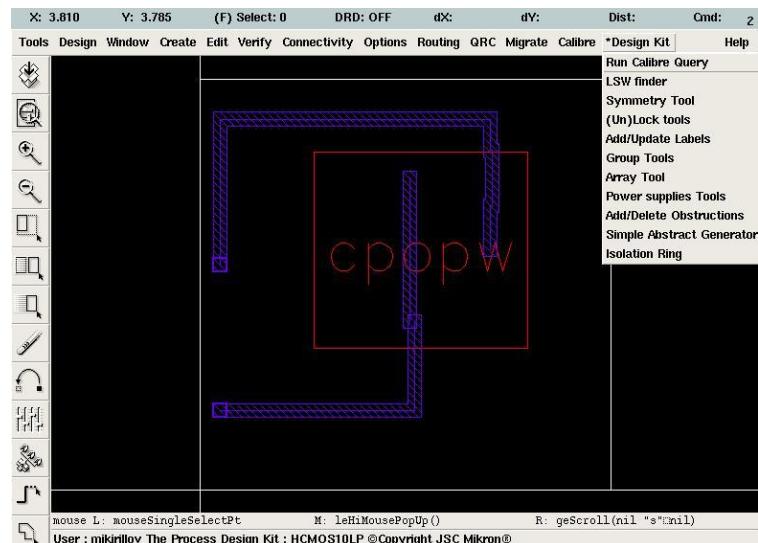
Для восстановления электрической схемы с топологии нужно пройти два этапа:

1. Запустить Calibre Query для подготовки данных для запуска QRC;
2. Запустить QRC.

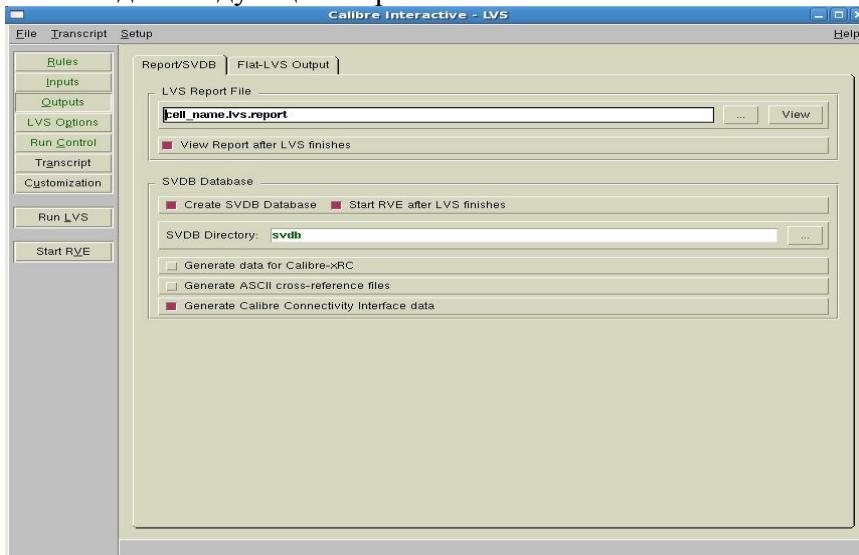
Подготовка данных

Необходимые данные получаются после запуска Calibre LVS и последующей обработки Calibre Query. Эти операции автоматизированы и осуществляются через меню

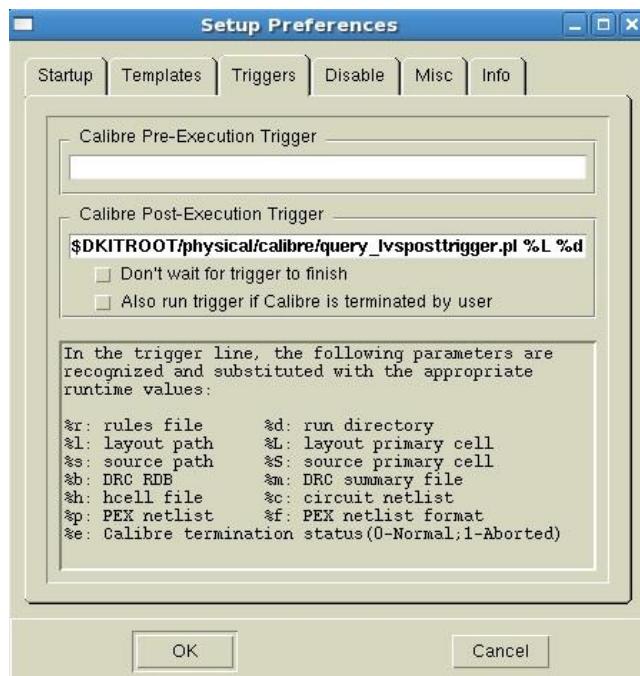
*Design Kit -> Run Calibre Query в Virtuoso Layout.



Запуск Calibre LVS выглядит следующим образом:



Запуск query определяется query триггером (файл query_lvsposttrigger.pl в папке \${DKHCMOS10LP}/physical/qrc/calibre), который автоматически подключен в GUI LVS форме:

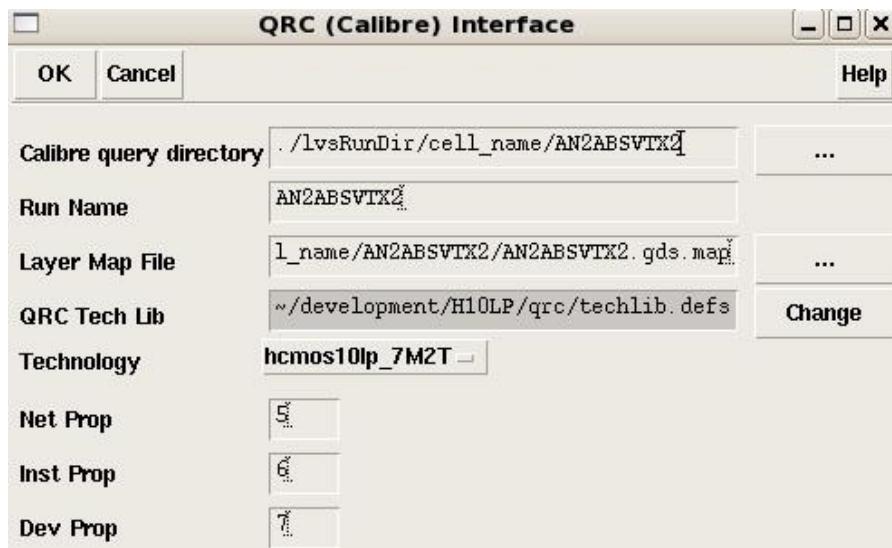


Calibre Query выходные файлы будут сохранены по следующему пути:
<LVS Run Directory>/<Имя ячейки>.

Запуск QRC

Запуск осуществляется из Virtuoso Layout меню: QRC -> Run Calibre QRC

Будет вызвано меню "Calibre LVS - QRC Interface", в котором должна быть заполнена информация, относящаяся к LVS/query запуску.



Где "Calibre query directory" - определяет директорию, где содержатся Calibre Query выходные файлы;

"Run Name" - определяет имя тестируемой ячейки;

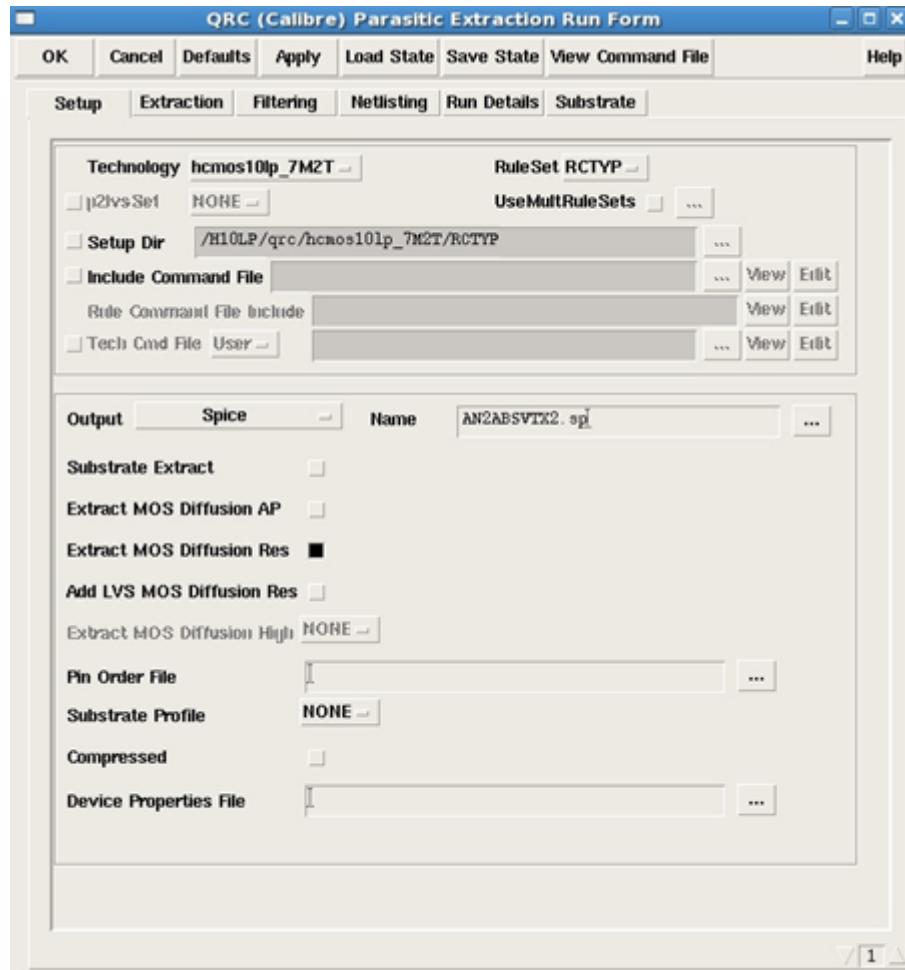
"Layer Map File" – определяет gds файл стыковки, записанный в Calibre Query выходной директории;

"QRC Tech Lib" – определяет путь к файлу techlib.defs, содержащий список технологических процессов. Этот файл находится по следующему пути:
\${DKHCMOS10LP}/physical/qrc

"Technology" - в данной технологии - это hcmos10lp_7M2T. Это поле станет доступно для выбора, после того как в поле "QRC Tech Lib" будет установлен путь до файла techlib.defs

ВАЖНО! Значения для полей "Net Prop", "Inst Prop", "Dev Prop" не должны быть изменены.

Если поля заполнены, то после нажатия "OK", появится QRC форма. Поддержаны выходные форматы: spectre, extracted view. Пример заполнения формы приведен ниже:



Более подробную информацию о заполнении QRC формы можно найти в соответствующей документации «QRC user guide».

Если в качестве выходного формата указан *spectre*, то необходима постобработка полученного нетлиста. Постобработка осуществляется с помощью perl-скрипта

qrcprocess.pm, находящийся в папке \${DKHCMOS10LP}/physical/qrc. В терминале запустите qrcprocess.pm в качестве аргумента укажите spectre-нетлист.

9 Приборы, определяемые пользователем: BLACKBOX

Опция Blackbox необходима для следующих применений:

- Экстракция прибора пользователя, связанного с моделью пользователя (изменённый Pcell или 3D модель экстракции)
- Игнорирование паразитных элементов в ограниченной области

9.1 Характеристики и методология Blackbox

9.1.1 Символы

Символы, связанные с blackbox окружением: box3, box4, box5, box6, box7, box8 (1 вывод для подложки), собраны в библиотеке STlib (рис. 9.1). Они являются X приборами: не имеют auCdl представления, но имеют представление schematic для CDL нетлистирования.

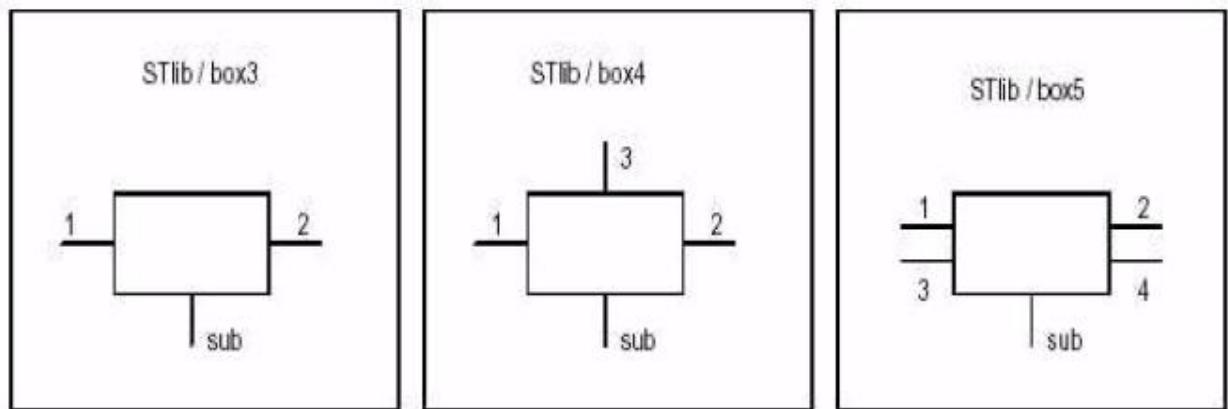


Рис. 9.1 Символы Bbox

Методология:

- Входные/выходные выводы символа blackbox должны соответствовать маркерам, выбранным в топологии.

Пример: вывод 1 символа должен быть связан со слоем MKR; drawing1 в топологии.

9.1.2 Топология: размещение слоёв и маркеров

Слои, связанные с blackbox окружением: MKR;blackbox, MKR;blackboxnoM1, MKR;label, MKR;block, MKR;drawing1->MKR; drawing7.

Методология:

- Область blackbox должна быть ограничена специальным маркером {MKR blackbox или MKR blackboxnoM1}.
- Внутри слоя MKR;blackbox, все уровни металла и металлические соединения игнорируются.
- Внутри слоя MKR;blackboxnoM1, игнорируются все уровни металла и металлические соединения кроме Metal1. Это позволяет стыковать OD/PO приборы рядом с blackbox, внутри которого металлы со второго по последний будут игнорироваться. Отметим, что для слоя MKR;blackboxnoM1, нельзя подсоединять blackbox с помощью Metal1.
- Слой MKR block должен быть прорисован вокруг активных и поликремниевых областей, которые необходимо проигнорировать.
- Входные/выходные выводы должны быть определены с помощью слоёв MKR drawing1-7.
- Имя модели(Model Name) должно быть обозначено внутри blackbox с помощью маркера MKR label.

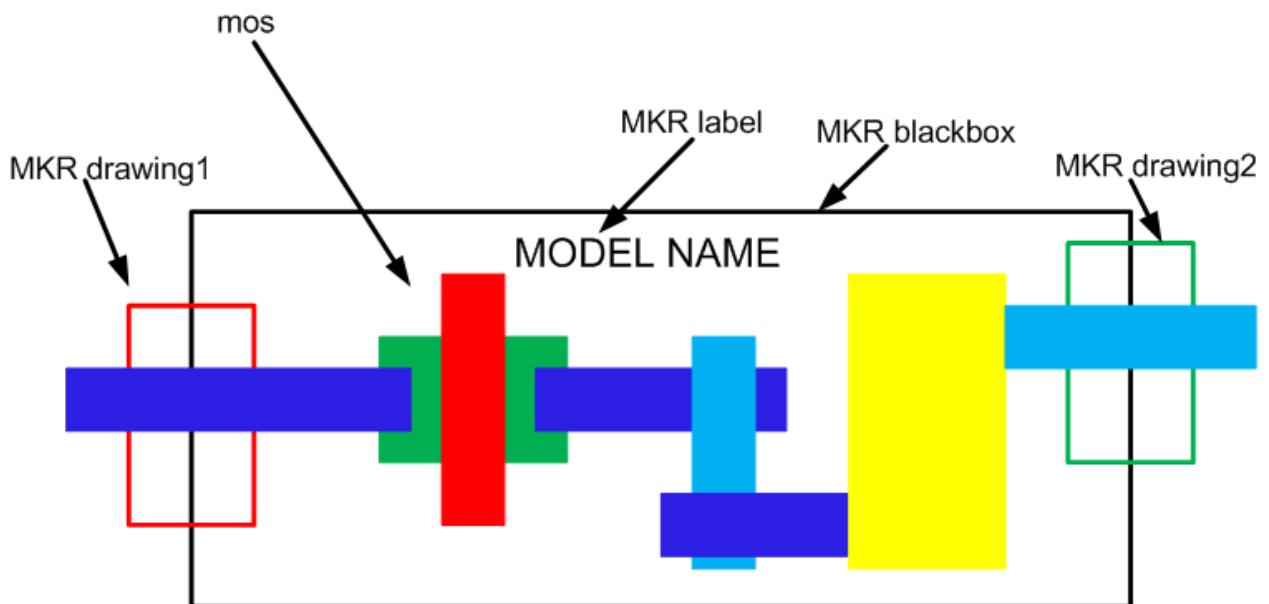


Рис. 9.2 Топология blackbox.

9.1.3 Пример топологического и схемотехнического представления blackbox.

Ниже представлен пример blackbox в топологическом и схемотехническом представлениях.

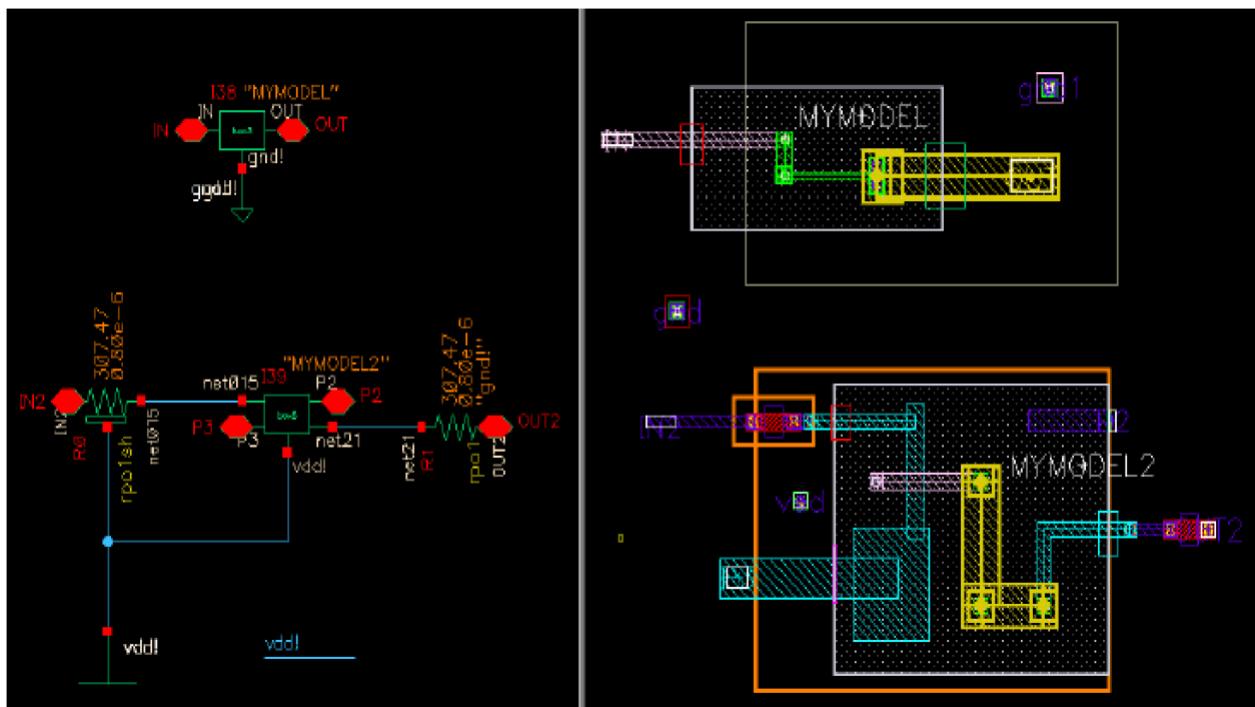


Рис. 9.3 Топологическое и схемотехническое представления blackbox.

9.2 Описание опции blackbox.

9.2.1 DRC-проверка правил проектирования

Слой MKR: blackbox не участвует в DRC проверке. Однако DRC проверка всё же применяется внутри blackbox.

9.2.2 LVS –проверка соответствия топологии и электрической схемы

LVS используется со следующими правилами:

- Все уровни металла и металлические соединения игнорируются внутри blackbox.
- Все уровни металла и металлические соединения, за исключением Metall1, игнорируются внутри слоя MKR; blackboxnoM1.
- Слои OD/PO игнорируются внутри MKR block.
- **Предупреждение 1:** активные слои внутри blackbox всё же учитываются во время LVS проверки. Например, МОП и биполярные транзисторы, резисторы экстрагируются без металла. Чтобы проигнорировать OD и PO слои, используйте слой MKR block.
- **Предупреждение 2:** закоротка или разрыв не могут быть определены во время LVS проверки, так как металлические соединения игнорируются. Например, если

разрыв соединения будет прорисован в вашей катушке индуктивности с ошибкой - это не будет определено.

9.2.3 Моделирование

Для выполнения моделирования любой blackbox прибор будет иметь связанную пользовательскую модель, чьё имя соответствует blackbox символу и топологии.

Чтобы узнать, как подключить прибор к пользовательской модели, обращайтесь к документации по Artist Kit (ArtistKit_UserManual_mikron.pdf).

10 Контактная информация

Разработка и поддержка PDK:

Mikron.Lib_support@mikron.ru