УДК 537.9

Разработка зондовой станции на чипе для тестирования памяти на основе оксидов гафния.

М.М. Соловьянов , П.С. Изюмов

Лаборатория нейровычислительных систем МФТИ

|  |
| --- |
|  |
| Рис.1 Примерная схема чипа |

Данная работа посвящена разработке проекта чипа, задача которого стать зондовой станцией для анализа всех видов энергоэффективной памяти, разрабатываемой в ЦКП МФТИ. Чип чип-тестовая станция для тестирования инновационных энергоэффективных видов памяти[1][2][3] позволит оценивать быстродействие готовых массивов различной памяти, что невозможно на открытой зондовой станции, которая находиться в распоряжении исследовательских лабораторий. Помещение тестирующей аппаратуры прямо «на чип» позволяет избежать проблем, связанных с паразитными параметрами зондовых станций, что дает возможность изучать высокочастотные характеристики памяти, а также позволило бы автоматизировать процесс изучения качества выращенной памяти.

Поставленные требования достигнуты следующим образом: проект чипа состоит как из массивов памяти, так и из аналогового измерительного блока, информация от которого может в оцифрованном виде поступать в контроллер чипа. Контроллер представляет из себя встроенный микропроцессор, управляющий памятью и измерительными блоками, а также обмениваться информацией, настройками и записанными измерениями с внешним миром через интерфейс SPI.

Примерное устройство чипа представлено на рисунке и предполагает контроль/измерение нескольких ядер различной памяти, а также анализаторов отклика с возможностью подключать их как к интересующим нас столбцам выбранного стека, так и к индивидуальным ячейкам. Проект чипа покрывает спектр измерений ячеек, схожий с возможностями тестовой станции B1500A.

|  |
| --- |
|  |
| Рис.2 Общая схема блока памяти на конденсаторах. |

*Ядро памяти (Test memory array):* Представляет собой почти обычное ядро памяти (для примера можно посмотреть ядро DRAM памяти (рис. 2)), только с конденсаторами интересующего нас оксида, а также с драйвом (то есть подачей питания) для нижней обкладки. Также, разработан (переключатель) для подключения тестирующей аппаратуры к линиям стоков транзисторов и плейт лайнам.[4]

*Измерительная часть (Measuring electronics block):* Самая сложная, аналоговая часть, способная подавать стимулы напряжения и тока в необходимые части исследуемого массива (см.рис.2). Реализуется возможность измерения, схожая с B1500A , однако лишенная минусов, связанных с физическими зондами. Измеряются заданные значения напряжений, ёмкостей и токов в диапазоне не ниже 8 бит, для целой линии, или для одной ячейки.

Также в проекте есть возможность реализовать запись относительно короткого промежутка измерения, но с хорошим битрейтом в буфер обмена контроллера После чего уже передачу ее через интерфейс наружу.

*Контроллер чипа (Digital logic):* Для управления измерениями прямо на чипе используется микропроцессор, поддерживающий набор инструкций RISCV, а также необходимая для него оперативная статическая память, память для буфера измерения и внутренняя периферия.

*Память.* Количество SRAM памяти жестко зависит от того, сколько времени измерений планируется зафиксировать. К примеру, современная SRAM на техпроцессе 90 nm имеет плотность 2 mm 2 /M B (3), соответветственно даже 2 Мб памяти уже занимает много пространства. Для этого предлагается вынести часть оперативной SRAM памяти контроллера на внешний чип. Рассчитывается записывать единоразово около 200 тысяч тиков измерения во внутренний буфер.

*Тактирование (Clock)* Для корректной работы управляющей цифровой и измерительной аналоговой электроники требуется реализовать тактирование. Причем, если необходимо проводить измерения с большим битрейтом (большой частотой), то требуется тактирующий сигнал большой частоты. Предлагается два варианта : либо заводить сигнал нужной частоты в чип посредством LVDS , либо посредством подстройки частоты (ФАПЧ) увеличивать частоту обычного тактирующего резонатора.

Литература:

1. Resistance Switching Peculiarities in Nonfilamentary Self-Rectified TiN/Ta2O5/Ta and TiN/HfO2/Ta2O5/Ta Stacks Kuzmichev, D.S., Chernikova, A.G., Kozodaev, M.G., Markeev, A.M. // 2020 Physica Status Solidi (A) Applications and Materials Science
2. La-doped Hf0.5Zr0.5O2 thin films for high-efficiency electrostatic supercapacitors Kozodaev, M.G., Chernikova, A.G., Khakimov, R.R.,Markeev, A.M., Hwang, C.S. // 2018 Applied Physics Letters
3. Ferroelectric Second-Order Memristor Mikheev, V., Chouprik, A., Lebedinskii, Y. ,Zenkevich, A., Negrov, D. // 2019 ACS Applied Materials and Interfaces
4. Advanced Circuit Design of Gigabit-Density Ferroelectric Random-Access Memories Diplom-Ingenieur Jürgen Thomas Rickes aus Neuwied