

Electronic Circuits & Networks (4331101) - Summer 2024 Solution

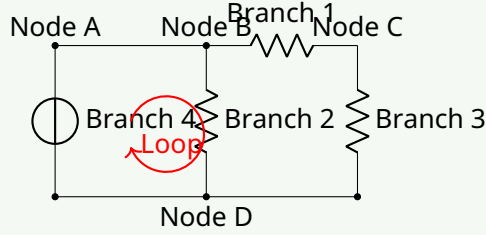
Milav Dabgar

June 6, 2024

પ્રશ્ન 1(a) [3 ગુણ]

યોગ્ય આકૃતિ સાથે નોડ, બ્રાન્ચ અને લૂપ વ્યાખ્યાયિત કરો.

જવાબ



આકૃતિ 1. નોડ, બ્રાન્ચ અને લૂપ દર્શાવતી સર્કિટ

- નોડ: એક બિંદુ જ્યાં બે કે વધુ સર્કિટ તત્વો એકબીજા સાથે જોડાય છે. આકૃતિમાં, બિંદુઓ A, B, C, અને D નોડ્સ છે.
- બ્રાન્ચ: બે નોડ્સને જોડતું એક સિંગલ એલિમેન્ટ. નોડ્સને જોડતા રજિસ્ટર્સ અને વોલ્ટેજ સોર્સ બ્રાન્ચ છે.
- લૂપ: સર્કિટમાં કોઈપણ બંધ પાથ જ્યાં કોઈ નોડ એક કરતાં વધુ વખત આવતો નથી. પાથ A-B-D-A એક લૂપ છે.

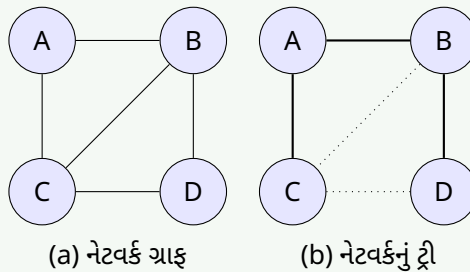
મેમરી ટ્રીક

"NBA circuit: Nodes are junctions, Branches are roads, Loops are Alternate paths"

પ્રશ્ન 1(b) [4 ગુણ]

નેટવર્ક માટે "ટ્રી" અને "ગ્રાફ" સમજાવો.

જવાબ



(a) નેટવર્ક ગ્રાફ

(b) નેટવર્કનું ટ્રી

આકૃતિ 2. નેટવર્કનો ગ્રાફ અને ટ્રી

લક્ષણ	ગ્રાફ	ટ્રી
વ્યાખ્યા	નેટવર્કનું સંપૂર્ણ ટોપોલોજિકલ રજૂઆત	કનેક્ટેડ સબગ્રાફ જેમાં બધા નોડ્સ હોય પણ લૂપ ન હોય
તત્વો	બધી બ્રાન્ચ અને નોડ્સ ધરાવે છે	$N - 1$ બ્રાન્ચ ધરાવે છે જ્યાં N નોડ્સની સંખ્યા છે
લૂપ્સ	લૂપ્સ ધરાવે છે	કોઈ લૂપ્સ નથી
ઉપયોગ	સંપૂર્ણ સર્કિટ એનાલિસિસ માટે વપરાય છે	નેટવર્ક ગણતરીઓને સરળ બનાવવા માટે વપરાય છે

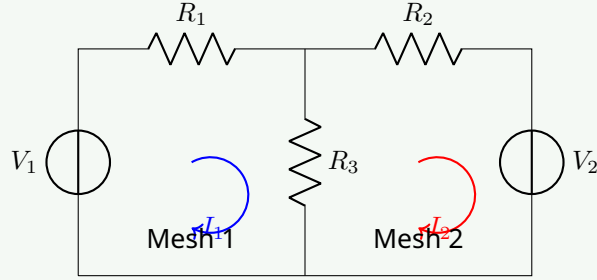
મેમરી ટ્રીક

"GRAND Tree: Graph has Routes And Nodes with Detours, Tree has only single Routes"

પ્રશ્ન 1(c) [7 ગુણ]

યોગ્ય આકૃતિનો ઉપયોગ કરી "મેષ કરંટ મેથડ" સમજાવો.

જવાબ



આકૃતિ 3. મેશ એનાલિસિસ સર્કિટ

પગલું	વર્ણન
1	સર્કિટમાં સ્વતંત્ર મેશ ઓળખો
2	મેશ કરંટ્સ (I_1, I_2 , વગેરે) ઘડિયાળના કાંટાની દિશામાં અસાઇન કરો
3	દરેક મેશ માટે KVL લાગુ કરો
4	ઇકવેશન્સ બનાવો: $\sum R \cdot I(\text{own}) - \sum R \cdot I(\text{adjacent}) = \sum V$
5	સિમલ્ટેનિયસ ઇકવેશન્સ ઉકેલો

- ફાયદો: બ્રાન્ચ કરંટ મેથડ કરતાં ઓછા ઇકવેશન્સ
- ઉપયોગ: પ્લેનર નેટવર્ક્સ માટે શ્રેષ્ઠ
- મર્યાદા: નોન-પ્લેનર નેટવર્ક્સ માટે ઓછું કાર્યક્ષમ

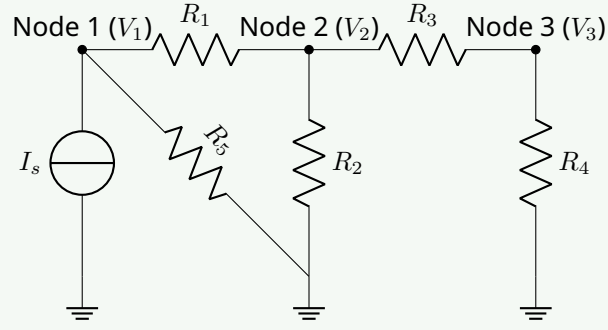
મેમરી ટ્રીક

"MIAMI: Meshes Identified, Assign currents, Make equations, Intersection currents calculated, Solve"

પ્રશ્ન 1(c) OR [7 ગુણ]

યોગ્ય રેખાકૃતિનો ઉપયોગ કરીને "નોડ પેર વોલ્ટેજ પદ્ધતિ" સમજાવો.

જવાબ



આકૃતિ 4. નોડલ એનાલિસિસ સર્કિટ

પગલું	વર્ણન
1	રેફરન્સ નોડ (ગ્રાઉન્ડ) પસંદ કરો
2	બાકીના નોડ્સને નોડ વોલ્ટેજ (V_1, V_2 , વગેરે) અસાઇન કરો
3	દરેક નોડ પર KCL લાગુ કરો (રેફરન્સ સિવાય)
4	ઓહ્મના નિયમનો ઉપયોગ કરીને કરંટ્સને નોડ વોલ્ટેજમાં વ્યક્ત કરો
5	સિમલ્ટેનિયસ ઇક્વેશન્સ ઉકેલો

- ફાયદો: ઘણા મેશવાળા સર્કિટ્સ માટે મેશ મેથડ કરતાં ઓછા ઇક્વેશન્સ
- ઉપયોગ: નોન-પ્લેનર સર્કિટ્સ માટે કાર્યક્ષમ
- મુખ્ય ઇક્વેશન: $\sum G \cdot V(\text{own}) - \sum G \cdot V(\text{adjacent}) = \sum I$

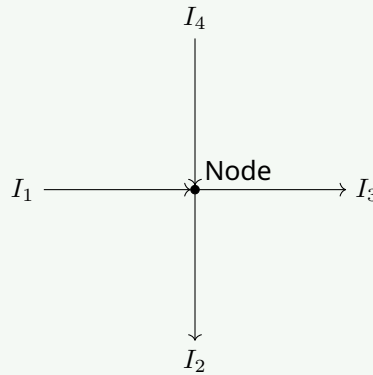
મેમરી ટ્રીક

“GRAND: Ground node fixed, Remaining nodes numbered, Apply KCL, Note voltage differences, Derive solutions”

પ્રશ્ન 2(a) [3 ગુણ]

KCL ઉદાહરણ સાથે સમજાવો.

જવાબ



આકૃતિ 5. નોડ પર KCL

કિરચોફનો કરંટ લો (KCL): કોઈપણ નોડ પર પ્રવેશતા અને છોડતા તમામ કરંટ્સનો અલગબ્રાઇઠક સરવાળો શૂન્ય હોય છે.

ગાણિતિક સ્વરૂપ	ઉદાહરણ ઉપયોગ
$\Sigma I = 0$	નોડ પર: $I_1 - I_2 - I_3 + I_4 = 0$
$\Sigma I_{in} = \Sigma I_{out}$	પ્રવેશતા કરંટ્સ = બહાર નીકળતા કરંટ્સ

મેમરી ટ્રીક

“ZINC: Zero Is Net Current at a node”

પ્રશ્ન 2(b) [4 ગુણ]

યોગ્ય આકૃતિનો ઉપયોગ કરી Z-પેરામીટર, Y-પેરામીટર h-પેરામીટર અને ABCD-પેરામીટર સમજાવો.

જવાબ



આકૃતિ 6. ટુ-પોર્ટ નેટવર્ક

પેરામીટર	વ્યાખ્યા	સમીકરણો	ઉપયોગ
Z	ઇમ્પિડન્સ પેરામીટર્સ	$V_1 = Z_{11}I_1 + Z_{12}I_2$ $V_2 = Z_{21}I_1 + Z_{22}I_2$	હાઇ ઇમ્પિડન્સ સર્કિટ્સ
Y	એડમિટન્સ પેરામીટર્સ	$I_1 = Y_{11}V_1 + Y_{12}V_2$ $I_2 = Y_{21}V_1 + Y_{22}V_2$	લો ઇમ્પિડન્સ સર્કિટ્સ
h	હાઇબ્રિડ પેરામીટર્સ	$V_1 = h_{11}I_1 + h_{12}V_2$ $I_2 = h_{21}I_1 + h_{22}V_2$	ટ્રાન્ઝિસ્ટર સર્કિટ્સ
ABCD	ટ્રાન્સમિશન પેરામીટર્સ	$V_1 = AV_2 - BI_2$ $I_1 = CV_2 - DI_2$	કેસ્કેડેડ નેટવર્ક્સ

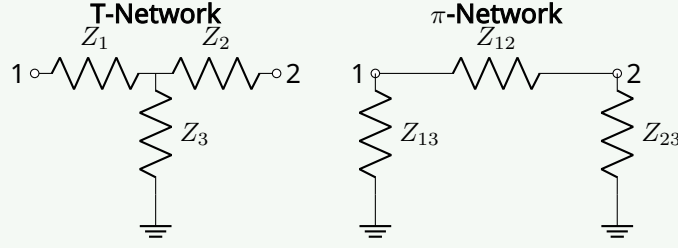
મેમરી ટ્રીક

“ZANY HAB: Z for high impedance, A for low, hy-brid for transistors, ABCD for Cascades”

પ્રશ્ન 2(c) [7 ગુણ]

 π -ટાઈપ નેટવર્કને T-ટાઈપ નેટવર્ક અને T-ટાઈપ નેટવર્કને π -ટાઈપ નેટવર્કમાં રૂપાંતરિત કરવા માટેના સમીકરણો મેળવો.

જવાબ

આકૃતિ 7. T અને π નેટવર્ક્સ

રૂપાંતરણ	ફોર્મ્યુલા
π થી T	$Z_1 = \frac{Z_{12} Z_{13}}{Z_{12} + Z_{23} + Z_{13}}$ $Z_2 = \frac{Z_{12} Z_{23}}{Z_{12} + Z_{23} + Z_{13}}$ $Z_3 = \frac{Z_{23} Z_{13}}{Z_{12} + Z_{23} + Z_{13}}$
T થી π	$Z_{12} = \frac{Z_1 Z_2 + Z_2 Z_3 + Z_3 Z_1}{Z_3}$ $Z_{23} = \frac{Z_1 Z_2 + Z_2 Z_3 + Z_3 Z_1}{Z_1}$ $Z_{13} = \frac{Z_1 Z_2 + Z_2 Z_3 + Z_3 Z_1}{Z_2}$

- ઉપયોગ: નેટવર્ક સરળીકરણ અને વિશ્લેષણ
- શરત: બંને નેટવર્ક્સ ટર્મિનલ્સ પર સમાન હોવા જોઈએ
- મર્યાદા: ફક્ત લીનિયર નેટવર્ક્સ માટે લાગુ પડે છે

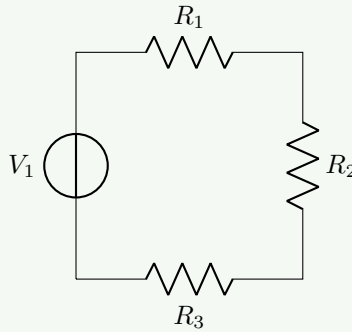
મેમરી ટ્રીક

“TRIP: T and π networks Relate Impedance through Products and sums”

પ્રશ્ન 2(a) OR [3 ગુણ]

KVL ઉદાહરણ સાથે સમજાવો.

જવાબ



આકૃતિ 8. KVL લૂપ

કિરચોફનો વોલ્ટેજ લો (KVL): કોઈપણ બંધ લૂપમાં તમામ વોલ્ટેજનો અલગબાદક સરવાળો શૂન્ય હોય છે.

ગાણિતિક સ્વરૂપ	ઉદાહરણ ઉપયોગ
$\sum V = 0$	લૂપમાં: $V_1 - IR_1 - IR_2 - IR_3 = 0$
$\sum V_{rises} = \sum V_{drops}$	વોલ્ટેજ વધારા = વોલ્ટેજ ઘટાડા

મેમરી ટ્રીક

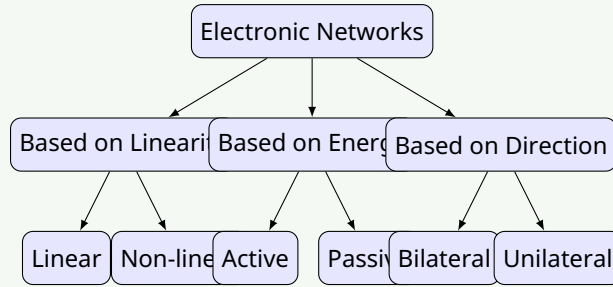
“ZERO: Zero is Every voltage Round a loop's Output”

પ્રશ્ન 2(b) OR [4 ગુણ]

વિવિધ ઇલેક્ટ્રોનિક્સ નેટવર્કનું વર્ગીકરણ કરો અને સમજાવો.

જવાબ

નેટવર્ક પ્રકાર	વર્ણન	ઉદાહરણ
લીનિયર vs નોન-લીનિયર	સમાનુપાતિકતાના સિદ્ધાંતનું પાલન કરે/ન કરે	રેજિસ્ટર્સ vs ડાયોડ્સ
પેસિવ vs એક્ટિવ	ઊર્જા પ્રદાન કરતા નથી/કરે છે	RC સર્કિટ vs એમ્પ્લિફાયર
બાયલેટરલ vs યુનિલેટરલ	બંને દિશામાં સમાન/અલગ ગુણધર્મો	રેજિસ્ટર્સ vs ડાયોડ્સ
લમ્ડ vs ડિસ્ટ્રિબ્યુટેડ	પેરામીટર્સ કેન્દ્રિત/ફેલાયેલા છે	RC સર્કિટ vs ટ્રાન્સમિશન લાઇન
ટાઇમ વેરિઅન્ટ vs ઇન્વેરિઅન્ટ	પેરામીટર્સ સમય સાથે બદલાય/ન બદલાય	ઇલેક્ટ્રોનિક સ્વિચ vs ફિક્સ્ડ રેજિસ્ટર



આકૃતિ 9. ઇલેક્ટ્રોનિક નેટવર્ક્સનું વર્ગીકરણ

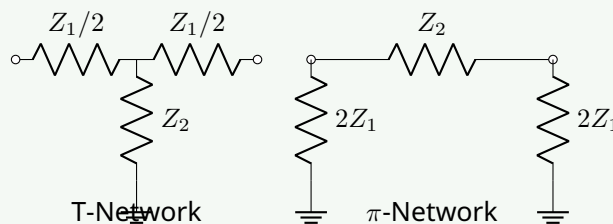
મેમરી ટ્રીક

“PLANT: Proportionality for Linear, Lively for Active, All directions for bilateral, Near for lumped, Time-fixed for invariant”

પ્રશ્ન 2(c) OR [7 ગુણ]

T-નેટવર્ક અને π -નેટવર્ક માટે કેરેક્ટરીસ્ટીક્સ ઇમ્પીડન્સનું સમીકરણ મેળવો.

જવાબ



આકૃતિ 10. સિમેટ્રિકલ T અને π નેટવર્ક્સ

નેટવર્ક	કેરેક્ટરીસ્ટીક્સ ઇમ્પીડન્સ સમીકરણ	મેળવવાના પગલાં
T-નેટવર્ક	$Z_{0T} = \sqrt{Z_1(Z_1/4 + Z_2)}$	<ol style="list-style-type: none"> 1. સિમેટ્રિકલ લોડ Z_0 લાગુ કરો 2. ઇનપુટ ઇમ્પીડન્સ શોધો 3. ઇમ્પીડન્સ મેચિંગ માટે, $Z_{in} = Z_0$ 4. Z_0 માટે ઉકેલો
π -નેટવર્ક	$Z_{0\pi} = \sqrt{\frac{Z_1 Z_2}{1 + Z_1/4 Z_2}}$	<ol style="list-style-type: none"> 1. સિમેટ્રિકલ લોડ Z_0 લાગુ કરો 2. ઇનપુટ ઇમ્પીડન્સ શોધો 3. ઇમ્પીડન્સ મેચિંગ માટે, $Z_{in} = Z_0$ 4. Z_0 માટે ઉકેલો

- સંબંધ: $Z_{0T} \times Z_{0\pi} = Z_1 \cdot Z_2$
- ઉપયોગ: ઇમ્પીડન્સ મેચિંગ અને ફિલ્ટર્સ
- મર્યાદા: ફક્ત સિમેટ્રિકલ નેટવર્ક્સ માટે માન્ય

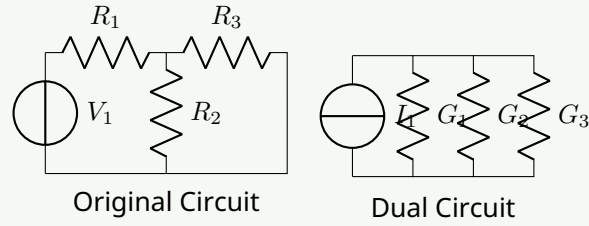
મેમરી ટ્રીક

"TIPSZ: T-networks and π – networks Impedances are Products and Squareroots of Z values"

પ્રશ્ન 3(a) [3 ગુણ]

ડ્યુઆલિટીનો સિદ્ધાંત ઉદાહરણ સાથે સમજાવો.

જવાબ



આકૃતિ 11. ડ્યુઆલિટીનો સિદ્ધાંત

ડ્યુઆલિટીનો સિદ્ધાંત: દરેક ઇલેક્ટ્રિકલ નેટવર્ક માટે, એક ડ્યુઅલ નેટવર્ક અસ્તિત્વમાં છે જ્યાં:

ઓરિજિનલ	ડ્યુઅલ	ઉદાહરણ
વોલ્ટેજ (V)	કરંટ (I)	10V સોર્સ → 10A સોર્સ
કરંટ (I)	વોલ્ટેજ (V)	5A → 5V
રેઝિસ્ટન્સ (R)	કન્ડક્ટન્સ (G)	$100\Omega \rightarrow 100S$
સિરીઝ જોડાણ	પેરેલલ જોડાણ	સિરીઝ રેઝિસ્ટર્સ → પેરેલલ કન્ડક્ટર્સ
KVL	KCL	$\Sigma V = 0 \rightarrow \Sigma I = 0$

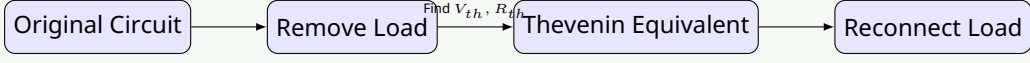
મેમરી ટ્રીક

"VIGOR: Voltage to current, Impedance to admittance, Graph remains, Open to closed, Resistors to conductors"

પ્રશ્ન 3(b) [4 ગુણ]

થેવેનીન થીયરમનો ઉપયોગ કરીને સર્કિટમાં લોડ કરંટની ગણતરી કરવા માટેના પગલાં સમજાવો.

જવાબ



આકૃતિ 12. થેવેનીન થીયરમની પ્રક્રિયા

પગલું	વર્ણન
1	સર્કિટમાંથી લોડ રેજિસ્ટર દૂર કરો
2	લોડ ટર્મિનલ્સ પર ઓપન-સર્કિટ વોલ્ટેજ (V_{th}) શોધો
3	સર્કિટમાં પાછા જોઈને થેવેનીન રેજિસ્ટન્સ (R_{th}) શોધો
4	થેવેનીન ઇક્વિવેલન્ટ સર્કિટ દોરો (V_{th} સાથે R_{th} સિરીઝમાં)
5	લોડ રેજિસ્ટર (R_L) ને થેવેનીન સર્કિટ સાથે ફરીથી જોડો
6	લોડ કરંટ ગણો: $I_L = V_{th} / (R_{th} + R_L)$

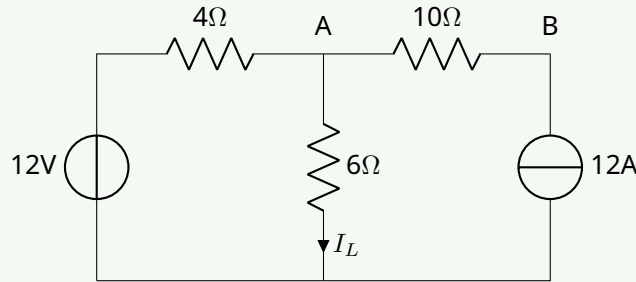
મેમરી ટ્રીક

“REVOLT: Remove load, Evaluate Voc, Obtain Rth, Look at Thevenin circuit, Use $I = V/R$ formula”

પ્રશ્ન 3(c) [7 ગુણ]

સુપરપોઝિશન થીયરમનો ઉપયોગ કરીને લોડ રેજિસ્ટરમાંથી વહેતો કરંટ શોધો.

જવાબ



આપેલ સર્કિટ

આકૃતિ 13. સુપરપોઝિશન પ્રશ્ન

સ્ટેપ-બાય-સ્ટેપ ઉકેલ:

પગલું	વર્ણન	ગણતરી
1	માત્ર 12V સોર્સ ધ્યાનમાં લો (12A ઓપન કરો)	$I_1 = 12 / (4 + 6 + 10) = 0.6A$ (10 ઓહ્મ સિરીઝમાં છે)
2	માત્ર 12A સોર્સ ધ્યાનમાં લો (12V શોર્ટ કરો)	$I_2 = -12 \times 4 / (4 + 10 + 6) = -2.4A$ (કરંટ ડિવાઈડર)
3	સુપરપોઝિશન લાગુ કરો	$I_L = I_1 + I_2 = 0.6 + (-2.4) = -1.8A$

જવાબ: $I_L = -1.8A$ (6Ω લોડ રેજિસ્ટરમાંથી ઉપરની તરફ વહેતો કરંટ)

મેમરી ટ્રીક

“SONAR: Sources Only one at a time, Neutralize others, Add Results”

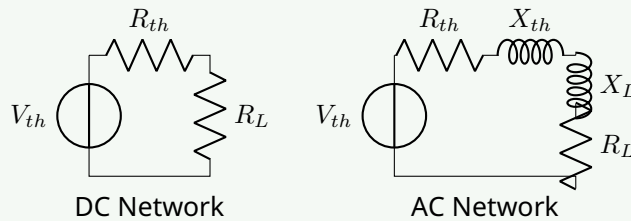
પ્રશ્ન 3(a) OR [3 ગુણ]

મેક્સિમમ પાવર ટ્રાન્સફર થીયરમનું વિધાન લખો. AC અને DC નેટવર્ક માટે મેક્સિમમ પાવર ટ્રાન્સફર માટેની શરતો શું છે?

જવાબ

મેક્સિમમ પાવર ટ્રાન્સફર થીયરમ: જ્યારે લોડ ઇમ્પિડન્સ એ સોર્સના ઇન્ટરનલ ઇમ્પિડન્સના કોમ્પ્લેક્સ કોન્જુગેટ બરાબર હોય ત્યારે સોર્સમાંથી લોડમાં મહત્તમ પાવર ટ્રાન્સફર થાય છે.

નેટવર્ક પ્રકાર	મેક્સિમમ પાવર ટ્રાન્સફર માટેની શરત
DC નેટવર્ક્સ	$R_L = R_{th}$ (લોડ રેઝિસ્ટન્સ થેવેનીન રેઝિસ્ટન્સ બરાબર હોય)
AC નેટવર્ક્સ	$Z_L = Z_{th}^*$ (લોડ ઇમ્પિડન્સ થેવેનીન ઇમ્પિડન્સના કોમ્પ્લેક્સ કોન્જુગેટ બરાબર હોય)



આકૃતિ 14. મેક્સિમમ પાવર ટ્રાન્સફર સર્કિટ્સ

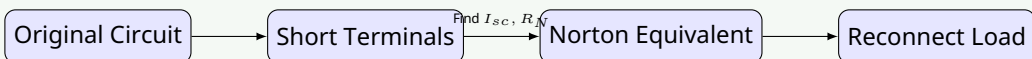
મેમરી ટ્રીક

“MATCH: Maximum power At Terminals when Conjugate impedances are Honored”

પ્રશ્ન 3(b) OR [4 ગુણ]

નોર્ટન થીયરમનો ઉપયોગ કરીને સર્કિટમાં લોડ કરંટ ગણવા માટેના પગલાં સમજાવો.

જવાબ



આકૃતિ 15. નોર્ટન થીયરમ પગલાં

પગલું	વર્ણન
1	સર્કિટમાંથી લોડ રેઝિસ્ટર દૂર કરો
2	લોડ ટર્મિનલ્સ પર શોર્ટ-સર્કિટ કરંટ (I_{sc} અથવા I_N) શોધો
3	સર્કિટમાં પાછા જોઈને નોર્ટન રેઝિસ્ટન્સ (R_N) શોધો
4	નોર્ટન ઇક્વિવેલન્ટ સર્કિટ દોરો (I_N સાથે R_N પેરેલલ)
5	લોડ રેઝિસ્ટર (R_L) ને નોર્ટન સર્કિટ સાથે જોડો
6	લોડ કરંટ ગણો: $I_L = I_N \times R_N / (R_N + R_L)$

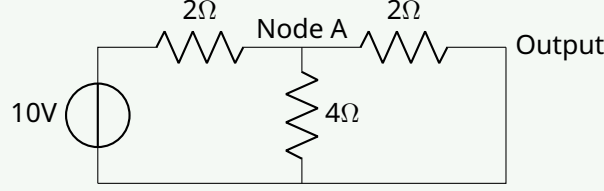
મેમરી ટ્રીક

“SENIOR: Short terminals, Evaluate Isc, Notice Rn value, Implement Norton circuit, Obtain result”

પ્રશ્ન 3(c) OR [7 ગુણ]

રેસીપ્રોસીટી થીયરમ આપેલ નેટવર્ક માટે કેવી રીતે લાગુ પડે છે તે દર્શાવો.

જવાબ



આકૃતિ 16. રેસીપ્રોસીટી થીયરમ ઉદાહરણ

કોષ્ટક: રેસીપ્રોસીટી થીયરમ લાગુ કરવું:

પગ-લું	સર્કિટ 1	સર્કિટ 2	ચકાસણી
1	ડાબી બાજુ 10V સોર્સ, જમણી બાજુ I_1 શોધો	જમણી બાજુ 10V સોર્સ, ડાબી બાજુ I_2 શોધો	$I_1 = I_2$ રેસીપ્રોસીટી સાબિત કરે છે
2	KVL વડે મેશ ઇક્વેશન્સ બનાવો	સોર્સ બદલીને ઇક્વેશન્સ બનાવો	બંને સિસ્ટમ ઉકેલો
3	$I_1 = 0.625A$	$I_2 = 0.625A$	$I_1 = I_2 = 0.625A$ ✓

સિદ્ધાંત: પેસિવ, બાયલેટરલ નેટવર્કમાં, જો બ્રાન્ચ 1 માં વોલ્ટેજ સોર્સ E બ્રાન્ચ 2 માં કરંટ I ઉત્પન્ન કરે, તો તે જ વોલ્ટેજ સોર્સ E ને બ્રાન્ચ 2 માં મૂકવાથી બ્રાન્ચ 1 માં તેટલો જ કરંટ I ઉત્પન્ન થશે.

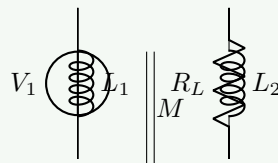
મેમરી ટ્રીક

“RESPECT: Rewire sources, Exchange positions, See if currents Preserve Equality when Circuit Transformed”

પ્રશ્ન 4(a) [3 ગુણ]

કપલ્ડ સર્કિટ સમજાવો.

જવાબ



આકૃતિ 17. કપલ્ડ સર્કિટ

કપલ્ડ સર્કિટ: એક સર્કિટ જ્યાં મ્યુચ્યુઅલ ઇન્ડક્ટન્સ દ્વારા ઇન્ડક્ટરો વચ્ચે ઊર્જા ટ્રાન્સફર થાય છે.

પેરામીટર	વર્ણન
મ્યુચ્યુઅલ ઇન્ડક્ટન્સ (M)	કોઇલ વચ્ચેના મેગ્નેટિક કપલિંગનું માપ
કોફિશિયન્ટ ઓફ કપલિંગ (k)	$k = M/\sqrt{L_1 L_2}$, 0 થી 1 ની વચ્ચે હોય છે
ઉપયોગો	ટ્રાન્સફોર્મર, ફિલ્ટર્સ, ટ્યુન્ડ સર્કિટ

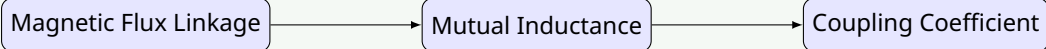
મેમરી ટ્રીક

“MICE: Mutual Inductance Creates Energy transfer”

પ્રશ્ન 4(b) [4 ગુણ]

કપલ્ડ સર્કિટ માટે કોફિશિયન્ટ ઓફ કપલિંગનું સમીકરણ તારવો.

જવાબ



આકૃતિ 18. તારવણી લોજિક

પગલું	વર્ણન	સમીકરણ
1	મ્યુચ્યુઅલ ઇન્ડક્ટન્સ વ્યાખ્યાયિત કરો	$M = N_2 \cdot \phi_{12} / I_1$
2	સેલ્ફ ઇન્ડક્ટન્સ વ્યાખ્યાયિત કરો	$L_1 = N_1 \cdot \phi_{11} / I_1, L_2 = N_2 \cdot \phi_{22} / I_2$
3	મહત્તમ શક્ય M	$M_{max} = \sqrt{L_1 L_2}$
4	કપલિંગ કોફિશિયન્ટ વ્યાખ્યાયિત કરો	$k = M / \sqrt{L_1 L_2}$

- રેન્જ: $0 \leq k \leq 1$
- ભૌતિક અર્થ: એક કોઇલમાંથી ફ્લક્સનો અંશ જે અન્ય કોઇલ સાથે લિંક થાય છે

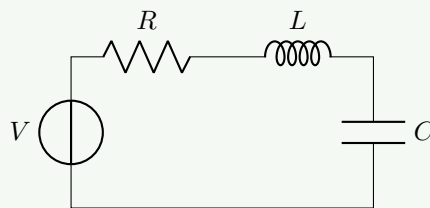
મેમરી ટ્રીક

“MASK: Mutual inductance And Self inductances create K”

પ્રશ્ન 4(c) [7 ગુણ]

સિરીઝ રેઝોનન્સ માટે રેઝોનન્સ ફ્રિક્વન્સીનું સમીકરણ તારવો. $R=20\Omega$, $L=1H$, $C=1\mu F$ સાથે સિરીઝ RLC સર્કિટની રેઝોનન્સ ફ્રિક્વન્સી, Q ફેક્ટર અને બેન્ડવિડ્થની ગણતરી કરો.

જવાબ



આકૃતિ 19. સિરીઝ RLC સર્કિટ

તારવણી:

- 1. સિરીઝ RLC નો ઇમ્પિડન્સ: $Z = R + j(\omega L - 1/\omega C)$
 - 2. રેઝોનન્સ પર, ઇમેજનરી ભાગ શૂન્ય હોય છે: $\omega L - 1/\omega C = 0$
 - 3. રેઝોનન્ટ ફ્રિક્વન્સી માટે ઉકેલો: $\omega_0 = 1/\sqrt{LC}$ અથવા $f_0 = 1/(2\pi\sqrt{LC})$
- ગણતરીઓ:

પેરામીટર	ફોર્મ્યુલા	ગણતરી	પરિણામ
રેઝોનન્ટ ફ્રિક્વન્સી	$f_0 = 1/(2\pi\sqrt{LC})$	$f_0 = 1/(2\pi\sqrt{1 \times 10^{-6}})$	159.15 Hz
Q ફેક્ટર	$Q = \omega_0 L / R$	$Q = 2\pi \times 159.15 \times 1/20$	50
બેન્ડવિડ્થ	$BW = f_0 / Q$	$BW = 159.15 / 50$	3.18 Hz

મેમરી ટ્રીક

"FQBR: Frequency from reactances, Q from resistance ratio, Bandwidth from Resonance divided by Q"

પ્રશ્ન 4(a) OR [3 ગુણ]

ક્વોલિટી ફેક્ટર સમજાવો.

જવાબ

ક્વોલિટી ફેક્ટર (Q): એક ડાયમેન્શનલેસ પેરામીટર જે દર્શાવે છે કે રેઝોનેટર કેટલું અંડર-ડેમ્પડ છે, અથવા રેઝોનેટરની બેન્ડવિડ્થ તેની સેન્ટર ફ્રિક્વન્સીની સાપેક્ષે કેટલી છે.

વ્યાખ્યા	ગાણિતિક અભિવ્યક્તિ
ઊર્જા પરિપ્રેક્ષ્ય	$Q = 2\pi \times \frac{\text{Energy stored}}{\text{Energy dissipated per cycle}}$
સર્કિટ પરિપ્રેક્ષ્ય	$Q = X / R$ (જ્યાં X રિએક્ટન્સ, R રેઝિસ્ટન્સ)
ફ્રિક્વન્સી પરિપ્રેક્ષ્ય	$Q = f_0 / BW$ (જ્યાં f_0 રેઝોનન્ટ ફ્રિક્વન્સી, BW બેન્ડવિડ્થ)

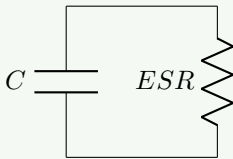
મેમરી ટ્રીક

"QSEL: Quality shows Energy vs. Loss and Selectivity"

પ્રશ્ન 4(b) OR [4 ગુણ]

કેપેસિટર માટે ક્વોલિટી ફેક્ટરનું સમીકરણ તારવો.

જવાબ



આકૃતિ 20. રિયલ કેપેસિટર મોડેલ

તારવણી:

પગલું	વર્ણન	સમીકરણ
1	સંગ્રહિત ઊર્જા	$E_{stored} = CV^2/2$
2	એનર્જી લોસ	$E_{loss} = \pi CV^2/\omega CR = \pi V^2/\omega R$
3	Q ફેક્ટર	$Q = 2\pi \times E_{stored}/E_{loss}$
4	સાદું રૂપ આપો	$Q = \omega CR$

અંતિમ સમીકરણ: $Q = \omega CR = 1/(\omega RC) = 1/\tan \delta$
(નોંધ: MDX માં આપેલ ફોર્મ્યુલા મુજબ)

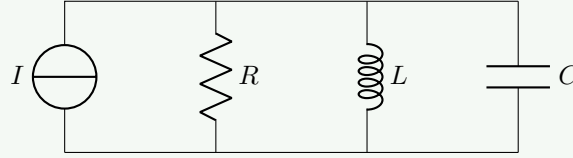
મેમરી ટ્રીક

“CORE: Capacitors' Quality equals One over Resistance times Capacitance”

પ્રશ્ન 4(c) OR [7 ગુણ]

પેરેલલ રેઝોનન્સ માટે રેઝોનન્સ ફ્રિક્વન્સીનું સમીકરણ તારવો. $R=30\Omega$, $L=1H$, $C=1\mu F$ સાથે પેરેલલ RLC સર્કિટની રેઝોનન્સ ફ્રિક્વન્સી, Q ફેક્ટર અને બેન્ડવિડ્થની ગણતરી કરો.

જવાબ



આકૃતિ 21. પેરેલલ RLC સર્કિટ

તારવણી:

1. પેરેલલ RLC નો એડમિટન્સ: $Y = 1/R + 1/j\omega L + j\omega C$
2. રેઝોનન્સ પર, ઈમેજનરી ભાગ શૂન્ય: $j(\omega C - 1/\omega L) = 0$
3. ફ્રિક્વન્સી: $\omega_0 = 1/\sqrt{LC}$ અથવા $f_0 = 1/(2\pi\sqrt{LC})$

ગણતરીઓ:

પેરામીટર	ફોર્મ્યુલા	ગણતરી	પરિણામ
રેઝોનન્સ ફ્રિક્વન્સી	$f_0 = 1/(2\pi\sqrt{LC})$	$f_0 = 1/(2\pi\sqrt{1 \times 10^{-6}})$	159.15 Hz
Q ફેક્ટર	$Q = R/\omega_0 L$	$Q = 30/(2\pi \times 159.15 \times 1)$	0.03
બેન્ડવિડ્થ	$BW = f_0/Q$	$BW = 159.15/0.03$	5305 Hz

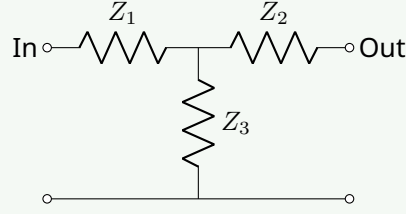
મેમરી ટ્રીક

“FPQB: Frequency from Parallel elements, Q from Resistance divided by reactance, Bandwidth from division”

પ્રશ્ન 5(a) [3 ગુણ]

T ટાઈપ એટેન્ચ્યુએટર સમજાવો.

જવાબ



આકૃતિ 22. T-ટાઈપ એટેન્યુએટર

T-ટાઈપ એટેન્યુએટર: સિગ્નલ એમ્પ્લીટ્યુડ ઘટાડવા માટે વપરાતું T કોન્ફિગરેશનમાં પેસિવ નેટવર્ક.

કમ્પોનન્ટ	વર્ણન	ફોર્મ્યુલા
Z_1, Z_2	સિરીઝ આર્મ્સ	$Z_1 = Z_2 = Z_0(N - 1)/(N + 1)$
Z_3	શંટ આર્મ	$Z_3 = 2Z_0/(N^2 - 1)$
N	એટેન્યુએશન રેશિયો	$N = 10^{(dB/20)}$

- લાક્ષણિકતા: મેચ સોર્સ અને લોડ માટે સિમેટ્રિકલ
- ઉપયોગો: સિગ્નલ લેવલ કંટ્રોલ, ઇમ્પીડન્સ મેચિંગ
- ફાયદો: યોગ્ય ડિઝાઈન સાથે ઇમ્પીડન્સ મેચિંગ જાળવી રાખે છે

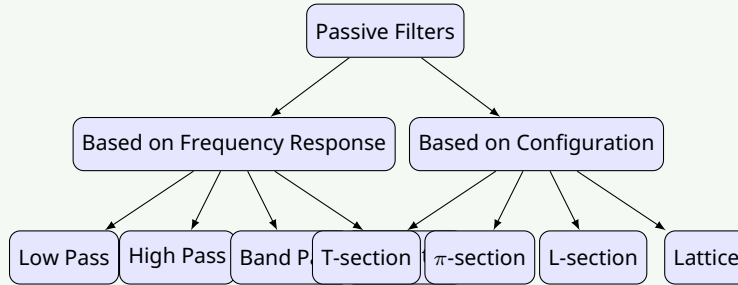
મેમરી ટ્રીક

“TSAR: T-shape with Series Arms and Resistance in middle”

પ્રશ્ન 5(b) [4 ગુણ]

વિવિધ પેસિવ ફિલ્ટર સર્કિટ્સનું વર્ગીકરણ કરો.

જવાબ



આકૃતિ 23. પેસિવ ફિલ્ટરનું વર્ગીકરણ

ફિલ્ટર પ્રકાર	કાર્ય	લાક્ષણિક સર્કિટ	ઉપયોગ
Low Pass	ઓછી ફ્રિક્વન્સી પસાર કરે છે	RC, RL સર્કિટ	ઓડિયો ફિલ્ટર્સ, પાવર સપ્લાય
High Pass	ઊંચી ફ્રિક્વન્સી પસાર કરે છે	CR, LR સર્કિટ	નોઈસ ફિલ્ટરિંગ
Band Pass	ફ્રિક્વન્સી બેન્ડ પસાર કરે છે	RLC સર્કિટ	રેડિયો ટ્યુનિંગ
Band Stop	ફ્રિક્વન્સી બેન્ડ બ્લોક કરે છે	પેરેલલ RLC	ઇન્ટરફિયરન્સ રિજેક્શન

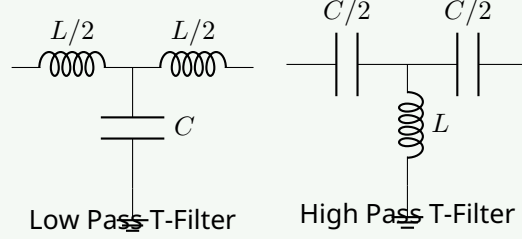
મેમરી ટ્રીક

“LHBB: Low High Band Band filters for Pass and Block”

પ્રશ્ન 5(c) [7 ગુણ]

કટઓફ ફ્રિક્વન્સી 1000Hz અને 500Ω ના લોડ સાથે T-સેક્શન ધરાવતા કોન્સ્ટન્ટ-k ટાઈપ લો પાસ અને હાઈ પાસ ફિલ્ટર ડિઝાઈન કરો.

જવાબ



આકૃતિ 24. કોન્સ્ટન્ટ-k ટાઈપ T-ફિલ્ટર્સ

ડિઝાઈન ગણતરીઓ:

કોન્સ્ટન્ટ-k T-ટાઈપ લો પાસ ફિલ્ટર માટે:

પેરામીટર	ફોર્મ્યુલા	ગણતરી	કિંમત
કટ-ઓફ ફ્રિક્વન્સી	$f_c = 1000 \text{ Hz}$	આપેલ	1000 Hz
લોડ ઇમ્પિડન્સ	$R_0 = 500\Omega$	આપેલ	500 Ω
સિરીઝ ઇન્ડક્ટર	$L = R_0 / \pi f_c$	$L = 500 / (\pi \times 1000)$	159.15 mH
હાફ સેક્શન્સ	$L/2$	159.15/2	79.58 mH
શંટ કેપેસિટર	$C = 1 / (\pi f_c R_0)$	$C = 1 / (\pi \times 1000 \times 500)$	0.636 μF

કોન્સ્ટન્ટ-k T-ટાઈપ હાઈ પાસ ફિલ્ટર માટે:

પેરામીટર	ફોર્મ્યુલા	ગણતરી	કિંમત
સિરીઝ કેપેસિટર	$C = 1 / (4\pi f_c R_0)$	$C = 1 / (4\pi \times 1000 \times 500)$	0.159 μF
હાફ સેક્શન્સ	$C/2$	0.159/2	0.0795 μF
શંટ ઇન્ડક્ટર	$L = R_0 / (4\pi f_c)$	$L = 500 / (4\pi \times 1000)$	39.79 mH

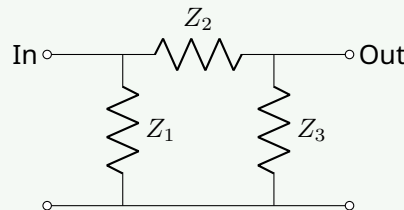
મેમરી ટ્રીક

"FRED: Frequency Ratio determines Element Dimensions"

પ્રશ્ન 5(a) OR [3 ગુણ]

π ટાઈપ એટેન્ચ્યુએટર સમજાવો.

જવાબ



આકૃતિ 25. π -ટાઈપ એટેન્ચ્યુએટર

π -ટાઈપ એટેન્યુએટર: સિગ્નલ એમ્પ્લીટ્યુડ ઘટાડવા માટે વપરાતું π કોન્ફિગરેશનમાં પેસિવ નેટવર્ક.

કમ્પોનન્ટ	વર્ણન	ફોર્મ્યુલા
Z_2	સિરીઝ આર્મ	$Z_2 = 2Z_0/(N^2 - 1)$
Z_1, Z_3	શંટ આર્મ્સ	$Z_1 = Z_3 = Z_0(N + 1)/(N - 1)$
N	એટેન્યુએશન રેશિયો	$N = 10^{(dB/20)}$

- લાક્ષણિકતા: મેચ સોર્સ અને લોડ માટે સિમેટ્રિકલ
- ઉપયોગો: સિગ્નલ લેવલ કંટ્રોલ, ઇમ્પીડન્સ મેચિંગ
- ફાયદો: ઇનપુટ અને આઉટપુટ વચ્ચે સારું આઇસોલેશન

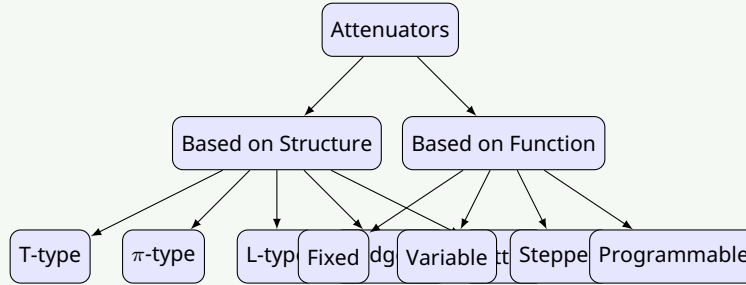
મેમરી ટ્રીક

“PASS: Pi-Attenuator has Series in middle and Shunt arms outside”

પ્રશ્ન 5(b) OR [4 ગુણ]

વિવિધ પ્રકારના એટેન્યુએટર્સનું વર્ગીકરણ કરો.

જવાબ



આકૃતિ 26. એટેન્યુએટર્સનું વર્ગીકરણ

કોષ્ટક 1. એટેન્યુએટર્સનું વર્ગીકરણ

એટેન્યુએટર પ્રકાર	લાક્ષણિકતાઓ	ઉપયોગો	ફાયદા
T-type	સિરીઝ-શંટ-સિરીઝ	ઓડિયો સિસ્ટમ્સ	સરળ ડિઝાઈન
π-type	શંટ-સિરીઝ-શંટ	RF સર્કિટ	સારું આઇસોલેશન
L-type	સિરીઝ-શંટ	સરળ મેચિંગ	ઇમ્પીડન્સ ટ્રાન્સફોર્મેશન
Bridged-T	બેલેન્સ્ડ સ્ટ્રક્ચર	ટેસ્ટ સાધનો	ન્યૂનતમ વિકૃતિ
Balanced	સિમેટ્રિકલ ડ્યુઅલ પાથ	ડિફરન્શિયલ સિગ્નલ	કોમન મોડ રિજેક્શન

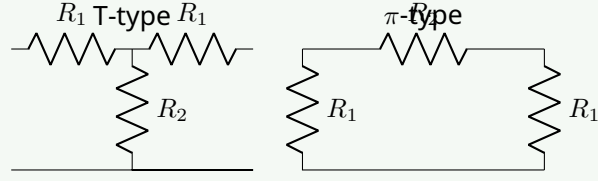
મેમરી ટ્રીક

“TPLBV: T, Pi, L, Bridged-T, and Variable attenuators”

પ્રશ્ન 5(c) OR [7 ગુણ]

40dB નું એટેન્યુએશન આપવા અને 500Ω ના લોડમાં કામ કરવા માટે સિમેટ્રિકલ T ટાઈપ એટેન્યુએટર અને π ટાઈપ એટેન્યુએટર ડિઝાઈન કરો.

જવાબ



આકૃતિ 27. ડિઝાઇન કરેલ એટેન્યુએટર્સ

ડિઝાઇન ગણતરીઓ:

કોષ્ટક 2. ગણતરીના પગલાં

પગલું	ફોર્મ્યુલા	ગણતરી	કિંમત
આપેલ	એટેન્યુએશન = 40 dB	-	40 dB
Step 1	$N = 10^{(dB/20)}$	$10^{(40/20)}$	100
Step 2	$K = (N - 1)/(N + 1)$	$(100 - 1)/(100 + 1)$	0.98

T-ટાઈપ એટેન્યુએટર માટે:

કોષ્ટક 3. T-ટાઈપ એટેન્યુએટર કિંમતો

કમ્પોનન્ટ	ફોર્મ્યુલા	ગણતરી	કિંમત
R_1 (સિરીઝ)	$Z_0 \cdot K$	500×0.98	490Ω
R_2 (શંટ)	$Z_0/(K \cdot (N - K))$	$500/(0.98 \times (100 - 0.98))$	5.15Ω

 π -ટાઈપ એટેન્યુએટર માટે:કોષ્ટક 4. π -ટાઈપ એટેન્યુએટર કિંમતો

કમ્પોનન્ટ	ફોર્મ્યુલા	ગણતરી	કિંમત
R_1 (શંટ)	Z_0/K	$500/0.98$	510.2Ω
R_2 (સિરીઝ)	$Z_0 \cdot K \cdot (N - K)$	$500 \times 0.98 \times (100 - 0.98)$	$48,541 \Omega$

મેમરી ટ્રીક

`DANK: dB Attenuation is Number K, which determines resistor values"