

Digital Electronics (4321102) - Summer 2024 Solution

Milav Dabgar

June 20, 2024

પ્રશ્ન 1(a) [3 ગુણ]

કન્વર્ટ કરો: $(110101)_2 = (\quad)_{10} = (\quad)_8 = (\quad)_{16}$

જવાબ

સ્ટેપ-બાય-સ્ટેપ કન્વર્ઝન $(110101)_2$:

કોષ્ટક 1. બાઇનરી કન્વર્ઝન

બાઇનરી $(110101)_2$	ડેસિમલ	ઓક્ટલ	હેક્ઝાડેસિમલ
$1 \times 2^5 + 1 \times 2^4 + 0 \times 2^3 + 1 \times 2^2 + 0 \times 2^1 + 1 \times 2^0$	$32+16+0+4+0+1 = 53$	$6 \times 8^1 + 5 \times 8^0 = 48 + 5 = 53$	$3 \times 16^1 + 5 \times 16^0 = 48 + 5 = 53$
$(110101)_2$	$(53)_{10}$	$(65)_8$	$(35)_{16}$

મેમરી ટ્રીક

"બાઇનરી ડિજિટ આઉટ હિયર" (BDOH) બાઇનરી → ડેસિમલ → ઓક્ટલ → હેક્ઝાડેસિમલ કન્વર્ઝન માટે.

પ્રશ્ન 1(b) [4 ગુણ]

કરો: (i) $(11101101)_2 + (10101000)_2$ (ii) $(11011)_2 * (1010)_2$

જવાબ

બાઇનરી સરવાળા અને ગુણાકાર માટે ટેબલ:

કોષ્ટક 2. બાઇનરી સરવાળો અને ગુણાકાર

(i) બાઇનરી સરવાળો	(ii) બાઇનરી ગુણાકાર
<pre> 1 11101101 2 + 10101000 3 ----- 4 110010101 </pre>	<pre> 1 11011 2 × 1010 3 ----- 4 00000 5 11011 6 00000 7 11011 8 ----- 9 11101110 </pre>

ડેસિમલ વેરિફિકેશન:

- (i) $(11101101)_2 = 237$, $(10101000)_2 = 168$, સરવાળો = $405 = (110010101)_2$
- (ii) $(11011)_2 = 27$, $(1010)_2 = 10$, ગુણાકાર = $270 = (11101110)_2$

મેમરી ટ્રીક

સરવાળા માટે "કેરી અપ મેક્સ સમ" અને ગુણાકાર માટે "શિફ્ટ લેફ્ટ એડ પ્રોડક્ટ".

પ્રશ્ન 1(c) [7 ગુણ]

- (i) કન્વર્ટ કરો: $(48)_{10} = (\quad)_2 = (\quad)_8 = (\quad)_{16}$
(ii) 2's Complement પદ્ધતિનો ઉપયોગ કરીને બાદબાકી કરો: $(1110)_2 - (1000)_2$
(iii) $(1111101)_2$ ને $(101)_2$ વડે વિભાજિત કરો.

જવાબ

(i) કન્વર્ઝન ટેબલ:

કોષ્ટક 3. ડેસિમલ (48) કન્વર્ઝન

ડેસિમલ $(48)_{10}$	બાઇનરી	ઓક્ટલ	હેક્ઝાડેસિમલ
$48 \div 2 = 24$ રેમ 0	110000	60	30
$24 \div 2 = 12$ રેમ 0			
$12 \div 2 = 6$ રેમ 0			
$6 \div 2 = 3$ રેમ 0			
$3 \div 2 = 1$ રેમ 1			
$1 \div 2 = 0$ રેમ 1			
$(48)_{10}$	$(110000)_2$	$(60)_8$	$(30)_{16}$

(ii) બાદબાકી ટેબલ:

કોષ્ટક 4. 2's Complement બાદબાકી

2's Complement પદ્ધતિ	સ્ટેપ્સ
$(1110)_2 - (1000)_2$	1. $(1000)_2$ નો 2's complement શોધો
$(1000)_2$ નો 1's complement	$(0111)_2$
2's complement	$(0111)_2 + 1 = (1000)_2$
$(1110)_2 + (1000)_2$	$(10110)_2$
કેરી દૂર કરો	$(0110)_2$
પરિણામ	$(0110)_2 = 6_{10}$

(iii) ભાગાકાર:

```

1      11001
2      -----
3 101)1111101
4      101
5      ---
6      0101
7      101
8      ---
9      0000
10     000
11     ---
12     001
13     000
14     ---
15     1

```

ભાગફળ = $(11)_2$, શેષ = $(1)_2$

મેમરી ટ્રીક

લાંબા ભાગાકાર પ્રક્રિયા માટે "ડિવિઝન ડ્રોપ્સ ડાઉન રિમેન્ડર્સ".

પ્રશ્ન 1(c OR) [7 ગુણ]

કોડ્સ સમજાવો: ASCII, BCD, Gray

જવાબ

સામાન્ય ડિજિટલ કોડ્સનું ટેબલ:

કોષ્ટક 5. સામાન્ય ડિજિટલ કોડ્સ

કોડ	વર્ણન	ઉદાહરણ
ASCII (American Standard Code for Information Interchange)	128 કેરેક્ટર્સને રજૂ કરતો 7-બિટ કોડ જેમાં આલ્ફાબેટ્સ, નંબર્સ અને સ્પેશિયલ સિમ્બોલ્સ શામેલ છે	A = 65 $(1000001)_2$
BCD (Binary Coded Decimal)	દરેક ડેસિમલ અંક (0-9) ને 4 બિટ્સનો ઉપયોગ કરીને રજૂ કરે છે	42 = 0100 0010
Gray Code	બાઇનરી કોડ જેમાં આસપાસના નંબરો માત્ર એક બિટથી અલગ પડે છે	$(0,1,3,2) =$ $(00,01,11,10)$

ડાયાગ્રામ: ત્રે કોડ જનરેશન:

બાઇનરી કોડ

ગ્રે કોડ

Binary: 0011 $\xrightarrow{\text{XOR}}$ Gray: 0010

આકૃતિ 1. ગ્રે કોડ કન્વર્સન

મેમરી ટ્રીક

"ઓલવેઝ બાઇનરી જનરેટર્સ" - દરેક કોડનો પ્રથમ અક્ષર (ASCII, BCD, Gray).

પ્રશ્ન 2(a) [3 ગુણ]

બુલિયન બીજગણિતનો ઉપયોગ કરીને સરળ બનાવો: $Y = A B + A' B + A' B' + A B'$

જવાબ

સ્ટેપ-બાય-સ્ટેપ સરળીકરણ:

કોષ્ટક 6. બુલિયન સરળીકરણ

સ્ટેપ	એક્સપ્રેશન	બુલિયન નિયમ
$Y = AB + A'B + A'B' + AB'$	પ્રારંભિક એક્સપ્રેશન	-
$Y = A(B + B') + A'(B + B')$	ફેક્ટરિંગ	ડિસ્ટ્રિબ્યુટિવ લૉ
$Y = A(1) + A'(1)$	કોમ્પ્લિમેન્ટ લૉ	$B + B' = 1$
$Y = A + A'$	સરળીકરણ	-
$Y = 1$	કોમ્પ્લિમેન્ટ લૉ	$A + A' = 1$

મેમરી ટ્રીક

બુલિયન સરળીકરણ સ્ટેપ્સ માટે "ફેક્ટર, સિમ્પ્લિફાઇ, ફિનિશ".

પ્રશ્ન 2(b) [4 ગુણ]

K-મેપનો ઉપયોગ કરીને નીચેના બુલિયન ફંક્શન ને સરળ બનાવો: $f(A,B,C,D) = \sum m(0,3,4,6,8,11,12)$

જવાબ

K-મેપ સોલ્યુશન:

	AB	00	01	11	10
		00	01	11	10
CD 00	00	1	0	0	1
01	01	0	0	0	1
11	11	0	1	0	0
10	10	0	0	1	0

ગ્રુપિંગ:

- ગ્રુપ 1: $m(0,8) = A'C'D'$
- ગ્રુપ 2: $m(4,12) = BD'$
- ગ્રુપ 3: $m(3,11) = CD$
- ગ્રુપ 4: $m(6) = A'B'CD'$

સરળ કરેલ એક્સપ્રેશન: $f(A, B, C, D) = A'C'D' + BD' + CD + A'B'CD'$

મેમરી ટ્રીક

K-મેપ ગ્રુપિંગ સ્ટ્રેટેજી માટે "ગ્રુપ પાવર્સ ઓફ ટુ".

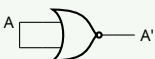
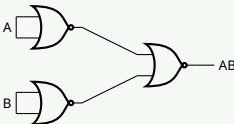

પ્રશ્ન 2(c) [7 ગુણ]

NOR ગેટને સ્વચ્છ આકૃતિઓ સાથે યુનિવર્સલ ગેટ તરીકે સમજાવો.

જવાબ

NOR એક યુનિવર્સલ ગેટ:

કોષ્ટક 7. NOR ઇમ્પ્લિમેન્ટેશન

ફંક્શન	NOR નો ઉપયોગ કરી ઇમ્પ્લિમેન્ટેશન	ટ્રુથ ટેબલ															
NOT ગેટ		<table><tr><th>A</th><th>A'</th></tr><tr><td>0</td><td>1</td></tr><tr><td>1</td><td>0</td></tr></table>	A	A'	0	1	1	0									
A	A'																
0	1																
1	0																
AND ગેટ		<table><tr><th>A</th><th>B</th><th>AB</th></tr><tr><td>0</td><td>0</td><td>0</td></tr><tr><td>0</td><td>1</td><td>0</td></tr><tr><td>1</td><td>0</td><td>0</td></tr><tr><td>1</td><td>1</td><td>1</td></tr></table>	A	B	AB	0	0	0	0	1	0	1	0	0	1	1	1
A	B	AB															
0	0	0															
0	1	0															
1	0	0															
1	1	1															
OR ગેટ		<table><tr><th>A</th><th>B</th><th>A+B</th></tr><tr><td>0</td><td>0</td><td>0</td></tr><tr><td>0</td><td>1</td><td>1</td></tr><tr><td>1</td><td>0</td><td>1</td></tr><tr><td>1</td><td>1</td><td>1</td></tr></table>	A	B	A+B	0	0	0	0	1	1	1	0	1	1	1	1
A	B	A+B															
0	0	0															
0	1	1															
1	0	1															
1	1	1															

મેમરી ટ્રીક

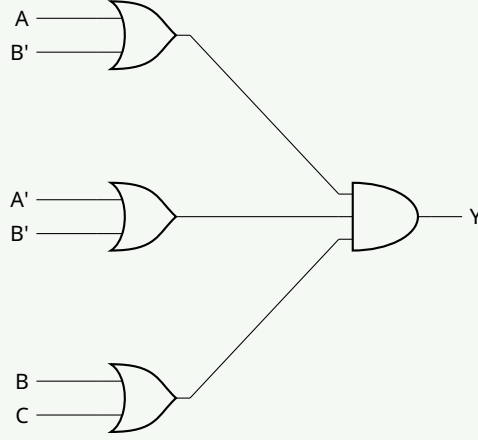
NOR ગેટ ઇમ્પ્લિમેન્ટેશન માટે "NOT AND OR, NOR કરે મોર".

પ્રશ્ન 2(a OR) [3 ગુણ]

બુલિયન સમીકરણ માટે લોજિક સર્કિટ દોરો: $Y = (A + B') \cdot (A' + B') \cdot (B + C)$

જવાબ

લોજિક સર્કિટ ઇમ્પ્લિમેન્ટેશન:



ટ્રુથ ટેબલ વેરિફિકેશન:

- ટર્મ 1: $(A + B')$
- ટર્મ 2: $(A' + B')$
- ટર્મ 3: $(B + C)$
- આઉટપુટ: $Y = \text{Term1} \cdot \text{Term2} \cdot \text{Term3}$

મેમરી ટ્રીક

જટિલ એક્સપ્રેશન માટે "દરેક ટર્મ અલગથી".

પ્રશ્ન 2(b OR) [4 ગુણ]

ડી-મોર્ગન્સના પ્રમેય લખો અને તેને સાબિત કરો.

જવાબ

ડી-મોર્ગન્સ પ્રમેય અને પ્રૂફ:

કોષ્ટક 8. ડી-મોર્ગન્સ પ્રમેય

પ્રમેય	સ્ટેટમેન્ટ	ટ્રુથ ટેબલ દ્વારા પ્રૂફ						
		A	B	AB	(AB)'	A'	B'	A'+B'
પ્રમેય 1	$(A \cdot B)' = A' + B'$	0	0	0	1	1	1	1
		0	1	0	1	1	0	1
		1	0	0	1	0	1	1
		1	1	1	0	0	0	0
પ્રમેય 2	$(A + B)' = A' \cdot B'$	A	B	A+B	(A+B)'	A'	B'	A'B'
		0	0	0	1	1	1	1
		0	1	1	0	1	0	0
		1	0	1	0	0	1	0
		1	1	1	0	0	0	0

મેમરી ટ્રીક

ડી-મોર્ગન્સ લૉ લાગુ કરવા માટે "બાર તોડો, ઓપરેશન બદલો, ઇનપુટ ઇન્વર્ટ કરો".

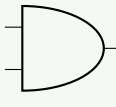
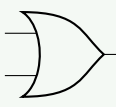
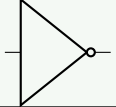
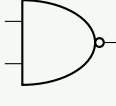
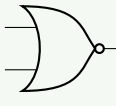
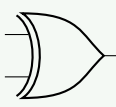
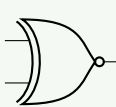
પ્રશ્ન 2(c OR) [7 ગુણ]

સિમ્બોલ, ટ્રુથ ટેબલ અને સમીકરણની મદદથી તમામ લોજિક ગેટ્સ સમજાવો.

જવાબ

લોજિક ગેટ્સ સમરી:

કોષ્ટક 9. લોજિક ગેટ્સ

ગેટ	સિમ્બોલ	ટ્રુથ ટેબલ	સમીકરણ	વર્ણન												
AND		<table><tr><td>0</td><td>0</td><td>0</td></tr><tr><td>0</td><td>1</td><td>0</td></tr><tr><td>1</td><td>0</td><td>0</td></tr><tr><td>1</td><td>1</td><td>1</td></tr></table>	0	0	0	0	1	0	1	0	0	1	1	1	$Y = A \cdot B$	બધા ઇનપુટ્સ 1 હોય ત્યારે જ આઉટપુટ 1
0	0	0														
0	1	0														
1	0	0														
1	1	1														
OR		<table><tr><td>0</td><td>0</td><td>0</td></tr><tr><td>0</td><td>1</td><td>1</td></tr><tr><td>1</td><td>0</td><td>1</td></tr><tr><td>1</td><td>1</td><td>1</td></tr></table>	0	0	0	0	1	1	1	0	1	1	1	1	$Y = A + B$	કોઈપણ ઇનપુટ 1 હોય ત્યારે આઉટપુટ 1
0	0	0														
0	1	1														
1	0	1														
1	1	1														
NOT		<table><tr><td>0</td><td>1</td></tr><tr><td>1</td><td>0</td></tr></table>	0	1	1	0	$Y = A'$	ઇનપુટને ઇન્વર્ટ કરે છે								
0	1															
1	0															
NAND		<table><tr><td>0</td><td>0</td><td>1</td></tr><tr><td>0</td><td>1</td><td>1</td></tr><tr><td>1</td><td>0</td><td>1</td></tr><tr><td>1</td><td>1</td><td>0</td></tr></table>	0	0	1	0	1	1	1	0	1	1	1	0	$Y = (A \cdot B)'$	AND પછી NOT
0	0	1														
0	1	1														
1	0	1														
1	1	0														
NOR		<table><tr><td>0</td><td>0</td><td>1</td></tr><tr><td>0</td><td>1</td><td>0</td></tr><tr><td>1</td><td>0</td><td>0</td></tr><tr><td>1</td><td>1</td><td>0</td></tr></table>	0	0	1	0	1	0	1	0	0	1	1	0	$Y = (A + B)'$	OR પછી NOT
0	0	1														
0	1	0														
1	0	0														
1	1	0														
XOR		<table><tr><td>0</td><td>0</td><td>0</td></tr><tr><td>0</td><td>1</td><td>1</td></tr><tr><td>1</td><td>0</td><td>1</td></tr><tr><td>1</td><td>1</td><td>0</td></tr></table>	0	0	0	0	1	1	1	0	1	1	1	0	$Y = A \oplus B$	ઇનપુટ્સ અલગ હોય ત્યારે આઉટપુટ 1
0	0	0														
0	1	1														
1	0	1														
1	1	0														
XNOR		<table><tr><td>0</td><td>0</td><td>1</td></tr><tr><td>0</td><td>1</td><td>0</td></tr><tr><td>1</td><td>0</td><td>0</td></tr><tr><td>1</td><td>1</td><td>1</td></tr></table>	0	0	1	0	1	0	1	0	0	1	1	1	$Y = (A \oplus B)'$	ઇનપુટ્સ સમાન હોય ત્યારે આઉટપુટ 1
0	0	1														
0	1	0														
1	0	0														
1	1	1														

મેમરી ટ્રીક

"All Operations Need Necessary eXecution" (દરેક ગેટનો પહેલો અક્ષર - AND, OR, NOT, NAND, NOR, XOR).

પ્રશ્ન 3(a) [3 ગુણ]

સંક્ષિપ્તમાં 4:2 એન્કોડર સમજાવો.

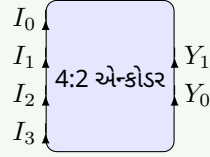
જવાબ

4-to-2 એન્કોડર ઓવરવ્યુ:

કોષ્ટક 10. 4:2 એન્કોડર

ફંક્શન	વર્ણન	ટ્રુથ ટેબલ					
4:2 એન્કોડર	4 ઇનપુટ લાઇન-સને 2 આઉટપુટ લાઇન-સમાં કન્વર્ટ કરે છે	I_0	I_1	I_2	I_3	Y_1	Y_0
		1	0	0	0	0	0
		0	1	0	0	0	1
		0	0	1	0	1	0
		0	0	0	1	1	1
	એક સમયે માત્ર એક જ ઇનપુટ એક્ટિવ ઇનપુટ પોઝિશન બાઇનરીમાં એન્કોડેડ						

ડાયાગ્રામ: 4:2 એન્કોડર:



મેમરી ટ્રીક

એન્કોડર ફંક્શન માટે "ઇનપુટ પોઝિશન ક્રિએટ્સ આઉટપુટ".

પ્રશ્ન 3(b) [4 ગુણ]

કુલ એડર બ્લોક્સનો ઉપયોગ કરીને 4-બિટ પેરેલલ એડરને સમજાવો.

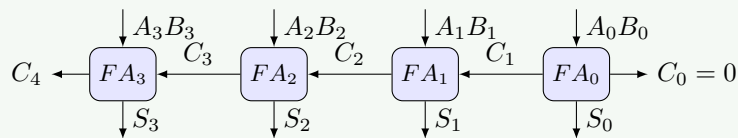
જવાબ

4-બિટ પેરેલલ એડર:

કોષ્ટક 11. પેરેલલ એડર ઘટકો

કોમ્પોનન્ટ	ફંક્શન
કુલ એડર	3 બિટ્સ (A, B, Carry-in) ને એડ કરે છે અને Sum અને Carry-out આપે છે
પેરેલલ એડર	4 કુલ એડર્સને કેરી પ્રોપેગેશન સાથે જોડે છે

ડાયાગ્રામ: 4-બિટ પેરેલલ એડર:



મેમરી ટ્રીક

પેરેલલ એડરમાં કેરી પ્રોપેગેશન માટે "કેરી ઓલવેઝ પાસેસ રાઇટ".

પ્રશ્ન 3(c) [7 ગુણ]

ટ્રુથ ટેબલ, સમીકરણ અને સર્કિટ ડાયાગ્રામ સાથે 8:1 મલ્ટિપ્લેક્સરનું વર્ણન કરો.

જવાબ

8:1 મલ્ટિપ્લેક્સર:

કોષ્ટક 12. 8:1 MUX

કોમ્પોનન્ટ	વર્ણન	ફંક્શન
8:1 MUX	8 ઇનપુટ્સ, 3 સિલેક્ટ લાઇન્સ, 1 આઉટપુટ વાળો ડેટા સિલેક્ટર	સિલેક્ટ લાઇન્સના આધારે 8 ઇનપુટ્સમાંથી એક પસંદ કરે છે

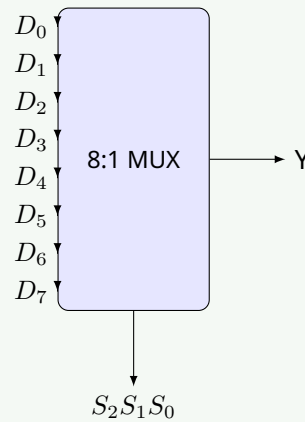
ટ્રુથ ટેબલ:

S_2	S_1	S_0	Y
0	0	0	D_0
0	0	1	D_1
0	1	0	D_2
0	1	1	D_3
1	0	0	D_4
1	0	1	D_5
1	1	0	D_6
1	1	1	D_7

બુલિયન સમીકરણ:

$$Y = S_2' S_1' S_0' D_0 + S_2' S_1' S_0 D_1 + S_2' S_1 S_0' D_2 + S_2' S_1 S_0 D_3 + S_2 S_1' S_0' D_4 + S_2 S_1' S_0 D_5 + S_2 S_1 S_0' D_6 + S_2 S_1 S_0 D_7$$

ડાયાગ્રામ: 8:1 MUX:



મેમરી ટ્રીક

મલ્ટિપ્લેક્સર ઓપરેશન માટે "સિલેક્ટ ડિસાઇઝ્ડ ડેટા આઉટપુટ".

પ્રશ્ન 3(a OR) [3 ગુણ]

હાફ સબટ્રેક્ટરની લોજિક સર્કિટ દોરો અને તેનું કાર્ય સમજાવો.

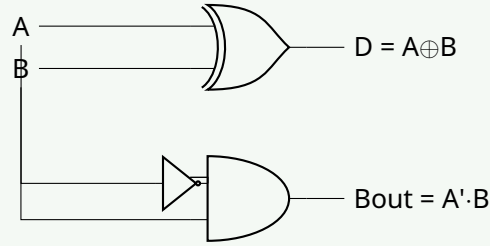
જવાબ

હાફ સબટ્રેક્ટર:

કોષ્ટક 13. હાફ સબટ્રેક્ટર

ફંક્શન	વર્ણન	ટ્રુથ ટેબલ			
		A	B	D	Bout
હાફ સબટ્રેક્ટર	બે બિટ્સને બાદ કરે છે અને ડિફરન્સ અને બોરો આપે છે	0	0	0	0
		0	1	1	1
		1	0	1	0
		1	1	0	0

લોજિક સર્કિટ:



સમીકરણો:

- ડિફરન્સ (D) = $A \oplus B$
- બોરો આઉટ (Bout) = $A' \cdot B$

મેમરી ટ્રીક

હાફ સબટ્રેક્ટર ઓપરેશન માટે "ડિફરન્સ બિટ્સ બોરો".

પ્રશ્ન 3(b OR) [4 ગુણ]

ટ્રુથ ટેબલ અને સર્કિટ ડાયાગ્રામ સાથે 3:8 ડીકોડર સમજાવો.

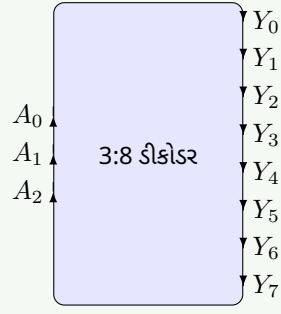
જવાબ

3:8 ડીકોડર:

કોષ્ટક 14. 3:8 ડીકોડર

ફંક્શન	વર્ણન	ટ્રુથ ટેબલ (આંશિક)	
		$A_2 A_1 A_0$	$Y_0 \dots Y_7$
3:8 ડીકોડર	3-બિટ બાઇનરી ઇનપુટને 8 આઉટપુટ બાઇન-સમાં કન્વર્ટ કરે છે	0 0 0	1 0...
		0 0 1	0 1...
	
		1 1 1	...0 1
	એક સમયે માત્ર એક જ આઉટપુટ એક્ટિવ		

સર્કિટ ડાયાગ્રામ:



સમીકરણો:

- $Y_0 = A'_2 \cdot A'_1 \cdot A'_0$
- ...
- $Y_7 = A_2 \cdot A_1 \cdot A_0$

મેમરી ટ્રીક

ડીકોડર ઓપરેશન માટે "બાઇનરી ઇનપુટ એક્ટિવેટ્સ આઉટપુટ".

પ્રશ્ન 3(c OR) [7 ગુણ]

ટૂથ ટેબલ, સમીકરણ અને સર્કિટ ડાયાગ્રામ સાથે ગ્રે થી બાઇનરી કોડ કન્વર્ટર સમજાવો.

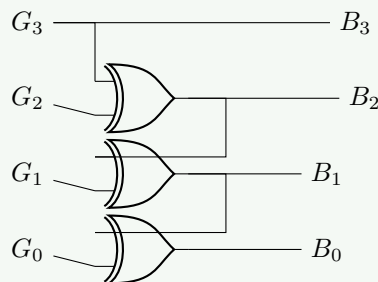
જવાબ

ગ્રે ટુ બાઇનરી કન્વર્ટર:

કોષ્ટક 15. ગ્રે ટુ બાઇનરી

ફંક્શન	વર્ણન	ટેબલ	
ગ્રે ટુ બાઇનરી	ગ્રે કોડને બાઇનરી કોડમાં કન્વર્ટ કરે છે	ગ્રે	બાઇનરી
		0000	0000
		0001	0001
		0011	0010
		0010	0011
	
	બાઇનરીનો MSB ગ્રેના MSBને સમાન દરેક બાઇનરી બિટ, હાલના ગ્રે બિટ અને અગાઉના બાઇનરી બિટનો XOR છે		

સર્કિટ ડાયાગ્રામ:



સમીકરણો:

- $B_3 = G_3$
- $B_2 = G_3 \oplus G_2$

- $B_1 = B_2 \oplus G_1$
- $B_0 = B_1 \oplus G_0$

મેમરી ટ્રીક

ગ્રે ટુ બાઇનરી કન્વર્ઝન માટે "MSB સ્ટેઝ, રેસ્ટ XOR".

પ્રશ્ન 4(a) [3 ગુણ]

ટૂથ ટેબલ અને સર્કિટ ડાયાગ્રામ સાથે D ફ્લિપ ફ્લોપ સમજાવો.

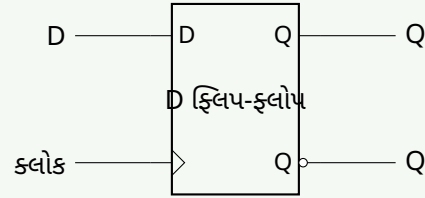
જવાબ

D ફ્લિપ-ફ્લોપ:

કોષ્ટક 16. D ફ્લિપ-ફ્લોપ

ફંક્શન	વર્ણન	CLK	D	Q	Q'
D ફ્લિપ-ફ્લોપ	ડેટા/ડિલે ફ્લિપ-ફ્લોપ	↑	0	0	1
	ક્લોક એજ પર Q, D ને ફોલો કરે છે	↑	1	1	0

સર્કિટ ડાયાગ્રામ:



કેરેક્ટરિસ્ટિક સમીકરણ: $Q(next) = D$

મેમરી ટ્રીક

D ફ્લિપ-ફ્લોપ ઓપરેશન માટે "ડેટા ડિલેઝ વન ક્લોક".

પ્રશ્ન 4(b) [4 ગુણ]

માસ્ટર સ્લેવ JK ફ્લિપ ફ્લોપનું કાર્ય સમજાવો.

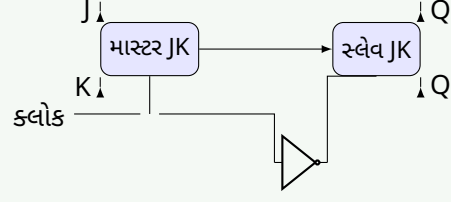
જવાબ

માસ્ટર-સ્લેવ JK ફ્લિપ-ફ્લોપ:

કોષ્ટક 17. માસ્ટર-સ્લેવ ઓપરેશન

કોમ્પોનન્ટ	ઓપરેશન	J	K	Q(next)
માસ્ટર	CLK = 1 હોય ત્યારે ઇનપુટ્સને સેમ્પલ કરે છે	0	0	કોઈ ફેરફાર નહીં
સ્લેવ	CLK = 0 હોય ત્યારે માસ્ટર આઉટપુટને ટ્રાન્સફર કરે છે	0	1	0
		1	0	1
		1	1	ટોગલ

ડાયાગ્રામ: માસ્ટર-સ્લેવ JK:



કાર્યપદ્ધતિ:

- માસ્ટર સ્ટેજ: ક્લોક હાઇ હોય ત્યારે ઇનપુટ કેપ્ચર કરે છે
- સ્લેવ સ્ટેજ: ક્લોક લો હોય ત્યારે આઉટપુટ અપડેટ કરે છે
- રેસ કન્ડિશન અટકાવે છે: ઇનપુટ કેપ્ચર અને આઉટપુટ અપડેટને અલગ કરીને

મેમરી ટ્રીક

માસ્ટર-સ્લેવ ઓપરેશન માટે "માસ્ટર સેમ્પલ્સ, સ્લેવ ટ્રાન્સફર્સ".

પ્રશ્ન 4(c) [7 ગુણ]

બ્લોક ડાયાગ્રામની મદદથી શિફ્ટ રજિસ્ટર્સનું વર્ગીકરણ કરો અને તેમાંના કોઈપણ એકને વિગતવાર સમજાવો.

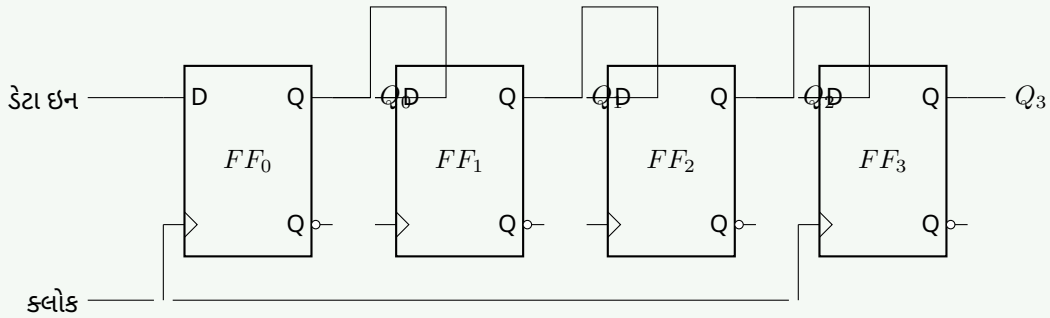
જવાબ

શિફ્ટ રજિસ્ટર વર્ગીકરણ:

કોષ્ટક 18. શિફ્ટ રજિસ્ટર પ્રકારો

પ્રકાર	વર્ણન	ફંક્શન
SISO	સિરિયલ ઇન સિરિયલ આઉટ	ડેટા સિરિયલી, બિટ દર બિટ, એન્ટર થાય છે અને એક્ઝિટ થાય છે
SIPO	સિરિયલ ઇન પેરેલલ આઉટ	ડેટા સિરિયલી એન્ટર થાય છે, પેરેલલમાં એક્ઝિટ થાય છે
PISO	પેરેલલ ઇન સિરિયલ આઉટ	ડેટા પેરેલલમાં એન્ટર થાય છે, સિરિયલી એક્ઝિટ થાય છે
PIPO	પેરેલલ ઇન પેરેલલ આઉટ	ડેટા પેરેલલમાં એન્ટર થાય છે અને પેરેલલમાં એક્ઝિટ થાય છે

SIPO શિફ્ટ રજિસ્ટર વિગતવાર:



SIPO શિફ્ટ રજિસ્ટરનું કાર્ય:

- સિરિયલ ડેટા ડેટા-ઇન પિન પર, પ્રતિ ક્લોક સાયકલ એક બિટ, પ્રવેશે છે
- દરેક ફ્લિપ-ફ્લોપ ક્લોક પલ્સ પર તેની સામગ્રીને આગળના ફ્લિપ-ફ્લોપમાં પાસ કરે છે
- 4 ક્લોક સાયકલ્સ પછી, 4-બિટ ડેટા બધા ફ્લિપ-ફ્લોપ્સમાં સ્ટોર થાય છે
- પેરેલલ આઉટપુટ Q0-Q3 પરથી એક સાથે ઉપલબ્ધ થાય છે

SIPO માટે ટાઇમિંગ ડાયાગ્રામ:

	Clk 1	Clk 2	Clk 3	Clk 4
Din:	1	0	0	0
Q0:	0			
Q1:		0		
Q2:			0	
Q3:				0

મેમરી ટ્રીક

SIPO ઓપરેશન માટે "સિરિયલ ઇનપુટ્સ પેરેલલ આઉટપુટ્સ".

પ્રશ્ન 4(a OR) [3 ગુણ]

ટ્રુથ ટેબલ અને સર્કિટ ડાયાગ્રામ સાથે SR ફ્લિપ ફ્લોપ સમજાવો.

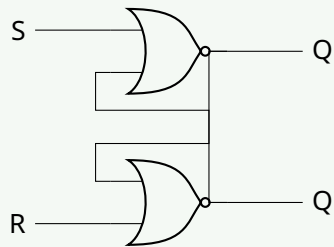
જવાબ

SR ફ્લિપ-ફ્લોપ:

કોષ્ટક 19. SR ફ્લિપ-ફ્લોપ (સેટ-રિસેટ)

S	R	Q	Q'
0	0	કોઈ ફેરફાર નહીં	કોઈ ફેરફાર નહીં
0	1	0	1
1	0	1	0
1	1	અમાન્ય	અમાન્ય

સર્કિટ ડાયાગ્રામ:

**મેમરી ટ્રીક**

SR ફ્લિપ-ફ્લોપ ઓપરેશન માટે "સેટ ટુ 1, રિસેટ ટુ 0".

પ્રશ્ન 4(b OR) [4 ગુણ]

ટ્રુથ ટેબલ અને સર્કિટ ડાયાગ્રામ સાથે JK ફ્લિપ ફ્લોપ સમજાવો.

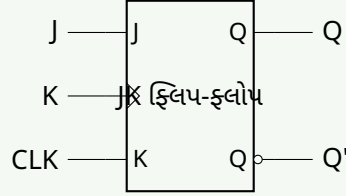
જવાબ

JK ફ્લિપ-ફ્લોપ:

કોષ્ટક 20. JK ફ્લિપ-ફ્લોપ

વર્ણન	J	K	Q(next)
અમાન્ય કન્ડિશન હલ કરે છે	0	0	કોઈ ફેરફાર નહીં
	0	1	0
	1	0	1
	1	1	ટોગલ (Q')

સર્કિટ ડાયાગ્રામ:

કેરેક્ટરિસ્ટિક સમીકરણ: $Q(next) = J \cdot Q' + K' \cdot Q$

મેમરી ટ્રીક

JK ફ્લિપ-ફ્લોપ સ્ટેટ્સ માટે "જમ્પ-કીપ-ટોગલ".

પ્રશ્ન 4(c OR) [7 ગુણ]

ટુથ ટેબલ અને સર્કિટ ડાયાગ્રામ સાથે 4-બિટ અસિંક્રોનસ અપ કાઉન્ટરનું વર્ણન કરો.

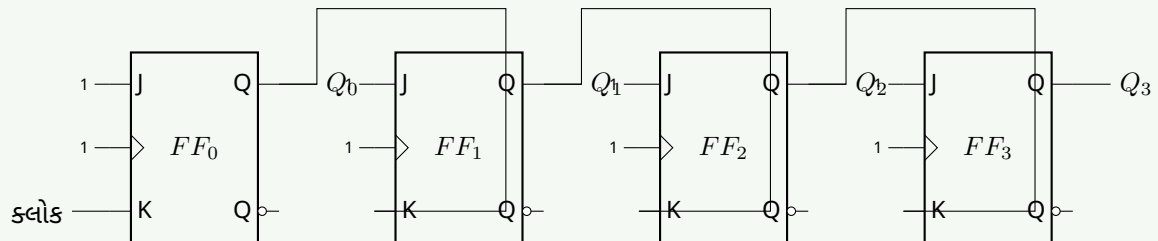
જવાબ

4-બિટ અસિંક્રોનસ અપ કાઉન્ટર:

કોષ્ટક 21. અસિંક્રોનસ કાઉન્ટર

વર્ણન	કાઉન્ટ સિક્વન્સ
રિપલ કાઉન્ટર પણ કહેવાય છે	0000 → 0001 → 0010 → 0011
ક્લોક માત્ર પહેલા FF ને ડ્રાઇવ કરે છે	0100 → 0101 → 0110 → 0111
દરેક FF અગાઉના FF આઉટપુટ દ્વારા ટ્રિગર થાય છે	1000 → 1001 → 1010 → 1011
	1100 → 1101 → 1110 → 1111

સર્કિટ ડાયાગ્રામ:



કાર્યપદ્ધતિ:

- પહેલો FF દરેક ક્લોક પલ્સ પર ટોગલ થાય છે

- બીજો FF જ્યારે પહેલો FF 1 થી 0 પર જાય છે ત્યારે ટોગલ થાય છે
- ત્રીજો FF જ્યારે બીજો FF 1 થી 0 પર જાય છે ત્યારે ટોગલ થાય છે
- ચોથો FF જ્યારે ત્રીજો FF 1 થી 0 પર જાય છે ત્યારે ટોગલ થાય છે

મેમરી ટ્રીક

અસિંક્રોનસ કાઉન્ટર ઓપરેશન માટે "રિપલ કેરીઝ પ્રોપેગેશન ડિલે".

પ્રશ્ન 5(a) [3 ગુણ]

નીચેની લોજિક ફેમિલીઝની તુલના કરો: TTL, CMOS, ECL

જવાબ

લોજિક ફેમિલીઝ કમ્પેરિઝન:

કોષ્ટક 22. લોજિક ફેમિલીઝ

પેરામીટર	TTL	CMOS	ECL
ટેકનોલોજી	બાયપોલર ટ્રાન્ઝિસ્ટર્સ	MOSFETs	બાયપોલર ટ્રાન્ઝિસ્ટર્સ
પાવર કન્ઝમ્પશન	મધ્યમ	ખૂબ ઓછો	ઉચ્ચ
સ્પીડ	મધ્યમ	નીચી-મધ્યમ	ખૂબ ઉચ્ચ
નોઇઝ ઇમ્યુનિટી	મધ્યમ	ઉચ્ચ	નીચી
ફેન-આઉટ	10	50+	25
સપ્લાય વોલ્ટેજ	5V	3-15V	-5.2V

મેમરી ટ્રીક

લોજિક ફેમિલીઝની તુલના માટે "ટેકનોલોજી કન્ટ્રોલ્સ મેની ઇલેક્ટ્રિકલ કેરેક્ટરિસ્ટિક્સ".

પ્રશ્ન 5(b) [4 ગુણ]

કોમ્બિનેશનલ અને સિક્વેન્શિયલ લોજિક સર્કિટ્સની સરખામણી કરો.

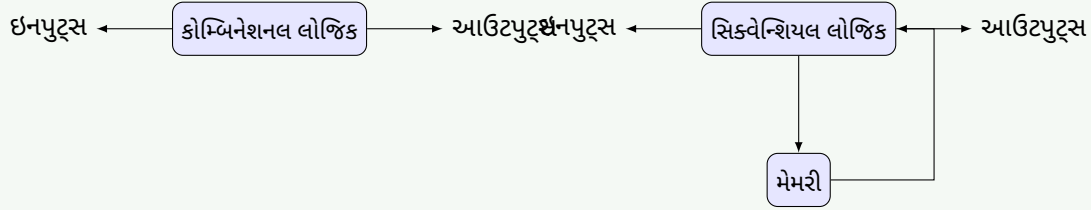
જવાબ

કોમ્બિનેશનલ vs સિક્વેન્શિયલ સર્કિટ્સ:

કોષ્ટક 23. સરખામણી

પેરામીટર	કોમ્બિનેશનલ સર્કિટ્સ	સિક્વેન્શિયલ સર્કિટ્સ
આઉટપુટ આધારિત છે	માત્ર વર્તમાન ઇનપુટ્સ પર	વર્તમાન ઇનપુટ્સ અને અગાઉની સ્ટેટ પર
મેમરી	કોઈ મેમરી નથી	મેમરી એલિમેન્ટ્સ ધરાવે છે
ફીડબેક	કોઈ ફીડબેક પાથ નથી	ફીડબેક પાથ્સ ધરાવે છે
ઉદાહરણો	એડર્સ, MUX, ડિકોડર્સ	ફ્લિપ-ફ્લોપ્સ, કાઉન્ટર્સ, રજિસ્ટર્સ
ક્લોક	ક્લોકની જરૂર નથી	ઘણી વાર ક્લોકની જરૂર પડે છે
ડિઝાઇન એપ્રોચ	ટૂથ ટેબલ્સ, K-મેપ્સ	સ્ટેટ ડાયાગ્રામ્સ, ટેબલ્સ

ડાયાગ્રામ: કમ્પેરિઝન:



મેમરી ટ્રીક

કોમ્બિનેશનલ અને સિક્વેન્શિયલ સર્કિટ્સ વચ્ચે તફાવત કરવા માટે "કરંટ ઓન્લી VS મેમોરી સ્ટેટ્સ".

પ્રશ્ન 5(c) [7 ગુણ]

વ્યાખ્યાયિત કરો: ફેન ઇન, ફેન આઉટ, નોઇઝ માર્જિન, પ્રોપેગેશન ડિલે, પાવર ડિસીપેશન, ફિગર ઓફ મેરિટ, રેમ

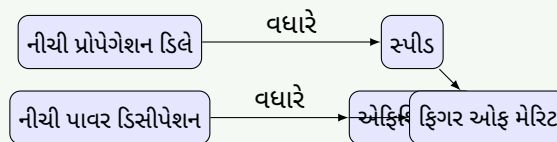
જવાબ

ડિજિટલ ઇલેક્ટ્રોનિક્સ કી ડેફિનિશન્સ:

કોષ્ટક 24. વ્યાખ્યાઓ

ટર્મ	વ્યાખ્યા	ટિપિકલ વેલ્યુઝ
ફેન-ઇન	લોજિક ગેટ જેટલા ઇનપુટ્સ હેન્ડલ કરી શકે તેની મહત્તમ સંખ્યા	TTL: 2-8, CMOS: 100+
ફેન-આઉટ	સિંગલ આઉટપુટ દ્વારા જેટલા ગેટ ઇનપુટ્સ ડ્રાઇવ કરી શકાય તેની મહત્તમ સંખ્યા	TTL: 10, CMOS: 50
નોઇઝ માર્જિન	એરર થાય તે પહેલાં ઉમેરી શકાય તેવો મહત્તમ નોઇઝ વોલ્ટેજ	TTL: 0.4V, CMOS: 1.5V
પ્રોપેગેશન ડિલે	ઇનપુટમાં બદલાવથી આઉટપુટમાં બદલાવ થવામાં લાગતો સમય	TTL: 10ns, CMOS: 20ns
પાવર ડિસીપેશન	ઓપરેશન દરમિયાન ગેટ દ્વારા વપરાતી શક્તિ	TTL: 10mW, CMOS: 0.1mW
ફિગર ઓફ મેરિટ	સ્પીડ અને પાવરનો ગુણાકાર (ઓછો વધુ સારો)	TTL: 100pJ, CMOS: 2pJ
RAM	રેન્ડમ એક્સેસ મેમોરી - ટેમ્પરરી સ્ટોરેજ ડિવાઇસ	પ્રકાર: SRAM, DRAM

ડાયાગ્રામ: ડિજિટલ પેરામીટર રિલેશનશિપ્સ:



મેમરી ટ્રીક

પેરામીટર ટર્મ્સ યાદ રાખવા માટે "ફાસ્ટ પાવર નીડ્સ પ્રોપર ફિગર રેટિંગ્સ".

પ્રશ્ન 5(a OR) [3 ગુણ]

ડિજિટલ ICના ઇ-વેસ્ટ મેનેજમેન્ટના પગલાં અને જરૂરિયાતનું વર્ણન કરો.

જવાબ

ડિજિટલ ICs માટે ઇ-વેસ્ટ મેનેજમેન્ટ:

કોષ્ટક 25. ઇ-વેસ્ટ મેનેજમેન્ટ

સ્ટેપ	વર્ણન	મહત્વ
કલેક્શન	ઇલેક્ટ્રોનિક વેસ્ટનું અલગ કલેક્શન	અયોગ્ય ડિસ્પોઝલને રોકે છે
સેગ્રેગેશન	ICsને અન્ય કોમ્પોનન્ટ્સથી અલગ કરવું	ટાર્ગેટેડ રિસાયકલિંગ શક્ય બનાવે છે
ડિસમેન્ટલિંગ	હાનિકારક ભાગોને દૂર કરવા	પર્યાવરણીય નુકસાન ઘટાડે છે
રિકવરી	મૂલ્યવાન મટીરિયલ્સ (ગોલ્ડ, સિલિકોન) એક્સટ્રેક્ટ કરવા	સંસાધનો બચાવે છે
સેફ ડિસ્પોઝલ	નોન-રિસાયકલેબલ પાર્ટ્સનો યોગ્ય નિકાલ	પ્રદૂષણ અટકાવે છે

ઇ-વેસ્ટ મેનેજમેન્ટની જરૂરિયાત:

- હાનિકારક મટીરિયલ્સ: ICs લેડ, મર્ક્યુરી, કેડમિયમ ધરાવે છે
- રિસોર્સ કન્ઝર્વેશન: કિંમતી ધાતુઓ અને દુર્લભ સામગ્રી પુનઃપ્રાપ્ત કરે છે
- પર્યાવરણ સંરક્ષણ: જમીન અને પાણીના પ્રદૂષણને રોકે છે
- હેલ્થ સેફ્ટી: ઝેરી પદાર્થોના સંપર્કને ઘટાડે છે

મેમરી ટ્રીક

ઇ-વેસ્ટ મેનેજમેન્ટ સ્ટેપ્સ માટે "કલેક્શન સ્ટાર્ટ્સ ડિસમેન્ટલિંગ રિકવરી સેફ્ટી".

પ્રશ્ન 5(b OR) [4 ગુણ]

સર્કિટ ડાયાગ્રામ સાથે રીંગ કાઉન્ટરનું કામ સમજાવો.

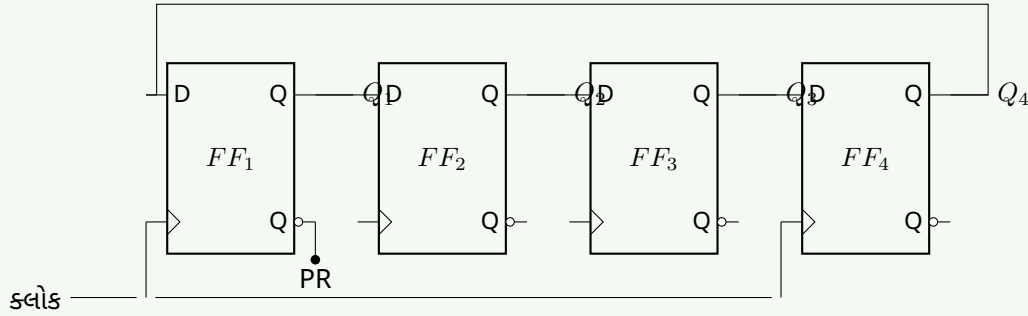
જવાબ

રીંગ કાઉન્ટર:

કોષ્ટક 26. રીંગ કાઉન્ટર

વર્ણન	કાઉન્ટ સિક્વન્સ
સિંગલ 1 સાથે સર્ક્યુલર શિફ્ટ રજિસ્ટર કોઈપણ સમયે માત્ર એક જ ફ્લિપ-ફ્લોપ સેટ થયેલ હોય છે N સ્ટેટ્સ માટે N ફ્લિપ-ફ્લોપ્સ	1000 → 0100 → 0010 → 0001 → 1000

સર્કિટ ડાયાગ્રામ:



કાર્યપદ્ધતિ:

- ઇનિશિયલાઇઝેશન: પહેલા FF ને 1 પર સેટ કરવામાં આવે છે, બાકીના 0 પર
- ઓપરેશન: સિંગલ 1 બધા ફ્લિપ-ફ્લોપ્સમાં ફરે છે
- એપ્લિકેશન્સ: સિક્વેન્સર્સ, કન્ટ્રોલર્સ, ટાઇમિંગ સર્કિટ્સ

મેમરી ટ્રીક

રીંગ કાઉન્ટર ઓપરેશન માટે "વન બિટ રોટેટ્સ ઓન્લી".

પ્રશ્ન 5(c OR) [7 ગુણ]

વર્ગીકૃત કરો: (i) મેમોરીઝ (ii) વિવિધ લોજીક ફેમિલીઝ

જવાબ

(i) મેમોરી વર્ગીકરણ:

કોષ્ટક 27. મેમોરી પ્રકારો

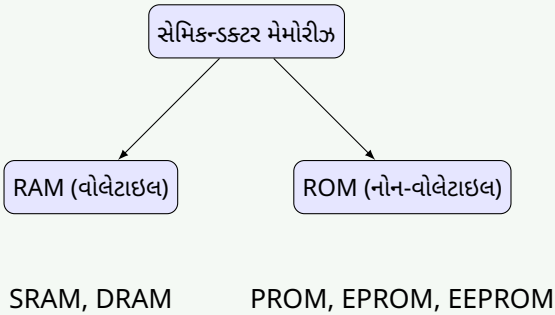
પ્રકાર	સબટાઇપ્સ	લક્ષણો
RAM	SRAM	સ્ટેટિક RAM, ફાસ્ટ, મોંઘી, ફ્લિપ-ફ્લોપ્સનો ઉપયોગ કરે છે, રિફ્રેશની જરૂર નથી
	DRAM	ડાયનેમિક RAM, સ્લોઅર, સસ્તી, કેપેસિટર્સનો ઉપયોગ કરે છે, પીરિયોડિક રિફ્રેશની જરૂર પડે છે
ROM	PROM	પ્રોગ્રામેબલ ROM, વન-ટાઇમ પ્રોગ્રામેબલ
	EPROM	ઇરેએબલ PROM, UV લાઇટ દ્વારા ઇરેએબલ, મલ્ટિપલ રીપ્રોગ્રામિંગ
	EEPROM	ઇલેક્ટ્રિકલી ઇરેએબલ PROM, ઇલેક્ટ્રિકલ ઇરેઝર, બાઇટ-લેવલ ઇરેઝર
	ફ્લેશ	EEPROM વેરિએન્ટ, બ્લોક-લેવલ ઇરેઝર, નોન-વોલેટાઇલ

(ii) લોજિક ફેમિલીઝ વર્ગીકરણ:

કોષ્ટક 28. લોજિક ફેમિલીઝ

ટેકનોલોજી	ફેમિલીઝ	લક્ષણો
બાયપોલર	TTL	ટ્રાન્ઝિસ્ટર-ટ્રાન્ઝિસ્ટર લોજિક, મધ્યમ સ્પીડ, 5V ઓપરેશન
	ECL	એમિટર-કપલ્ડ લોજિક, ખૂબ હાઈ સ્પીડ, હાઈ પાવર કન્ઝમ્પશન
	I ² L	ઇન્ટિગ્રેટેડ ઇન્જેક્શન લોજિક, હાઈ ડેન્સિટી
MOS	NMOS	N-ચેનલ MOSFET, સિમ્પલર ફેબ્રિકેશન
	PMOS	P-ચેનલ MOSFET, લોઅર પર્ફોર્મન્સ
	CMOS	કોમ્પ્લિમેન્ટરી MOS, લો પાવર કન્ઝમ્પશન, હાઈ નોઇઝ ઇમ્યુનિટી
હાઇબ્રિડ	BiCMOS	બાયપોલર અને CMOSને કોમ્બાઇન કરે છે, લો પાવર સાથે હાઈ સ્પીડ

મેમોરી વર્ગીકરણ ડાયાગ્રામ:



મેમરી ટ્રીક

મેમોરી પ્રકારો માટે "રિમેમ્બર સિમ્પલ ડિવિઝન: પ્રોગ્રામેબલ ઇરેએબલ ઇલેક્ટ્રિકલ".