

Subject Name (Gujarati)

1313202 -- Summer 2023

Semester 1 Study Material

Detailed Solutions and Explanations

પ્રશ્ન 1(અ) [3 marks]

નીચેની સક્રિટમાં મેશ કરણ શોધો.

જવાબ

આફ્ટિઃ

2k Ω 2k Ω

1k Ω
5V 2V

મેશ એનાલિસિસ લાગુ કરવા:

- બે મેશ માટે KVL સમીકરણો લખો
- I_1
- I_2

સોલ્વવાના સ્ટેપ:

- મેશ 1 સમીકરણ: $5V - 2k\Omega I_1 - 1k \times (I_1 - I_2) = 0$
- મેશ 2 સમીકરણ: $-2V + 2k\Omega I_2 + 1k \times (I_2 - I_1) = 0$

સરળીકરણ:

- $5 - 2000I_1 - 1000I_1 + 1000I_2 = 0$
- $-2 + 2000I_2 + 1000I_2 - 1000I_1 = 0$
- $3000I_1 - 1000I_2 = 5$
- $-1000I_1 + 3000I_2 = 2$

સોલ્વશન: $I_1 = 2mA$, $I_2 = 1mA$

મેમરી ટ્રીક

"મેશ મહત્વપૂર્ણ છે: KVL લખો, સિમલ્ટેનિયસ સોલ્વ કરો"

પ્રશ્ન 1(બ) [4 marks]

કિયોફ્નો વોલ્ટેજ (KVL) નો નિયમ લખો અને ડાયાગ્રામ દોરી સમજાવો.

જવાબ

કિયોફ્નો વોલ્ટેજ નિયમ (KVL) કહે છે કે કોઈપણ બંધ લૂપમાં બધા વોલ્ટેજનો અલંક્રાન્ત સરવાળો શૂન્ય હોય છે.

આફ્ટિઃ

Mermaid Diagram (Code)

{Shaded}

{Highlighting} []

```

graph LR
    A((A)) --> B((B))
    B --> C((C))
    C --> D((D))
    D --> A
    A --> V1{V1}
    B --> V2{V2}
    C --> V3{V3}
    D --> V4{V4}
    {Highlighting}
    {Shaded}

```

મુખ્ય મુદ્દાઓ:

- લૂપ નિયમ: $V_1 + V_2 + V_3 + V_4 = 0$
- સાઇન કર્વેન્શન: વોલ્ટેજ રાઇડ (બેટરી પોઝિટિવ ટર્મિનલ) પોઝિટિવ, વોલ્ટેજ ફ્રોપ (રેઝિસ્ટર પર) નેગેટિવ
- કન્જર્વેશન પ્રિન્સિપલ: કોઈપણ બંધ લૂપમાં કુલ ઊર્જા મેળવેલી = કુલ ઊર્જા ખરચેલી
- ઉપયોગ: મલ્ટીપલ વોલ્ટેજ સોર્સ વાળા જટિલ સર્કિટ્સને એનાલાઇઝ અને સોલ્વ કરવા માટે

મેમરી ટ્રીક

"લૂપમાં વોલ્ટેજનો સરવાળો શૂન્ય" (VALSZ)

પ્રશ્ન 1(ક) [7 marks]

સુપર પોઝિશનનો થિયરમ લખો અને સમજાવો.

જવાબ

સુપરપોઝિશન થિયરમ કહે છે કે લિનિયર સર્કિટમાં મલ્ટીપલ સોર્સ સાથે, કોઈપણ એલિમેન્ટમાં રિસ્પોન્સ દરેક સોર્સ દ્વારા પેદા થતા રિસ્પોન્સના સરવાળા બરાબર હોય છે, જ્યારે બધા અન્ય સોર્સને તેમના આંતરિક ઇમ્પેડન્સ દ્વારા બદલવામાં આવે છે.

આફ્ટિંગ:

Mermaid Diagram (Code)

```

{Shaded}
{Highlighting} []
graph TD
    subgraph "Original Circuit"
        V1[V1] --> R1[R1]
        R1 --> R2[R2]
        V2[V2] --> R3[R3]
        R3 --> R2
    end

    subgraph "Circuit with V2=0"
        V1a[V1] --> R1a[R1]
        R1a --> R2a[R2]
        r2[Internal resistance] --> R3a[R3]
        R3a --> R2a
    end

    subgraph "Circuit with V1=0"
        r1[Internal resistance] --> R1b[R1]
        R1b --> R2b[R2]
        V2b[V2] --> R3b[R3]
        R3b --> R2b
    end

    subgraph "Final Solution"
        I[I = I1 + I2]
    end

```

લાગુ કરવાના સ્ટેપ્સ:

- સ્ટેપ 1: એક સમયે એક સોર્સ દ્વારા બદલો
- સ્ટેપ 2: વોલ્ટેજ સોર્સને શોર્ટ સર્કિટ (0Ω) દ્વારા બદલો

- સ્ટેપ 3: કરંટ સોર્સને ઓપન સર્કિટ () દ્વારા બદલો
- સ્ટેપ 4: દરેક સોર્સ માટે રિસ્પોન્સ (વોલ્ટેજ/કરંટ) ગણો
- સ્ટેપ 5: બધા રિસ્પોન્સને એલજેબ્રાઇકલી એડ કરીને ટોટલ રિસ્પોન્સ મેળવો

ઉપયોગ:

- સર્કિટ એનાલિસિસ: મલ્ટીપલ સોર્સ વાળા જટિલ સર્કિટને સરળ બનાવે છે
- નેટવર્ક થિયરી: વધુ એડવાન્સડ એનાલિસિસ મેથ્ડ્ઝ્સ માટે પાયો
- પ્રેક્ટિકલ સર્કિટ્સ: કમ્પ્યુનિકેશન સિસ્ટમ્સમાં સુપરઇમ્પોર્ડ સિચ્રલ્સનું એનાલિસિસ

મેમરી ટ્રીક

"સોર્સ અલગ અલગ, સરવાળો સફળતાપૂર્વક" (SSSS)

પ્રશ્ન 1(ક) OR [7 marks]

થેવેનિનનો થિયરમ લખો અને સમજાવો.

જવાબ

થેવેનિનનો થિયરમ કહે છે કે કોઈપણ લિનિયર સર્કિટ જેમાં વોલ્ટેજ અને કરંટ સોર્સ હોય તેને એક વોલ્ટેજ સોર્સ (VTH) અને સિરીઝમાં રેજિસ્ટરન્સ (RTH) વાળા સર્કિટ દ્વારા બદલી શકાય છે.

આદૃતિ:

Mermaid Diagram (Code)

```
{Shaded}
{Highlighting} []
graph TD
    subgraph "Original Complex Circuit"
        A[Complex circuit with multiple sources and components]
    end

    subgraph "Thevenin Equivalent"
        direction LR
        V\_TH[VTH] --- R\_TH[RTH] --- Load[LOAD]
    end
    {Highlighting}
    {Shaded}
```

થેવેનિન ઇક્વિવેલન્ટ શોધવાના સ્ટેપ્સ:

- સ્ટેપ 1: ઓરિજિનલ સર્કિટમાંથી લોડ રેજિસ્ટર દૂર કરો
- સ્ટેપ 2: લોડ ટર્મિનલ્સ વચ્ચે ઓપન-સર્કિટ વોલ્ટેજ (VOC) ગણો (= VTH)
- સ્ટેપ 3: ઇક્વિવેલન્ટ રેજિસ્ટરન્સ (RTH) ગણો:
 - બધા સોર્સને નિષ્ક્રિય કરીને (વોલ્ટેજ સોર્સને શોર્ટ સર્કિટ અને કરંટ સોર્સને ઓપન સર્કિટ દ્વારા બદલીને)
 - લોડ ટર્મિનલ્સ વચ્ચે રેજિસ્ટરન્સ શોધો

ઉપયોગ:

- સર્કિટ સિમ્બિલફિકેશન: જટિલ નેટવર્કને સરળ ઇક્વિવેલન્ટમાં ઘટાડે છે
- લોડ એનાલિસિસ: બદલાતા લોડની અસરોની ગણતરી સરળતાથી કરી શકાય છે
- મેક્સિમમ પાવર ટ્રાન્સફર: મહત્વમાં પાવર માટેની શરતો નક્કી કરવા

મેમરી ટ્રીક

"બે હાથના તત્વો: વોલ્ટેજ અને રેજિસ્ટરન્સ" (THEVR)

પ્રશ્ન 2(અ) [3 marks]

દ્રાયવેલન્ટ, ટેટ્રાવેલન્ટ અને પેન્ટાવેલન્ટ મટીરીયલની સરખામણી કરો.

જવાબ

ગુણધર્મ	ટ્રાયવેલન્ મટીરીયલ	ટ્રાવેલન્ મટીરીયલ	પેન્ટાવેલન્ મટીરીયલ
વેલેન્સ ઇલેક્ટ્રોન	3	4	5
ઉદાહરણો	બોરોન, એલ્યુમિનિયમ, ગેલિયમ	સિલિકોન, જર્મનિયમ, કાર્બન	ફોસ્ફરસ, આર્સનિક, એન્ટિમોની
ડોપિંગ પ્રકાર	P-ટાઇપ ડોપન્ટ તરીકે વપરાય	બેઝ સેમિકન્ડક્ટર મટીરીયલ	N-ટાઇપ ડોપન્ટ તરીકે વપરાય
બોન્ડ ફીર્મેશન	3 કોવેલન્ બોન્ડ બનાવે	4 કોવેલન્ બોન્ડ બનાવે	5 કોવેલન્ બોન્ડ બનાવે
ચાર્જ કેરિયર	હોલ્સ (પોઝિટિવ) બનાવે	બેલેન્સ્ડ સ્ટ્રક્ચર બનાવે	ફી ઇલેક્ટ્રોન્સ (નેગેટિવ) બનાવે

મેમરી ટ્રીક

"ત્રણ-ચાર-પાંચ: હોલ્સ-બેલેન્સ-ઇલેક્ટ્રોન્સ" (TFF:HBE)

પ્રશ્ન 2(બ) [4 marks]

કીચોક્નો કરંટ (KCL) નો નિયમ લખો અને ડાયગ્રામ દોરી સમજાવો.

જવાબ

કિરચોક્નો કરંટ નિયમ (KCL) કહે છે કે ઇલેક્ટ્રિકલ સર્કિટમાં કોઈપણ નોડમાં પ્રવેશતા અને બહાર નીકળતા તમામ કરંટનો અલજેબ્રાઇક સરવાળો શૂન્ય હોય છે.

આફ્ટિન:

Mermaid Diagram (Code)

```

{Shaded}
{Highlighting} []
graph TD
    I1[I1] --{-{-}{}} N((Node))
    I2[I2] --{-{-}{}} N
    N --{-{-}{}} I3[I3]
    N --{-{-}{}} I4[I4]
    N --{-{-}{}} I5[I5]
{Highlighting}
{Shaded}

```

મુખ્ય મુદ્દાઓ:

- નોડ સમીકરણ: $I_1 + I_2 - I_3 - I_4 - I_5 = 0$ ($I_1 + I_2 = I_3 + I_4 + I_5$)
- સાઇન કાર્યેશન: નોડમાં પ્રવેશતા કરંટ પોઝિટિવ, બહાર નીકળતા નેગેટિવ
- કન્જર્વેશન પ્રિન્સિપલ: ઇલેક્ટ્રિક ચાર્જના સંરક્ષણ પર આધારિત
- ઉપયોગ: પેરેલલ કમ્પોનન્ટ્સ વાળા સર્કિટ્સ સોલ્વ કરવા માટે આવશ્યક

મેમરી ટ્રીક

"કરંટ ઇન ઈકવલ્સ કરંટ આઉટ" (CIECO)

પ્રશ્ન 2(ક) [7 marks]

વ્યાખ્યા આપો: એક્સટ્રોનિસ્ક સેમિકન્ડક્ટર, N-પ્રકારના સેમિકન્ડક્ટર ની રચના ડાયગ્રામ ની મદદથી સમજાવો.

જવાબ

એક્સટ્રોનિસ્ક સેમિકન્ડક્ટર: એક સેમિકન્ડક્ટર જેના ઇલેક્ટ્રિકલ ગુણધર્મો અશુદ્ધ એટસ (ડોપિંગ) ઉમેરીને તેની કન્ડક્ટિવિટી બદલવા માટે મોડિફાઇ કરવામાં આવે છે.

N-ટાઇપ સેમિકન્ડક્ટર ફીર્મેશન:

આફ્ટિન:

Mermaid Diagram (Code)

```

{Shaded}
{Highlighting} []
graph TD
    subgraph "Silicon Crystal with Phosphorus Doping"
        direction LR
        Si1((Si)) --> Si2((Si))
        Si2 --> P((P))
        P --> Si3((Si))
        Si3 --> Si4((Si))
        Si4 --> Si1
        P --> e["Free electron"]
    end
    {Highlighting}
    {Shaded}

```

પ્રક્રિયા:

- ડોપિંગ પ્રક્રિયા: ટેટ્રાવેલેન્ટ સેમિકન્ડક્ટર (Si, Ge)માં પેન્ટાવેલેન્ટ અશુદ્ધિ (P, As, Sb) ઉમેરવામાં આવે છે
- બોન્ડ ફોર્મેશન: અશુદ્ધિ એટમ આસપાસના Si એટમ્સ સાથે 4 કોવેલન્ટ બોન્ડ બનાવે છે
- ફી ઇલેક્ટ્રોન: 5મો ઇલેક્ટ્રોન બોન્ડ બનાવવા માટે કોઈ જગ્યા ન હોવાથી ફી થઈ જાય છે
- ચાર્જ કેરિયર: મેઝોરિટી કેરિયર ઇલેક્ટ્રોન્સ, માઇનોરિટી કેરિયર હોલ્સ
- કન્ડક્ટિવિટી: ઇન્ટ્રાન્સિક સેમિકન્ડક્ટર કરતાં વધારે, કારણ કે વધુ ફી ઇલેક્ટ્રોન્સ

N-ટાઇપ સેમિકન્ડક્ટરના ગુણાધ્યમાં:

- ફર્મી લેવલ: કન્ડક્શન બેન્ડની નજીક
- ડોનર લેવલ: કન્ડક્શન બેન્ડની નજીક એનર્જી લેવલ બને છે
- રૂમ ટેમ્પરેચર: મોટાભાગના ડોનર એટમ્સ આયનાઇઝ હોય છે

મેમરી ટ્રીક

"ફોસ્ફરસ પ્રોવાઇડ્સ પ્લસ-વન ઇલેક્ટ્રોન" (PPP)

પ્રશ્ન 2(અ) OR [3 marks]

કન્ડક્ટર, સેમિકન્ડક્ટર અને ઇન્સ્યુલેટર માટે એનર્જી બેન્ડ ડાયાગ્રામ દોરો.

જવાબ

આકૃતિ:

Mermaid Diagram (Code)

```

{Shaded}
{Highlighting} []
graph TD
    subgraph "Conductor"
        C\_CB[Conduction Band]
        C\_VB[Valence Band]
        C\_CB --> C\_VB
    end

    subgraph "Semiconductor"
        S\_CB[Conduction Band]
        S\_G[Small Energy Gap<br />1 eV]
        S\_VB[Valence Band]
        S\_CB --> S\_G --> S\_VB
    end

    subgraph "Insulator"
        I\_CB[Conduction Band]
        I\_G[Large Energy Gap<br />5 eV]
        I\_VB[Valence Band]
        I\_CB --> I\_G --> I\_VB
    end

```

```

    end
{Highlighting}
{Shaded}

```

મુખ્ય લક્ષણો:

- કન્ડક્ટર: ઓવરલેપિંગ બેન્ડસ અથવા પાર્શીયલી ફિલ્ડ બેન્ડ
- સેમિકન્ડક્ટર: નાનો એનજી ગેપ ($\sim 1 \text{ eV}$)
- ઇન્સ્યુલેટર: મોટો એનજી ગેપ ($> 5 \text{ eV}$)

મેમરી ટ્રીક

"ગોપ્સ ડિટરમાઇન ફ્લો: નન, સ્મોલ, હૃજ" (GDF:NSH)

પ્રશ્ન 2(બ) OR [4 marks]

EMF અને Potential difference વચ્ચેનો તફાવત લખો.

જવાબ

પેરામીટર	EMF (ઇલેક્ટ્રોમોટિવ ફોર્સ)	પોટેન્શિયલ ડિફરન્સ
વાયાચ્યા	સોર્સ દ્વારા યુનિટ ચાર્જ દીઠ પ્રદાન કરવામાં આવતી ઊર્જા	કમ્પોનન્ટમાં યુનિટ ચાર્જ દીઠ વપરાયેલી ઊર્જા
સિમ્બોલ અને યુનિટ	□ અથવા E, વોલ્ટમાં માપવામાં આવે છે	V, વોલ્ટમાં માપવામાં આવે છે
કારણ	રાસાયણિક, યાંત્રિક, થર્મલ અથવા પ્રકાશ ઊર્જા રૂપાંતરણ	રેજિસ્ટરન્સમાંથી વહેતા કરેટનું પરિશામ
માપન	કોઈ કરેટ ન વહેતો હોય ત્યારે સોર્સ ટર્મિનલ્સ વચ્ચે માપવામાં આવે છે	કરેટ વહેતો હોય ત્યારે કમ્પોનન્ટસ વચ્ચે માપવામાં આવે છે
દિશા	સોર્સની અંદર નેગેટિવથી પોઝિટિવ	સોર્સની બહાર પોઝિટિવથી નેગેટિવ
ડિવાઇસ ઉદાહરણ	બેટરી, જનરેટર, સોલાર સેલ	રેજિસ્ટર, લેમ્પ, મોટર
સંરક્ષણ	સર્કિટમાં સંરક્ષિત નથી	બંધ સર્કિટમાં સંરક્ષિત છે (KVL)

મેમરી ટ્રીક

"EMF કિએટ્સ, PD કન્યુમ્સ" (ECPC)

પ્રશ્ન 2(ક) OR [7 marks]

P-N જંકશનમાં ડીપ્લેશન રીજીયન અથવા સ્પેશ-ચાર્જ રીજીયન ની રચના સમજાવો.

જવાબ

આફ્ટરિટી:

Mermaid Diagram (Code)

```

{Shaded}
{Highlighting} []
graph TD
    subgraph "P{-type}"
        P1("[(" + ")]") {-{-}{-} P2("[(" + ")]") {-}{-}{-} P3("[(" + ")]")}
        P4("[(" + ")]") {-{-}{-} P5("[(" + ")]") {-}{-}{-} P6("[(" + ")]")}
    end

    subgraph "Depletion Region"
        N1("[(- +)]") {-}{-}{-} P7("[(" + "-")"])
        N2("[(- +)]") {-}{-}{-} P8("[(" + "-")"])
    end

    subgraph "N{-type}"
        N3("[(-)]") {-}{-}{-} N4("[(-)]") {-}{-}{-} N5("[(-)]"))
    end

```

N6(["(-]"]) {-}{-}{-} N7(["(-]"]) {-}{-}{-} N8(["(-]"))}
end

E[Electric Field] {-.{-}{-} P7]
{Highlighting}
{Shaded}

ફોર્મેશન પ્રક્રિયા:

- જંક્શન કિચેશન: જ્યારે P-ટાઇપ અને N-ટાઇપ સેમિકન્ડક્ટર્સ જોડવામાં આવે
- ડિફ્યુઝન: N-સાઇડથી હૃદી ઇલેક્ટ્રોન્સ P-સાઇડ તરફ ડિફ્યુઝ થાય; P-સાઇડથી હોલ્સ N-સાઇડ તરફ ડિફ્યુઝ થાય
- રિકોમ્પનેશન: ઇલેક્ટ્રોન્સ જંક્શનની નજીક હોલ્સ સાથે રિકોમ્પનેશન થાય
- આયન ફોર્મેશન: N-રીજ્યુનમાં ઇમોબાઇલ પોઝિટિવ આયન્સ બાકી રહે; P-રીજ્યુનમાં નેગેટિવ આયન્સ
- ઇલેક્ટ્રોક્ષિલ્ડ: N થી P તરફ પોઇન્ટ કરતું જંક્શન પાર ઇલેક્ટ્રોક્ષિલ્ડ ઉત્પત્ત થાય છે
- ઇલેક્ટ્રોલિક્વિધામ: ડિફ્યુઝન કરેટ ઇલેક્ટ્રોક્ષિલ્ડને કારણે ડ્રિફ્ટ કરેટ દ્વારા બેલેન્સ થાય
- બેરિયર પોટેન્શિયલ: સામાન્ય રીતે સિલિકોન માટે 0.7V, જર્મનિયમ માટે 0.3V

લક્ષણો:

- પહોળાઈ: સામાન્ય રીતે 0.5 cm , ડોપિંગ કન્સન્ટ્રેશન પર આધાર રાખે છે
- કેપ્સિટન્સ: વેરિએબલ કેપ્સિટર તરીકે કાર્ય કરે છે
- બેરિયર: મેન્ઝેરિટી કેરિયર્સના વધુ ડિફ્યુઝનને અટકાવે છે

મેમરી ટ્રીક

"ડિફ્યુઝન કિએટ્સ, ફિલ્ડ બેલેન્સિસ" (DCFB)

પ્રશ્ન 3(અ) [3 marks]

ફોર્બિન એનજી ગેપની વ્યાખ્યા આપો. તે કેવી રીતે થાય છે? Ge અને Si માટે તેનું મેચીટ્યૂડ કેટલું છે?

જવાબ

ફોર્બિન એનજી ગેપ એટલે સેમિકન્ડક્ટરમાં વેલેન્સ બેન્ડ અને કન્ડક્શન બેન્ડ વચ્ચેની એનજી રેન્જ જ્યાં ઇલેક્ટ્રોન એનજી સ્ટેટ્સ અસ્થિત્વમાં નથી.

ઉત્પત્તિ:

- કિસ્ટલ લેટિસમાં એટસના કવોન્ટમ મિકેનિકલ ઇન્ટરેક્શનથી પરિણમે છે
- જ્યારે એટમ્સને નજીક લાવવામાં આવે ત્યારે એનજી લેવલના સ્પેલાઇન્ગને કારણે ફોર્મ થાય છે
- અલાઉડ અને ફોર્બિન રીજન્સ સાથે બેન્ડ સ્ટ્રક્ચર બનાવે છે

મેચીટ્યૂડ:

- જર્મનિયમ (Ge): 300K પર 0.67 eV
- સિલિકોન (Si): 300K પર 1.1 eV

મેમરી ટ્રીક

"ગ્રેટર સિલિકોન, લોઅર જર્મનિયમ" (GSLG)

પ્રશ્ન 3(બ) [4 marks]

નીચેના શબ્દોને વ્યાખ્યાપિત કરો: (i) ની (Knee) વોલ્ટેજ (ii) રિવર્સ સેચ્યુરેશન કરેટ (iii) રિવર્સ બેકડાઉન વોલ્ટેજ (iv) પીક ઇન્વર્સ વોલ્ટેજ (PIV)

જવાબ

વ્યાખ્યાઓનું ટેબલ:

શબ્દ	વ્યાખ્યા
ની વોલ્ટેજ	ફોર્વર્ડ વોલ્ટેજ જ્યાં ડાયોડ દ્વારા કરેટ જડપથી વધવાનું શરૂ થાય છે (Ge માટે 0.3V, Si માટે 0.7V)
રિવર્સ સેચ્યુરેશન કરેટ	જ્યારે ડાયોડ રિવર્સ બાયર્સ હોય ત્યારે વહેતો નાનો કરેટ, માઇનોરિટી કેરિયર્સને કારણે (સામાન્ય રીતે nA અથવા mA)

રિવર્સ બ્રેકડાઉન વોલ્ટેજ

પીક ઇન્વર્સ વોલ્ટેજ (PIV)

રિવર્સ વોલ્ટેજ જેના પર ડાયોડ બ્રેકડાઉન મિકેનિઝમ્સને કારણે રિવર્સ દિશામાં ભારે કન્ડક્ટ કરે છે

મહત્વમાં રિવર્સ વોલ્ટેજ જે રેકિફ્કાયર સર્કિટમાં ડાયોડ બ્રેકડાઉન વિના સહન કરી શકે છે

મેમરી ટ્રીક

"ની રાઇઝિસ, સેચુરેશન ટ્રિક્સ, બ્રેકડાઉન બર્સ્ટ્સ, PIV પ્રોટેક્ટ્સ" (KRSBBP)

પ્રશ્ન 3(ક) [7 marks]

LASER ડાયોડનું બંધારણ, કાર્ય અને લાક્ષણિકતા સમજાવો અને તેના ઉપયોગો લખો.

જવાબ

આફ્ટિ:

```
+{--}{-}{-}{-}{-}{-}{-}{-}{-}{-}{-}+  
+{--}{-}{-}{-}{-}{-}{-}{-}{-}{-}+ | | | }  
| p{-type || | {-}{-}{-}{-} Laser Beam}  
+{--}{-}{-}{-}{-}{-}{-}{-}{-}{-}+ | | | }  
| active |{| | }  
| layer | | | |  
+{--}{-}{-}{-}{-}{-}{-}{-}{-}{-}+ | | | }  
| n{-type || | }  
+{--}{-}{-}{-}{-}{-}{-}{-}{-}{-}+ | | | }  
+{--}{-}{-}{-}{-}{-}{-}{-}{-}{-}+  
Reflective Surfaces
```

બંધારણ:

- P-N જંકશન: ડાયરેક્ટ બેન્ડગ્રેફ સેમિકન્ડક્ટર (GaAs, InGaAsP)થી બનેલ
- એક્ટિવ રીજીયન: રિકોમ્બનેશન થતું P અને N રીજન્સ વચ્ચેનું પાતળું લેયર
- કેવિટી ડિઝાઇન: પેરેલલ રિફલેક્ટિવ સરકેસિસ (કલીલ ફેસેટ્સ) ઓપ્ટિકલ રેઝોનેટર બનાવે છે
- પેકેજિંગ: હીટ સિંક, ઓપ્ટિકલ વિન્ડો, મોનિટરિંગ ફોટોડાયોડ સામેલ છે

કાર્યરત સિલ્ફાંટ:

- ઇન્જેક્શન: ફોરવર્ડ બાયસિંગ એક્ટિવ રીજીયનમાં ઇલેક્ટ્રોન્સ અને હોલ્સ ઇન્જેક્ટ કરે છે
- પોષ્યુલેશન ઇન્વર્સન: ગ્રાઉન્ડ સ્ટેટ કરતાં એક્સાઇટેડ સ્ટેટમાં વધુ ઇલેક્ટ્રોન્સ
- રિસ્ટ્રિક્યુલેટેડ એમિશન: ફોટોન સરખા ફોટોન્સનો રિલીઝ ટ્રિગર કરે છે (સમાન વેવલેન્થ, ફેઝ)
- ઓપ્ટિકલ ફીડબેક: ફોટોન્સ મિરર વચ્ચે રિફલેક્ટ થઈને લાઇટને એમ્પિલફાય કરે છે
- થ્રેશોલ્ડ કરંટ: લેસિંગ એક્શન માટે મિનિમમ કરંટ

લક્ષણો:

- કોહેરન્ટ લાઇટ: સિંગલ વેવલેન્થ, ઇન્ફ્રા લાઇટ એમિશન
- ડાયરેક્શનનાલિટી: હાઇલી ડાયરેક્શનનલ, નેરો બીમ
- હાઇ ઇન્ટેન્સિટી: કોન્સન્ટેટેડ એનર્જી આઉટપુટ
- થ્રેશોલ્ડ બિહેવિયર: થ્રેશોલ્ડ કરંટ ઉપર જ લસર એક્શન

અનુપ્રયોગો:

- ઓપ્ટિકલ ફાઇબર કમ્પ્યુનિકેશન્સ
- DVD/બ્લુ-રે પ્લેયર્સ
- લસર પ્રિન્ટર્સ
- બારકોડ સ્કેનર્સ
- મેડિકલ સર્જરી ઇન્સ્ટ્રુમેન્ટ્સ

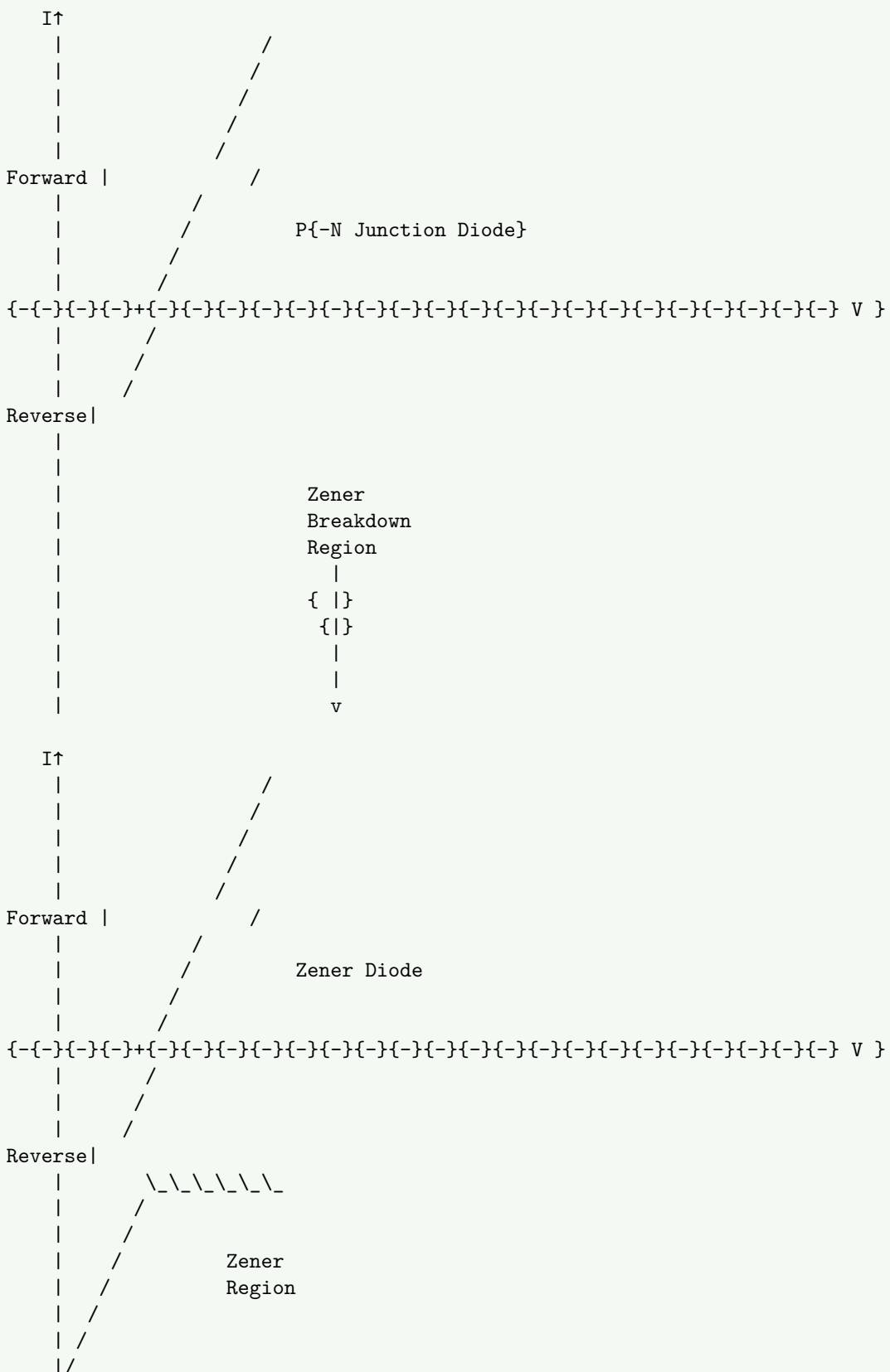
મેમરી ટ્રીક

"પોષ્યુલેશન ઇન્વર્સન કિએટ્સ કોહેરન્ટ લાઇટ" (PICL)

પ્રશ્ન 3(અ) OR [3 marks]

P-N જંકશન ડાયોડ અને જીનર ડાયોડની V-I લાક્ષણિકતાઓ દોરો.

આકૃતિ:



મુખ્ય તફાવતો:

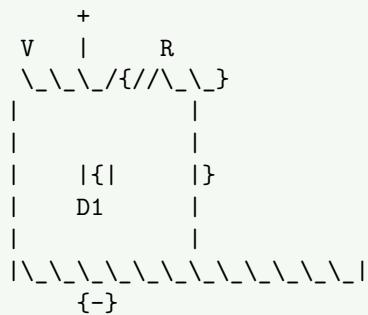
- **P-N જંક્શન ડાયોડ:** ફોરવર્ડ બાયસમાં કન્ડક્ટ કરે છે, બેકડાઉન સુધી રિવર્સમાં બ્લોક કરે છે
- **ઝીનર ડાયોડ:** વિશેષ રીતે ચોક્કસ વોલ્ટેજ પર રિવર્સ બેકડાઉન રીજીયનમાં ઓપરેટ કરવા માટે ડિઝાઇન કરેલ

પ્રશ્ન 3(બ) OR [4 marks]

સર્કિટ દાયાગ્રામ સાથે ફોરવર્ડ બાયસમાં P-N જંક્શન ડાયોડનું કાર્ય સમજાવો.

જવાબ

આકૃતિ:



ફોરવર્ડ બાયસમાં કાર્ય:

- કનેક્શન: P-સાઇડ પોઝિટિવ ટર્મિનલ સાથે, N-સાઇડ નેગેટિવ ટર્મિનલ સાથે કનેક્ટ કરેલ
- ડિલેશન રીજીયન: એપ્લાઇડ વોલ્ટેજ વધવાની સાથે પહોળાઈ ઘટે છે
- બેરિયર પોટેન્શિયલ: શ્રેષ્ઠોઇન્ડને પાર કરવું જરૂરી (Si માટે 0.7V, Ge માટે 0.3V)
- કરંટ ફલો: શ્રેષ્ઠોઇન્ડ ઉપર, કરંટ વોલ્ટેજ સાથે એકરપોનેન્શિયલી વધે છે
- મેઝોરિટી કરિયર્સ: N-સાઇડથી ઇલેક્ટ્રોનસ અને P-સાઇડથી હોલ્ડ્સ જંક્શન તરફ ઘકેલાય છે
- રિકોમ્બનેશન: ઇલેક્ટ્રોનસ અને હોલ્ડ્સ રિકોમ્બાઇન થઈને સતત કરંટ ફલો બનાવે છે

કરંટ સખીકરણ: $I = I_0(e^{(qV/kT)} - 1)$, I_0

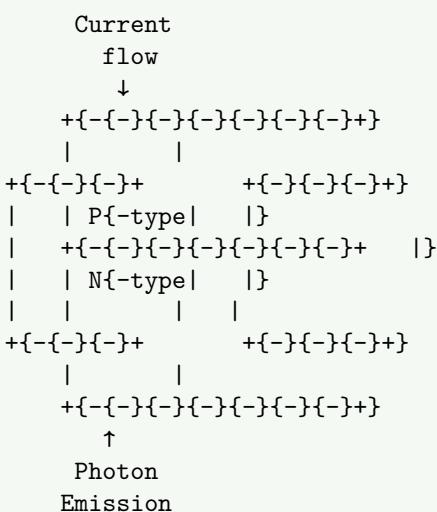
મેમરી ટ્રીક

પ્રશ્ન 3(ક) OR [7 marks]

લાઇટ એમિટિંગ ડાયોડ (LED) અને ફોટોડાયોડ નું કાર્ય આકૃતિ દોરી સમજાવો.

જવાબ

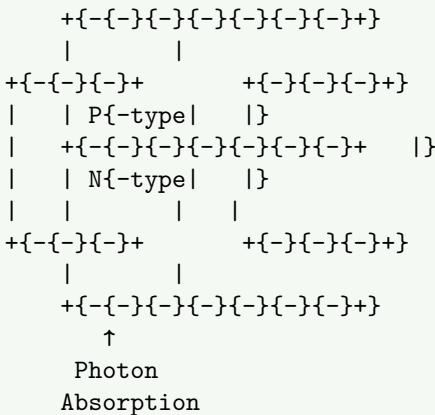
LED આકૃતિ:



LED કાર્ય:

- ડાયરેક્ટ બેન્ડગોપ: GaAs, GaP કમ્પાઉન્ડસથી બનેલ જેમાં ડાયરેક્ટ બેન્ડગોપ હોય છે
- ફોરવર્ડ બાયસ: જંકશન પાર કેરિયર્સને ઇન્જેક્ટ કરવા લાગુ કરવામાં આવે છે
- રિકોમ્બિનેશન: N-સાઇડના ઇલેક્ટ્રોન-સ P-સાઇડના હોલ્ડ્સ સાથે રિકોમ્બાઇન થાય છે
- ફોટોન એમિશન: રિકોમ્બિનેશન દરમિયાન છૂટી પડતી ઊર્જા ફોટોન-સ તરીકે એમિટ થાય છે
- વેવલેન્થ કંટ્રોલ: અલગ-અલગ મટીરિયલ્સ અલગ-અલગ રંગો ઉત્પત્ત કરે છે
- કાર્યક્ષમતા: આધુનિક LEDsમાં 80-90% કાર્યક્ષમતા હાંસલ થાય છે

ફોટોડાયોડ આકૃતિ:



ફોટોડાયોડ કાર્ય:

- રિવર્સ બાયસ: સામાન્ય રીતે રિવર્સ બાયસમાં ઓપરેટ કરવામાં આવે છે
- લાઇટ એબ્સોર્બન: ડિપ્લેશન રીજીયનમાં ફોટોન-સ એબ્સોર્બ થાય છે
- ઇલેક્ટ્રોન-હોલ પેર્સ: ફોટોન એનર્જી દ્વારા બનાવવામાં આવે છે
- કેરિયર સેપરેશન: ઇલેક્ટ્રોન ફિલ્ડ ઇલેક્ટ્રોન-સ અને હોલ્સને અલગ કરે છે
- કર્ટ જનરેશન: ફોટોકર્ટ લાઇટની તીવ્રતાના પ્રમાણમાં હોય છે
- રિસ્પોન્સ ટાઇમ: ડિપ્લેશન રીજીયન વધુ પહોળી હોવાને કારણે રિવર્સ બાયસમાં ઝડપી

તુલનાત્મક ટેબલ:

પેરામીટર	LED	ફોટોડાયોડ
ફુંક્શન	ઇલેક્ટ્રોન એનર્જીને લાઇટમાં રૂપાંતરિત કરે છે	લાઇટને ઇલેક્ટ્રોન એનર્જીમાં રૂપાંતરિત કરે છે
બાયસ મોડ દિશા	ફોરવર્ડ બાયસ એનર્જી આઉટપુટ (એમિટર)	રિવર્સ બાયસ (સામાન્ય રીતે) એનર્જી ઇનપુટ (ડિટેક્ટર)
અનુપ્રયોગ	ડિસ્પલે, ઇન્ડિકેટર્સ, લાઇટિંગ	લાઇટ સેન્સર્સ, ઓપ્ટિકલ કમ્પ્યુનિકેશન્સ

મેમરી ટ્રીક

"LEDs એમિટ, ફોટોડાયોડ્સ ડિટેક્ટ" (LEPD)

પ્રશ્ન 4(અ) [3 marks]

નીચેના શબ્દોને વ્યાખ્યાપિત કરો: (i) રેકિફાયર એફીસીયન્સી (II) (ii) રીપલ ફેક્ટર (II) (iii) વોલ્ટેજ રેઘ્યુલેશન

જવાબ

વ્યાખ્યાઓનું ટેબલ:

શબ્દ	વ્યાખ્યા
રેકિફાયર એફીસીયન્સી (II)	રેકિફાયર સર્કિટમાં DC પાવર આઉટપુટનો AC પાવર ઇનપુટ સાથેનો ગુણોત્તર ($\eta = P_{DC}/P_{AC} \times 100\%$)
રીપલ ફેક્ટર (II)	રેકિફાયર આઉટપુટમાં AC કમ્પોનન્ટના RMS વેલ્યુનો DC કમ્પોનન્ટ સાથેનો ગુણોત્તર ($\eta = V_{rms(ac)}/V_{dc}$)

વોલ્ટેજ રેગ્યુલેશન

પાવર સપ્લાય લોડમાં ફેરફાર છતાં કેટલી સારી રીતે કોન્સ્ટન્ટ આઉટપુટ વોલ્ટેજ જાળવે છે
તેનું માપ (VR = [(V_NL - V_FL)/V_FL] × 100%)

મેમરી ટ્રીક

"એફિસિયન્સી પાવર્સ, રિપલ વેરીજ, રેગ્યુલેશન સ્ટેબિલાઇઝિસ" (EPRVS)

પ્રશ્ન 4(બ) [4 marks]

જીનર ડાયોડને વોલ્ટેજ રેગ્યુલેટર તરીકે સમજાવો.

જવાબ

આફ્ટિસ:

$$\begin{aligned} & R \\ & / \{ \} / \\ & V_i + \{ - \} \{ - \} \{ - \} + \{ - \} \{ - \} \{ - \} \{ - \} + V_{out} \\ & | \quad | \quad | \\ & | \quad [Z] \quad RL \\ & | \quad | \quad | \\ & + \{ - \} \{ - \} \{ - \} + \{ - \} \{ - \} \{ - \} \{ - \} + \\ & \quad \{ - \} \end{aligned}$$

કાર્યરત સિદ્ધાંત:

- જીનર બ્લેકડાઉન: ચોક્કસ વોલ્ટેજ પર રિવર્સ બ્લેકડાઉન રીજીયનમાં ઓપરેટ કરે છે
- સિરીઝ રેઝિસ્ટર: કર્ટને મર્યાદિત કરે છે અને વધારાના વોલ્ટેજને ફ્રોપ કરે છે
- પેરેલલ કનેક્શન: જીનર લોડ સાથે પેરેલલમાં કનેક્ટ કરેલ છે
- રેગ્યુલેશન મિકેનિકમ:
 - જ્યારે ઇનપુટ વોલ્ટેજ વધે: જીનરમાં વધુ કર્ટ, લોડ પર વોલ્ટેજ સ્થિર રહે
 - જ્યારે લોડ કર્ટ વધે: જીનરમાં ઓછો કર્ટ, વોલ્ટેજ સ્થિર રહે

લક્ષણો:

- લોડ રેગ્યુલેશન: લોડમાં ફેરફાર છતાં સ્થિર વોલ્ટેજ જાળવે છે
- લાઇન રેગ્યુલેશન: ઇનપુટ વોલ્ટેજમાં ફેરફાર છતાં સ્થિર વોલ્ટેજ જાળવે છે
- પાવર રેટિંગ: જીનર મહત્તમ પાવર ડિસિપેશન હેન્ડલ કરી શકે (P = V_Z × I_Z)
- ડિઝાઇન સમીકરણ: $R = (V_{in} - V_Z)/I_L + I_Z$

મેમરી ટ્રીક

"જીનર શાન્ટ્સ એક્સેસ કર્ટ" (ZSEC)

પ્રશ્ન 4(ક) [7 marks]

સક્રિટ ડાયાગ્રામ અને ઇનપુટ-આઉટપુટ વેવફોર્મ સાથે ફુલ વેવ બિજ રેકિટફાયર સમજાવો.

જવાબ

સક્રિટ ડાયાગ્રામ:

$$\begin{aligned} & D1 \quad \quad D3 \\ & | \{ | \quad | | \} \\ & | \quad | \\ & Vin \{ - \} \{ - \} \{ - \} \{ - \} + \{ - \} \{ - \} \{ - \} \{ - \} + \{ - \} \{ - \} \{ - \} \{ - \} + \{ - \} \{ - \} \{ - \} \{ - \} V_{out} \\ & | \quad | \quad | \\ & | \quad RL \quad | \\ & | \quad | \quad | \\ & + \{ - \} \{ - \} \{ - \} + \{ - \} \{ - \} \{ - \} \{ - \} + \\ & | \{ | \quad | | \} \\ & D2 \quad \quad D4 \end{aligned}$$

कार्यरत सिद्धांतः

- **પ્રથમ હાફ સાયકલ (પોઝિટિવ):** D1 અને D4 કન્સ્કર કરે, D2 અને D3 બ્લોક કરે
 - **બીજા હાફ સાયકલ (નેગિટિવ):** D2 અને D3 કન્સ્કર કરે, D1 અને D4 બ્લોક કરે
 - **બંને હાફ સાયકલ:** કર્સેટ લોડમાં એક જ દિશામાં વહે છે

વૈવિકોમ્યસ્:

Input:	Output:
\^{	\^{{}}
/{	/
/ { /	/
{-{-}{-}{-}{-}+{-}{-}{-}{-}{-}{-}	{ / }
	{/ }
v	v

લક્ષ્મણાય

- **રિપલ ફ્લિકવન્સી:** ઇનપુટ ફ્લિકવન્સીથી બે ગણી
 - **આઉટપુટ વોલટેજ:** $V_{dc} = 2V_m/\sqrt{2} \approx 0.636V_m$
 - **PIV:** દરક ડાયોડે V_m સહન કરવું પડે
 - **એફિસિયન્સી:** $\eta = 81.2\%$
 - **રિપલ ફેક્ટર:** $\eta = 0.48$
 - **ઉપયોગ:** ઉત્ત્ય કરેં અન્ધિક્રિકાન્સ એન્જિનીઝિન્ન રાન્ચકોર્મરની જરૂર નથી

ੴ ਪ੍ਰਾਣਿ ਪੁੱਛੁ
ਸੇਜ਼-੩੯੯ ਕਰਤਾਂ ਕਾਥਦਾਂ

- સેન્ટર-ટેપ ટ્રાન્સકોર્પરેશની જરૂર નથી
 - ડાયોડિસ માટે ઓછી PIV જરૂરિયત
 - વધુ સારો ટ્રાન્સકોર્પર ઉપયોગ

ਪੰਜਾਬ

"ਬਿੰਜ ਬਿੰਗਸ ਬੋਥ ਹਾਲਵਸ" (BBBH)

પ્રશ્ન 4(અ) OR [3 marks]

રેફિન્ઝાયર ના ઉપયોગો લખો.

ଜ୍ଵାବ

રેફિન્કાયરના ઉપયોગિ:

એપ્લિકેશન એરિયા	સ્પેસિફિક ઉપયોગો
પાવર સપ્લાય	ઇલેક્ટ્રોનિક ડિવાઇસિસ માટે DC પાવર સપ્લાય, બેટરી ચાર્જર્સ, એડાપ્ટર્સ
ઇન્ડસ્ટ્રિયલ એપ્લિકેશન્સ	ઇલેક્ટ્રોપલેટિંગ, વેલ્ડિંગ મશીન્સ, મોટર ડ્રાઇવ્સ, ઇન્ડક્શન હીટિંગ
ટ્રાન્સપોર્ટ સિસ્ટમ્સ રિન્યુએબલ એનર્જી કન્યુમર ઇલેક્ટ્રોનિક્સ ટેલિકમ્યુનિકેશન્સ	ઇલેક્ટ્રિક લોકોમોટિવ્સ, મેટ્રો ટ્રેન્સ, ઇલેક્ટ્રિક વાહનો સોલાર ઇન્વાર્ટર્સ, વિન્ડ પાવર જનરેશન મોબાઇલ ફોન ચાર્જર્સ, લેપટોપ એડાપ્ટર્સ, TV પાવર સપ્લાય બેઝ સ્ટેશન્સ, ટ્રાન્સમિશન ઇક્વિપમેન્ટ, સિંચલ પ્રોસેસિંગ ડિવાઇસિસ

ਮੈਮਰੀ ਟੀਕ

“પાવર પરકેક્ટલી ટાન્સિકોર્ડ ઇન કન્યામર ડિવાઇસિસ” (PPTICD)

પ્રશ્ન 4(બ) OR [4 marks]

હાફ વેવ, કુલ વેવ સેન્ટર ટેપ અને કુલ વેવ બિજ રેકિટફાયરને ચાર પેરામીટર્સ સાથે સરખાવો.

જવાબ

પેરામીટર	હાફ વેવ	કુલ વેવ સેન્ટર ટેડ	કુલ વેવ બિજ
ડાયોડી સંચા	1	2	4
DC આઉટપુટ વોલ્ટેજ	V_m/□ (0.318V_m)	2V_m/□ (0.636V_m)	2V_m/□ (0.636V_m)
રિપલ ફિલ્ડિંગ નસી	ઇનપુટ જેટલી	ઇનપુટથી બમણી	ઇનપુટથી બમણી
એફિસિયન્સી	40.6%	81.2%	81.2%
ટ્રાન્સફોર્મર ઉપયોગ	ખરાબ	મધ્યમ (સેન્ટર ટેપ જરૂરી)	સારો (સેન્ટર ટેપ જરૂરી નથી)
ડાયોડસનું PIV	V_m	2V_m	V_m
રિપલ ફેક્ટર	1.21	0.48	0.48
કોર્ટ ફેક્ટર	1.57	1.11	1.11

ਮੇਮਰੀ ਟੀਕ

“હાક વેસ્ટસ, સેન્ટર ટેપ ઇમ્પ્રોલ્જુ, બ્રિજ ઓપ્ટિમાઇઝીસ” (HWCTIBO)

પ્રશ્ન 4(ક) OR [7 marks]

સર્કિટ ડાયાગ્રામ સાથે શન્ટ કેપેસિટર કિલ્ટર અને એ-કિલ્ટર સમજાવો.

ଜ୍ଵାବ

શાન્ત કેપેસિટીર કિલ્ટર્સ

અકૃતિઃ

The diagram shows a half-bridge rectifier circuit. On the left, there is a vertical input terminal labeled **Vin**. Above it, two parallel branches lead to two vertical output terminals labeled **C** at the top. Below these terminals, two parallel branches descend to a central node labeled **RL**, which represents an inductor and resistor series combination. From the bottom of the **RL** node, two parallel branches rise to two vertical output terminals labeled **Vout** at the bottom.

कार्यक्रम सिल्हूतः

- ચાર્જિંગ: રેટિક્ટાયર આઉટપુટમાં વોલ્ટેજ વધવા દરમિયાન કેપેસિટર ઝડપથી ચાર્જ થાય છે
 - ડિસ્ચાર્જિંગ: વોલ્ટેજ ઘટવા દરમિયાન કેપેસિટર ધીમેથી લોડ દ્વારા ડિસ્ચાર્જ થાય છે
 - સ્મૃદ્ધિંગ ઇફેક્ટ: વોલ્ટેજ હાઇ હોય ત્યારે એનર્જી સ્ટોર કરીને રિપલ ઘાડો છે
 - રાઇમ કોન્સટન્ટ: RC રિપલ પરિણય કરતાં ઘણું મોટું હોવું જોઈએ
 - પરકોર્મન્સ: રિપલ ફેક્ટર $\square = 1/(4\sqrt{3} \cdot f \cdot R \cdot C)$

ଫେବୃରୀ

અકૃતિ:

कार्यरत सिद्धांतः

- પ્રથમ કેપેસિટર (C1): શાન્ટ કેપેસિટરની જેમ પ્રાથમિક ફિલ્ટરિંગ પ્રદાન કરે છે
- ચોક (L): AC કમ્પોનેન્ટ્સને બ્લોક કરે છે, DC ને પસાર થવા દે છે
- બીજો કેપેસિટર (C2): બાકી રહેલ રિપલને વધુ ઘટાડે છે
- સંયુક્ત અસર: લો-પાસ ફિલ્ટરસના કેસ્કેડ તરીકે કાર્ય કરે છે

તુલના:

પેરામીટર	શાન્ટ કેપેસિટર ફિલ્ટર	ઓ-ફિલ્ટર
કમ્પોનેન્ટ્સ	સિંગલ કેપેસિટર	બે કેપેસિટર અને ઇન્ડક્ટર
રિપલ રિડક્ષન	મધ્યમ	ઉત્તમ
કોસ્ટ	ઓછો	ઊંચો
સાઈઝ	નાનો	મોટો
વોલ્ટેજ રેચ્યુલેશન	ખરાબ	સારં
કચા માટે ચોંચ	ઓછા કરંટ એપ્લિકેશન્સ	ઊંચા કરંટ એપ્લિકેશન્સ

મેમરી ટ્રીક

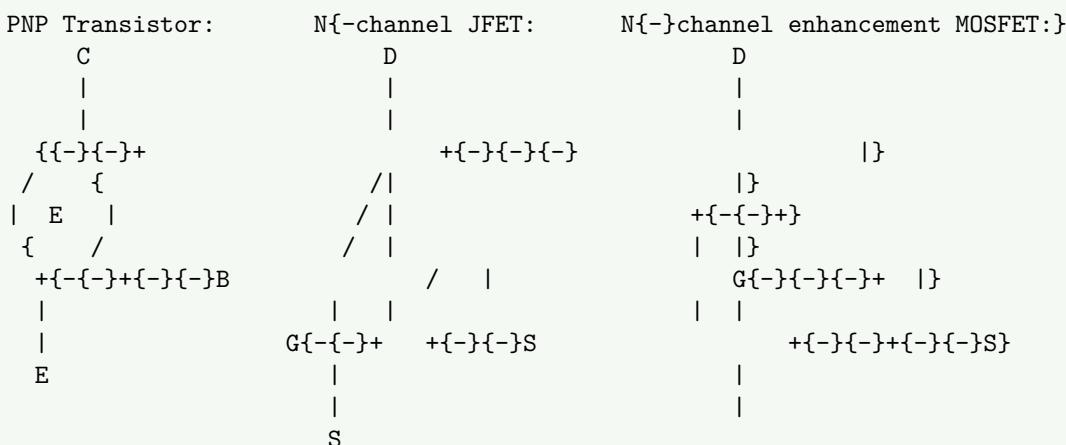
"કેપેસિટર સ્મૂધસ, પી-ફિલ્ટર પરફેક્ટસ" (CSPFP)

પ્રશ્ન 5(અ) [3 marks]

નીચેના components ની સંજા દોરો: (i) PNP ટ્રાન્ઝિસ્ટર (ii) N ચેનલ JFET (iii) N ચેનલ એન્હાન્સમેન્ટ મોસ્ફેટ

જવાબ

આકૃતિ:



લક્ષણો:

- PNP ટ્રાન્ઝિસ્ટર: તીર એમિટર પર અંદરની તરફ પોઇન્ટ કરે છે
- N-ચેનલ JFET: ગેટ સોર્સ અને ડ્રોન વર્ચેના ચેનલને કંટ્રોલ કરે છે
- N-ચેનલ એન્હાન્સમેન્ટ MOSFET: ચેનલમાં ગેપ, પોઝિટિવ ગેટ વોલ્ટેજની જરૂર પડે છે

મેમરી ટ્રીક

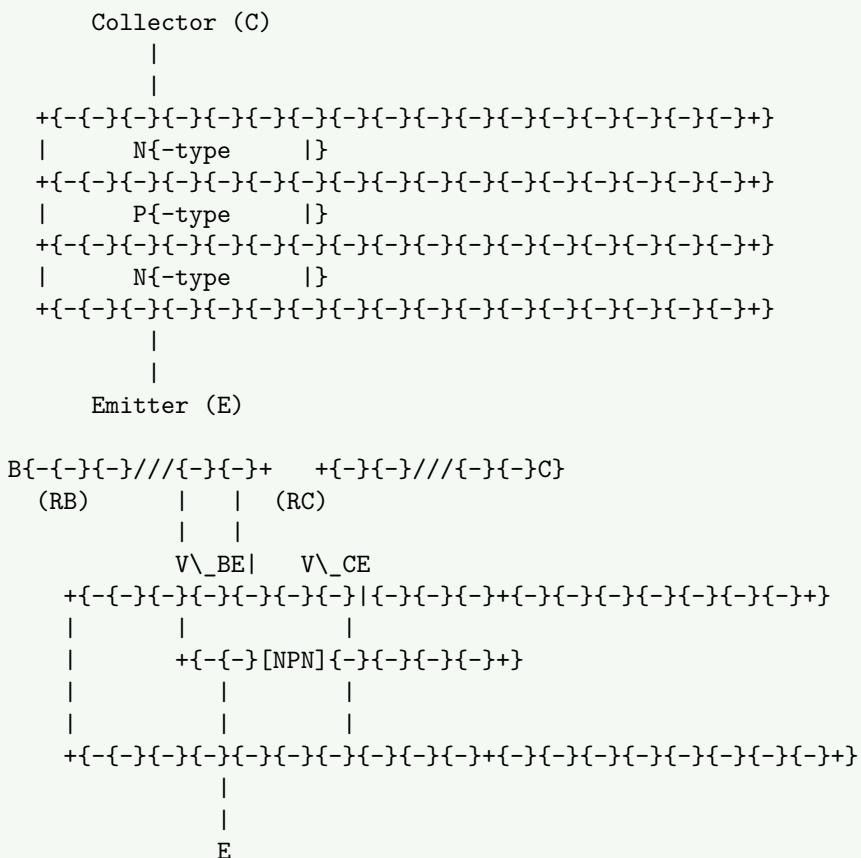
"PNP પોઇન્ટ્સ ઇન, JFET જોઇન્સ ગેટ્સ, MOSFET મેક્સ ગેપ્સ" (PPIJJGMMG)

પ્રશ્ન 5(બ) [4 marks]

ડાયગ્રામ સાથે NPN ટ્રાન્ઝિસ્ટરનું કાર્ય સમજાવો.

જવાબ

આકૃતિ:



કાર્યરત સિલ્ડાંત:

- સ્ટ્રોકચર: પાતળા P-ટાઇપ રીજીયન દ્વારા અલગ પાડેલા બે N-ટાઇપ રીજીયનસ
- બાયસિંગ: E-B જંકશન ફોરવર્ડ બાયસડ, C-B જંકશન રિવર્સ બાયસડ
- કરેટ ફુલો:
 - એમિટરથી ઇલેક્ટ્રોન્સ બેઝમાં કોસ કરે છે
 - પાતળા બેઝ રીજીયનને કારણે ~98% ઇલેક્ટ્રોન્સ કલેક્ટરમાં આગળ વધે છે
 - ~2% ઇલેક્ટ્રોન્સ બેઝ રીજીયનમાં રિકોમ્બાઇન થાય છે
- એમિલાફ્કેશન: નાના બેઝ કરેટ મોટા કલેક્ટર કરેટને કંટ્રોલ કરે છે
- કરેટ રિલેશનશિપ: $I_C = \beta \times I_B()$

જંકશન બિહેવિયર:

- એમિટર-બેઝ જંકશન: ફોરવર્ડ બાયસડ, લો રેઝિસ્ટન્સ પાથ
- કલેક્ટર-બેઝ જંકશન: રિવર્સ બાયસડ, હાઇ રેઝિસ્ટન્સ પાથ

મેમરી ટ્રીક

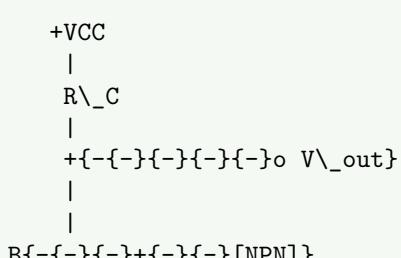
“ઇલેક્ટ્રોન્સ એન્ટર, બેરલી પોઝ, કલેક્ટ એબવ” (EEBPCA)

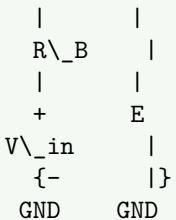
પ્રશ્ન 5(ક) [7 marks]

કોમન એમીટર(CE) ટ્રોન્જીસ્ટરને તેના ઇનપુટ આઉટપુટ લાક્ષણિકતા સાથે દોરો અને સમજાવો.

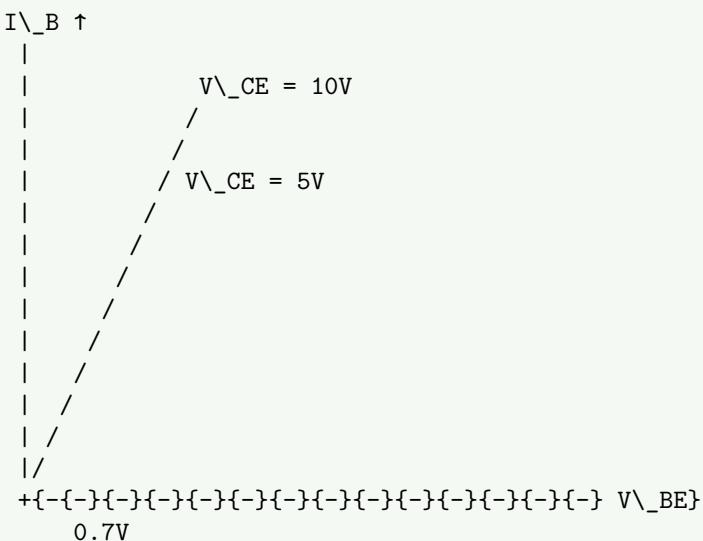
જવાબ

સક્રિટ ડાયાગ્રામ:

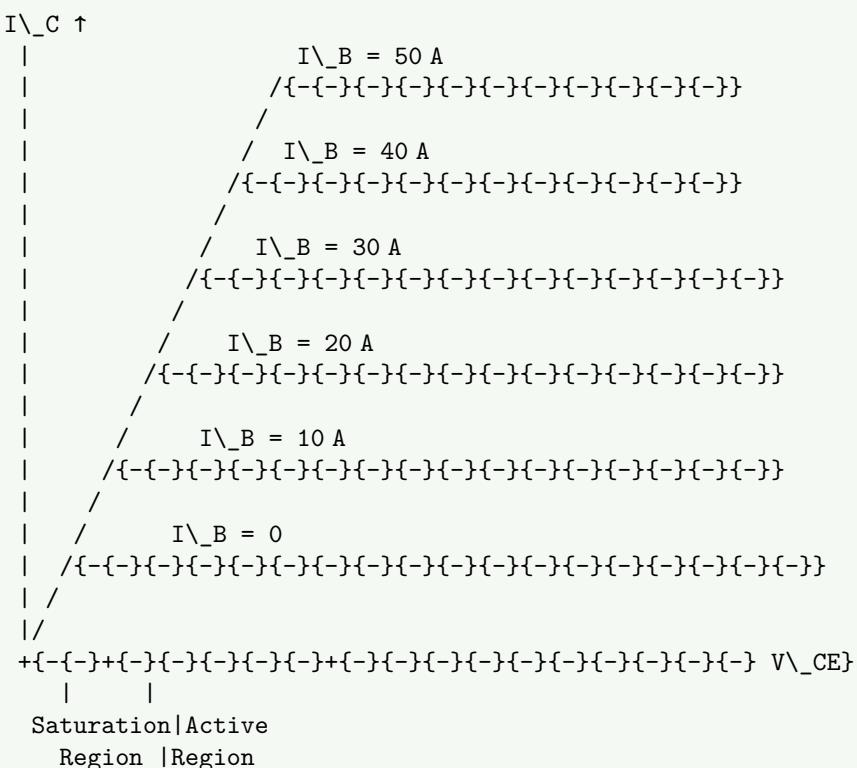




ઇનપુટ લાક્ષણિકતા (I_B vs V_{BE} સાથે V_{CE} કોન્સ્ટન્ટ):



આઉટપુટ લાક્ષણિકતા (I_C vs V_{CE} સાથે I_B કોન્સ્ટન્ટ):



ઓપરેટિંગ રીજ્યુયન્સ:

- કટ-ઓફ: $I_B \approx 0, I_C \approx 0, OFF$
- એક્ટિવ: E-B જંકશન ફોરવર્ડ બાયસડ, C-B જંકશન રિવર્સ બાયસડ, લિનિયર એમિલાફિકેશન
- સેચુરેશન: બંને જંકશનો ફોરવર્ડ બાયસડ, ટ્રાન્ઝિસ્ટર પૂર્ણપણે ON

પેરામીટર્સ:

- કર્ટ ગેઇન (β): કલેક્ટર કર્ટનો બેઝ કર્ટ સાથેનો ગુણોત્તર ($\beta = I_C/I_B$)
- ઇનપુટ રેજિસ્ટરન્સ: V_{BE} માં ફેરફારનો I_B માં ફેરફાર સાથેનો ગુણોત્તર
- આઉટપુટ રેજિસ્ટરન્સ: V_{CE} માં ફેરફારનો I_C માં ફેરફાર સાથેનો ગુણોત્તર

અનુપ્રયોગો:

- એમિલફિક્શન: વોલટેજ, કરંટ, અને પાવર એમિલફિક્શન
- સ્વિચિંગ: ડિજિટલ સર્કિટ્સ, લોજિક ગેટ્સ
- સિશ્વલ પ્રોસેસિંગ: ઓસિલેટર્સ, ફિલ્ટર્સ, મોડ્યુલેટર્સ

મેમરી ટ્રીક

“કટ-એક્ટિવ-સેચુરેટ: ઓફ-એમિલફાય-ઓન” (CASOAO)

પ્રશ્ન 5(અ) OR [3 marks]

કરંટ ગેઇન આલ્ફા (I) અને બીટા (β) વચ્ચેનો સંબંધ મેળવો.

મૂળભૂત વ્યાખ્યાઓ:

- આલ્ફા (I): કોમન-બેઝ કરંટ ગેઇન = I_C/I_E
- બીટા (β): કોમન-એમિટર કરંટ ગેઇન = I_C/I_B

આકૃતિ:

$$\begin{array}{c}
 I_C \\
 \backslash \cap \\
 | \\
 +\{-\} \{-\} \{-\} + \{-\} \{-\} \{-\} \{-\} + \\
 | \quad | \\
 I_E \{ \quad T \quad I_B \} \\
 | \quad | \\
 +\{-\} \{-\} \{-\} \{-\} \{-\} \{-\} \{-\} + \\
 \end{array}$$

ટ્રાન્ઝિસ્ટરમાં કરંટ સંબંધ:

$$I_E = I_B + I_C \text{ (કિરચોફનો કરંટ નિયમ)}$$

ડેરિવેશન સ્ટેપ્સ:

1. $\beta = I_C/I_E$
2. $I_E = I_B + I_C$
3. $\beta = I_C/(I_B + I_C)$
4. $\beta = I_C/I_B$
5. $I_C = \beta \times I_B$
6. સમીકરણ 3 માં સબિટટ્યુટ કરતાં:
 $\beta = (\beta \times I_B) / (I_B + \beta \times I_B)$
 $\beta = \beta / (1 + \beta)$
7. માટે સોલ્વ કરતાં: $\beta(1 + \beta) = \beta \beta + \beta \beta = \beta$
 $\beta = \beta - \beta \beta$
 $\beta = \beta(1 - \beta)$
 $\beta =$
 $\beta / (1 - \beta)$

ફાઇનલ સંબંધો:

- $\beta = \beta / (1 - \beta)$
- $\beta = \beta / (1 + \beta)$

ટિપિકલ વેલ્યુ:

- ડેમેશા 1 કરતાં ઓછી હોય છે (સામાન્ય રીતે 0.95 થી 0.99)
- ડેમાન્ડ રીતે 20 થી 200 હોય છે

મેમરી ટ્રીક

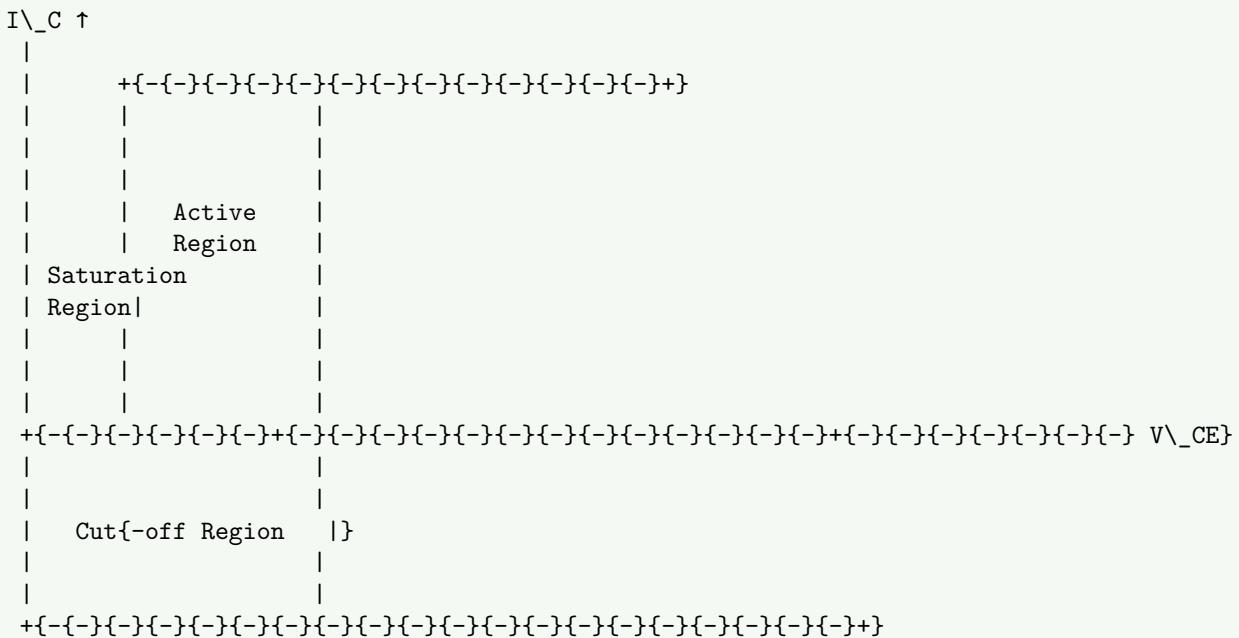
“આલ્ફા એપ્રોગ્રામ, બીટા બિક્મસ ઇન્ફિનિટ” (AAOBBI)

પ્રશ્ન 5(બ) OR [4 marks]

ટ્રાન્ઝિસ્ટર માટે વિવિધ ઓપરેટીંગ રીજિયન સમજાવો.

જવાબ

આકૃતિઃ



ઓપરેટિંગ રીજ્લ્યુન્સ:

રીજીયન	જંકશન બાયસ	લક્ષણો	અનુપ્રયોગો
કટ-ઓફ	E-B: OFF C-B: OFF	• $I_B \approx 0, I_C \approx 0$ • $OFF \cdot V_{CE} \approx V_{CC}$	ડિજિટલ સર્કિટ્સ (OFF સ્ટેટ) સિવિયિંગ એપ્લિકેશન્સ
એક્ટિવ	E-B: ON C-B: OFF	• I_C અને I_B વચ્ચે લિનિયર સંબંધ. $I_C = \beta \times I_B$	એનાલોગ એપ્લિકેશન્સ સિન્ક્રિટ પ્રોસેસિંગ
સેચુરેશન	E-B: ON C-B: ON	• બંને જંકશનો ફોરવર્ડ બાયસ્ટ ટ્રાન્ઝિસ્ટર પૂર્ણપણે ON • $V_{CE} \approx 0.2V$	ડિજિટલ સર્કિટ્સ (ON સ્ટેટ) સિવિયિંગ એપ્લિકેશન્સ
બ્લેકડાઉન	E-B: OFF C-B: બ્લેકડાઉન	• બ્લેકડાઉન વોલ્ટેજથી વધારે. ટ્રાન્ઝિસ્ટરને નુકસાન થઈ શકે આ રીજીયન ટાળવી જોઈએ	સામાન્ય ઓપરેશનમાં આ રીજીયન ટાળો

ਮੈਮਰੀ ਟੀਕ

“કટ એક્ઝિટ્યુન્સેચરેટ: ઓફ એમ્પિલકાય સ્વિચ” (CASOAS)

પ્રશ્ન 5(ક) OR [7 marks]

MOSFET पर टूँक्नोंध लघे.

ଜ୍ଵାବ

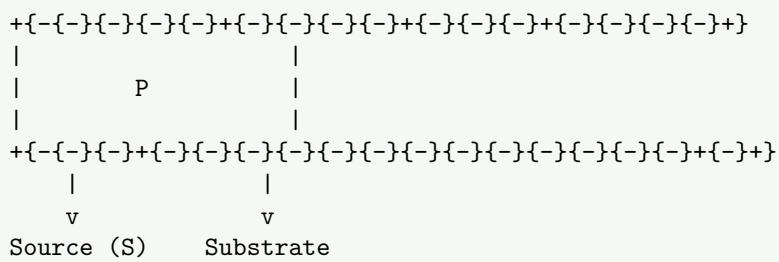
MOSFET (મેટલ ઓક્સાઇડ સેમિકર્નિકલ ફિલ્ડ ઇન્ફ્રાફ્રેન્ચ ટ્રાન્ઝિસ્ટર)

સ્ટ્રક્ચર ડાયાગ્રામ:

```

Gate (G)
|
v
+{--{-}{-}{-}{-}{-}+      Drain (D)}
|   M   |           |
+{--{-}{-}{-}{-}{-}+      v}
|   O   |           +{--{-}{-}{-}+}
+{--{-}{-}{-}{-}{-}+      |   |}
|   S   |           |   N   |

```



MOSFETના પ્રકારો:

- એન્હાન્સમેન્ટ મોડ: ગેટ વોલ્ટેજ વિના ચેનલ અસ્તિત્વમાં નથી
 - N-ચેનલ: પોઝિટિવ ગેટ વોલ્ટેજ ચેનલ બનાવે છે
 - P-ચેનલ: નેગેટિવ ગેટ વોલ્ટેજ ચેનલ બનાવે છે
- ડિલેશન મોડ: ગેટ વોલ્ટેજ વિના ચેનલ અસ્તિત્વમાં છે
 - N-ચેનલ: નેગેટિવ ગેટ વોલ્ટેજ ચેનલને ઘટાડે છે
 - P-ચેનલ: પોઝિટિવ ગેટ વોલ્ટેજ ચેનલને ઘટાડે છે

કાર્યરત સિદ્ધાંત:

- ઇન્સુલેટેડ ગેટ: ગેટ ઓક્સાઇડ લેયર દ્વારા ચેનલથી અલગ કરેલ છે
- ફિલ્ડ ઇફેક્ટ: ઇલેક્ટ્રિક ફિલ્ડ ચેનલ કન્ડક્ટિવિને કંટ્રોલ કરે છે
- વોલ્ટેજ કંટ્રોલ: ગેટ વોલ્ટેજ ડ્રેન કરંટને કંટ્રોલ કરે છે
- નો ગેટ કરેણ: અત્યંત ઊચી ઇનપુટ ઇમ્પેડન્સ

લક્ષણો:

- ટ્રાન્સફર લક્ષણિકતા: I_D vs V_{GS}
- આઉટપુટ લક્ષણિકતા: I_D vs V_{DS}
- શ્રેષ્ઠ વોલ્ટેજ: ચેનલ બનાવવા માટે જરૂરી ન્યૂનતમ V_{GS}
- ટ્રાન્સકન્ડક્ટન્સ: V_{GS} માં યુનિટ ફેરફાર દીઠ I_D માં ફેરફાર

BJT કરતાં ફાયદા:

- ઊચી ઇનપુટ ઇમ્પેડન્સ: પ્રાય: નગાર્ય ઇનપુટ કરું
- જડપી સ્વિચિંગ: ઓછી કેપેસિટન્સ, નો માઇનોરિટી કેરિયર સ્ટોરેજ
- વધુ પેન્કિંગ ડેન્સિટી: સમાન ફુકશન માટે નાનો સાઇજ
- ઓછી પાવર કાળ્યાનન: ઓછી હીટ જનરેશન
- સરળ બાયસિંગ: સિંગલ પોલારિટી સપ્લાય ઘણીવાર પૂરતો

અનુપ્રયોગો:

- ડિજિટલ સર્કિટ્સ: CMOS લોજિક, મેમરી ડિવાઇસિસ
- એનાલોગ સર્કિટ્સ: એમ્પલિકાયર્સ, કરંટ સોર્સિસ
- પાવર ઇલેક્ટ્રોનિક્સ: હાઇ-પાવર સ્વિચિંગ
- RF એપ્લિકેશન્સ: લો-નોઇજ એમ્પલિકાયર્સ
- ઇન્ટિગ્રેટેડ સર્કિટ્સ: પ્રોસેસર્સ, ASIC્સ

મેમરી ટ્રીક

"મેટલ ઓક્સાઇડ સેપરેટ ગેટ એનેબલ્સ ફિલ્ડ કંટ્રોલ" (MOSGFC)