

Subject Name (Gujarati)

1313202 -- Summer 2024

Semester 1 Study Material

Detailed Solutions and Explanations

પ્રશ્ન 1(અ) [3 માક્સ્]

વ્યાખ્યા આપો: 1. નોડ, 2. લૂપ, 3. બ્રાંચ

જવાબ

શબ્દ	વ્યાખ્યા
નોડ	સર્કિટમાં એવો બિંદુ જ્ઞાં બે અથવા વધુ સર્કિટ એલિમેન્ટ મળે છે અથવા જોડાય છે
લૂપ	સર્કિટમાં એક બંધ માર્ગ જે એક જ બિંદુથી શરૂ થઈને એ જ બિંદુ પર પરત આવે છે, કોઈપણ નોડને એક વખતથી વધુ ઓળંગીને નહીં
બ્રાંચ	સર્કિટમાં બે નોડને જોડતો માર્ગ અથવા એલિમેન્ટ

મેમરી ટ્રીક

“Never Loop Between” - નોડ લિંક, લૂપ બાઉન્ડ, બ્રાંચ કનેક્શન સ્થાપિત કરે છે

પ્રશ્ન 1(બ) [4 માક્સ્]

Superposition થીયરમ અને Maximum power transfer થીયરમ નું સ્ટેટમેન્ટ લખો.

જવાબ

થીયરમ	સ્ટેટમેન્ટ
Superposition થીયરમ	લીનિયર સર્કિટમાં મલ્ટીપલ સોર્સ હોય ત્યારે, કોઈપણ એલિમેન્ટમાં રિસ્પોન્સ (વોલ્ટેજ અથવા કર્રેટ) એ દરેક સોર્સના એકલા કાર્ય કરવાથી થતા રિસ્પોન્સના બીજગાળિતીય સરવાળાની બરાબર હોય છે, જ્યારે બીજા બધા સોર્સને તેમના આંતરિક ઇમ્પિન્ડન્સથી બદલી દેવામાં આવે
Maximum power transfer થીયરમ	સોર્સથી લોડમાં મહત્તમ પાવર ત્યારે ટ્રાન્સફર થાય છે જ્યારે લોડ રેજિસ્ટરન્સ સોર્સના આંતરિક રેજિસ્ટરન્સની બરાબર હોય

આફ્ટરિન:

Mermaid Diagram (Code)

```
{Shaded}
{Highlighting} []
graph LR
    A[] {-{-}{}} B[]
    B {-{-}{}} C[ = ]]
    D[Rs] {-{-}{-}} E[ RL]
    F[ Rs = RL]
{Highlighting}
{Shaded}
```

મેમરી ટ્રીક

“Sum Powers Matched” - વ્યક્તિગત પાવરનો સરવાળો; મહત્તમ માટે રેજિસ્ટરન્સ મેચ

પ્રશ્ન 1(ક) [7 માંકર્સ]

કિરચોફનો વોલ્ટેજ નો નિયમ અને કિરચોફનો કરંટનો નિયમ સમજાવો.

જવાબ

નિયમ	સમજૂતી	ગાણિતિક સ્વરૂપ
કિરચોફનો વોલ્ટેજ નો નિયમ (KVL)	સર્કિટમાં કોઈપણ બંધ લૂપમાં બધા વોલ્ટેજનો બીજગણિતીય સરવાળો શૂન્ય થાય છે	$\square V = 0$
કિરચોફનો કરંટનો નિયમ (KCL)	નૌડમાં પ્રવેશતા અને નીકળતા બધા કરંટનો બીજગણિતીય સરવાળો શૂન્ય થાય છે	$\square I = 0$

આફ્ટિઃ

Mermaid Diagram (Code)

```
{Shaded}
{Highlighting} []
graph LR
    subgraph "KVL: V1 + V2 + V3 = 0"
        direction LR
        A1["{"{+"} {"-}{-}{-}{-}{} B1[V1] {"-}{-}{-}{-}{-}{} C1["{}{-}"{}]}"]
        C1 {"-{-}{-}{-}{} D1["{}{+}"{}]} {"-}{-}{-}{-}{-}{} E1[V2] {"-}{-}{-}{-}{-}{} F1["{}{-}"{}]}]
        F1 {"-{-}{-}{-}{} G1["{}{+}"{}]} {"-}{-}{-}{-}{-}{} H1[V3] {"-}{-}{-}{-}{-}{} I1["{}{-}"{}]}]
        I1 {"-{-}{-}{-}{} A1}
    end

    subgraph "KCL: I1 + I2 = I3 + I4"
        direction LR
        A2((Node)) {"-{-}{-}{-}{} I1[I1]"}
        A2 {"-{-}{-}{-}{} I2[I2]"}
        A2 {"-{-}{-}{-}{} I3[I3]"}
        A2 {"-{-}{-}{-}{} I4[I4]"}
    end
{Highlighting}
{Shaded}



- KVL નું ભૌતિક અર્થઘટન: સર્કિટ લૂપમાં ઊર્જા સંરક્ષિત રહે છે
- KCL નું ભૌતિક અર્થઘટન: સર્કિટ નૌડમાં ચાર્જ સંરક્ષિત રહે છે
- KVL નો ઉપયોગ: સર્કિટ લૂપમાં અજ્ઞાત વોલ્ટેજ શોધવા
- KCL નો ઉપયોગ: સર્કિટ જંકશનમાં અજ્ઞાત કરેટ શોધવા

```

મેમરી ટ્રીક

“Voltages Loop to Zero, Currents Node to Zero”

પ્રશ્ન 1(ક) OR [7 માંકર્સ]

રેસિસ્ટન્સ ના સીરીઝ અને પેરેલલ કનેક્શન જરૂરી સમીકરણો સાથે સમજાવો.

જવાબ

કનેક્શન	લાક્ષણિકતાઓ	સમતુલ્ય રેસિસ્ટન્સ	કરંટ-વોલ્ટેજ સંબંધ
સીરીઝ કનેક્શન	બધા રેસિસ્ટર્સમાંથી એક સરખ્યો કરંટ વહે છે	$Req = R1 + R2 + R3 + \dots + Rn$	$I = V/Req$

પેરેલલ કનેક્શન

બધા રેસિસ્ટર્સ પર એક સરખો વોલ્ટેજ આવે છે

$$\frac{1}{Req} = \frac{1}{R1} + \frac{1}{R2} + \frac{1}{R3} + \dots + \frac{1}{Rn}$$
$$I = I1 + I2 + I3 + \dots + In$$

આફ્ટિં:

Mermaid Diagram (Code)

```
{Shaded}
{Highlighting} []
graph LR
    subgraph " "
        direction LR
        A1[{"+"} {"-"}{-} R1[R1] {"-"}{-} R2[R2] {"-"}{-} R3[R3] {"-"}{-} B1["{}{-}"]
    end

    subgraph " "
        direction LR
        A2[{"+"} {"-"}{-} R4[R1]}
        A2 {"-"}{-} R5[R2]
        A2 {"-"}{-} R6[R3]
        R4 {"-"}{-} B2["{}{-}"]
        R5 {"-"}{-} B2
        R6 {"-"}{-} B2
    end
{Highlighting}
{Shaded}
```

- સીરીઝમાં કરણ: $I = I1 = I2 = I3 = \dots = In$
- સીરીઝમાં વોલ્ટેજ: $V = V1 + V2 + V3 + \dots + Vn$
- પેરેલલમાં કરણ: $I = I1 + I2 + I3 + \dots + In$
- પેરેલલમાં વોલ્ટેજ: $V = V1 = V2 = V3 = \dots = Vn$

મેમરી ટ્રીક

"Same Current Series, Same Voltage Parallel"

પ્રશ્ન 2(અ) [3 માક્સ]

Ohm's law ની મર્યાદાઓ જણાવો.

જવાબ

Ohm's Law ની મર્યાદાઓ

નોન-લિનિયર કંપોનન્ટ્સ: ડાયોડ, ટ્રાન્ઝિસ્ટર જેવા કંપોનન્ટ્સને લાગુ પડતો નથી
તાપમાન ફેરફાર: જ્યારે તાપમાન નોંધપાત્ર રીતે બદલાય છે ત્યારે માન્ય રહેતો નથી
ઉચ્ચ ફિકવન્સી: ખૂબ ઊંચી ફિકવન્સી પર નિષ્ફળ જાય છે

મેમરી ટ્રીક

"Ohm's Not Linear Thermal High" - નોન-લિનિયર, તાપમાન, હાઇ ફિકવન્સી

પ્રશ્ન 2(બ) [4 માક્સ]

વ્યાખ્યા આપો: 1. ડોપિંગ, 2. ઈંટ્રાસીક સેમીકંડક્ટર, 3. એક્સ્ટ્રાસીક સેમીકંડક્ટર, 4. ડોપંગ

જવાબ

શાબ્દ	વ્યાખ્યા
ડોપિંગ	શુદ્ધ સેમીકંડક્ટરમાં અશુદ્ધિના પરમાણુઓ ઉમેરવાની પ્રક્રિયા જેનાથી ઇલેક્ટ્રોકલ ગુણધર્મો બદલાય છે
ઇન્ટ્રાસીક સેમીકંડક્ટર એક્સ્ટ્રાસીક સેમીકંડક્ટર	શુદ્ધ સેમીકંડક્ટર જેમાં ઇલેક્ટ્રોન અને હોલની સંખ્યા સરખી હોય છે ડોપ કરેલા સેમીકંડક્ટર જેમાં ઇલેક્ટ્રોન અને હોલની સંખ્યા અસરખી હોય છે
ડોપટ	ડોપિંગ પ્રક્રિયા દરમિયાન સેમીકંડક્ટરમાં ઉમેરાતા અશુદ્ધિના તત્ત્વો

મેમરી ટ્રીક

"Do In-Ex-Do" - ડોપિંગ ઇન્ટ્રોડ્યુસ એક્સટ્રાન્ડિન્સિક પ્રોપર્ટીઝ થુ ડોપન્ટ્સ

પ્રશ્ન 2(ક) [7 માકર્સ]

ટ્રાયવેલેટ મરીરીયલ ની વ્યાખ્યા આપો અને તેના ઉદાહરણ આપો. P-type સેમીકંડક્ટરની રચના જરૂરી આફ્ક્ટિ સાથે સમજાવો.

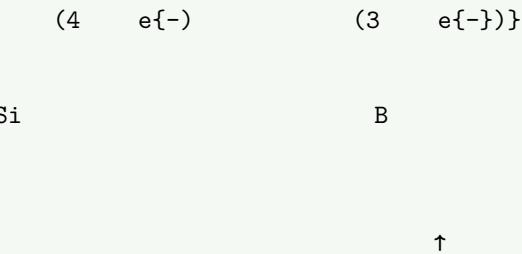
જવાબ

ટ્રાયવેલેટ મરીરીયલ: એવા તત્ત્વો જેમના બાધ્યતમ કોશમાં 3 વેલેન્સ ઇલેક્ટ્રોન હોય છે.

ઉદાહરણો: બોરોન (B), એલ્યુમિનિયમ (Al), ગેલિયમ (Ga), ઇન્ડિયમ (In)

P-type સેમીકંડક્ટરની રચના:

આફ્ક્ટિ:



પ્રક્રિયા

ડોપિંગ
બોન્ડ ફ્રોમેશન

હોલ ફ્રિઅશન

મેન્ટોરિટી કેરિયર્સ
માઇનોરિટી કેરિયર્સ

પરિણામ

સિલિકોનમાં બોરોન જેવા ટ્રાયવેલેટ એટમ સાથે ડોપિંગ
ટ્રાયવેલેટ એટમ 4 આસપાસના સિલિકોન એટમ સાથે 3 કોવેલેન્ટ
બોન્ડ બનાવે છે
એક બોન્ડ અપૂર્ણ રહે છે, જે હોલ (પોઝિટિવ ચાર્જ કેરિયર)
બનાવે છે
હોલ મેન્ટોરિટી કેરિયર્સ બને છે
ઇલેક્ટ્રોન માઇનોરિટી કેરિયર્સ બને છે

મેમરી ટ્રીક

"Three Makes Positive" - ત્રણ વેલેન્સ ઇલેક્ટ્રોન પોઝિટિવ હોલ બનાવે છે

પ્રશ્ન 2(અ) OR [3 માકર્સ]

રેસિસ્ટન્સને અસર કરતા પરિબળો જણાવો અને તેમાથી કોઈપણ એક સમજાવો.

જવાબ

રેસિસ્ટન્સને અસર કરતા પરિબળો

કન્ડક્ટરની લંબાઈ
કોસ-સેક્શનલ એરિયા
મટીરિયલ (રેસિસ્ટિવિટી)
તાપમાન

તાપમાનની અસરની સમજૂતી: મોટાભાગના મેટાલિક કન્ડક્ટરનો રેસિસ્ટન્સ તાપમાન સાથે વધે છે: $R = R_0[1 + (T - T_0)]$:

- R = તાપમાન T પર રેસિસ્ટન્સ
- $R_0 = T_0$
- \square = રેસિસ્ટન્સનો તાપમાન કોઓફિશિયન્ટ

મેમરી ટ્રીક

"LAMIT" - લેન્થ, એરિયા, મટીરિયલ, ટેમ્પરેચર રેસિસ્ટન્સને અસર કરે છે

પ્રશ્ન 2(બ) OR [4 માક્સ]

વ્યાખ્યા આપો: 1. વેલેન્સ બેન્ડ, 2. કંડક્શન બેન્ડ, 3. ફોરબિંડન એનજું ગેપ, 4. ફ્રી ઇલેક્ટ્રોન

જવાબ

શબ્દ	વ્યાખ્યા
વેલેન્સ બેન્ડ	એનજું બેન્ડ જેમાં એટમ સાથે બંધાયેલા વેલેન્સ ઇલેક્ટ્રોન ભરેલા હોય છે
કંડક્શન બેન્ડ	ઉર્ચ એનજું બેન્ડ જ્યાં ઇલેક્ટ્રોન મુક્તપણે ફરી શકે છે અને વીજળી વહન કરી શકે છે
ફોરબિંડન એનજું ગેપ	વેલેન્સ અને કંડક્શન બેન્ડ વચ્ચેની એનજું રેન્જ જ્યાં કોઈ ઇલેક્ટ્રોન સ્ટેટ્સ અસ્તિત્વમાં નથી
ફ્રી ઇલેક્ટ્રોન	ઇલેક્ટ્રોન જે વેલેન્સ બેન્ડથી કંડક્શન બેન્ડમાં જવા પૂરતી ઊર્જા મેળવે છે

આફ્ટિ:

Mermaid Diagram (Code)

```
{Shaded}
{Highlighting} []
graph LR
    A[ ] --- B[ ]
    C[ / ] --- D[ ]
    D[ ] --- E[ ]
    A --- C
    C --- D
{Highlighting}
{Shaded}
```

મેમરી ટ્રીક

"Very Clearly Freedom Follows" - વેલેન્સ, કંડક્શન, ફોરબિંડન ગેપ, ફ્રી ઇલેક્ટ્રોન

પ્રશ્ન 2(ક) OR [7 માક્સ]

પેન્ટાવેલેટ મટીરીયલ ની વ્યાખ્યા આપો અને તેના ઉદાહરણ આપો. N-type સેમીકન્ડક્ટરની રચના જરૂરી આફ્ટિ સાથે સમજાવો.

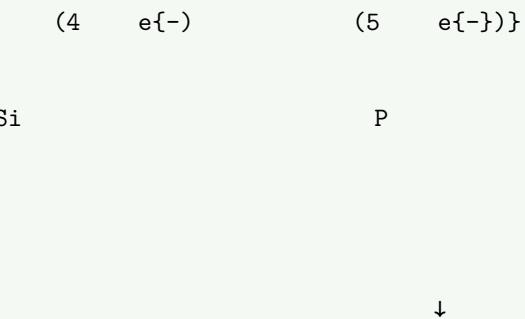
જવાબ

પેન્ટાવેલેટ મટીરીયલ: એવા તત્ત્વો જેમના બાધ્યતમ કોશમાં 5 વેલેન્સ ઇલેક્ટ્રોન હોય છે.

ઉદાહરણો: ફોસ્ફરસ (P), આર્સોનિક (As), એન્ટિમની (Sb)

N-type સેમીકુંડકટરની રૂચના:

આકૃતિ:



પ્રક્રિયા

ડોપિંગ
બોન્ડ ફીર્મેશન

ફ્રી ઇલેક્ટ્રોન
મેજોરિટી કેરિયર્સ
માઇનોરિટી કેરિયર્સ

પરિણામ

સિલિકોનમાં ફોસ્ફરસ જેવા પેન્ટાવેલેટ એટમ સાથે ડોપિંગ
પેન્ટાવેલેટ એટમ 4 આસપાસના સિલિકોન એટમ સાથે 4 કોવેલેન્ટ
બોન્ડ બનાવે છે
પાંચમો વેલેન્સ ઇલેક્ટ્રોન મુક્ત રહે છે (નેગેટિવ ચાર્જ કેરિયર)
ઇલેક્ટ્રોન મેજોરિટી કેરિયર્સ બને છે
હોલ માઇનોરિટી કેરિયર્સ બને છે

મેમરી ટ્રીક

“Five Makes Negative” - પાંચ વેલેન્સ ઇલેક્ટ્રોન નેગેટિવ કેરિયર બનાવે છે

પ્રશ્ન 3(અ) [3 માકર્સ]

ડાયોડની સાપેક્ષમાં 1. ડીપ્લીશન રીજીયન, 2. ની વોલ્ટેજ, અને 3. બ્રેકડાઉન વોલ્ટેજની વ્યાખ્યા આપો

જવાબ

શબ્દ

વ્યાખ્યા

ડીપ્લીશન રીજીયન

P-N જંકશન પર ડિફ્યુઝન અને રિકોમ્બિનેશનને કારણો મોબાઇલ ચાર્જ કેરિયર્સથી
વિહીન પ્રદેશ

ની વોલ્ટેજ

ફોરવર્ડ વોલ્ટેજ જે પર કર્ણ ઝડપથી વધવાનું શરૂ થાય છે (સામાન્ય રીતે સિલિકોન
માટે 0.7V, જર્મનિયમ માટે 0.3V)

બ્રેકડાઉન વોલ્ટેજ

રિવર્સ વોલ્ટેજ જે પર ડાયોડ રિવર્સ દિશામાં ઝડપથી કર્ણ વહન કરે છે

મેમરી ટ્રીક

“Depleted Knees Break” - ડીપ્લીશન થાય છે, ની પર કન્ડકશન શરૂ થાય છે, બ્રેકડાઉન પર બ્લોકિંગ સમાપ્ત થાય છે

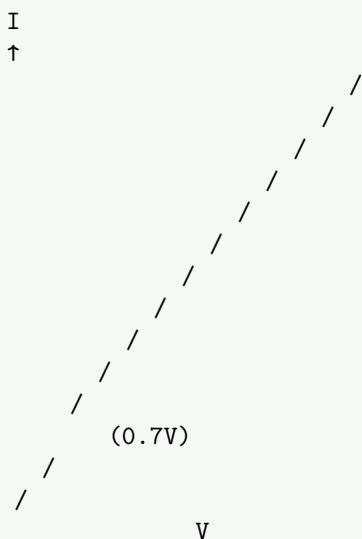
પ્રશ્ન 3(બ) [4 માકર્સ]

P-N જંકશન ડાયોડ ની V-I લાક્ષણિકતા જરૂરી ગ્રાફ સાથે સમજાવો.

જવાબ

P-N જંક્શન ડાયોડની V-I લાક્ષણિકતા:

આફ્ટિસ:



ક્ષેત્ર	વર્તન
ફોરવર્ક બાયસ ($V > 0$)	ની વોલ્ટેજ પછી કરંટ એક્સપોનેન્શિયલી વધે છે
રિવર્સ બાયસ ($V < 0$)	બ્રેકડાઉન વોલ્ટેજ સુધી ખૂબ જ નાનો લીકેજ કરંટ
બ્રેકડાઉન ક્ષેત્ર	બ્રેકડાઉન વોલ્ટેજ પર રિવર્સ કરંટમાં તીવ્ર વધારો

- ફોરવર્ક સમીક્ષણ: $I = I_s(e^{(qV/nkT)} - 1)$
- ની વોલ્ટેજ: સિલિકોન માટે $\sim 0.7V$, જર્મનિયમ માટે $\sim 0.3V$

મેમરી ટ્રીક

“Forward Flows, Reverse Restricts, Breakdown Bursts”

પ્રશ્ન 3(ક) [7 માક્સ્સ]

Varactor ડાયોડ ની લાક્ષણિકતા દોરો. Varactor ડાયોડની કાર્યપદ્ધતિ આફ્ટિ સાથે સમજાવો અને તેની ઓપ્લીકેશન લખો.

જવાબ

Varactor ડાયોડની લાક્ષણિકતા:

આફ્ટિસ:



{}
 {}
 {}
 {}
 {}
 {}
 {}
 {}
 {}
 {}
 {}
 {}
 {}
 {}
 {}
 {}
 VR

Varactor ડાયોડની કાર્યપદ્ધતિ:
સર્કિટ સિમ્બોલ:

સિલાંત	સમજૂતી
વેલ્ક્ષન સ્ક્રેચર	વેરિએબલ કેપેસિટન્સ માટે ઓપ્ટિમાઇઝ કરેલ સ્પેશિયલ P-N જંક્શન ડાયોડ
રિવર્સ બાયસ ઓપરેશન ડીપ્લિશન રીજ્યુન કેપેસિટન્સ વેરિએશન ગાણિતિક સંબંધ	હુમેશા રિવર્સ બાયસ કન્ડિશનમાં ઓપરેટ કરાય છે વિડ્યુલ લાગુ રિવર્સ વોલ્ટેજ સાથે બદલાય છે રિવર્સ વોલ્ટેજ વધતા કેપેસિટન્સ ઘટે છે C = 1/જ્યાં VR રિવર્સ વોલ્ટેજ છે

Varactor ડાયોડની એપ્લિકેશન:

- વોલ્ટેજ-કંટ્રોલ ઓસીલેટર્સ (VCOs)
- ફિક્વન્સી મોડ્યુલેટર્સ
- ઇલેક્ટ્રોનિક ટ્યુનિંગ સર્કિટ્સ
- ઓટોમેટિક ફિક્વન્સી કંટ્રોલ સર્કિટ્સ
- ફેઝ-લોકડ લૂસ (PLLs)

મેમરી ટ્રીક

“Capacitance Varies Reversely” - કેપેસિટન્સ રિવર્સ વોલ્ટેજ સાથે બદલાય છે

પ્રશ્ન 3(અ) OR [3 માફસ]

નીચે દર્શાવેલ ડાયોડની એપ્લિકેશન લખો. 1. Varactor ડાયોડ, 2. Photo ડાયોડ, 3. Light Emitting ડાયોડ

જવાબ

ડાયોડનો પ્રકાર	એપ્લિકેશન
Varactor ડાયોડ	વોલ્ટેજ-કંટ્રોલ ઓસીલેટર્સ, ફિક્વન્સી મોડ્યુલેટર્સ, ઇલેક્ટ્રોનિક ટ્યુનિંગ સર્કિટ્સ
Photo ડાયોડ	લાઇટ સેન્સર્સ, ઓપ્ટિકલ કોમ્પ્યુનિકેશન, સ્મોક ડિટેક્ટર્સ, કેમરા લાઇટ મીટર્સ

Light Emitting ડાયોડ (LED)

ડિસ્પ્લે ડિવાઇસીસ, ઇન્ડીકેટર્સ, લાઇટિંગ સિસ્ટમ્સ,
ઓપ્ટિકલ કોમ્યુનિકેશન

મેમરી ટ્રીક

“Vary Photo Emit” - Varactor ફિક્વન્સી બદલે છે, Photo લાઇટ ડિટેક્ટ કરે છે, LED લાઇટ ઉત્સર્જિત કરે છે

પ્રશ્ન 3(બ) OR [4 માકર્સ]

P-N junction ડાયોડની કાર્યપદ્ધતિ ફોરવર્ડ બાયસ અને રીવર્સ બાયસ માં સમજાવો.

જવાબ

બાયસ કન્ડિશન	કાર્ય સિદ્ધાંત	લાક્ષણિકતાઓ
ફોરવર્ડ બાયસ	P-સાઇડ પોઝિટિવ ટર્મિનલ સાથે, N-સાઇડ નેગેટિવ ટર્મિનલ સાથે જોડાયેલ	ડીપ્લીશન રીજીયન સંકદી થાય છે, ની વોલ્ટેજ ($\sim 0.7V$) પછી કરંટ સરળતાથી વહે છે
રીવર્સ બાયસ	P-સાઇડ નેગેટિવ ટર્મિનલ સાથે, N-સાઇડ પોઝિટિવ ટર્મિનલ સાથે જોડાયેલ	ડીપ્લીશન રીજીયન પહોળી થાય છે, બ્રેકડાઉન સુધી માત્ર નાનો લીકેજ કરંટ વહે છે

આકૃતિ:

Mermaid Diagram (Code)

```
{Shaded}
{Highlighting} []
graph LR
    subgraph " "
        direction LR
        A1["{+}"] --> P1[P]
        P1 --> J1[ ]
        J1 --> N1[N]
        N1 --> B1["{}-"]
        C1[ ]
    end

    subgraph " "
        direction LR
        A2["{-}"] --> P2[P]
        P2 --> J2[ ]
        J2 --> N2[N]
        N2 --> B2["{}+"]
        C2[ ]
    end
{Highlighting}
{Shaded}
```

મેમરી ટ્રીક

“Forward Flows, Reverse Resist”

પ્રશ્ન 3(ક) OR [7 માકર્સ]

Photo ડાયોડ ની લાક્ષણિકતા દોરો. Photo ડાયોડની કાર્યપદ્ધતિ આકૃતિ સાથે સમજાવો અને તેની એપ્લીકેશન લખો.

જવાબ

Photo ડાયોડની લાક્ષણિકતા:

અદૃતિ:

I
↑

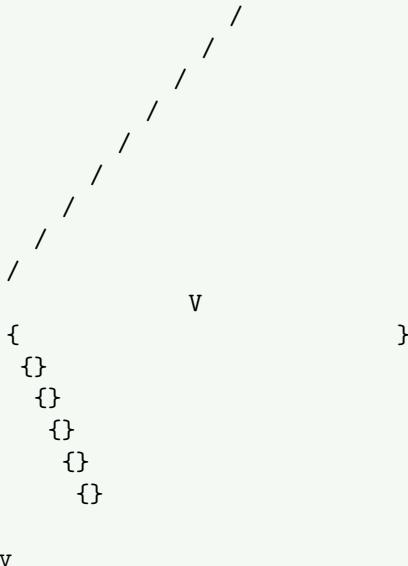


Photo ડાયોડની કાર્યપદ્ધિત:

સક્રિટ સિમ્બોલ:

સિદ્ધાંત

બેઝિક સ્ક્રુફ્ચર
રિવર્સ બાયસ ઓપરેશન
લાઇટ એબ્સોર્પ્શન
કેરિયર જનરેશન
કરંટ જનરેશન

સમજૂતી

ટ્રાન્સપેરન્ટ વિન્ડો અથવા લેન્સ સાથેનો P-N જંક્શન ડાયોડ
સામાન્ય રીતે રિવર્સ બાયસ કન્ડિશનમાં ઓપરેટ કરાય છે
ફોટો-ડિલીશન રીજીયનમાં ઇલેક્ટ્રોન-હોલ પેર ઉત્પન્ન કરે છે
લાઇટ ઇન્ટેન્સિટી ઉત્પન્ન કેરિયર્સના પ્રમાણમાં હોય છે
લાઇટ ઇન્ટેન્સિટી સાથે રિવર્સ કરંટ વધે છે

Photo ડાયોડની એપ્લિકેશન:

- ઓપ્ટિકલ કોમ્યુનિકેશનમાં લાઇટ ડિટેક્ટર્સ
- ફોટોમીટર્સ અને લાઇટ મીટર્સ
- સ્મોક ડિટેક્ટર્સ
- બારકોડ રીડર્સ
- મેડિકલ ઇક્વિપમેન્ટ (પલ્સ ઓક્સિમીટર્સ)

મેમરી ટ્રીક

“Light In, Current Out” - લાઇટ ઇન્ટેન્સિટી કરંટ આઉટપુટને નિયંત્રિત કરે છે

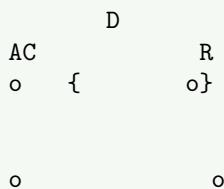
પ્રશ્ન 4(અ) [3 માફર્સ]

Half wave rectifier સક્રિટ ડાયાગ્રામ સાથે સમજાવો.

જવાબ

Half Wave Rectifier:

સર્કિટ ડાયાગ્રામ:



ઓપરેશન ફેઝ

વર્ણન

પોઝિટિવ હાફ સાયકલ

ડાયોડ કન્ડકટ કરે છે, કર્ટ લોડમાંથી વહે છે,

આઉટપુટ ઇનપુટને અનુસરે છે

નેગેટિવ હાફ સાયકલ

ડાયોડ બલોક કરે છે, કર્ટ વહેતો નથી,

આઉટપુટ શૂન્ય હોય છે

- આઉટપુટ ફિક્વન્સી: ઇનપુટ ફિક્વન્સી જેટલી જ
- ફોર્મ ફેક્ટર: 1.57
- રિપલ ફેક્ટર: 1.21
- એફિશિયન્સી: 40.6%
- ડાયોડનો PIV: Vmax

મેમરી ટ્રીક

"Half Passes Positive" - માત્ર પોઝિટિવ હાફ-સાયકલ જ પસાર થાય છે

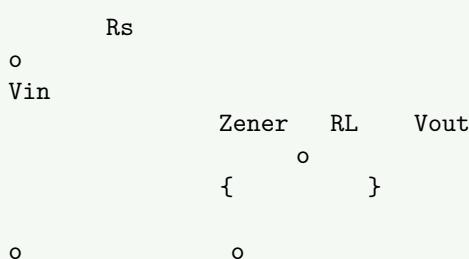
પ્રશ્ન 4(બ) [4 માંક્ર્સ]

Zener ડાયોડને વોલ્ટેજ રેગ્યુલેટર તરીકે સમજાવો.

જવાબ

Zener ડાયોડ વોલ્ટેજ રેગ્યુલેટર:

સર્કિટ ડાયાગ્રામ:



કંપોનેન્ટ

ફુક્શન

સીરીઝ રેજિસ્ટર Rs

કર્ટને મર્યાદિત કરે છે અને વધારાનો વોલ્ટેજ ડ્રોપ કરે છે

Zener ડાયોડ

લોડ પર સ્થિર વોલ્ટેજ જાળવે છે

લોડ રેજિસ્ટર RL

પાવર મેળવતા સર્કિટનું પ્રતિનિધિત્વ કરે છે

કાર્ય સિદ્ધાંત:

- Zener રિવર્સ બ્રેકડાઉન ક્ષેત્રમાં કાર્ય કરે છે
- ઇનપુટમાં ફેરફાર થવા છતાં સ્થિર વોલ્ટેજ જાળવે છે
- વધારાનો કર્ટ Zener ડાયોડ દ્વારા વહે છે
- વોલ્ટેજ રેગ્યુલેશન સમીકરણ: $V_{out} = V_z$ (Zener વોલ્ટેજ)

પ્રશ્ન 4(ક) [7 માંકર્સ]

Rectifier ની જરૂરીયાત લખો. Bridge wave rectifier સક્રિટ ડાયાગ્રામ સાથે સમજાવો અને તેના ઈન્પુટ અને આઉટપુટ ના વેવફોર્મ દોરો.

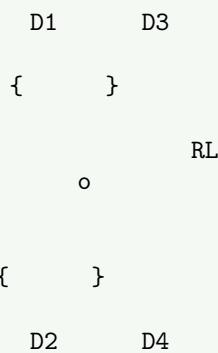
જવાબ

Rectifier ની જરૂરીયાત:

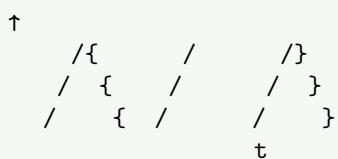
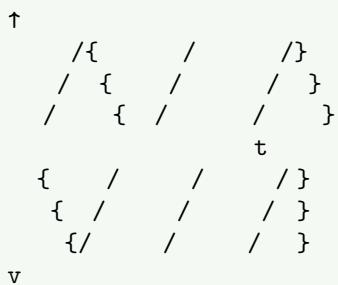
- AC વોલ્ટેજને DC વોલ્ટેજમાં પરિવર્તિત કરવા
- મોટાભાગના ઇલેક્ટ્રોનિક ઉપકરણોને ઓપરેશન માટે DC જરૂરી છે
- પાવર સપ્લાય સિરટમને AC મેઝન્સમાંથી DC આઉટપુટની જરૂર પડે છે

Bridge Wave Rectifier:

સક્રિટ ડાયાગ્રામ:



ઈન્પુટ અને આઉટપુટ વેવફોર્મ:



v

પોઝિટિવ હાફ સાયકલમાં કાર્ય	નેગેટિવ હાફ સાયકલમાં કાર્ય
D1 અને D4 કન્ડક્ટ કરે છે કરંટ લોડમાં એક જ દિશામાં વહે છે	D2 અને D3 કન્ડક્ટ કરે છે કરંટ લોડમાં એક જ દિશામાં વહે છે

- આઉટપુટ ફિક્વન્સી: ઇનપુટ ફિક્વન્સીથી બમળી
- કોર્મ ફેક્ટર: 1.11
- રિપલ ફેક્ટર: 0.48
- એફિશિયન્સી: 81.2%
- ડાયોડનો PIV: Vmax

મેમરી ટ્રીક

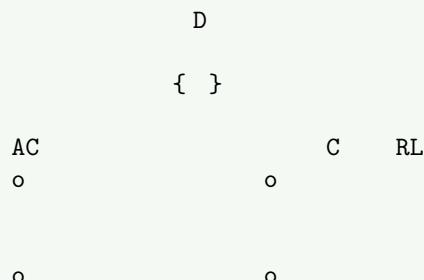
“Bridge Both Better” - બ્રિજ રેક્ટિફિયર બંને હાફ સાયકલનો ઉપયોગ કરે છે

પ્રશ્ન 4(અ) OR [3 માંકર્સ]

Shunt capacitor filter ની કાર્યપદ્ધતિ સમજાવો.

જવાબ

Shunt Capacitor Filter:
સર્કિટ ડાયાગ્રામ:



ઓપરેશન

ચાર્જિંગ

વર્ણન

કેપેસિટર રેક્ટિફાઇડ આઉટપુટની ટોચ દરમિયાન ચાર્જ થાય છે

ડિસ્ચાર્જિંગ

જ્યારે વોલ્ટેજ ઘટે છે ત્યારે કેપેસિટર ધીમે ધીમે લોડ

સ્મુખ્યિંગ ઇફેક્ટ

દ્વારા ડિસ્ચાર્જ થાય છે

ગેસને ભરીને લગાભગ સ્થિર DC આઉટપુટ પ્રદાન કરે

- રિપલ રિડક્ષન: રિપલ વોલ્ટેજમાં નોંધપાત્ર ઘટાડો
- ટાઇમ કોન્સ્ટન્ટ: RC ઇનપુટના સમયગાળા કરતાં ઘણું મોટું હોવું જોઈએ
- ડિસ્ચાર્જ સમીકરણ: $V = V_0 e^{(-t/RC)}$

મેમરી ટ્રીક

“Capacitor Catches Peaks” - કેપેસિટર પીક વોલ્ટેજને સ્ટોર કરે છે

પ્રશ્ન 4(બ) OR [4 માંકર્સ]

Center tap full wave rectifier અને Bridge wave rectifier ની સરખામળી કરો.

જવાબ

પેરામીટર	Center Tap Full Wave Rectifier	Bridge Wave Rectifier
ડાયોડની સંખ્યા	2	4
ટ્રાન્સફોર્મર	સેન્ટર-ટેપ ટ્રાન્સફોર્મર જરૂરી	સાદો ટ્રાન્સફોર્મર પૂરતો
ડાયોડનો PIV	2Vmax	Vmax

એફિશિયન્સી	81.2%	81.2%
આઉટપુટ ફિક્વન્સી	ઇનપુટ ફિક્વન્સીથી બમણી	ઇનપુટ ફિક્વન્સીથી બમણી
ખર્ચ	સેન્ટર-ટેપ ટ્રાન્સફોર્મરને કારણે વધારે	સરળ ટ્રાન્સફોર્મર પરંતુ વધુ ડાયોડને કારણે ઓછો નાનો
સાઇઝ	મોટો	

મેમરી ટ્રીક

"Center Taps Transformer, Bridge Bypasses Tapping"

પ્રશ્ન 4(ક) OR [7 માકર્સ]

રેકિટફાયરમાં ફિલ્ટર સકીટની જરૂરિયાત લખો. એ ફિલ્ટર સકીટ ડાયાગ્રામ સાથે સમજાવો અને તેના ઇનપુટ અને આઉટપુટ ના વેવફોર્મ દોરો.

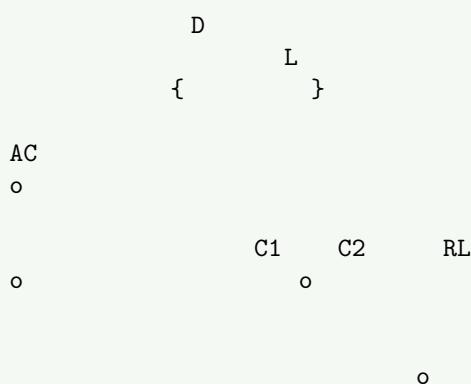
જવાબ

રેકિટફાયરમાં ફિલ્ટર સકીટની જરૂરિયાત:

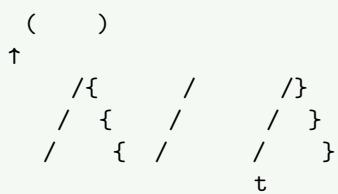
- રેકિટફાઇડ આઉટપુટમાં રિપલ ઘટાડે છે
- ઇલેક્ટ્રોનિક સર્કિટ માટે જરૂરી સ્થિર DC વોલ્ટેજ પ્રદાન કરે છે
- પાવર સપ્લાયની એફિશિયન્સી સુધારે છે
- સંવેદનશીલ ઇલેક્ટ્રોનિક કંપોનેન્ટ્સને નુકસાન થતું અટકાવે છે

ફિલ્ટર:

સકીટ ડાયાગ્રામ:



ઇનપુટ અને આઉટપુટ વેવફોર્મ:



v

↑

t

v

કંપોન-ન્ટ	ફુક્શન
ઇનપુટ કેપેસિટર (C1)	રેકિટફાઇડ આઉટપુટનું પ્રારંભિક ફિલ્ટરિંગ
ચોક (L)	AC રિપલ બ્લોક કરે છે અને DC પસાર થવા દે છે
આઉટપુટ કેપેસિટર (C2)	વધુ સારા આઉટપુટ માટે વધુ ફિલ્ટરિંગ

- સુપીરિયર ફિલ્ટરિંગ: સિમ્પલ કેપેસિટર ફિલ્ટર કરતાં વધુ સારું રિપલ રિડક્શન
- રિપલ ફેક્ટર: માત્ર કેપેસિટર ફિલ્ટર કરતાં ઘણો ઓછો
- વોલ્ટેજ રેગ્યુલેશન: લોડ વેરિએશન હેઠળ વધુ સારું વોલ્ટેજ રેગ્યુલેશન

મેમરી ટ્રીક

"Capacitor-Inductor-Capacitor Perfectly Irons" (ઉં આકાર CIC ફિલ્ટર જેવો દેખાય છે)

પ્રશ્ન 5(અ) [3 માંકર્સ]

PNP Transistor ની કાર્યપદ્ધતિ જરૂરી આફ્ક્ષતિ સાથે સમજાવો.

જવાબ

PNP Transistor કાર્યપદ્ધતિ:

આફ્ક્ષતિ:



બાયસિંગ	કાર્યપદ્ધતિ
બેઝ-એમિટર જંક્શન	ફોરવર્ડ બાયસ્ડ
બેઝ-કલેક્ટર જંક્શન	રિવર્સ બાયસ્ડ
મેજોરિટી કેરિયર્સ	હોલ
કરંટ ફ્લો	એમિટરથી કલેક્ટર તરફ

- એમિટર: હેવિલી ડોડ P-રિજન જે હોલ એમિટ કરે છે
- બેઝ: પાતળો, લાઇટલી ડોડ N-રિજન જે કરંટ ફ્લોને નિયંત્રિત કરે છે
- કલેક્ટર: મોડરેટલી ડોડ P-રિજન જે હોલને કલેક્ટ કરે છે

મેમરી ટ્રીક

"Positive-Negative-Positive" - PNP સ્ટ્રક્ચર

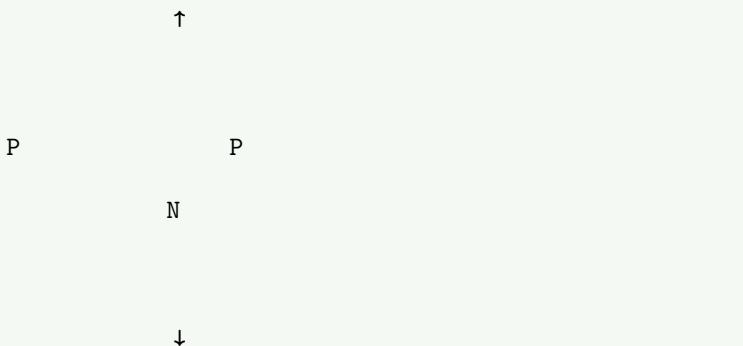
પ્રશ્ન 5(બ) [4 માંકર્સ]

N-channel JFET ની કાર્યપદ્ધતિ આફ્ક્ષતિ સાથે સમજાવો.

જવાબ

N-channel JFET કાર્યપદ્ધતિ:

અફૂતિ:



ટમિનલ	ફંક્શન
સોર્સ	ચાર્જ કેરિયર્સ (ઇલેક્ટ્રોન)નો સોર્સ
ડ્રેન	ચાર્જ કેરિયર્સને કલેક્ટ કરે છે
ગેટ	ચેનલની પહોળાઈન નિયંત્રિત કરે છે

કાર્ય સિદ્ધાંત:

- સોર્સ અને ડ્રેન વચ્ચે N-ટાઇપ મટીરિયલના ચેનલ દ્વારા ફોર્મેશન
- P-ટાઇપ ગેટ રિજન ચેનલ સાથે PN જંક્શન બનાવે છે
- ગેટ-ટુ-સોર્સ જંક્શન હમેશા રિવર્સ બાયપસ રહે છે
- નેગેટિવ ગેટ વોલ્ટેજ વધારવાથી ડીપ્લીશન રીજન પહોળી થાય છે
- સાંકડા ચેનલથી સોર્સ અને ડ્રેન વચ્ચે રેસિસ્ટન્સ વધે છે
- FET વોલ્ટેજ-કંટ્રોલ રેસિસ્ટર તરીકે કાર્ય કરે છે

મેમરી ટ્રીક

“Negative Channel Junction Effect” - N-channel JFET

પ્રશ્ન 5(ક) [7 માક્સ્]

BJT અને JFET ની સરખામણી કરો.

જવાબ

પેરામેટર	BJT (Bipolar Junction Transistor)	JFET (Junction Field Effect Transistor)
સ્ટ્રક્ચર	નાણ-લેયર સ્ટ્રક્ચર (NPN અથવા PNP)	ગેટ જંક્શન સાથે સિંગલ ચેનલ
કંટ્રોલ મેચેનિઝમ	કરેટ-કંટ્રોલ ડિવાઇસ	વોલ્ટેજ-કંટ્રોલ ડિવાઇસ
કેરિયર્સ	મેજોરિટી અને માઇનોરિટી કેરિયર્સ બંને (બાયપોલર)	માત્ર મેજોરિટી કેરિયર્સ (યુનિપોલર)
ઇનપુટ રીટર્ન	લો થી મીડિયમ ($1-10 \text{ k}\Omega$)	ખૂબ જ હાઇ ($10^8 - 10^{12}$)
ઇમ્પોડન્સ		
નોઇજ	વધારે નોઇજ	ઓછો નોઇજ
પાવર	વધારે	ઓછો
કન્યામ્પશન		
સ્વચ્છિંગ સ્પીડ	ચાર્જ સ્ટોરેજને કારણે ધીમી	ચાર્જ સ્ટોરેજની ગેરહાજરીને કારણે ઝડપી
તાપમાન	ઓછી સ્ટેબલ	વધુ સ્ટેબલ
સ્ટેબિલિટી		

આફ્ટિં:

Mermaid Diagram (Code)

```
{Shaded}
{Highlighting} []
graph TD
    subgraph "BJT"
        A1["A1  
- - -  
B1  
- - -  
C1  
- - -  
D1"]
        end

    subgraph "JFET"
        A2["A2  
- - -  
B2  
- - -  
C2  
- - -  
D2"]
        end
{Highlighting}
{Shaded}
```

મેમરી ટ્રીક

“Current Bipolar Low, Voltage Unipolar High” - BJT vs JFET ની મુખ્ય ભિત્તાઓ

પ્રશ્ન 5(અ) OR [3 માંકર્સ]

E-waste નેનાબૂદ કરવાની પદ્ધતિ જાણાવો અને તેમાથી કોઈપણ એક સમજાવો.

જવાબ

E-waste નાબૂદ કરવાની પદ્ધતિઓ

રિસાયકલિંગ

રીયુઝન

ઇન્સિનરેશન

લેન્ડફિલિંગ

ટેક-બેક સિસ્ટમ્સ

રિસાયકલિંગની સમજૂતી: E-waste રિસાયકલિંગમાં ઇલેક્ટ્રોનિક કચરાનું એકત્રીકરણ, ડિસમેન્ટલિંગ, અને રિકવરેબલ મટીરિયલમાં વિભાજન કરવાનો સમાવેશ થાય છે. કંપોનેન્ટ્સને શ્રેડ કરીને પ્લાસ્ટિક, ગ્લાસ, અને મેટલ્સ (ગોલ્ડ, સિલ્વર, કોપર જેવા કિમતી ઘાતુઓ સહિત) જેવા કાચા માલમાં સોટી કરવામાં આવે છે. આ સામગ્રીને પ્રોસેસ કરીને નવા ઉત્પાદનો બનાવવા માટે ઉપયોગ કરી શકાય છે. રિસાયકલિંગ પર્યાવરણીય અસરને ઘટાડ છે, સંસાધનોનું સંરક્ષણ કરે છે, અને કિમતી મટીરિયલનું પુનઃપ્રાપ્તિ કરે છે.

મેમરી ટ્રીક

“RRIL-T” - રિસાયકલિંગ, રીયુઝન, ઇન્સિનરેશન, લેન્ડફિલ, ટેક-બેક

પ્રશ્ન 5(બ) OR [4 માંકર્સ]

PNP અને NPN Transistor ની સરખામણી કરો.

જવાબ

પેરામીટર	PNP ટ્રાન્ઝિસ્ટર	NPN ટ્રાન્ઝિસ્ટર
સિમ્બોલ	એરો બેઝ તરફ પોઇન્ટ કરે છે	એરો બેઝથી બહાર પોઇન્ટ કરે છે
સ્ટ્રક્ચર	P-ટાઇપ, N-ટાઇપ, P-ટાઇપ લેયર્સ	N-ટાઇપ, P-ટાઇપ, N-ટાઇપ લેયર્સ

મેઝોરિટી કેરિયર્સ
બાયસિંગ વોલ્ટેજ
કર્ટ ડિશા
સ્પિડ

હોલ
બેજ એમિટરના સંદર્ભમાં નેગેટિવ
એમિટરથી કલેક્ટર
ધીમી (હોલની મોબિલિટી ઓછી છે)

ઇલેક્ટ્રોન
બેજ એમિટરના સંદર્ભમાં પોઝિટિવ
કલેક્ટરથી એમિટર
જડપી (ઇલેક્ટ્રોનની મોબિલિટી વધારે છે)

આફ્ટિટિનું:

Mermaid Diagram (Code)

```
{Shaded}
{Highlighting} []
graph TD
    subgraph "PNP"
        A1[P{-N{-}P] { - } {- }{} B1[      ]}
        B1 { -{-}{} C1[      ] }
        C1 { -{-}{} D1[E   C   ] }
    end

    subgraph "NPN"
        A2[N{-P{-}N] { - } {- }{} B2[      ] }
        B2 { -{-}{} C2[      ] }
        C2 { -{-}{} D2[C   E   ] }
    end
{Highlighting}
{Shaded}
```

મેમરી ટ્રીક

``Positive-Negative-Positive (Holes), Negative-Positive-Negative (Electrons)''

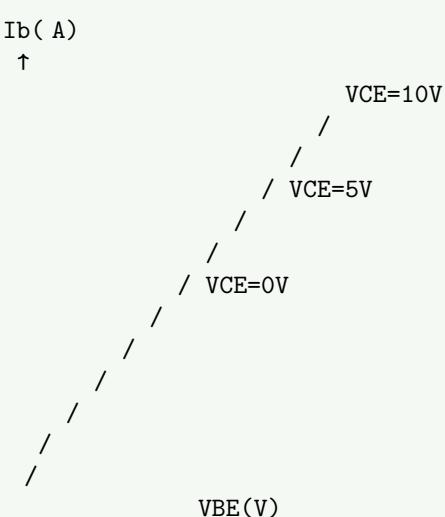
પ્રશ્ન 5(ક) OR [7 માક્સસ]

CE કોફ્ફિગરેશન ની ઈન્પુટ અને આઉટપુટ લાક્ષણિકતા દોરો અને સમજાવો.

જવાબ

CE કોફ્ફિગરેશનની ઈન્પુટ લાક્ષણિકતા:

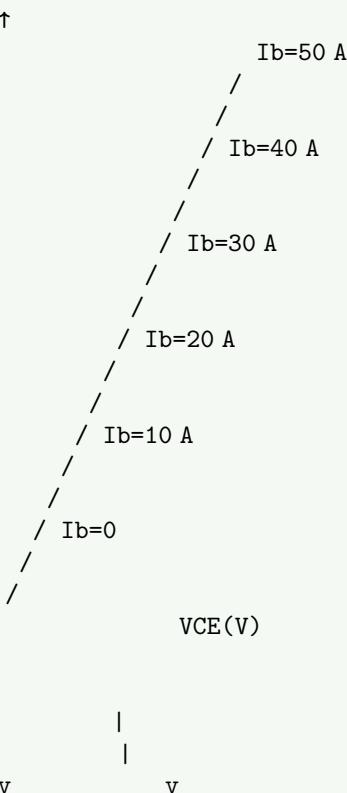
આફ્ટિટિનું:



CE કોફ્ફિગરેશનની આઉટપુટ લાક્ષણિકતા:

આફ્ટિટિનું:

Ic (mA)



લાક્ષણિકતા

ઇનપુટ લાક્ષણિકતા

વર્ણન

સ્થિર કલેક્ટર-એમિટર વોલ્ટેજ (VCE) પર બેઝ કરંટ (IB) અને બેઝ-એમિટર વોલ્ટેજ (VBE) વરચેનો સંબંધ

આઉટપુટ લાક્ષણિકતા

સ્થિર બેઝ કરંટ (IB) પર કલેક્ટર કરંટ (IC) અને કલેક્ટર-એમિટર વોલ્ટેજ (VCE) વરચેનો સંબંધ

આઉટપુટ લાક્ષણિકતામાં ક્ષેત્રો:

ક્ષેત્ર

વર્ણન

સેચુરેશન ક્ષેત્ર

બંને જંકશન ફોરવર્ડ બાયસ્ડ, VCE નાનું છે, IC VCE પર દ્યાન આપ્યા વિના લગભગ સ્થિર રહે છે

એક્ટિવ ક્ષેત્ર

બેઝ-એમિટર જંકશન ફોરવર્ડ બાયસ્ડ, બેઝ-કલેક્ટર જંકશન રિવર્સ બાયસ્ડ, IC IB ના પ્રમાણમાં

કટ-ઓફ ક્ષેત્ર

બંને જંકશન રિવર્સ બાયસ્ડ, નહીંવત કરંટ વહે છે

મહત્વપૂર્ણ પેરામેટર્સ:

- કરંટ ગેઇન (β): કલેક્ટર કરંટ અને બેઝ કરંટ (IC/IB)-નો ગુણોત્તર
- ઇનપુટ રેજિસ્ટર્સ: સ્થિર VCE પર VBE માં ફેરફાર અને IB માં ફેરફારનો ગુણોત્તર
- આઉટપુટ રેજિસ્ટર્સ: સ્થિર IB પર VCE માં ફેરફાર અને IC માં ફેરફારનો ગુણોત્તર

મેમરી ટ્રીક

“Input Shows Voltage Effects, Output Shows Current Control”