

ઇલેક્ટ્રોનિક સર્કિટ્સ એન્ડ એપ્લિકેશન્સ (4321103) - ઉનાળુ 2024 સોલ્યુશન

Milav Dabgar

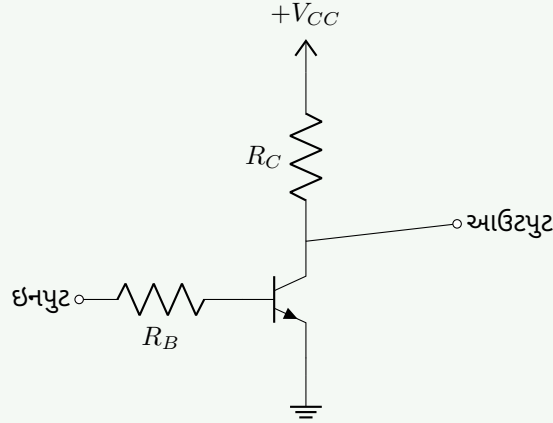
June 18, 2024

પ્રશ્ન 1 [a ગુણ]

3 CE રૂપરેખાંકન માટે એમ્પ્લીફાયર પરિમાણો A_i , R_i અને R_o સમજાવો.

જવાબ

કોમન એમિટર (CE) રૂપરેખાંકનમાં, મુખ્ય પરિમાણો છે:



- કરંટ ગેઇન (A_i): આઉટપુટ કરંટનો ઇનપુટ કરંટ સાથેનો ગુણોત્તર (I_c/I_b). સામાન્ય રીતે CE માં 50-200.
- ઇનપુટ રેઝિસ્ટન્સ (R_i): બેઝ ટર્મિનલ પર ઇનપુટ કરંટનો વિરોધ. CE માં 1-2 k Ω .
- આઉટપુટ રેઝિસ્ટન્સ (R_o): કલેક્ટર ટર્મિનલ પર વિરોધ. સામાન્ય રીતે CE માં 50 k Ω .

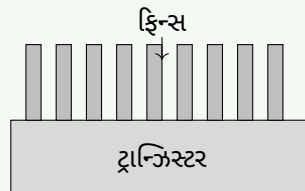
મેમરી ટ્રીક

"CIR પરિમાણો - કરંટ ગેઇન, ઇનપુટ રેઝિસ્ટન્સ, અને આઉટપુટ રેઝિસ્ટન્સ એમ્પ્લીફાયરની કાર્યક્ષમતા નક્કી કરે છે"

પ્રશ્ન 1 [b ગુણ]

4 હીટ સિંક પર ટૂંકી નોંધ લખો.

જવાબ



- ઉદ્દેશ: ઇલેક્ટ્રોનિક ઘટકોમાંથી (જેમ કે પાવર ટ્રાન્ઝિસ્ટર) થર્મલ નુકસાન રોકવા માટે વધારાની ગરમીનું વિસર્જન કરે છે.
- પ્રકારો:
 - પેસિવ: એલ્યુમિનિયમ અથવા કોપર ફિન્સ જે કુદરતી સંવહન પર આધાર રાખે છે.
 - એક્ટિવ: બળજબરીથી સંવહન માટે પંખા અથવા પ્રવાહી ઠંડકનો ઉપયોગ કરે છે.
- થર્મલ રેઝિસ્ટન્સ: ઓછી થર્મલ રેઝિસ્ટન્સ (θ , $^{\circ}\text{C/W}$ માં મપાય છે) વધુ સારી ગરમી વિસર્જન ક્ષમતા દર્શાવે છે.
- સામગ્રી: કોપર (શ્રેષ્ઠ વાહકતા) અથવા એલ્યુમિનિયમ (હલકું, કિફાયતી).

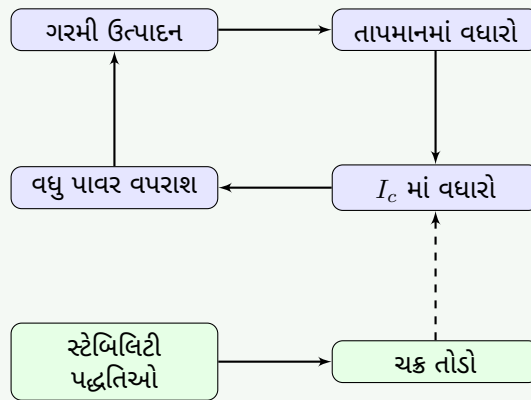
મેમરી ટ્રીક

"HARD સિંક - ગરમીને Heat Away using Radiation and Dissipation through metal sinks"

પ્રશ્ન 1 [c ગુણ]

7 થર્મલ રનઅવે અને થર્મલ સ્ટેબિલિટીનું વર્ણન કરો. ટ્રાન્ઝિસ્ટરમાં થર્મલ રનઅવે કેવી રીતે દૂર કરી શકાય?

જવાબ



થર્મલ રનઅવે:

- વ્યાખ્યા: સ્વ-ત્વરિત વિનાશક પ્રક્રિયા જ્યાં ટ્રાન્ઝિસ્ટર ગરમ થાય છે, જેનાથી વધુ કરંટ પ્રવાહ અને વધુ ગરમી થાય છે.
- ચેઇન રિએક્શન: તાપમાનમાં વધારો \rightarrow લીકેજ કરંટ (I_{CO}) વધે છે \rightarrow કલેક્ટર કરંટ (I_C) વધે છે \rightarrow પાવર ડિસિપેશન (P_D) વધે છે \rightarrow વધુ તાપમાન વધારો.
- પરિણામ: જો નિયંત્રણ ન કરવામાં આવે તો ટ્રાન્ઝિસ્ટરનો ભૌતિક વિનાશ થાય છે.

થર્મલ સ્ટેબિલિટી:

- વ્યાખ્યા: તાપમાન પરિવર્તન છતાં સ્થિર ઓપરેટિંગ પોઇન્ટ (Q -પોઇન્ટ) જાળવવાની ક્ષમતા.
- માપ: સ્ટેબિલિટી ફેક્ટર (S) દ્વારા માપવામાં આવે છે. ઓછા મૂલ્યો વધુ સારી સ્થિરતા દર્શાવે છે.

થર્મલ રનઅવે દૂર કરવાના ઉપાયો:

1. હીટ સિંક્સ: વધારાની ગરમી દૂર કરવા માટે સપાટીનો વિસ્તાર વધારવો.
2. એમિટર રેઝિસ્ટર: નેગેટિવ ફીડબેક આપવા માટે અનબાયપાસ્ડ એમિટર રેઝિસ્ટર (R_E) વાપરો.
3. બાયસિંગ પદ્ધતિઓ: ફિક્સ્ડ બાયસને બદલે વોલ્ટેજ ડિવાઇડર બાયસ વાપરો જે વધુ સ્થિર છે.
4. થર્મલ કમ્પેન્સેશન: બાયસ સર્કિટમાં તાપમાન-સંવેદનશીલ ઘટકો (થર્મિસ્ટર, ડાયોડ) વાપરો.

મેમરી ટ્રીક

"SHEER સુરક્ષા - ગરમી માટે Sinks, Emitter resistors, External cooling, અને Robust biasing થર્મલ રનઅવે અટકાવે છે"

પ્રશ્ન 1 [c ગુણ]

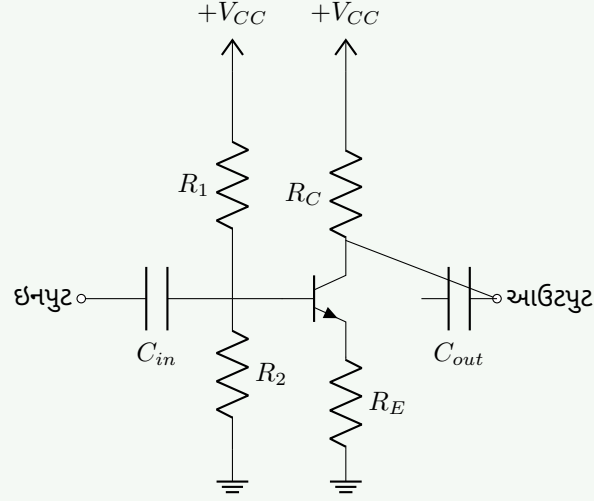
7 બાયસિંગ પદ્ધતિઓના પ્રકારો લખો. વોલ્ટેજ વિભાજક બાયસિંગ પદ્ધતિને વિગતમાં સમજાવો.

જવાબ

બાયસિંગ પદ્ધતિઓના પ્રકારો:

પદ્ધતિ	સ્થિરતા	જટિલતા
ફિક્સ્ડ બાયસ	નબળી	સરળ
કલેક્ટર ફીડબેક	મધ્યમ	મધ્યમ
એમિટર બાયસ	સારી	મધ્યમ
વોલ્ટેજ વિભાજક	ઉત્તમ	જટિલ

વોલ્ટેજ વિભાજક બાયસિંગ:



આકૃતિ 1. વોલ્ટેજ વિભાજક બાયસ સર્કિટ

- સર્કિટ સ્ટ્રક્ચર: બેઝ પર સ્થિર વોલ્ટેજ બનાવવા માટે V_{CC} સાથે શ્રેણીમાં બે રેઝિસ્ટર્સ (R_1, R_2) વાપરે છે.
- ઓપરેટિંગ સિદ્ધાંત: R_2 પર મળતો વોલ્ટેજ (V_B) એમિટર જંકશનને ફોરવર્ડ બાયસ કરે છે.
- બેઝ વોલ્ટેજ: $V_B = V_{CC} \times \frac{R_2}{R_1 + R_2}$
- સ્થિરતા: આ સૌથી વધુ વપરાતી પદ્ધતિ છે કારણ કે ઓપરેટિંગ પોઇન્ટ ટ્રાન્ઝિસ્ટરના β થી લગભગ સ્વતંત્ર છે.
 - જો તાપમાનથી I_C વધે, તો I_E વધે છે ($I_E \approx I_C$).
 - R_E પર વોલ્ટેજ ડ્રોપ ($V_E = I_E R_E$) વધે છે.
 - V_B અચળ હોવાથી, $V_{BE} = V_B - V_E$ ઘટે છે.
 - V_{BE} ઘટવાથી I_B ઘટે છે, જે I_C ઘટાડે છે અને સર્કિટને સ્થિર કરે છે.
- ફાયદો: ઉચ્ચ સ્થિરતા ફેક્ટર ($S \approx 1$).

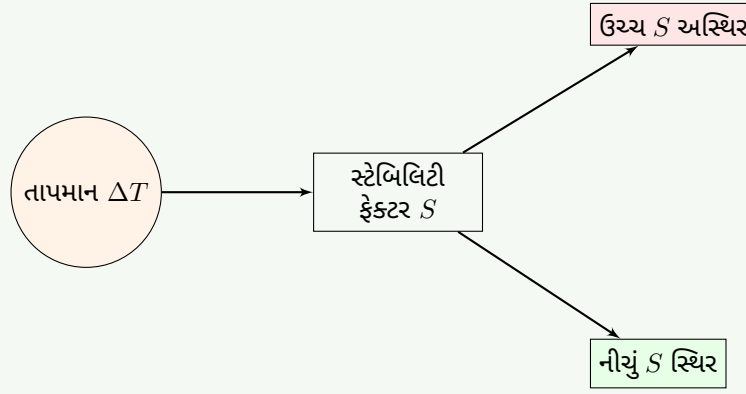
મેમરી ટ્રીક

"DIVE સ્થિરતા માટે - Divider Is Very Effective તાપમાન અને β વેરિએશન માટે"

પ્રશ્ન 2 [a ગુણ]

3 સ્ટેબિલિટી ફેક્ટર અને તેની વિશેષતાઓ સમજાવો.

જવાબ



- **વ્યાખ્યા:** સ્ટેબિલિટી ફેક્ટર (S) દર્શાવે છે કે કલેક્ટર કરંટ (I_C) લીકેજ કરંટ (I_{CO}) સાથે કેટલો બદલાય છે (જ્યારે β અને V_{BE} અચળ હોય).
- **સૂત્ર:** $S = \frac{dI_C}{dI_{CO}}$
- **આદર્શ મૂલ્ય:** આદર્શ રીતે $S = 1$. S નું મૂલ્ય જેટલું નીચું, તેટલી સારી થર્મલ સ્થિરતા.
- **મહત્વ:** તે દર્શાવે છે કે Q-પોઇન્ટ તાપમાનના ફેરફારો માટે કેટલો સંવેદનશીલ છે.

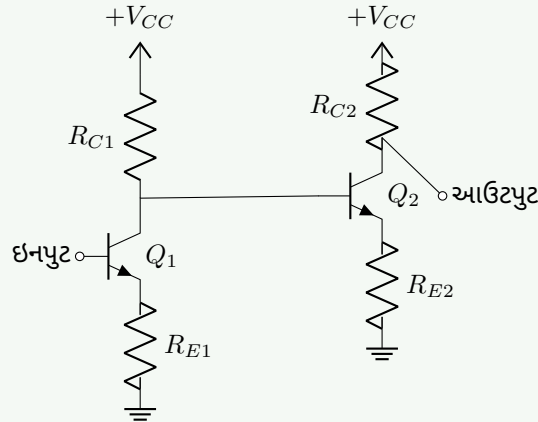
મેમરી ટ્રીક

"LESS એટલે બેહતર - Lower values Ensure Stable System તાપમાન પરિવર્તન સામે"

પ્રશ્ન 2 [b ગુણ]

4 કાસ્કેડિંગની ડાયરેક્ટ કપલિંગ ટેકનિક વર્ણવો.

જવાબ



- **વ્યાખ્યા:** ડાયરેક્ટ કપલિંગમાં, પ્રથમ તબક્કાનું આઉટપુટ કોઈ પણ કપલિંગ કેપેસિટર કે ટ્રાન્સફોર્મર વિના સીધું આગલા તબક્કાના ઇનપુટ સાથે જોડાય છે.
- **કાર્યપદ્ધતિ:** પ્રથમ તબક્કાનો DC કલેક્ટર વોલ્ટેજ બીજા તબક્કા માટે DC બેઝ બાયસ પૂરો પાડે છે.
- **ફાયદા:**
 - ખૂબ જ નીચલા આવર્તનો (DC સહિત) એમ્પ્લિફાય કરી શકે છે.
 - સરળ સર્કિટ, ઓછા ઘટકો.
 - IC (Integrated Circuits) માં બનાવવું સરળ છે.
- **ગેરફાયદા:**
 - થર્મલ ડ્રિફ્ટ (Q-પોઇન્ટમાં ફેરફાર) સ્ટેજ-દર-સ્ટેજ એમ્પ્લિફાય થાય છે.
 - DC લેવલ મેચિંગ માટે સાવચેત ડિઝાઇનની જરૂર છે.

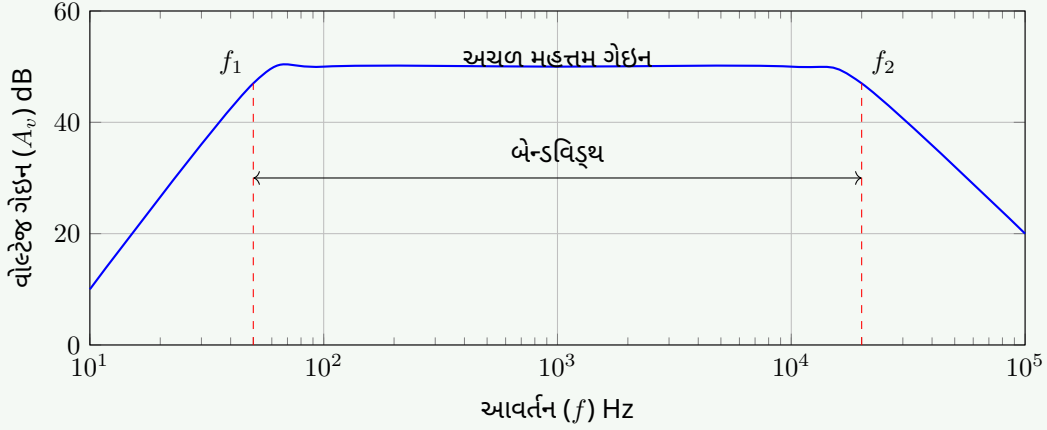
મેમરી ટ્રીક

"DIAL DC માટે - Direct Interconnection Amplifies Low frequencies કેપેસિટર વગર"

પ્રશ્ન 2 [c ગુણ]

7 બે તબક્કાના RC કપલ્ડ એમ્પ્લીફાયરનો આવર્તન પ્રતિભાવ સમજાવો.

જવાબ



આવર્તન પ્રતિભાવ વિશ્લેષણ:

1. નિમ્ન આવર્તન ક્ષેત્ર ($f < f_1$):
 - કપલિંગ કેપેસિટર્સ (C_C) નો રિએક્ટન્સ ઊંચો હોય છે.
 - C_C પર વોલ્ટેજ ડ્રોપ થાય છે, સિગ્નલ ઘટે છે.
 - એમિટર બાયપાસ કેપેસિટર (C_E) પણ ગેઇન ઘટાડે છે.
2. મધ્ય આવર્તન ક્ષેત્ર ($f_1 < f < f_2$):
 - કેપેસિટર્સ શોર્ટ સર્કિટ તરીકે વર્તે છે.
 - ગેઇન અચળ અને મહત્તમ રહે છે.
3. ઉચ્ચ આવર્તન ક્ષેત્ર ($f > f_2$):
 - આંતરિક ટ્રાન્ઝિસ્ટર કેપેસિટન્સ નો રિએક્ટન્સ ઘટે છે.
 - આ સિગ્નલને ગ્રાઉન્ડ કરે છે, ગેઇન ઘટાડે છે.
4. બેન્ડવિડ્થ: f_1 અને f_2 વચ્ચેનો વિસ્તાર જ્યાં ગેઇન મહત્તમના 70.7% (-3dB) હોય છે.

મેમરી ટ્રીક

"LMH આવર્તન ક્ષેત્રો - Low માં વધતો ગેઇન, Middle માં સપાટ ગેઇન, High માં ઘટતો ગેઇન"

પ્રશ્ન 2 [a ગુણ]

3 એમ્પ્લીફાયરની બેન્ડવિડ્થ અને ગેઇન-બેન્ડવિડ્થ ઉત્પાદનને સંક્ષિપ્તમાં સમજાવો.

જવાબ

બેન્ડવિડ્થ (BW):

- આ તે ફ્રીક્વન્સી રેન્જ છે જ્યાં એમ્પ્લીફાયર સંતોષકારક ગેઇન પ્રદાન કરે છે (સામાન્ય રીતે ગેઇન $\geq 70.7\%$ મહત્તમ).
- સૂત્ર: $BW = f_2 - f_1$, જ્યાં f_2 અપર કટ-ઓફ અને f_1 લોઅર કટ-ઓફ ફ્રીક્વન્સી છે.

ગેઇન-બેન્ડવિડ્થ ઉત્પાદન (GBW):

- આપેલા એમ્પ્લીફાયર માટે, વોલ્ટેજ ગેઇન (A_v) અને બેન્ડવિડ્થ (BW) નો ગુણાકાર અચળ હોય છે.
- $GBW = A_v \times BW = \text{અચળ}$.
- મહત્વ:** ગેઇન વધારવાથી (દા.ત. કાસ્કેડિંગ દ્વારા) બેન્ડવિડ્થ ઘટે છે, અને ઊલટું.

મેમરી ટ્રીક

"BIG મૂલ્ય - Bandwidth અને ગેઇન વચ્ચે Inverse સંબંધ એક Given અચળ છે"

પ્રશ્ન 2 [b ગુણ]

4 એમ્પ્લીફાયરના ફીક્વન્સી રિસ્પોન્સ પર એમિટર બાયપાસ કેપેસિટર અને કપલિંગ કેપેસિટરની અસરો સમજાવો.

જવાબ

કેપેસિટર	નિમ્ન આવર્તન	મધ્ય આવર્તન	ઉચ્ચ આવર્તન
એમિટર બાયપાસ (C_E)	ઉચ્ચ રિએક્ટન્સ, ગેઇન ઘટાડે (ફ્રીડબેક સક્રિય)	શોર્ટ સર્કિટ, મહત્તમ ગેઇન (ફ્રીડબેક બાયપાસ)	શોર્ટ સર્કિટ, કોઈ અસર નહીં
કપલિંગ (C_C)	ઉચ્ચ રિએક્ટન્સ, સિગ્નલ બ્લોક/ઘટાડે	શોર્ટ સર્કિટ, પૂર્ણ સિગ્નલ	શોર્ટ સર્કિટ, કોઈ અસર નહીં

- કપલિંગ કેપેસિટર (C_C):**
 - તબક્કાઓ વચ્ચે બાયપાસ ક્રિયાપ્રતિક્રિયા અટકાવવા DC બ્લોક કરે છે.
 - નિમ્ન આવર્તન પર, તેનો ઉચ્ચ રિએક્ટન્સ સિગ્નલ નુકશાન કરે છે (f_1 નક્કી કરે છે).
- એમિટર બાયપાસ કેપેસિટર (C_E):**
 - R_E ની સમાંતરે જોડાયેલ છે, AC સિગ્નલોને ગ્રાઉન્ડ પર બાયપાસ કરે છે.
 - નેગેટિવ ફ્રીડબેક અટકાવીને વોલ્ટેજ ગેઇન વધારે છે.

મેમરી ટ્રીક

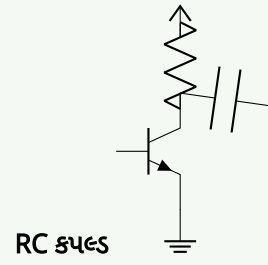
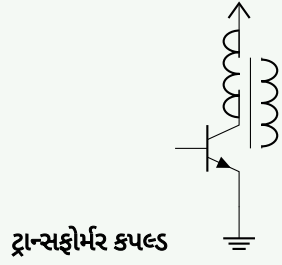
"CABLE અસર - Capacitors Act as Barriers Low ફ્રીક્વન્સી પર"

પ્રશ્ન 2 [c ગુણ]

7 ટ્રાન્સફોર્મર કપલ્ડ એમ્પ્લીફાયર અને RC કપલ્ડ એમ્પ્લીફાયરની સરખામણી કરો.

જવાબ

પરિમાણ	ટ્રાન્સફોર્મર કપલ્ડ	RC કપલ્ડ
કપલિંગ સાધન	ટ્રાન્સફોર્મર	કેપેસિટર અને રેજિસ્ટર
ઇમ્પીડન્સ મેચિંગ	ઉત્કૃષ્ટ (ટર્ન્સ રેશિયો દ્વારા)	નબળું
ફ્રીક્વન્સી રિસ્પોન્સ	નબળો (મર્યાદિત બેન્ડવિડ્થ)	ઉત્કૃષ્ટ (વિશાળ અને સપાટ)
કાર્યક્ષમતા	ઉચ્ચ (કલેક્ટર રેજિસ્ટરમાં પાવર વ્યય નથી)	ઓછી (કલેક્ટર રેજિસ્ટરમાં પાવર વ્યય)
કદ અને વજન	મોટું અને ભારે	કોમ્પેક્ટ અને હલકું
કિંમત	મોંઘું	સસ્તું



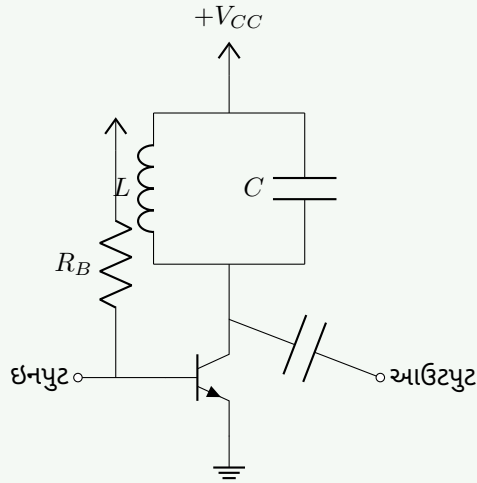
મેમરી ટ્રીક

"TREE પરિબલો - **TR**ansformers Efficiency અને **E**xcellent ઇમ્પીડન્સ મેચિંગ આપે છે, **RC** ખર્ચ બચાવે છે"

પ્રશ્ન 3 [a ગુણ]

3 ટ્રાન્ઝિસ્ટર ટ્યુન કરેલ એમ્પ્લીફાયરનું વર્ણન કરો.

જવાબ



- **વ્યાખ્યા:** એક એમ્પ્લીફાયર જે ચોક્કસ સાંકડી આવર્તન બેન્ડને એમ્પ્લીફાય કરવા માટે કલેક્ટર લોડ તરીકે સમાંતર LC સર્કિટ (ટેન્ક સર્કિટ) વાપરે છે.
- **રેઝોનન્સ:** LC સર્કિટ $f_r = \frac{1}{2\pi\sqrt{LC}}$ પર રેઝોનેટ થાય છે.
- **ગેઇન:** રેઝોનન્સ પર, ટેન્ક સર્કિટનો ઇમ્પીડન્સ મહત્તમ હોય છે, તેથી વોલ્ટેજ ગેઇન મહત્તમ મળે છે.
- **ઉપયોગો:** રેડિયો ફ્રીક્વન્સી (RF) અને ઇન્ટરમીડિયેટ ફ્રીક્વન્સી (IF) સ્ટેજમાં.

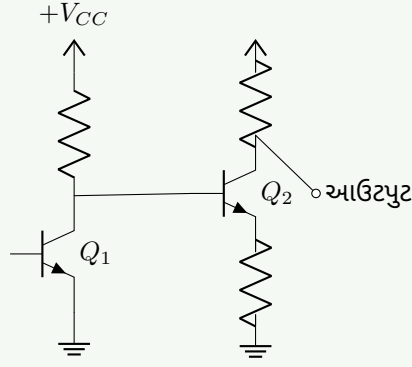
મેમરી ટ્રીક

"TRIP રેઝોનન્સ માટે - **T**uned **R**esonant circuits **I**mprove **P**erformance ચોક્કસ આવર્તનો પર"

પ્રશ્ન 3 [b ગુણ]

4 ડાયરેક્ટ કપલ્ડ એમ્પ્લીફાયર સંક્ષિપ્તમાં સમજાવો.

જવાબ



- **વ્યાખ્યા:** એક મલ્ટી-સ્ટેજ એમ્પ્લીફાયર જ્યાં એક તબક્કાનું આઉટપુટ બીજા તબક્કાના ઇનપુટ સાથે રિએક્ટિવ ઘટકો વિના સીધું જોડાયેલું હોય છે.
- **લક્ષણો:**
 - નિમ્ન આવર્તન પ્રતિસાદ: ઉત્તમ, DC (0 Hz) સુધી એમ્પ્લિફાય કરી શકે છે.
 - સરળતા: ઓછા ઘટકોની જરૂર પડે છે (મોટા કેપેસિટર્સ નથી).
 - સમસ્યાઓ: DC ડ્રિફ્ટ (થર્મલ અસ્થિરતાથી ઓપરેટિંગ પોઇન્ટ શિફ્ટ થાય છે) થાય છે.
- **ઉપયોગ:** લિનિયર ICs, ઓપરેશનલ એમ્પ્લીફાયર્સ.

મેમરી ટ્રીક

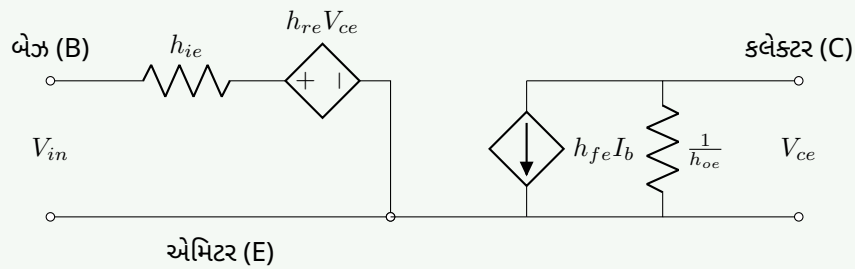
"COLD ફાયદા - Compact design, Outstanding low-frequency response, Less components, Direct connection"

પ્રશ્ન 3 [c ગુણ]

7 બે પોર્ટ નેટવર્કમાં h પરિમાણોનું મહત્વ વર્ણવો. CE એમ્પ્લીફાયર માટે h-પેરામીટર્સ સર્કિટ દોરો.

જવાબ

ટ્રાન્ઝિસ્ટર h-પેરામીટર મોડેલ (CE રૂપરેખાંકન):



આકૃતિ 2. CE માટે h-પેરામીટર સમકક્ષ સર્કિટ

h-પેરામીટર્સનું મહત્વ:

- **હાઇબ્રિડ પ્રકૃતિ:** મિશ્રિત એકમો (Ω , સીમેન્સ, અપરિમાણ) નો ઉપયોગ કરે છે.
- **સરળ માપન:** ઓપન-સર્કિટ અને શોર્ટ-સર્કિટ સ્થિતિઓ પર આધારિત છે જે માપવા સરળ છે.
- **ચોક્કસાઈ:** નિમ્ન આવર્તન પર નાના-સિગ્નલ વિશ્લેષણ માટે સચોટ પરિણામો આપે છે.
- **માનકકરણ:** ઉત્પાદકો આ પરિમાણોનો ઉપયોગ કરીને ટ્રાન્ઝિસ્ટરની લાક્ષણિકતાઓ આપે છે.

CE પરિમાણો:

- h_{ie} (h_{11}): ઇનપુટ ઇમ્પીડન્સ.
- h_{re} (h_{12}): રિવર્સ વોલ્ટેજ રેશિયો.
- h_{fe} (h_{21}): ફોરવર્ડ કરંટ ગેઇન.
- h_{oe} (h_{22}): આઉટપુટ એડમિટન્સ.

મેમરી ટ્રીક

"FINE પેરામીટર્સ - Four Interconnected Network Elements ટ્રાન્ઝિસ્ટરને સંપૂર્ણપણે વ્યાખ્યાયિત કરે છે"

પ્રશ્ન ૩ [a ગુણ]

૩ ટ્રાન્સફોર્મર કપલ્ડ એમ્પ્લીફાયર અને ડાયરેક્ટ કપલ્ડ એમ્પ્લીફાયરની સરખામણી કરો.

જવાબ

પરિમાણ	ટ્રાન્સફોર્મર કપલ્ડ	ડાયરેક્ટ કપલ્ડ
DC આઇસોલેશન	સંપૂર્ણ	નથી
આવર્તન પ્રતિસાદ	નબળો	ઉત્તમ (DC સુધી)
કદ/વજન	મોટું/ભારે	કોમ્પેક્ટ/હલકું
ઇમ્પીડન્સ મેચિંગ	ઉત્તમ	નબળું
ખર્ચ	ઊંચો	નીચો
જટિલતા	મધ્યમ	સરળ

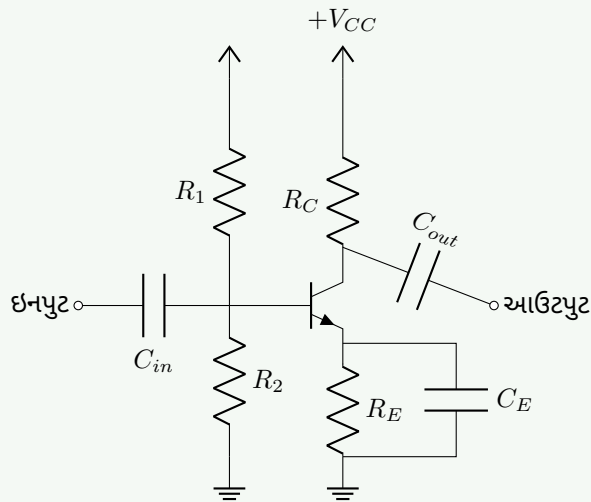
મેમરી ટ્રીક

"TIP પસંદગી માટે - Transformer for Impedance matching and Power transfer, Direct for low frequencies"

પ્રશ્ન ૩ [b ગુણ]

૪ કોમન એમિટર એમ્પ્લીફાયરનું સર્કિટ ડાયાગ્રામ દોરો અને સમજાવો.

જવાબ



- સર્કિટ: વોલ્ટેજ ડિવાઇડર બાયસ (R_1, R_2) વાપરે છે. કેપેસિટર્સ C_{in} અને C_{out} DC ને રોકે છે. C_E બાયપાસ કરે છે.
- ઓપરેશન: બેઝ પર નાનો AC ઇનપુટ બેઝ કરંટમાં ફેરફાર કરે છે, જે કલેક્ટર પર β ગણો એમ્પ્લિફાય થાય છે.
- ફેઝ શિફ્ટ: આઉટપુટ ઇનપુટથી 180° ફેઝ શિફ્ટ પર હોય છે.
- લક્ષણો: ઉચ્ચ વોલ્ટેજ ગેઇન, મધ્યમ ઇનપુટ ઇમ્પીડન્સ.

મેમરી ટ્રીક

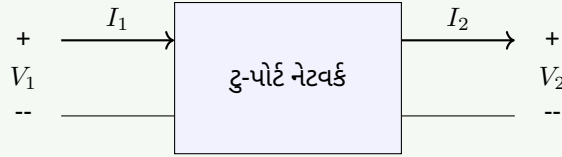
"GAIN લક્ષણો - Good Amplification with Inverted output and Notable efficiency"

પ્રશ્ન 3 [c ગુણ]

7 ટ્રાન્ઝિસ્ટર ટુ પોર્ટ નેટવર્ક દોરો અને તેના માટે h-પેરામીટર્સનું વર્ણન કરો. હાઇબ્રિડ પેરામીટર્સના ફાયદા લખો.

જવાબ

ટુ-પોર્ટ નેટવર્ક:



h-પેરામીટર સમીકરણો:

$$V_1 = h_{11}I_1 + h_{12}V_2$$

$$I_2 = h_{21}I_1 + h_{22}V_2$$

ફાયદા:

- સરળ માપન: દરેક પેરામીટર વ્યક્તિગત રીતે માપી શકાય છે.
- સચોટ મોડેલ: ટ્રાન્ઝિસ્ટર વર્તનનું સटीક મોડેલિંગ પ્રદાન કરે છે.
- સાર્વત્રિક: બધા ટ્રાન્ઝિસ્ટર રૂપરેખાંકન (BJT, FET) માટે લાગુ.
- મિશ્રિત એકમો: જટિલ ક્રિયાપ્રતિક્રિયાઓને લવચીક રીતે વર્ણવે છે.

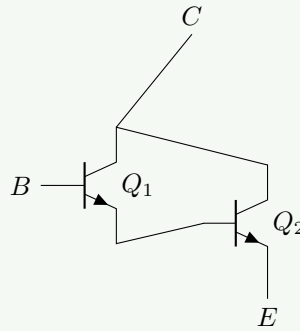
મેમરી ટ્રીક

"SMART પેરામીટર્સ - Simple Measurement, Accurate modeling, Reliable, Temperature-stable"

પ્રશ્ન 4 [a ગુણ]

3 ડાર્લિંગ્ટન જોડી અને તેની એપ્લિકેશનો સમજાવો.

જવાબ



- વ્યાખ્યા: બે ટ્રાન્ઝિસ્ટર એવી રીતે જોડાયેલા હોય છે કે પ્રથમનો એમિટર કરંટ બીજાના બેઝ કરંટ તરીકે કાર્ય કરે છે.
- કરંટ ગેઇન: કુલ ગેઇન વ્યક્તિગત ગેઇનનો ગુણાકાર છે ($\beta_{total} \approx \beta_1 \times \beta_2$). ખૂબ જ ઊંચો.
- ઇનપુટ ઇમ્પીડન્સ: ખૂબ જ ઊંચું.

- **એપ્લિકેશન્સ:** હાઇ કરંટ ડ્રાઇવર્સ (રિલે, મોટર્સ), ટચ સ્વિચ.

મેમરી ટ્રીક

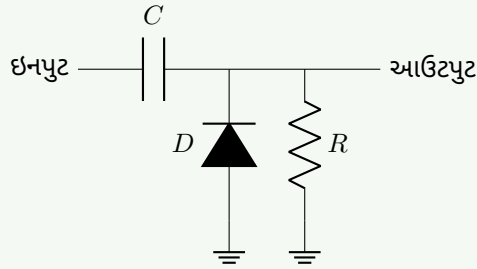
"HIGH ગેઇન - Hugely Increased Gain from Harnessing two transistors"

પ્રશ્ન 4 [b ગુણ]

4 જરૂરી ડાયાગ્રામ સાથે ડાયોડ કલેમ્પર સર્કિટનું વર્ણન કરો.

જવાબ

પોઝિટિવ કલેમ્પર:



- **કાર્ય:** વેવફોર્મને તેના આકારને બદલ્યા વિના DC ઘટક ઉમેરીને શિફ્ટ કરે છે (DC રિસ્ટોર).
- **પોઝિટિવ કલેમ્પર:** સિગ્નલને ઉપર શિફ્ટ કરે છે જેથી નેગેટિવ પીક્સ શૂન્ય પર રહે.
- **કાર્યપદ્ધતિ:**
 - નેગેટિવ અર્ધ-ચક્ર દરમિયાન, ડાયોડ કન્ડક્ટ કરે છે, કેપેસિટર ચાર્જ થાય છે.
 - આઉટપુટ વોલ્ટેજ $V_o = V_{in} + V_C$.

મેમરી ટ્રીક

"CAPS અસર - Capacitor And diode Pair Shifts signal ચોક્કસ DC લેવલથી"

પ્રશ્ન 4 [c ગુણ]

7 OLED નું બાંધકામ, કાર્ય અને એપ્લિકેશન સમજાવો.

જવાબ

OLED બાંધકામ:

OLED નું માળખું

↓
કેથોડ (મેટલ)
એમિસિવ લેયર
કન્ડક્ટિવ લેયર
એનોડ (ITO)
સબસ્ટ્રેટ

- **બાંધકામ:** બે ઇલેક્ટ્રોડ્સ (એનોડ અને કેથોડ) વચ્ચે સેન્ડવિચ થયેલ ઓર્ગેનિક સેમિકન્ડક્ટર સ્તરો.
- **સ્તરો:**

- એમિસિવ લેયર: ઓર્ગેનિક અણુઓ જે પ્રકાશ ઉત્સર્જિત કરે છે.
- કન્ડક્ટિવ લેયર: એનોડમાંથી હોલ્સનું વહન કરે છે.
- કાર્ય:
 - વોલ્ટેજ લાગુ પડે ત્યારે, ઇલેક્ટ્રોન અને હોલ્સ એમિસિવ લેયરમાં રિકોમ્બાઇન થાય છે અને ફોટોન્સ (પ્રકાશ) મુક્ત કરે છે.
- એપ્લિકેશન્સ: પ્રીમિયમ સ્માર્ટફોન, ટીવી, ફ્લેક્સિબલ ડિસ્પ્લે.

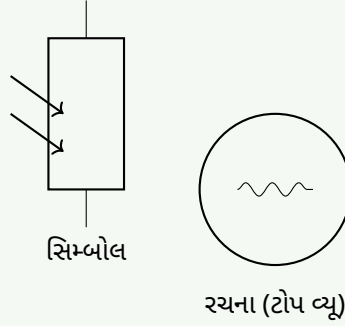
મેમરી ટ્રીક

"OLED ફાયદા - Organic materials, Lightweight design, Efficient operation, Direct emission"

પ્રશ્ન 4 [a ગુણ]

3 LDR પર ટૂંકી નોંધ સમજાવો.

જવાબ



- પૂરું નામ: લાઇટ ડિપેન્ડન્ટ રેજિસ્ટર.
- સિદ્ધાંત: ફોટોકન્ડક્ટિવિટી. પ્રકાશની તીવ્રતા વધે તેમ અવરોધ ઘટે છે.
- સામગ્રી: કેડમિયમ સલ્ફાઇડ (CdS).
- કાર્ય: અંધારામાં અવરોધ ખૂબ ઊંચો ($M\Omega$) હોય છે. પ્રકાશમાં તે ઘટીને થોડા 100Ω થઈ જાય છે.
- ઉપયોગ: ઓટોમેટિક સ્ટ્રીટ લાઇટ્સ, કેમેરા.

મેમરી ટ્રીક

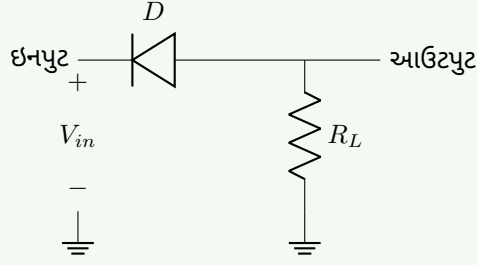
"DARK રેજિસ્ટન્સ વધારે - Decreasing light And Rising darkness Keep resistance high"

પ્રશ્ન 4 [b ગુણ]

4 જરૂરી ડાયાગ્રામ સાથે ડાયોડ ક્લિપર સર્કિટનું વર્ણન કરો.

જવાબ

પોઝિટિવ ક્લિપર:



- **વ્યાખ્યા:** એક સર્કિટ જે ઇનપુટ સિગ્નલ વેવફોર્મના ભાગને કાપી નાખે છે (ક્લિપ કરે છે).
- **પોઝિટિવ ક્લિપર:** પોઝિટિવ અર્ધ ચક્રને દૂર કરે છે.
- **કાર્ય:**
 - પોઝિટિવ હાફ સાયકલ દરમિયાન, ડાયોડ રિવર્સ બાયસ્ડ (ઓપન) હોય છે. આઉટપુટ શૂન્ય.
 - નેગેટિવ હાફ સાયકલ દરમિયાન, ડાયોડ ફોરવર્ડ બાયસ્ડ (શોર્ટ) હોય છે. આઉટપુટ ઇનપુટ જેટલું.

મેમરી ટ્રીક

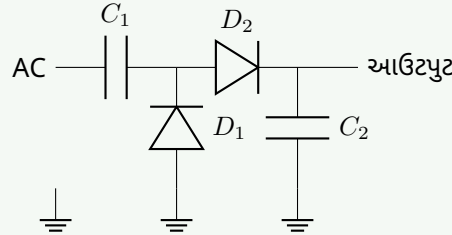
"CLIP તરંગો - Circuit Limits Input Peaks ડાયોડ કન્ડક્શન દ્વારા"

પ્રશ્ન 4 [c ગુણ]

7 હાફ વેવ અને ફુલ વેવ વોલ્ટેજ ડબલર સમજાવો.

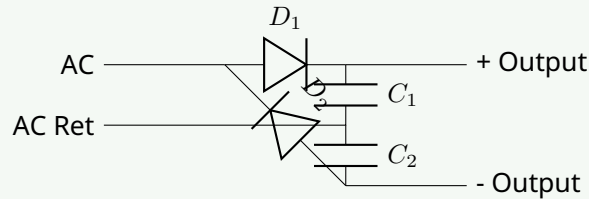
જવાબ

હાફ-વેવ વોલ્ટેજ ડબલર:



- **ઓપરેશન:**
 - નેગેટિવ સાયકલ: \$D_1\$ કન્ડક્ટ કરે છે, \$C_1\$ ચાર્જ થાય છે.
 - પોઝિટિવ સાયકલ: \$D_2\$ કન્ડક્ટ કરે છે. \$C_2\$ વોલ્ટેજ \$2V_m\$ સુધી ચાર્જ થાય છે.
- **આઉટપુટ:** DC વોલ્ટેજ \$\approx 2V_m\$.

ફુલ-વેવ વોલ્ટેજ ડબલર:



- **ઓપરેશન:** એક સાયકલ દરમિયાન એક કેપેસિટર અને બીજી સાયકલ દરમિયાન બીજું કેપેસિટર ચાર્જ થાય છે.
- **ફાયદો:** સ્મૂથ આઉટપુટ (ઓછી રિપલ).

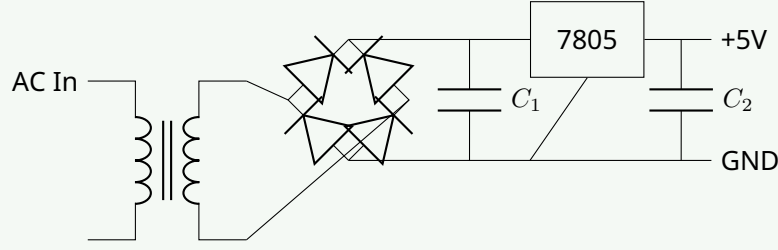
મેમરી ટ્રીક

"CHASE 2V - Capacitors Hold Alternating Supply Energy \$2\times\$ વોલ્ટેજ માટે"

પ્રશ્ન 5 [a ગુણ]

3 IC નો ઉપયોગ કરીને +5V પાવર સપ્લાય માટે સર્કિટ ડાયાગ્રામ દોરો અને ટૂંકમાં સમજાવો.

જવાબ



- ઘટકો: ટ્રાન્સફોર્મર, રેક્ટિફાયર, ફિલ્ટર (C_1), IC 7805 રેગ્યુલેટર.
- કાર્ય: 7805 IC વધારાના વોલ્ટેજને ગરમી તરીકે વિખેરીને સતત 5V જાળવી રાખે છે.

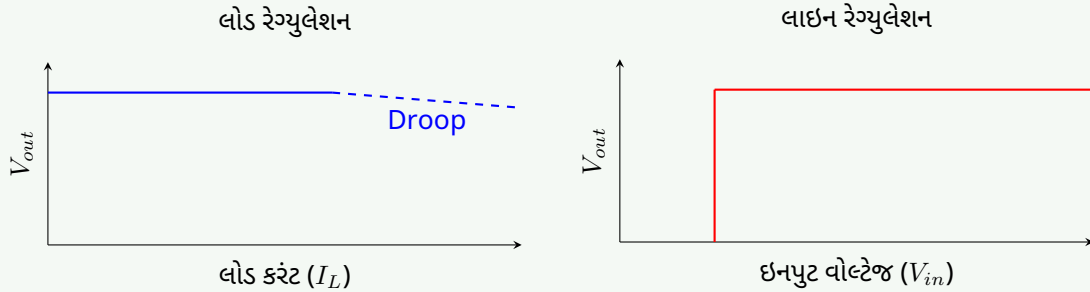
મેમરી ટ્રીક

"FIRM વોલ્ટેજ - Filtered Input, Regulated by 7805 Makes stable voltage"

પ્રશ્ન 5 [b ગુણ]

4 પાવર સપ્લાયના સંદર્ભમાં લોડ રેગ્યુલેશન અને લાઇન રેગ્યુલેશનની ચર્ચા કરો.

જવાબ



- લોડ રેગ્યુલેશન: લોડ કરંટમાં ફેરફાર હોવા છતાં આઉટપુટ વોલ્ટેજ સ્થિર રાખવાની ક્ષમતા.
- લાઇન રેગ્યુલેશન: ઇનપુટ (મેઇન્સ) વોલ્ટેજમાં ફેરફાર હોવા છતાં આઉટપુટ વોલ્ટેજ સ્થિર રાખવાની ક્ષમતા.

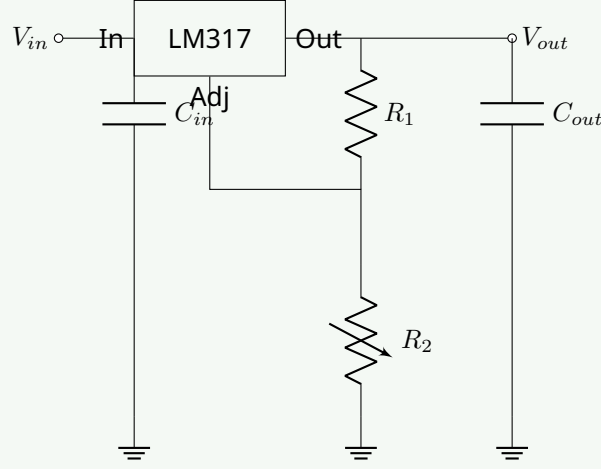
મેમરી ટ્રીક

"LIVER સ્વાસ્થ્ય - Line regulation ઇનપુટ ફેરફારો માટે, load regulation બાહ્ય લોડ ફેરફારો માટે"

પ્રશ્ન 5 [c ગુણ]

7 સર્કિટ ડાયાગ્રામ સાથે LM317 નો ઉપયોગ કરીને એડજસ્ટેબલ વોલ્ટેજ રેગ્યુલેટર સમજાવો.

જવાબ



- વર્ણન: LM317 એડજસ્ટેબલ પોઝિટિવ વોલ્ટેજ રેગ્યુલેટર છે (1.25V થી 37V).
- કાર્ય: તે આઉટપુટ અને એડજસ્ટમેન્ટ ટર્મિનલ વચ્ચે 1.25V સંદર્ભ વોલ્ટેજ જાળવે છે.
- સૂત્ર: $V_{out} = 1.25V \left(1 + \frac{R_2}{R_1}\right)$.
- ઉપયોગો: વેરિએબલ બેન્ચ પાવર સપ્લાય.

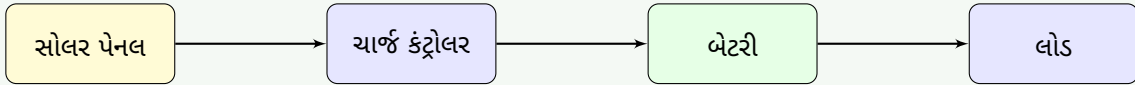
મેમરી ટ્રીક

"VAIR નિયંત્રણ - Variable Adjustable Integrated Regulator વોલ્ટેજ નિયંત્રિત કરે છે"

પ્રશ્ન 5 [a ગુણ]

3 સૌર બેટરી ચાર્જર સર્કિટની કાર્યપદ્ધતિ સમજાવો.

જવાબ



- કાર્ય: સૌર ઊર્જાને ઇલેક્ટ્રિકલ ઊર્જામાં રૂપાંતરિત કરે છે.
- ચાર્જ કંટ્રોલર: વોલ્ટેજ અને કરંટનું નિયમન કરે છે. ઓવરચાર્જિંગ અટકાવે છે.

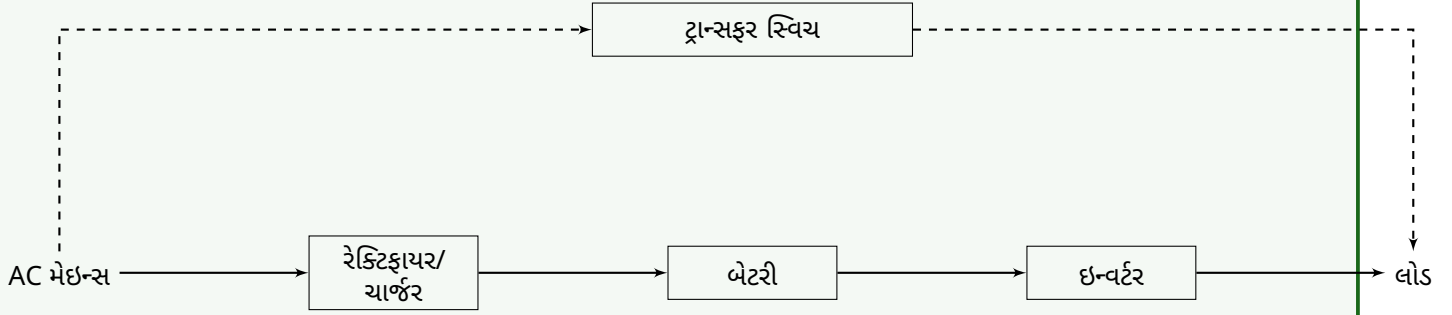
મેમરી ટ્રીક

"SCBL સિસ્ટમ - Solar panel Converts sunlight, Battery stores, Load consumes"

પ્રશ્ન 5 [b ગુણ]

4 UPS ની કાર્યપદ્ધતિ સમજાવો.

જવાબ



- **વ્યાખ્યા:** મુખ્ય પાવર નિષ્ફળ જાય ત્યારે બેકઅપ પાવર આપે છે.
- **બેકઅપ મોડ:** ઇન્વર્ટર બેટરીના DC ને AC માં ફેરવી લોડને પાવર આપે છે.
- **ટ્રાન્સફર સ્વિચ:** મેઇન-સ અને ઇન્વર્ટર વચ્ચે સ્વિચ કરે છે.

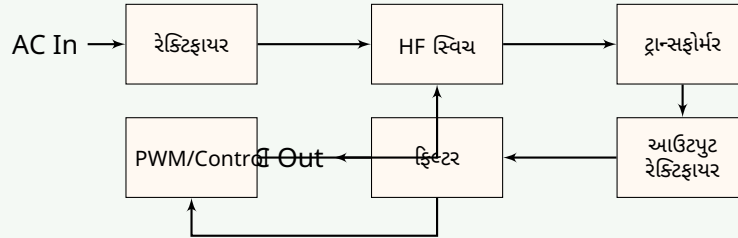
મેમરી ટ્રીક

"PRIME પાવર - Power Remains Intact Mains Electricity સમસ્યાઓ દરમિયાન"

પ્રશ્ન 5 [c ગુણ]

7 SMPS બ્લોક ડાયાગ્રામ તેના ફાયદા અને ગેરફાયદા સાથે દોરો અને સમજાવો.

જવાબ



કાર્યપદ્ધતિ:

1. **રેક્ટિફિકેશન:** AC ને DC માં રૂપાંતરિત કરે છે.
2. **સ્વિચિંગ:** હાઈ-ફ્રિક્વન્સી ટ્રાન્ઝિસ્ટર DC ને પલ્સમાં કાપે છે.
3. **આઉટપુટ:** સ્મૂથ DC મેળવવા માટે ફરીથી રેક્ટિફાય અને ફિલ્ટર કરવામાં આવે છે.
4. **રેગ્યુલેશન:** PWM ફીડબેક દ્વારા વોલ્ટેજ જાળવવામાં આવે છે.

ફાયદા:

- ઉચ્ચ કાર્યક્ષમતા: 70-90%.
- કોમ્પેક્ટ: હલકું અને નાનું કદ.

ગેરફાયદા:

- નોઇઝ: સ્વિચિંગ નોઇઝ જનરેટ કરે છે.
- જટિલતા: ડિઝાઇન જટિલ છે.

મેમરી ટ્રીક

"FISH ફેક્ટર્સ - Frequency switching, Isolation, Small size, High efficiency SMPS ના ફાયદા છે"