

**GUJARAT TECHNOLOGICAL UNIVERSITY****Diploma Engineering – SEMESTER – 2 (NEW) – EXAMINATION – Summer-2023****Subject Code: 4321102****Date: 07-08-2023****Subject Name: Digital Electronics****Time: 10:30 AM TO 01:00 PM****Total Marks: 70****Instructions:**

1. Attempt all questions.
2. Make Suitable assumptions wherever necessary.
3. Figures to the right indicate full marks.
4. Use of programmable & Communication aids are strictly prohibited.
5. Use of non-programmable scientific calculator is permitted.
6. English version is authentic.

		Marks
<b>Q.1</b>	(a) Explain De-Morgan's theorem for Boolean algebra	<b>03</b>
<b>પ્રશ્ન.1</b>	(અ) બુલિયન એલ્જીબ્રા માટેના ડે-મોર્ગનના નિયમ સમજાવો	<b>૦૩</b>
	(b) Convert following decimal number into binary and octal number (i) 215 (ii) 59	<b>04</b>
	(બ) નીચેના ડેસિમલ નંબરને બાયનરી અને ઓક્ટલ નંબરમાં ફેરવો (i) 215 (ii) 59	<b>૦૪</b>
	(c) (I) Write the base of decimal, binary, octal and hexadecimal number system	<b>02</b>
	(II) $(147)_{10} = (\text{_____})_2 = (\text{_____})_{16}$	<b>02</b>
	(III) Convert following binary code into grey code (i) 1011 (ii) 1110	<b>03</b>
	(ક) (I) ડેસિમલ, બાયનરી, ઓક્ટલ અને હેક્ઝાડેસિમલ નંબર સિસ્ટમનો બેઝ લખો	<b>૦૨</b>
	(II) $(147)_{10} = (\text{_____})_2 = (\text{_____})_{16}$	<b>૦૨</b>
	(III) નીચેના બાયનરી કોડનું ગ્રે કોડમાં રૂપાંતર કરો (i) 1011 (ii) 1110	<b>૦૩</b>
<b>OR</b>		
	(c) (I) Write the full form of BCD and ASCII	<b>02</b>
	(II) Write 1's and 2's complement of following binary numbers : (i) 1010 (ii) 1011	<b>02</b>
	(III) Perform subtraction using 2's complement method (i) $(110110)_2 - (101010)_2$	<b>03</b>
	(ક) (I) BCD અને ASCII નું ફૂલફોર્મ લખો	<b>૦૨</b>

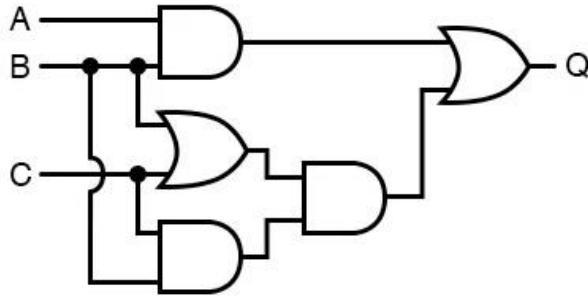
(II) નીચેના બાયનરી નંબરના 1's અને 2's કોમ્પ્લિમેન્ટ શોધો (i) 1010 ૦૨  
(ii) 1011

(III) 2's કોમ્પ્લિમેન્ટ મેથડથી બાદબાકી કરો ૦૩  
(i)  $(110110)_2 - (101010)_2$

- Q.2** (a) Draw logic circuit of AND, OR and NOT gate using NAND gate only ૦૩  
પ્રશ્ન.2 (અ) NAND ગેટનો જ ઉપયોગ કરી AND, OR અને NOT ગેટની લૉજિક સર્કિટ બનાવો ૦૩
- (b) Draw/Write logic symbol, truth table and equation of following logic gates (i) XOR gate (ii) OR gate ૦૪  
(બ) નીચેના લૉજિક ગેટનો લૉજિક સિમ્બોલ, ટ્રુથ ટેબલ અને સમીકરણ લખો/દોરો (i) XOR gate (ii) OR gate ૦૪
- (c) (I) Simplify the Boolean expression using algebraic method  $Y = A + B[AC + (B + \bar{C})D]$  ૦૩  
(II) Simplify the Boolean expression using Karnaugh Map  $F(A,B,C) = \sum m(0, 2, 3, 4, 5, 6)$  ૦૪  
(ક) (I) બુલિયન સમીકરણ  $Y = A + B[AC + (B + \bar{C})D]$  ને algebraic મેથડથી સરળ બનાવો ૦૩  
(II) બુલિયન સમીકરણ  $F(A,B,C) = \sum m(0, 2, 3, 4, 5, 6)$  ને Karnaugh Map ની મદદથી સરળ બનાવો ૦૪

**OR**

- Q.2** (a) Draw logic circuit of AND, OR and NOT gate using NOR gate only ૦૩  
પ્રશ્ન.2 (અ) NOR ગેટનો જ ઉપયોગ કરી AND, OR અને NOT ગેટની લૉજિક સર્કિટ બનાવો ૦૩
- (b) Draw/Write logic symbol, truth table and equation of following logic gates (i) NOR gate (ii) AND gate ૦૪  
(બ) નીચેના લૉજિક ગેટનો લૉજિક સિમ્બોલ, ટ્રુથ ટેબલ અને સમીકરણ લખો/દોરો (i) NOR gate (ii) AND gate ૦૪
- (c) ૦૭



Write the Boolean expression of Q for above logic circuit. Simplify the Boolean expression of Q and draw the logic circuit of simplified circuit using AND-OR-Invert method

- (ક) ઉપરની લૉજિક સર્કિટ માટે બુલિયન સમીકરણ લખો. આ સમીકરણને સરળ બનાવો અને આ સરળ સમીકરણની લૉજિક સર્કિટ AND-OR-Invert મેથડથી દોરો ૦૭
- Q.3** (a) Define combinational circuit. Give two examples of combinational circuits ૦૩  
પ્રશ્ન.3 (અ) કોમ્બિનેશનલ સર્કિટની વ્યાખ્યા લખો. કોમ્બિનેશનલ સર્કિટના બે ઉદાહરણ લખો ૦૩

	(b)	Explain half adder using logic circuit and truth table	04
	(બ)	લૉજિક સર્કિટ અને ટ્રુથ ટેબલની મદદથી હાફ એડર સમજાવો	૦૪
	(c)	(I) Explain multiplexer in brief	03
		(II) Design 8:1 multiplexer. Write its truth table and draw its logic circuit	04
	(ક)	(I) મલ્ટિપ્લેક્સર ટૂંકમાં સમજાવો	૦૩
		(II) 8:1 મલ્ટિપ્લેક્સર ડિઝાઇન કરો. તેનું ટ્રુથ ટેબલ લખો અને લૉજિક સર્કિટ દોરો	૦૪
<b>OR</b>			
<b>Q. 3</b>	(a)	Draw the block diagram of 4-bit binary parallel adder	03
પ્રશ્ન.3	(અ)	4-bit બાયનરી પેરેલલ એડરનો બ્લોક ડાયાગ્રામ દોરો	૦૩
	(b)	Explain full adder using logic circuit and truth table	04
	(બ)	લૉજિક સર્કિટ અને ટ્રુથ ટેબલની મદદથી ફૂલ એડર સમજાવો	૦૪
	(c)	(I) Explain 4:1 multiplexer using logic circuit and truth table	03
		(II) Design 8:1 multiplexer using two 4:1 multiplexer.	04
	(ક)	(I) લૉજિક સર્કિટ અને ટ્રુથ ટેબલની મદદથી 4:1 મલ્ટિપ્લેક્સર સમજાવો	૦૩
		(II) બે 4:1 મલ્ટિપ્લેક્સરનો ઉપયોગ કરીને 8:1 મલ્ટિપ્લેક્સર ડિઝાઇન કરો	૦૪
<b>Q. 4</b>	(a)	Define sequential circuit. Give two examples of it	03
પ્રશ્ન.4	(અ)	સિક્વન્સીયલ સર્કિટની વ્યાખ્યા લખો. તેના બે ઉદાહરણ લખો	૦૩
	(b)	Design decade counter	04
	(બ)	ડિકેડ કાઉન્ટર ડિઝાઇન કરો	૦૪
	(c)	(I) Explain S-R flip-flop using NOR gate. Draw its logic symbol and write its truth table.	03
		(II) Explain S-R flip-flop using NAND gate. Write the limitation of S-R flip flop	04
	(ક)	(I) NOR ગેટની મદદથી S-R ફ્લિપ-ફ્લોપ સમજાવો. તેનો લૉજિક સિમ્બોલ દોરો અને ટ્રુથ ટેબલ લખો	૦૩
		(II) NAND ગેટની મદદથી S-R ફ્લિપ-ફ્લોપ સમજાવો. S-R ફ્લિપ-ફ્લોપની મર્યાદા લખો	૦૪
<b>OR</b>			
<b>Q. 4</b>	(a)	Write the definition of flip-flop. List the types of flip-flops	03
પ્રશ્ન.4	(અ)	ફ્લિપ-ફ્લોપની વ્યાખ્યા લખો. ફ્લિપ-ફ્લોપના પ્રકાર લખો	૦૩
	(b)	Design 3-bit ring counter	04
	(બ)	3-bit રિંગ કાઉન્ટર ડિઝાઇન કરો	૦૪
	(c)	(I) Explain J-K flip-flop using its logic symbol and truth table	03
		(II) Draw logic circuit of D flip-flop and T flip-flop using J-K flip-flop	04
	(ક)	(I) લૉજિક સિમ્બોલ અને ટ્રુથ ટેબલની મદદથી J-K ફ્લિપ-ફ્લોપ સમજાવો	૦૩
		(II) J-K ફ્લિપ-ફ્લોપનો ઉપયોગ કરી D ફ્લિપ-ફ્લોપ અને T ફ્લિપ-ફ્લોપની લૉજિક સર્કિટ દોરો	૦૪
<b>Q.5</b>	(a)	Compare RAM and ROM	03
પ્રશ્ન.5	(અ)	RAM અને ROMની સરખામણી કરો	૦૩
	(b)	Explain Serial In Serial Out shift register	04
	(બ)	સિરિયલ ઇન સિરિયલ આઉટ શિફ્ટ રજીસ્ટર સમજાવો	૦૪
	(c)	Write short note on logic families	07
	(ક)	લૉજિક ફેમિલિઝ પર ટૂંક નોંધ લખો	૦૭
<b>OR</b>			
<b>Q.5</b>	(a)	Compare SRAM and DRAM	03
પ્રશ્ન.5	(અ)	SRAM અને DRAMની સરખામણી કરો	૦૩
	(b)	Explain 8:3 encoder	04
	(બ)	8:3 એનકોડર સમજાવો	૦૪

- (c) Define (i) Fan-in (ii) Fan-out (iii) Noise margin (iv) Propagation delay (v) Power dissipation for logic families **07**
- (ક) લૉજિક ફેમિલિઝ માટે નીચેની વ્યાખ્યાઓ લખો (i) ફેન-ઇન (ii) ફેન-આઉટ (iii) નોઇસ માર્જિન (iv) પ્રોપેગેશન ડિલે (v) પાવર ડિસિપેશન **૦૭**