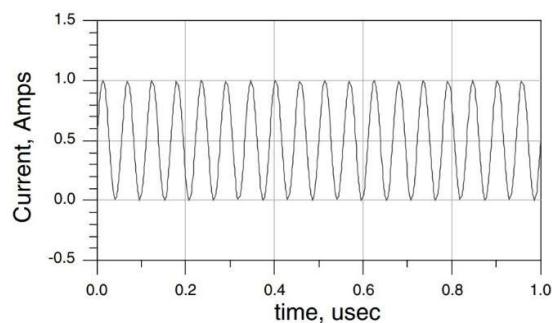


2. ВЈЕЖБА

2.1 ЦИЉНА ИМПЕДАНСА И РАЗДВОЈНИ КОНДЕНЗАТОРИ

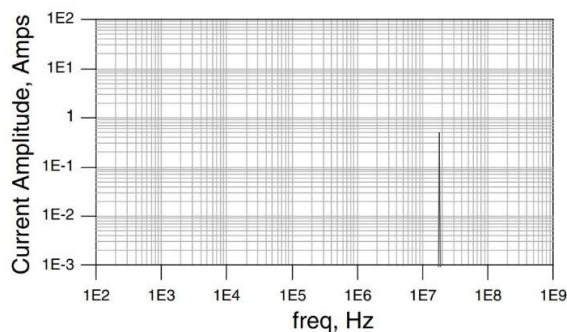
Први корак при пројектовању *PDN* је успостављање циљне импедансе (енг. *Target Impedance*). Ово мора бити одрађено посебно за сваки напонски ниво и за све чипове на плочи.

Ако претпоставимо да је струја којом се чип напаја синусоидалног облика, са вриједношћу 1 А од врха до врха, облик струје приказан је на слици 13. [1].



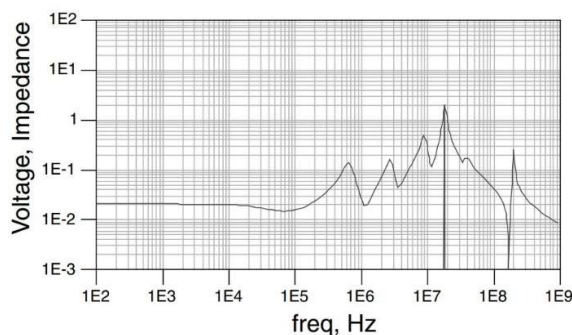
Слика 13. Облик струје, временски домен

Облик струје у фреквенцијском домену, приказан је на слици 14. [1].

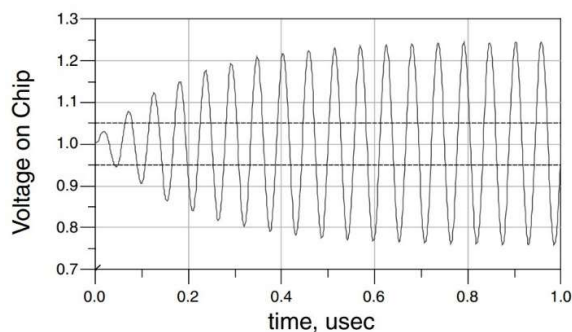


Слика 14. Облик струје, фреквенцијски домен

Кад струја овог облика тече кроз специфични профил импедансе *PDN*, долази до генерисања шума. За профил импедансе приказан на слици 15., генерисани шум приказан је на слици 16. [1].



Слика 15. Специфични профил импедансе PDN-a



Слика 16. Генерисани шум

Као што се може видјети на слици 16., за овакав специфичан профил импедансе PDN-a, генерисани шум је изван граница толеранције [1].

Максимална импеданса PDN-a, односно циљна импеданса, рачуна се на основу максималне импедансе која ће створити пад напона који ће остати у границама толеранције. Може се прорачунати формулом (1):

$$Z_{target} < \frac{V_{DD} \times ripple\%}{I_{transient}} \quad (1)$$

Гдје је:

Z_{target} – циљна импеданса, максимална импеданса PDN-a;

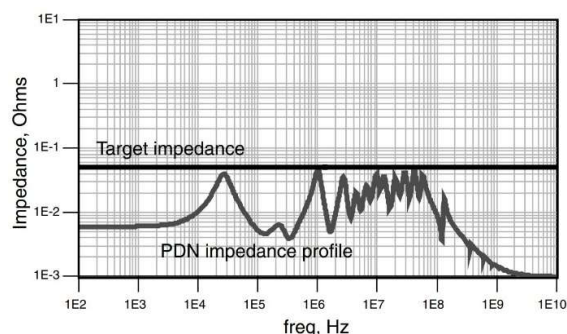
V_{DD} – напон напајања;

$ripple\%$ - дозвољено одступање односно толеранција напона напајања;

$I_{transient}$ – најгори случај транзијентне струје.

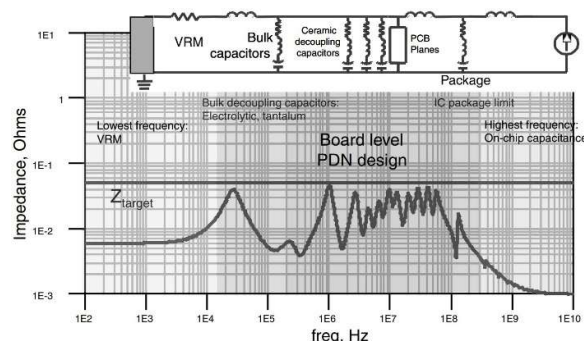
Уколико се PDN импеданса одржи испод циљне импедансе у цијелом фреквенцијском опсегу од интереса, генерисани шум ће и у најгорем случају бити у унапријед одређеним границама. Уколико је PDN импеданса много нижа од циљне импедансе, то значи да је PDN предимензионисана.

Примјер како треба да изгледа PDN импеданса у односу на циљну импедансу, приказан је на слици 17. [1].

Слика 17. *PDN импеданса у односу на циљну импедансу*

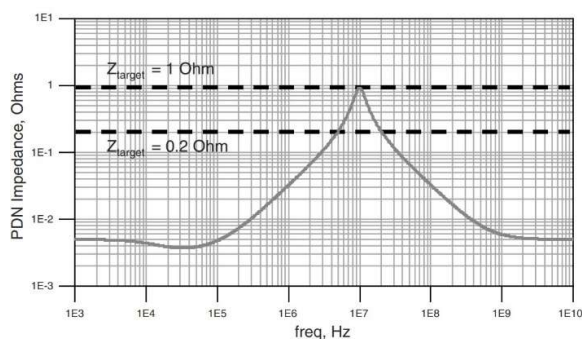
Поставља се питање од чега зависи *PDN* импеданса која може проузроковати неправилан рад чипова које *PDN* напаја и на који начин је могуће извршити њену корекцију уколико је то неопходно. Другим ријечима, шта је потребно урадити уколико *PDN* импеданса није испод циљне импедансе.

PDN импеданса може бити подијељена у пет региона, у зависности од тога који елемент доминантно утиче на њену вриједност, као што је приказано на слици 18. [1].

Слика 18. *PDN импеданса подијељена на фреквенцијске опсеге у зависности од тога који елемент највише на њу утиче*

Као што се може видјети на слици 18., на нижим фреквенцијама доминантан је утицај напонског регулатора. На нешто вишим фреквенцијама, у другом фреквенцијском опсегу, утицај електролитских и тантал кондензатора има највећи утицај. У опсегу изнад 1 GHz, доминантан је утицај самог чипа односно његове унутрашње капацитивности.

На нижим фреквенцијама, напонски регулатор и електролитски и тантал кондензатори обезбјеђују ниску импедансу, а на вишим фреквенцијама је то обезбјеђено капацитивношћу чипа. Уколико имамо *PDN* без раздвојних кондензатора, њена импеданса има облик приказан на слици 19. [1].



Слика 19. PDN импеданса без раздвојних кондензатора

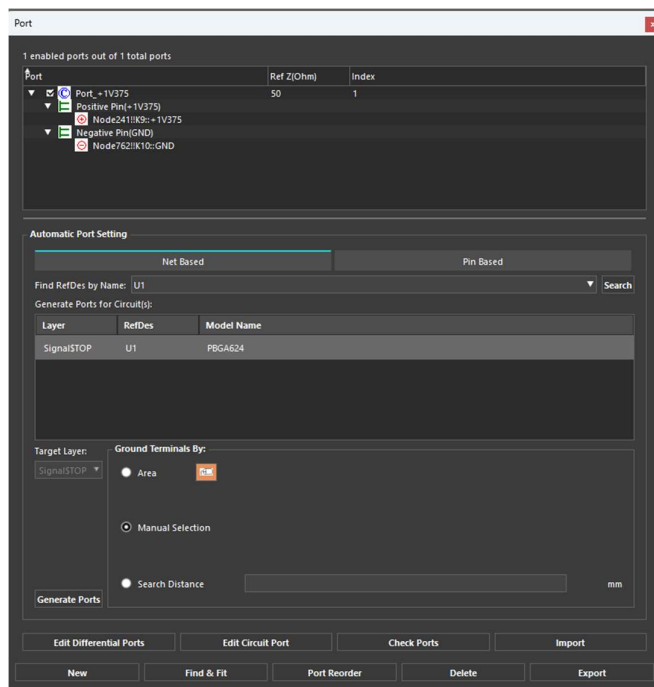
Уколико је циљна импеданса $1\ \Omega$, ова плочица ће радити и без додавања раздвојних кондензатора. Чак и у случају да је циљна импеданса $0.2\ \Omega$, уколико нема великих скокова вриједности струје у опсегу од $5\ \text{MHz}$ до $20\ \text{MHz}$ плоча ће и у овом случају радити исправно без раздвојних кондензатора. Међутим, како спектар струје чипа зависи од више фактора, не може се са сигурношћу тврдити да ће у сваком случају плоча радити исправно.

У случајевима кад је циљна импеданса $1\ \Omega$ или виша, дизајн штампане плоче и раздвојни кондензатори немају велику улогу. Међутим, кад је циљна импеданса нижа од $1\ \Omega$, потребно је пажљиво одабрати раздвојне кондензаторе и интегрисати их на плочу како би се добиле најбоље перформансе. Са добрим избором раздвојних кондензатора, њиховим постављањем на одговарајуће мјесто на плочи, као и добрим пројектовањем водова за напајање, могуће је добити PDN импедансу од свега пар $\text{m}\Omega$ [1].

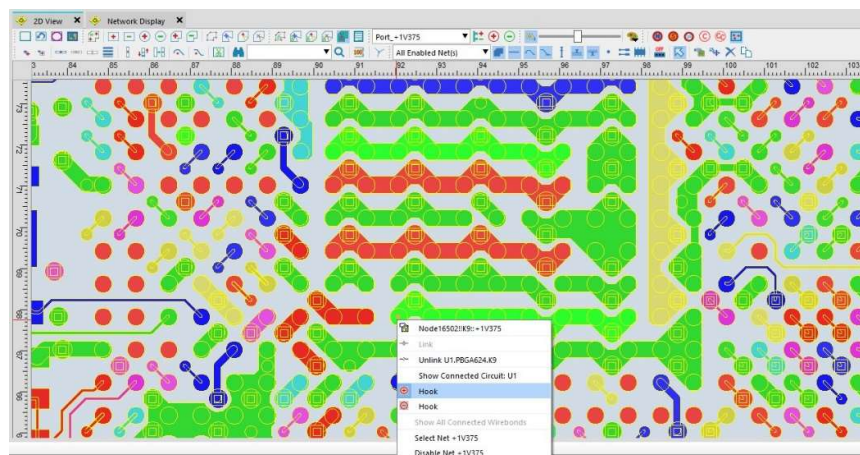
2.2 СИМУЛАЦИЈА *PDN* ИМПЕДАНСЕ

Прва и најједноставнија симулација се може одрадити само за плочицу. Другим ријечима, ово је симулација импедансе *коју види* чип када на плочи нису постављене остале компоненте.

Након што се покрене алат (*PowerSI*) и увезе фајл штампане плочице, потребно је подесити одговарајуће параметре. Прво је потребно подесити мјесто на плочи са којег се посматра импеданса. То се ради у прозору *Port* који се налази у менију *Setup*. У оквиру овог прозора, потребно је додати нови *port* као на слици 20. Да би се *port* исправно подесио, потребно је и пронаћи компоненту из чије перспективе се симулира импеданса. И у овом случају то ће бити *iMX6*, односно његова линија напајања за 1.375 V. Потребно је десним кликом миша на прикључак компоненте изабрати опцију *Hook* (плус) као што је приказано на слици 21.



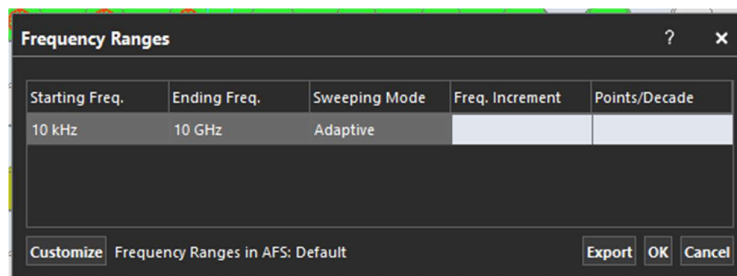
Слика 20. Креирање *porta*



Слика 21. Подешавање porta

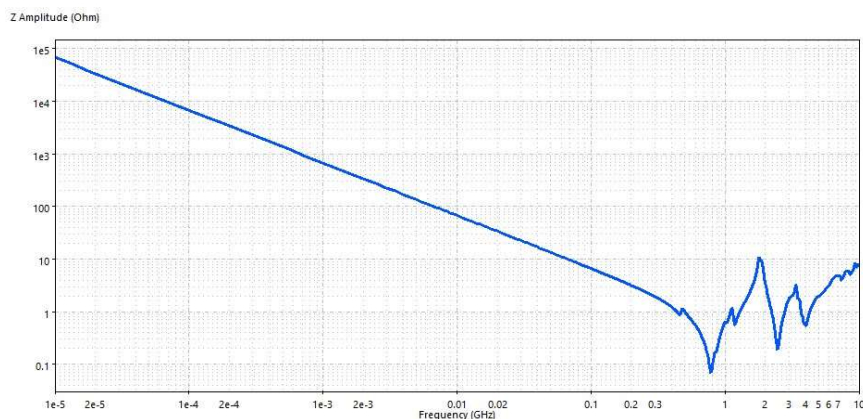
Аналогно се ради и за масу, одабере се најближи прикључак микроконтролера који је везан на масу и одабере се опција *Hook* (минус). Потребно је обратити пажњу да буде исправно одабран порт који се подешава (у овом случају *Port_+1V375*). На овај начин је потребно одабрати све прикључке микроконтролера за линију напајања од 1.375 V и додати их у *port*.

Други корак који је потребно одрадити је избор опсега фреквенције, и то се ради у пољу *Setup Simulation Frequencies* у подменију *Simulation Setup*. У овом случају биће одабран фреквенцијски опсег од 10 kHz до 1 GHz као што је приказано на слици 22. Након овог корака, може се покренути симулација избором опције *Start Simulation*.

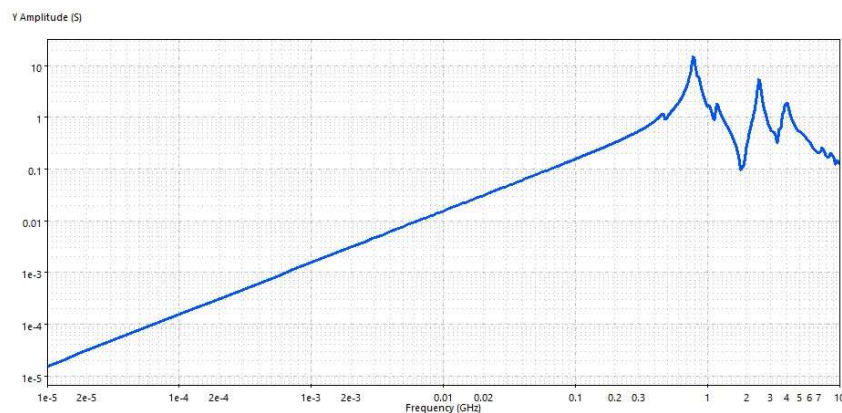


Слика 22. Одабир фреквенцијског опсега

Резултат симулације је *Z* (слика 23.) или *Y* (слика 24.) дијаграм у функцији фреквенције.



Слика 23. Z дијаграм



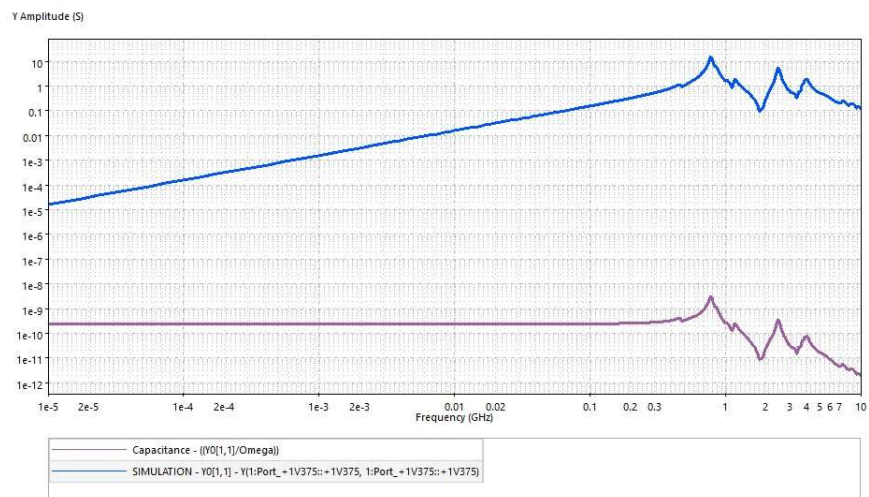
Слика 24. Y дијаграм

На претходним дијаграмима приказана је амплитуда. Осим амплитуде, могуће је приказати и фазу, реални дио, имагинарни дио, Смитов график, фазно кашњење и групно кашњење.

Ако претпоставимо да је импеданса капацитивног карактера, тада можемо рећи да важи формула (2):

$$C = \frac{1}{2\pi f} = \frac{1}{\omega Z} = \frac{Y}{\omega} \quad (2)$$

Манипулацијом Y дијаграма, могуће је добити и дијаграм капацитивности на следећи начин. Десним кликом на график, потребно је одабрати опцију *Expression Calculator*. У првом пољу изабрати $Y0[1,1]$, у другом пољу изабрати опцију за дијелење и у трећем пољу изабрати опцију *Omega*. Кликном на *Ok* добијамо још једну криву која представља капацитивност *PDN* и приказана је на слици 25.



Слика 25. График адмитансе и капацитивности PDN-a

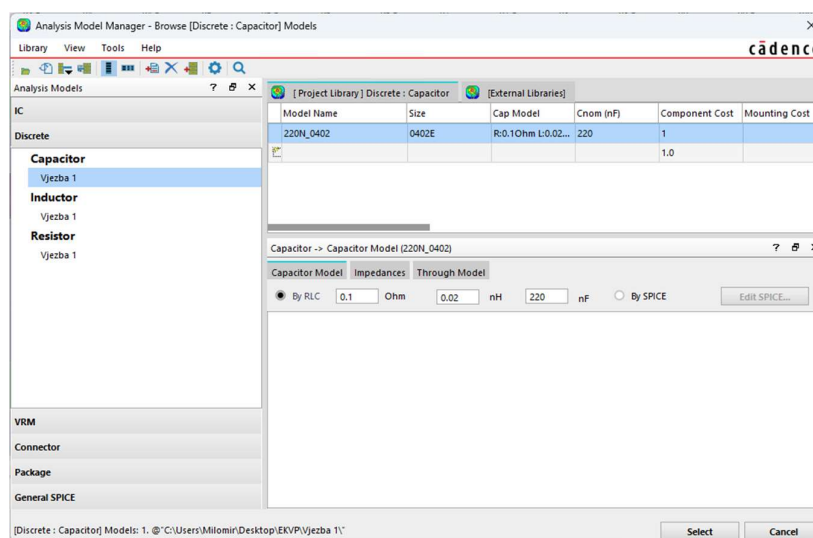
2.3 СИМУЛАЦИЈА ИМПЕДАНСЕ СА РАЗДВОЈНИМ КОНДЕНЗАТОРИМА

У најгорем случају, струја потребна за чип износи 6.1 А. Минимални напон при којем чип и даље исправно функционише је 1.1 V. Из ових информација и формуле (1) можемо закључити да вриједност циљне импедансе треба бити:

$$Z = \frac{1.375V - 1.1V}{6.1A} = \frac{0.275V}{6.1A} = 0.045\Omega$$

Са слике 23. видимо да је импеданса PDN нижа од циљне импедансе на врло уском опсегу фреквенција. Да би се импеданса поправила, односно била нижа од циљне импедансе, потребно је додати раздвојне кондензаторе. У овом пројекту су они већ убачени на штампану плочу па ће помоћу симулација бити утврђено да ли су кондензатори правилно испројектовани.

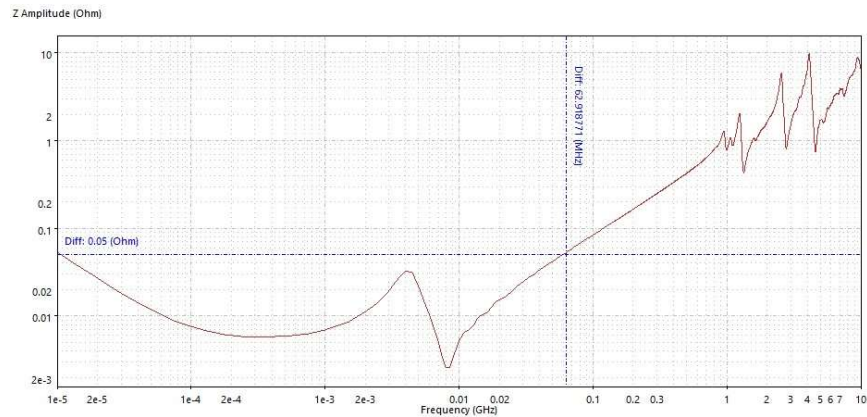
Потребно је укључити и моделе кондензатора у симулацију. Ако већ постоје модели кондензатора (односно ако су додати у *Allegro PCB Designer* алату), они се укључују у прозору *Assign Capacitor Models*. Уколико не постоје модели, потребно је креирати нове, избором опције *Browse Model -> Capacitor* у оквиру прозора *Component Assign Capacitor Models*. Изглед модела кондензатора од 220 nF приказан је на слици 26.



Слика 26. Модел кондензатора капацитивности 220 nF

На исти начин, као што је приказано на слици 26., могуће је направити модел и за све остале кондензаторе. Параметри који се мијењају су капацитивност, која је у овом случају означена са 220nF, али и паразитивна отпорност и индуктивност.

Покретањем симулације, добијамо импедансу која је приказана на слици 30.



Слика 27. Импеданса PDN са додатим раздвојним кондензаторима

На слици 30. су додати и курсори, са којих се може видјети да је импеданса *PDN* мања од циљне импедансе до фреквенције од 62.9 MHz. Ако упоредимо резултате симулације са слике 23. и слике 27., може се видјети да је разлика у импеданси драстична и да је она поправљена додавањем раздвојних кондензатора.