

1. ФОРМУЛИРОВКА НА ПРОБЛЕМА

Мултиядрените архитектури с общо предназначение от рода на *IA-32* и *Intel 64* в значителна степен зависят от възможностите на операционната система за създаване и унищожаване, изпълнение, взаимодействие и синхронизация на активните паралелни обекти. Докато архитектурата *XS1* на фирмата *XMOS* поддържа глобалния структурен паралелизъм на апаратно ниво. Това е основната причина предложените в работата структурни модели да се изпълняват в паралелната среда на платформата *XCORE/XC* на фирмата *XMOS*.

В първата точка на този раздел се дава необходимия минимум сведения за паралелната *SMT/TLP* архитектура *XS1*. Набляга се на връзката ѝ с паралелния изчислителен модел *CSP*.

Най-важните сведения за развойния кит *XC-2* на фирмата *XMOS*, използван в работата като примерна паралелна изпълнителна среда, са приведени във втората точка на раздела.

Третата точка е посветена на основните сведения от областта на квантовите изчисления. Разглеждат се дефинициите на квантов процесор и на квантовите вентили, използвани в работата: *I*, *X*, *Y*, *Z*, вентил на *Адамар*, *CNOT* вентил, управляван *Z* вентил.

В края на раздела се формулират целта и задачите на този етап от изследванията.