

# ВЪВЕДЕНИЕ

**В**одещ методологичен принцип в науката е изследванията да се насочват към основното, същественото противоречие на предметната област или конкретна нейна подобласт. Разбира се, на първо място се предполага да се открие водещото противоречие, чието разрешаване води до издигането на предметната област на следващо, по-високо ниво. При това не трябва да се забравя и вътрешната динамика и логиката на развитието - разрешаването на едни противоречия води неизбежно до появата на други.

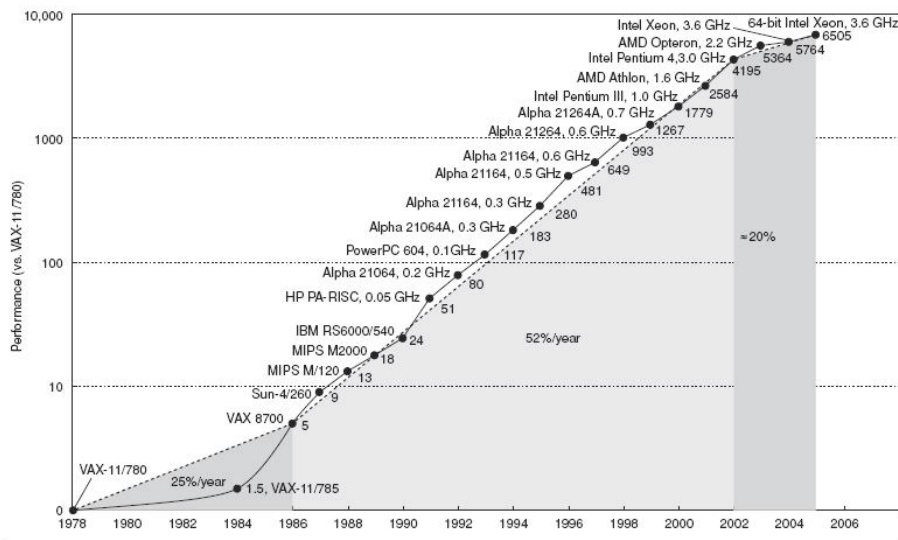
Последните 50 години от историята на компютърната индустрия са потвърждение на тази водеща научна теза. Например, в областта на компютърните системи и архитектури<sup>1</sup>, като част от компютърната индустрия, са известни множество противоречия, някои от които са:

- противоречието между апаратната и програмната реализация;
- противоречието между езиците за програмиране от едно ниво, както и между езиците за програмиране от различно ниво;
- противоречието между различните операционни системи;
- противоречието между семантиката на езиците от високо ниво и поддържаната от физическата машина семантика;
- противоречието между необходимостта от програмна съвместимост на ниво изпълним код с предходните поколения и необходимостта от усъвършенстване на архитектурата;
- противоречието между масовото разпространение на 32-bit софтуер и необходимостта от преход към 64-bit архитектури;
- противоречието между различните нива на поддръжка на паралелизма;
- противоречието между последователното мислене, последователните алгоритми, последователните езици за програмиране и съвременните архитектури с явен паралелизъм.

Някои от тези противоречия са преодоляни, други не. Съответно, някои от противоречията са временни, други - вътрешноприсъщи и

---

<sup>1</sup> Когато говорим за компютърната архитектура, тя трябва да се разглежда в триединството *“архитектура - езици за програмиране - операционна система”*.



Фиг. В1. Графика на развитието на производителността

постоянни. Някои са съществени в даден период от време, други - несъществени в този период.

От посочените противоречия несъществени в момента са противоречията между различните езици за програмиране, между различните операционни системи<sup>2</sup>.

Постоянно е противоречието между апаратната и програмната реализация, в частност - между различните нива на поддръжка на паралелизма<sup>3</sup>.

Анализът на развитието на компютърните системи и архитектури през последните няколко десетилетия позволява да се ориентираме в множеството противоречия и да отделим най-същественото от тях за съвременния етап: между последователното мислене, последователните алгоритми, последователните езици за програмиране и съвременните архитектури с явен паралелизъм. Противоречие, което може да се определи за третата особена точка или *третата сингулярност* в графиката на развитието на производителността.

В [Г.8] пионерите на RISC архитектурите Хенеси и Патерсън обръщат внимание на двете *особени точки* в графиката на развитието на производителността, показана на фиг. В1. Тези особени точки са свързани с промяната на наклона на графиката.

2 Не степента на експониране на даден въпрос пред масовия потребител определя неговото значение.

3 Постоянният характер на дадено противоречие в известна степен го притъпява.

Първата особена точка в средата на 80-те години се дължи на навлизането на *RISC* архитектурите и използвания от тях локален паралелизъм на ниво инструкции (*ILP*).

Втората особена точка, около 2003 година, отговаря на изчерпването на локалния паралелизъм и навлизането на структурните методи за повишаване на производителността – многоядрените архитектури, които са пример за *явен* глобален паралелизъм<sup>4</sup>.

В този контекст е полезно да се проследи графиката на развитието на производителността, привеждана в последните няколко издания на фундаменталния учебник на Хенеси и Патерсън по компютърни архитектури [Г.7, Г.8, Г.9].

Изводите на Хенеси и Патерсън се потвърждават и от други, независими източници. Например в [Г.12, Г.13] се посочва близка по вид и стойности графика. Прави се извод за изчерпването на прираста в производителността, който може да бъде получен със средствата на локалния паралелизъм на ниво инструкции<sup>5</sup>. *Конвейеризацията* на инструкциите, като основен елемент на *ILP*, се заключава в извличането на съдържащия се в последователните програми скрит паралелизъм. Този паралелизъм обаче е ограничен. И посочваните емпирични резултати доказват достигането на тези ограничения.

Намаляването на ефекта от *ILP* е практическо следствие на *принципа за намаляващия ефект от оптимизациите* (the law of diminishing returns). Този принцип отчита намаляването на ефекта от една и съща оптимизация в рамките на ограничена област.

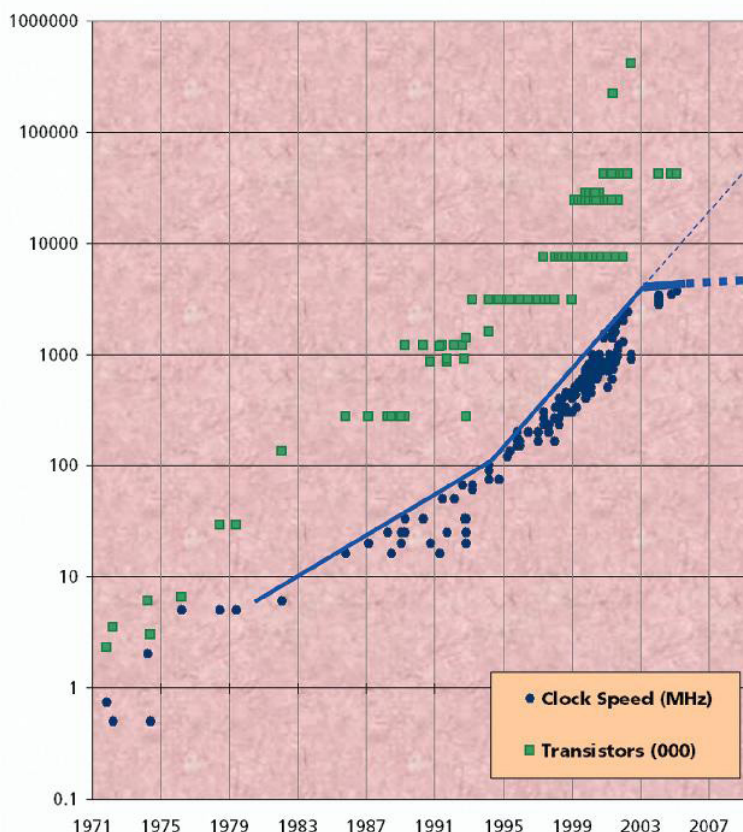
Някои от основните източници на ограниченията на *ILP* се разглеждат например в [Г.13]. Броят  $n$  на динамично извлечените за паралелно изпълнение инструкции от суперскаларните архитектури се ограничава от сложността на необходимата апаратна логика. Доказва се, че тази сложност е  $O(n^2)$ . Подобна е ситуацията и при *VLIW* архитектурите, където този паралелизъм се извлича статично, на етапа на транслацията.

От друга страна дълбочината на конвейерите на инструкциите, т.е. броя на стъпалата им, е в диапазона от 10 до 20. Увеличаването на този брой над 20 води до недопустимо нарастване на загубите от преходните процеси в конвейерните регистри, разделящи стъпалата. Нещо повече, опитът от използването на *NetBurst* архитектурата при *Pentium IV* (една от последователните машини с най-дълбоки конвейери) показва практическата невъзможност да се натоварят

---

4 За разлика от локалния паралелизъм, който по правило е *неявен*.

5 Изчерпването на *ILP* не означава, че този метод спира да се използва. Напротив, той служи като база за следващите степени на развитие и поддръжката му се счита за подразбираща се.



**Фиг. В2. Графика на изменението на тактовата честота на процесорите**

всички стъпала. Това е следствие на споменатото фундаментално ограничение на *ILP* – ограничения обем на скрития в рамките на последователните алгоритми паралелизъм.

На фиг. В2 е показана графиката на изменението на тактовата честота на процесорите през последните 30 години [Г.14]. И тук се забелязват двете особени точки от фиг. В1. Първата - около средата на 90-те години, се обяснява с рязкото намаляване на периода на машинния цикъл, следствие *конвейеризацията* на инструкциите<sup>6</sup>.

И докато първата особена точка в двете графики е изместена във времето, заради особеностите на влиянието на конвейеризацията върху производителността и тактовата честота, то втората особена точка съвпада по време и на двете фигури. По отношение на

<sup>6</sup> Конвейеризацията на инструкциите е основен метод за достигане целта на *RISC* архитектурите - максимално висока производителност. Така, с навлизането на този клас архитектури се разпространява и използването на конвейеризацията на инструкциите.

тактовата честота, тази особена точка се обяснява с достигането на *фундаментални физически ограничения* – крайната скорост на разпространение на електрическия сигнал (*“светлинната бариера”*) и ограничението в максималното количество отделяна топлина от единица площ на полупроводниковия кристал (*“топлинната бариера”*).

Ако например тактовата честота на процесора  $f_c$  е 5 GHz, то периодът на машинния цикъл  $t_c$  ще бъде 0,2 ns. Скоростта на разпространение на светлината във вакуум  $c$  е 300 000 km/sec, т.е. 30 cm/ns. Оттук, максималното разстояние, което може да се измине за периода на един машинен цикъл, е 6 cm. Разбира се, реалното разстояние, което може да се измине от електрическите токоносители в полупроводниковия кристал, е по-малко.

От друга страна, увеличаването на броя на транзисторите в интегралните схеми води до нарастване на утечните токове, а оттам – до по-голяма консумация. За да се избегне този ефект, с нарастването на броя на транзисторите не се увеличава тактовата честота, а паралелизма на структурата [Г.9].

Консумираната мощност  $P$  на CMOS VLSI схемите е функция на динамичния капацитет  $C$ , захранващото напрежение  $V$  и тактовата честота  $F$

$$P = C \times V^2 \times F, \quad (B.1)$$

където динамичния капацитет е правопрпорционален на броя на транзисторите в интегралната схема.

Предпоставка за развитието на съвременните паралелни архитектури е високата степен на интеграция на свръхголемите интегрални схеми (UVLSI, СГИС). Едновременно с това, нарастващата степен на паралелизъм е предизвикана от необходимостта да се преодолеят физическите ограничения върху тактовата честота и консумираната електрическа енергия, от ограниченията в размера на транзисторите, от ограниченията на локалния паралелизъм.

Основните предпоставки за интереса към квантовите изчисления са посочените ограничения на използвания класически последователен изчислителен модел, физическите ограничения на полупроводниковата технология, достигнатата степен в познанието за законите на квантово ниво.

Друг, не по-малко важен фактор, е вътрешноприсъщият на квантовите изчисления паралелизъм, който позволява да се реши въпросът за редуцирането на неполиномиалните алгоритми в полиномиални<sup>7</sup>. В основата на това решение е възможността на квантово ниво

7 Въпросът “ $P = NP$ ?” е един от фундаменталните за компютърната обработка въпроси [A.31].

едновременно да се обработва суперпозицията на всички стойности на входната величина. При това, *NP*-алгоритмите се редуцират в *P*-алгоритми, т.е. неефективните алгоритми с експоненциална сложност за класическите цифрови компютри се редуцират до ефективни полиномиални квантови алгоритми.

Преминаването от последователен към паралелен изчислителен модел изисква също промяна в методите и средствата на програмиране, в начина на мислене, което можем да определим като *третата сингулярност*.

+++

В представената работа се изследва възможността за структурно моделиране на основните квантови явления - поляризация, суперпозиция, сплитане, квантователепортация, залегналивосновата на квантовите изчисления. При това, паралелният структурен модел е тъждествен на структурата на квантовата верига, която извършва преобразуванията на вектора на състоянието. Основните градивни елементи на предложените паралелни структурни модели са активни (процеси, нишки, задачи) и пасивни (съобщения и канали).

За постигане на поставената цел се използва *SMT/TLP* изпълнителната среда *XCORE/XC* - съвременната реализация на абстрактната *CSP*-машина.

Паралелният изчислителен модел *CSP* е един от основните математически модели за описание на паралелни системи с разпределена памет [Б.2, Б.5]. Базира се на понятието *процес* като базова активна единица<sup>8</sup>. Всеки процес се изпълнява в локална защитена среда (обособен апаратен компютърен *възел*) и единственият начин за взаимодействие с останалите процеси е обменът на съобщения по физически *канали*.

Освен абстрактен модел на паралелните изчисления, *CSP* представлява и език за паралелно програмиране. В него са дефинирани оператори<sup>9</sup> за паралелна и последователна композиция на процеси, за недетерминиран избор, за взаимодействие между процесите и др.

Интересна особеност на *CSP* е наличието на физически реализации на описваната от него абстрактна паралелна машина. Първата реализация на *CSP*-машина е паралелната платформа Транспютър/OCCAM.

---

8 На абстрактно ниво *процесът* се определя като основната единица за декомпозиране активността на системата.

9 Допуска се операторите на *CSP* да се разглеждат също и като команди.

Паралелната платформа *XCORE/XC* е съвременната реализация на абстрактната *CSP*-машина, т.е. паралелна изпълнителна среда. Ядрото *XCORE* от фамилията *XS1* на фирмата *XMOS* поддържа глобален паралелизъм на микроархитектурно ниво: създаване/унищожаване, изпълнение, синхронизация и взаимодействие на паралелните процеси.

Фамилията *XS1* се програмира на езика *XC*-разширение на езика *C* с конструкции за явно управление на паралелизма, взаимодействието, събитията, вход-изхода. Това разширение представлява програмен интерфейс към поддържаните на микроархитектурно ниво механизми на глобалния структурен паралелизъм. В първия раздел на работата са приведени необходимите сведения за паралелната изпълнителна среда. Резюмирани са възлови понятия от областта на квантовите изчисления. Разгледани са основните *1-qubit* и *2-qubit* квантови вентили. Един от резултатите от този етап е изготвянето на достатъчно пълна библиография, подходяща за инженери в областта на компютърните системи и технологии.

Вторият раздел на работата е посветен на предложените паралелни структурни модели. На горното йерархично ниво, тези модели представляват оператор *par* за паралелна композиция. Прилага се вариантът му *placed par*, който позволява явното разполагане на отделните активни обекти (процеси, нишки, задачи) по физическите ядра на системата. Контролният пример в началото на раздела илюстрира тази особеност на изпълнителната среда.

Един от първите примери при изучаването на квантовите изчисления е явлението *поляризация* на фотоните. Компютърното моделиране на това явление се предшества от изготвянето на физически модел. Адекватността на предложения паралелен модел, базиран на класически вероятности<sup>10</sup>, е оценена чрез сравнение на резултатите му с тези от физическото моделиране.

Следващото разглеждано ключово явление е *суперпозицията* на квантовите състояния. Предложен и реализиран е моделът на интерферометъра на Мах-Цендер (Mach-Zehnder). Той представя и неприложимостта на класическите вероятностни алгоритми за моделиране на суперпозицията – квантова частица в суперпозиция не е просто в едното или другото възможно състояние с дадена вероятност, а едновременно в двете, независимо от разстоянието в маршрутите на двете състояния. При този модел се използва *1-qubit* квантов вентил на Адамар. Показани са три варианта на модела за проследяване на постепенното подобряване на адекватността му.

*Сплитането* (entanglement) е другото възлово за квантовите

---

<sup>10</sup> Използват се генераторите на случайни последователности, разработени на първия етап от изследванията [A.4].



изчисления явление, моделирано в работата. То е в основата на *квантовата телепортация* - единственият начин за пренос на квантова информация на разстояние, поради невъзможността за копиране на съдържанието на квантовите регистри. Предложен е предварителен паралелен структурен модел на квантовата телепортация, като освен вентила на Адамар е реализиран и *2-qubit* квантов *CNOT* вентил. Докато предните модели са завършени, този подлежи на развитие в два момента: сплитането като явление изисква допълнителни елементи, които на този етап от изследванията не са изяснени; процедурата за измерване състоянията на максимално сплитане (Bell state measurement) в момента е изпълнена като заглушка и предстои нейното по-нататъшно изясняване.

На някои от особеностите при работата с предложените паралелни модели и експерименталната им оценка е посветен третият раздел.

Работата се придружава от паралелния код на предложените структурни модели. Това позволява резултатите да се проверят от независими<sup>11</sup> изследователски групи, както и да се използват в изследвания, свързани с квантовите изчисления.

Не на последно място, разгледаният материал може да помогне на мислещия компютърен специалист в преодоляването на третата сингулярност.

---

11 Възможността за независима проверка и повторемост на резултатите е водещ методологичен принцип в науката,