

Hochschule Bremen
City University of Applied Sciences



Abschlusspräsentation ANS Experiment 14

Yannek Bäuning, Dustin Hövermann, Casper Stubbemann

1



Inhalt

- 1 Theorie und Motivation
- 2 Spezifikation
 - Simulation mit LTSpice
 - Simulation mit TINA TI
- 3 Messungen
- 4 Auswertung

2

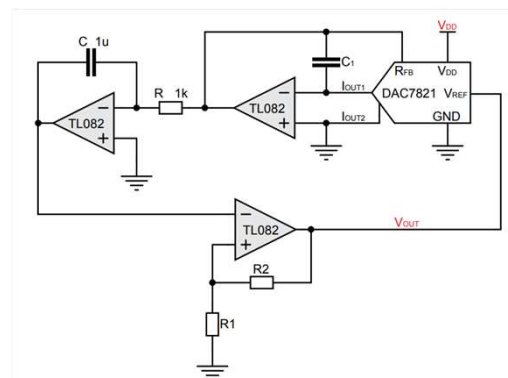
1. Theorie und Motivation

3

Aufgabenstellung und Motivation

- Mithilfe des DAC7821 soll ein Digitalprogrammierbarer Dreiecks- und Rechteck-Oszillator aufgebaut werden.
- Die Dreiecksspannung lässt sich am Ausgang der Operationsverstärker-Schaltung, welche als Integrator dient, abgreifen.
- V_{out} ist die resultierende Rechteckspannung am Ausgang des Komparators und Zeitgleich der V_{ref} für den DAC7821
- Die programmierbare Steuerung der Frequenz erfolgt in der Bildung eines analogen Stroms am Ausgang des DAC, die vom numerischen Code an seinen Eingängen bestimmt wird nach der Formel:

$$f = \frac{1}{4RC} \cdot \left(1 + \frac{R_1}{R_2}\right) \cdot \frac{\sum_{n=0}^{11} A_n \cdot 2^n}{4096}$$

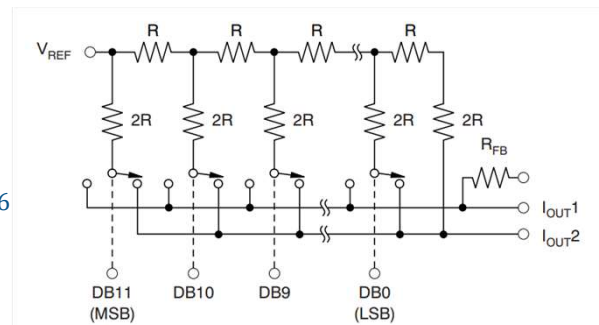


4

Ersatzschaltbild des DAC7821

- Der DAC7821 ist ein 12 Bit Digital-zu-Analog Umwandler mit Strom Output, dieser lässt sich auch als R-2R Netzwerk betrachten.
- An jedem Knotenpunkt fällt die Hälfte der Spannung ab:
 $\frac{V_{ref}}{2}, \frac{V_{ref}}{4}, \frac{V_{ref}}{8} \dots$
- Für die Stromausgänge I_{Out1} und I_{Ou} ergibt sich der Summenstrom aus den einzelnen Leitern:

$$I_{out} = \frac{V_{ref}}{R_{ges}} \cdot \frac{CODE}{2^{n_{Bits}}}$$
mit $R_{ges} = 10 \text{ k}\Omega$ und $2^{n_{Bits}} = 4096$
- Da V_{ref} eine resultierende Rechteckspannung ist, folgt für die Stromausgänge auch eine Rechteckform



5

2. Spezifikation

6

Spezifikationen

Der digital kontrollierbare Oszillator soll eine maximale Frequenz von 400 Hz erreichen können.

$$\text{Somit } f = \frac{1}{4RC} \cdot \left(1 + \frac{R_1}{R_2}\right) \cdot \frac{\sum_{n=0}^{11} A_n \cdot 2^n}{4096} =$$

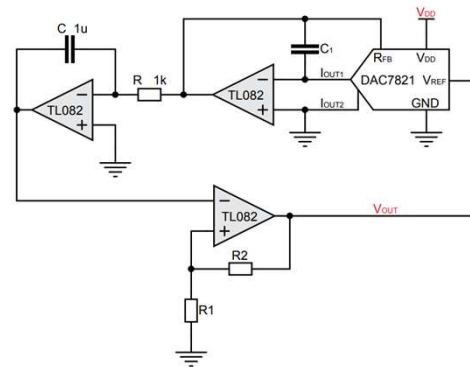
$$400 \text{ Hz} = \frac{1}{4RC} \cdot \left(1 + \frac{R_1}{R_2}\right) \cdot 1$$

Die Größen von R und C sind gegeben mit $R = 1 \text{ k}\Omega$

Und $C = 1 \text{ }\mu\text{F}$

$$400 \text{ Hz} = 250 \text{ Hz} \cdot \left(1 + \frac{R_1}{R_2}\right)$$

Daraus ergibt sich $R_1 = 0.6 \cdot R_2$

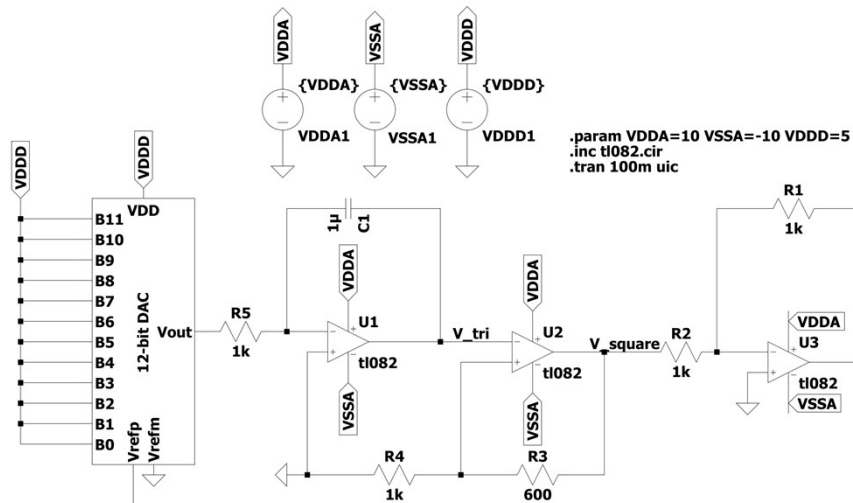


7

2.1. Simulation mit LTSpice

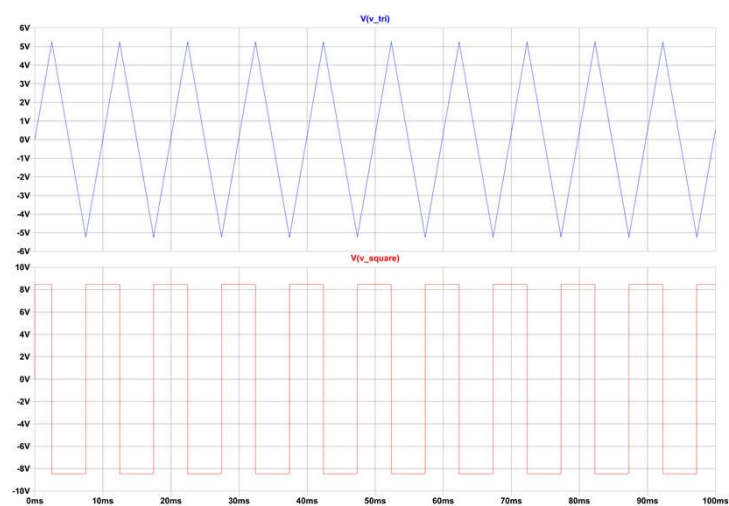
8

Schaltungssimulation



9

Simulationsergebnis von der Bitfolge 0100 0000 0000



10

Simulationsergebnis

Bitfolge	Berechnete Frequenz	Peak - Peak Output DAC	LTSpice	
			Simulierte Periodendauer	Simulierte Frequenz
1000 0000 0000	200 Hz	8.416 V	4.996 ms	200.160 Hz
0100 0000 0000	100 Hz	4.206 V	9.98 ms	100.200 Hz
0010 0000 0000	50 Hz	2.102 V	19.92 ms	50.200 Hz
0001 0000 0000	25 Hz	1.051 V	39.82 ms	25.113 Hz

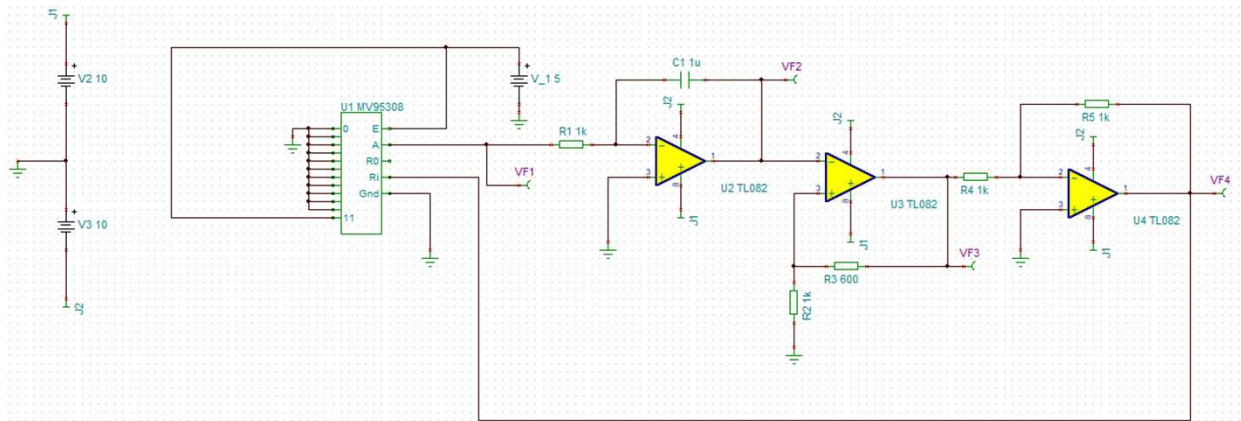
- Rechnerische Ergebnisse entsprechen den Simulationsergebnissen

11

2.2. Simulation mit TINA TI

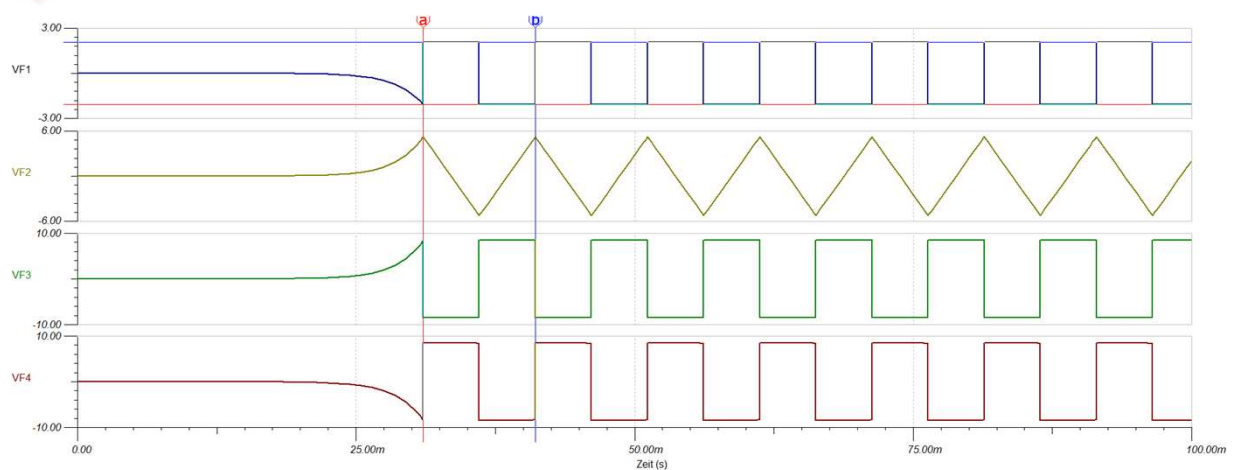
12

Schaltungssimulation



13

Simulationsergebnis von der Bitfolge 0100 0000 0000



14

Simulationsergebnis

Bitfolge	Berechnete Frequenz	Peak - Peak Output DAC	TINA TI	
			Simulierte Periodendauer	Simulierte Frequenz
1000 0000 0000	200 Hz	8.320 V	5.08 ms	196.98 Hz
0100 0000 0000	100 Hz	4.160 V	10.08 ms	99.23 Hz
0010 0000 0000	50 Hz	2.080 V	20.08 ms	49.8 Hz
0001 0000 0000	25 Hz	1.040 V	40.75 ms	24.54 Hz

- Rechnerische Ergebnisse entsprechen den Simulationsergebnissen

15

3. Messungen

16

Messaufbau

- Schaltung wurde auf dem ALSK-Pro realisiert
- C1 wurde mit 1pF gewählt
- Der Widerstand R1 = 600 Ω wurde als Reihenschaltung von verschiedenen Widerständen realisiert

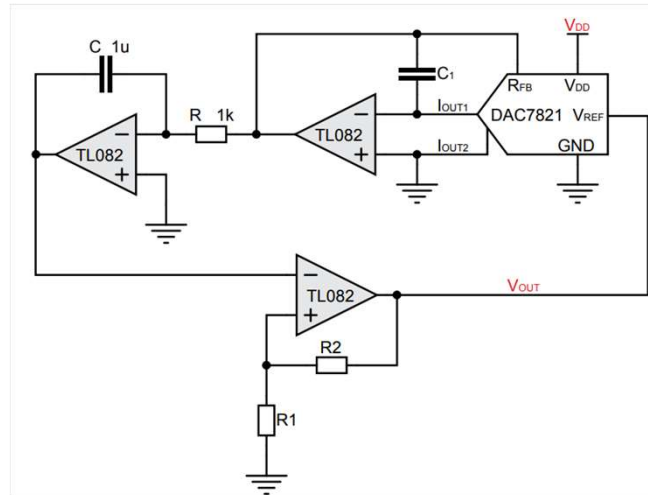
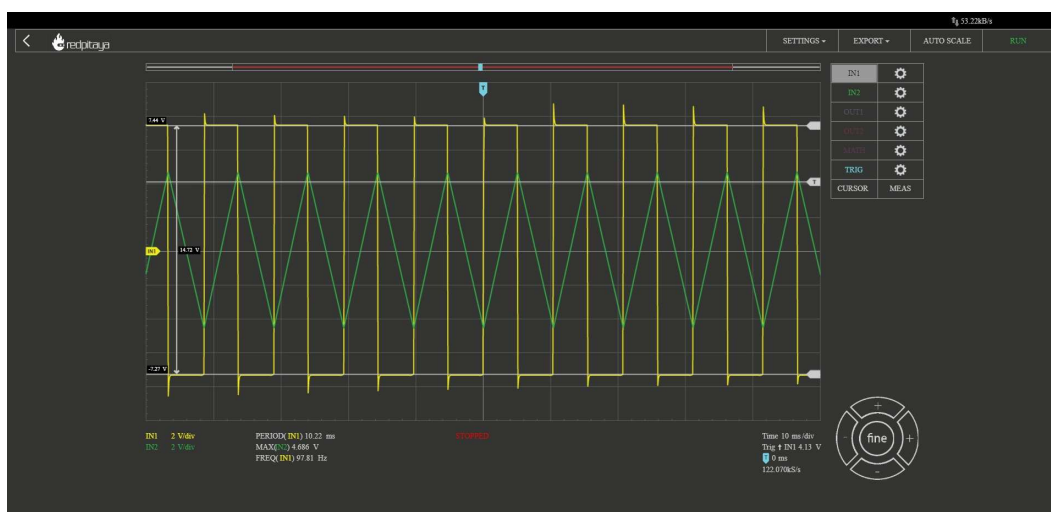


Abbildung: Schaltkreis aus der Anleitung

17

Messergebnis von der Bitfolge 0100 0000 0000



18

Messergebnis

Bitfolge	Berechnete Frequenz	Gemessene Periodendauer	Messung mit RedPitaya	
			Gemessene Periodendauer	Gemessene Frequenz
1000 0000 0000	200 Hz	5 ms	4.996 ms	200.160 Hz
0100 0000 0000	100 Hz	10 ms	9.98 ms	100.200 Hz
0010 0000 0000	50 Hz	20 ms	19.92 ms	50.200 Hz
0001 0000 0000	25 Hz	40 ms	39.82 ms	25.113 Hz

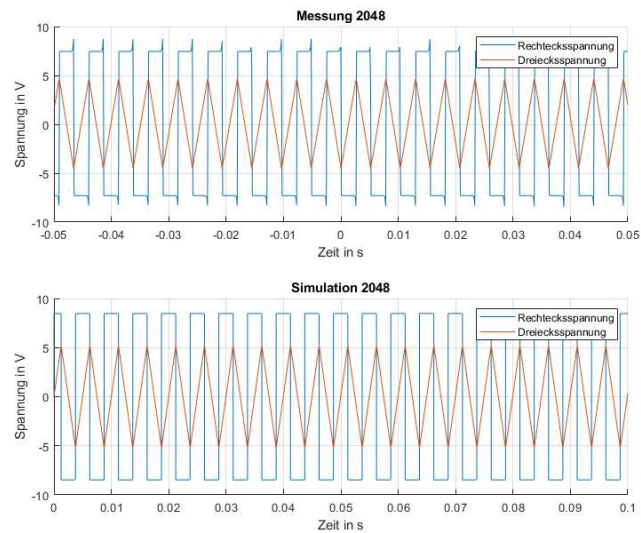
- Messwerte entsprechen den berechneten Werten

19

4. Auswertung

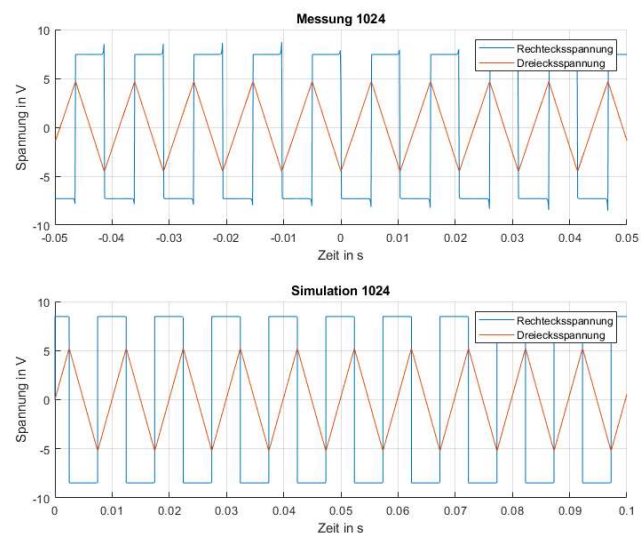
20

Gemeinsame Darstellung von Messung und LTSpice



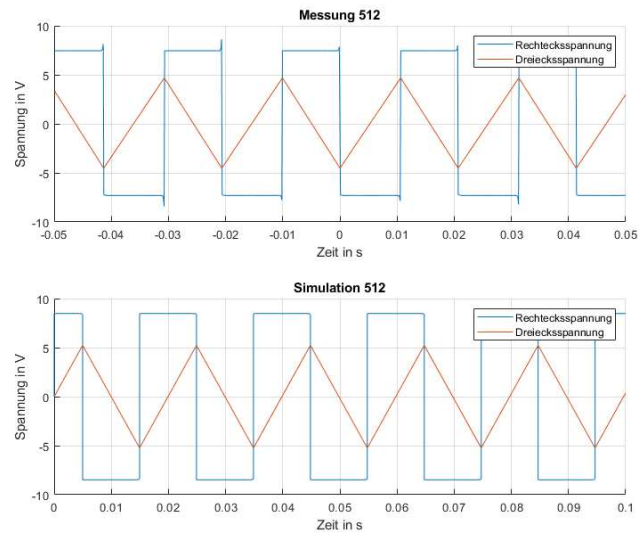
21

Gemeinsame Darstellung von Messung und LTSpice



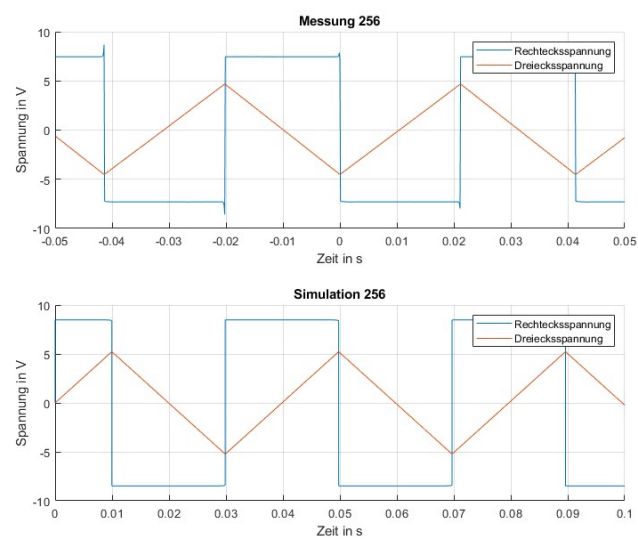
22

Gemeinsame Darstellung von Messung und LTSpice



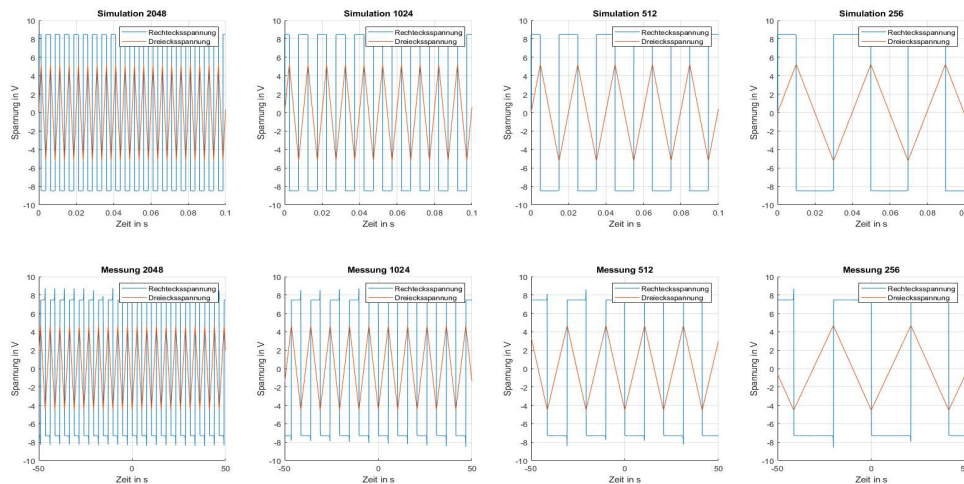
23

Gemeinsame Darstellung von Messung und LTSpice



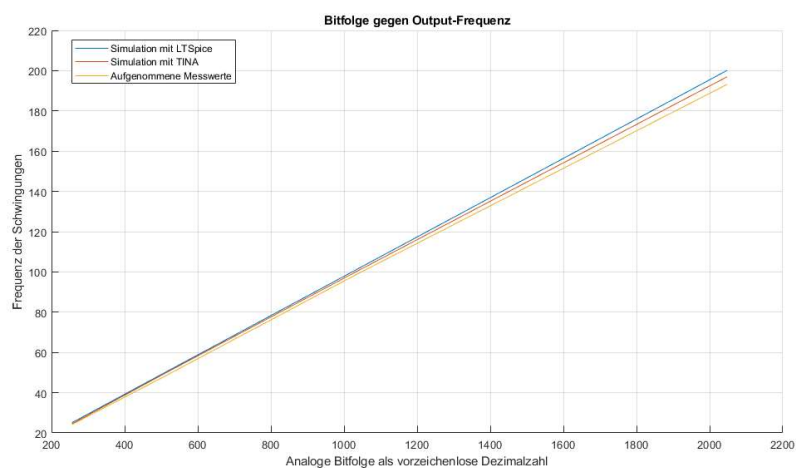
24

Gemeinsame Darstellung von Messung und LTSpice



25

Analoge Bitfolge gegen Frequenz



- Zusätzliche Darstellung als vorzeichenlose Dezimalzahl
- Alle drei Messreihen ergeben eine Gerade
- Die drei Geraden liegen sehr bei aneinander

26

Hochschule Bremen
City University of Applied Sciences



Vielen Dank!

Neustadtswall 30
D-28199 Bremen
T +49 421 59050
F +49 421 5905 2292
info@hs-bremen.de
hs-bremen.de