

Subject: **مقرن سری یازدهم درس**

معاری کامپیوتر

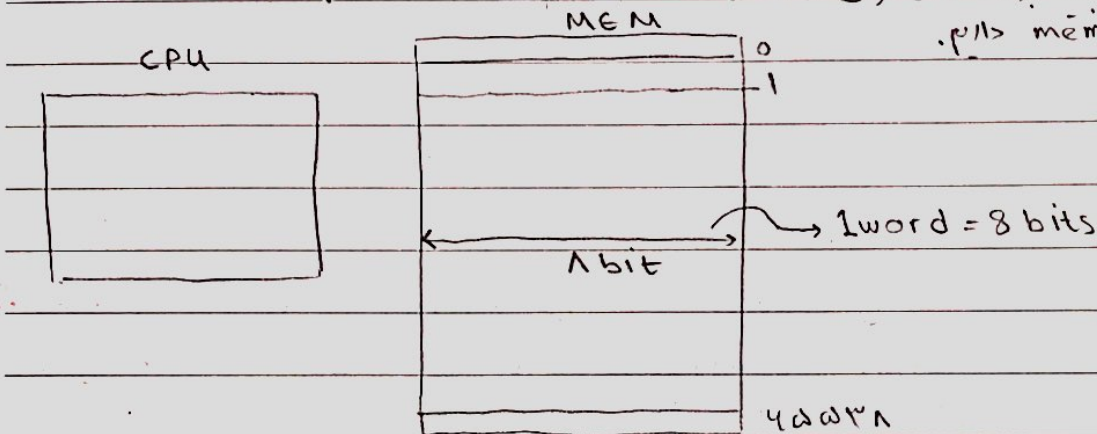
۱. فرمت کد یک کامپیوتر با ابعاد 45538×8 وجود دارد. دستورالعمل‌های موجود در این کامپیوتر به شکل **کلمه** هستند. هر کدام از بخش تشکیل شده اند. بیت غیر مستقیم، یک کد عملیاتی، یک کد ثبات برای تعیین یکی از ۱۶ ثبات عام منظوره و بخش آدرس.

الف) مشخص کنید که چند بیت برای هر یک از بخش‌های فوق لازم خواهد بود. با توجه به جواب چند عملیات مختلف را می‌توانیم با این کامپیوتر انجام دهیم؟

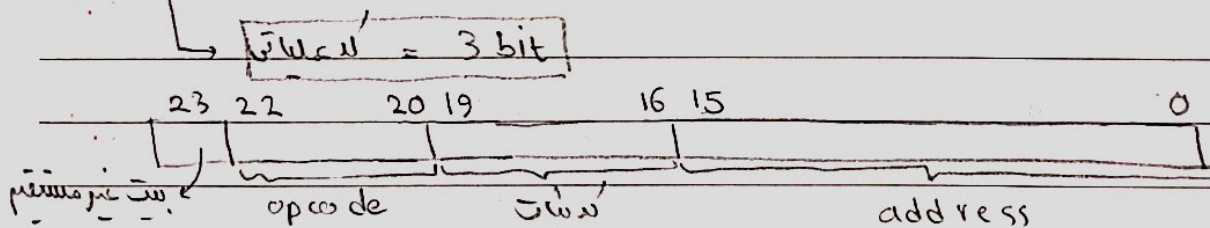
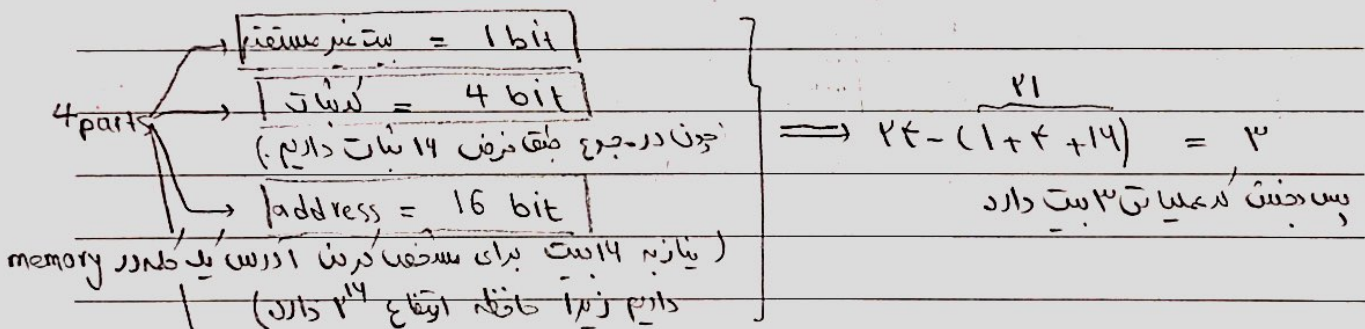
$$45538 = 2^{14}$$

بسیار به ۱۶ بیت برای مشخص کردن آدرس

کلمه در memory ۱۱ م.



$$\text{each instruction} = 3 \times 8 = 24 \text{ bits}$$



تعداد عملیات های قابل انجام $2^3 = 2 \times 2^3 = 8$ (زیرا بخش opcode مشخص کننده نوع عملیات است و ۳ بیت دارد و یک کد بیت نیز داریم).

Subject:

(ب) با توجه به اجزای حافظه مشخص کنید هر یک از بیت های AR ، IR ، PC ، DR و AC باید چند بیت باشند؟

$PC = 14 \text{ bit}$ ← program counter = PC ← به یک word از حافظه اشاره می کند.

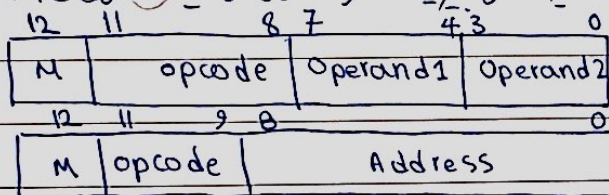
$IR = 44 \text{ bit}$ ← هر دستور العمل 1 word دارد هر word 4 bit است. ← instruction register

$AR = 14 \text{ bit}$ ← address register = AR ← از جنبه آدرس است به یک word از حافظه اشاره می کند.

$DR = 8 \text{ bit}$ ← data register = DR ← operand را در خود ذخیره می کند.

$AC = 8 \text{ bit}$ ← accumulator = AC ← از جنبه data است.

۲. در یک پردازنده دو نوع دستور وجود دارد. دستور نوع ۱ دارای دو عملوند از نوع بیت است و دستور نوع ۲ دارای یک عملوند از نوع حافظه می باشد. قالب های دستور العمل را به صورت زیر در نظر بگیرید (هر دستور العمل یک کلمه از حافظه است).



(الف) در چنین پردازنده ای برای هر کدام از قالب های دستور العمل، حالت تعداد عملیات حای می تواند داشته باشیم چند است (هر قالب چه تعداد رستری ۰ و ۱ مختلف می تواند داشته باشد)؟

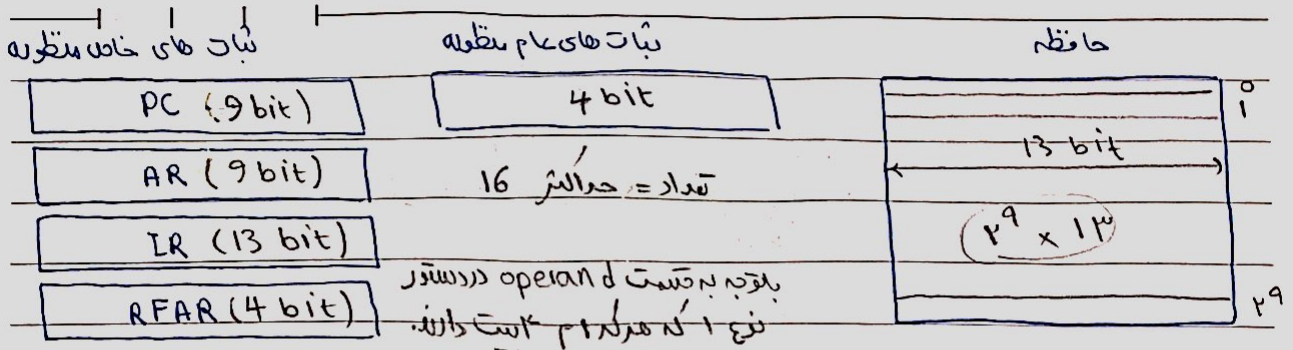
$$\underbrace{2^1}_M \times \underbrace{2^4}_{11-8} = 2^5 = 32 \quad \text{دستور نوع 1}$$

$$\underbrace{2^1}_M \times \underbrace{2^4}_{11-9} = 2^4 = 16 \quad \text{دستور نوع 2}$$

(ب) یک نمودار بلوکی از این پردازنده رسم کنید و نوع و تعداد بیت های حافظه را در آن نشان دهید. می توانید برای پاسخ به این بخش، تقویم زیر را کمک کنید.

IDEA

Subject:



- * هر کدام از دستوراتها 13 بیت است پس برای بیتی حافظه = 13 بیت.
- * بالاتر به سمت حافظه ای دستورالعمل نوع 2 که 9 بیت است نه به یک word از حافظه اشاره می کنند حافظه 2⁹ ریف دارد
- * RFAR به نشان می دهد که کدام نشان عام منظومه را نیاز داریم، از آن جایی که در دستور نوع 1 که عملوند از جنبه نشان هستند هر کدام 4 بیت دارند پس RFAR 4 بیت است
- 3. * دلیل انتخاب:
- 1. معماری RISC را پیشنهاد می کنیم. زیرا سرنیت می خواهد که هزینه ی کمی برای ساخت تجهیزات بپردازد و از طرف دستورات پیچیده را هم داشته باشد. از آن جایی که طراحی دستورات پیچیده در RISC نرم افزار صبر است نسبتاً به هزینه ی ساخت افزاینده می توانیم بپردازیم. بنابراین برای پیچیده ی نرم افزاری دستورات پیچیده را طراحی کنیم.
- * مزایا: تعداد نشان ها کم است، از آن است، تعداد کلاک هر دستور یک است، طراحی و قالب دستورات را ثابت است که باعث می شود طراحی آسان تر شود.
- * محدودیت ها: تعداد خط برنامه زیاد است، تعداد دستورات کابینا حافظه کم است، میزان استفاده از RAM زیاد است زیرا میزان حافظه ی میانی در RISC کم است؛ و.

- 2. معماری ISC را انتخاب می کنیم. * دلیل انتخاب: سرنیت می خواهد نوع معماری اندک باشد قابلیت این را داشته باشد که با حافظه به طور مستقیم کار کند و در معماری RISC تعداد دستورات کابینا حافظه کم است ولی در ISC زیاد است. از طرفی می خواهد که برنامه نویسی تا حد ممکن ساده شود که این امکان در RISC وجود دارد، زیرا RISC نرم افزار صبر است و دستورات پایه ی کم و محدودی دارد و برای نوشتن یک برنامه نسبتاً پیچیده به تعداد خط زیادی احتیاج داریم.

ادامه در صفحه بعد

IDEA

* محدودیت ها: در معماری CISC تعداد کلاک هر دستور زیاد و متغیر است، طول قالب دستور العمل متغیر است که خرابی طراحی را پیچیده می کند. به تعداد بیت زیادی نیاز داریم و از آن جایی که سخت افزار مورد نیاز هزینه ای آن بالاتر از RISC می باشد.

* مزایا: تعداد دستور العمل ها در CISC زیاد است و متنوع و از آن جایی که سخت افزار مورد نیاز است باعث می شود دستور خط برنامه کم شود و برنامه نویسی بسیار راحت شود. سیمه آدرس دهی در CISC زیاد و متنوع است و تعداد دستور العمل کار با حافظه نیز زیاد است. در CISC میزان استفاده از RAM کم است.

(۳) بین معماری RISC را انتخاب می کنیم. زیرا سادگی خواسته است که دستورات دینال بهایس بهایس انجام گیرند که در معماری RISC این امکان وجود دارد در CISC تعداد کلاک دستورات زیاد و متغیر است. از آن جایی که فضای زیادی برای اتصال به بسته وجود ندارد، معماری RISC مناسب تر است زیرا RISC حافظه میانی کم دارد و از RAM زیاد استفاده می کند. در نهایت که تعداد گذرگاه ها خواسته شده، تعداد گذرگاه ها در RISC به دلیل سادگی عملیات ها یک می باشد.

* محدودیت ها: تعداد خط برنامه زیاد است زیرا RISC نرم افزار مورد نیاز است، تعداد دستور العمل کار با حافظه کم است و از آن جایی که نرم افزار مورد نیاز است، تعداد خط برنامه زیاد است. (اندازه برنامه زیاد است).

* مزایا: از آن جایی که RISC نرم افزار مورد نیاز است سخت افزار کم دارد و هزینه ای آن نسبت به CISC کم تر است. تعداد بیت ها کم است و تعداد کلاک هر دستور برابر باید است، طراحی قالب دستور العمل ثابت است که باعث می شود طراحی آن آسان تر شود.

Subject:

امتیازی: ۴.

halt / توقف : این دستور ساز تا دستور بعدی را در RAM قرار داده و به نام halt نامیده می شود.
در این حالت برنامه به نام halt می شود و دیگر به خواندن دستور بعدی ادامه ندهد.

پریش منق : دستوری jump به معنای این است که آدرس n jump به دستور n ام (آدرس n در RAM) بروی سکت jump نادی در اینجاست که infinite loop می سازد که تا به نجات ادامه دارد؛ به ظاهر هیچ به سرعت conditional jumps می نامند یا به تکرار شدن سرگی و دیگر jump می کنند. negative jump هم یکی از آن ها است.
در دستور negative jump در صورتی که بیت negative در alu باشد (یعنی علامت نتیجه در alu منفی شده باشد) دیگر jump را انجام نمی دهد.