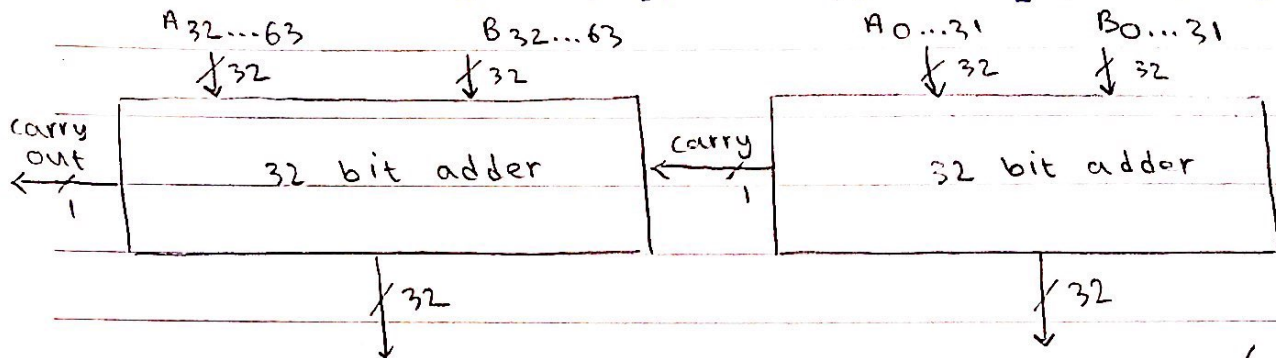


۱- فرض کنید با تعداد واحد 4 bit CLA می خواهیم یک جمع کننده 4 بیتی با در سطح ارجع کننده های CLA با حضور واحدهای RA در میان واحدهای CLA استفاده کنیم. آنرا تأخیر گیت های AND، OR، NOT برابر با Pns باشد، در بدترین حالت، تأخیر جمع کننده 4 بیتی را به دست آورید.

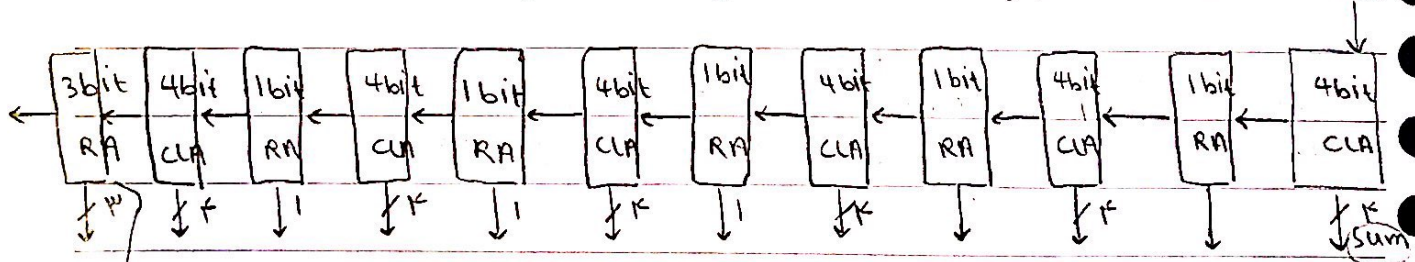


برای یک مازدول ۳۲ بسته :

از آنجایی که قرارگیری CLA ها، RA ها و پلی درمیان و شروع با CLA است پس حالت خنثی را در نظر می گیریم:

قبل از نوشتن حالات باید دقت کنیم که برای حاسبی تأخیر، سرانیم در کتاب CIA ها قدم اول حاسبی P_i ها و G_i ها را با هم می بینیم. P_i ها و G_i ها به طور دایره‌ای در میان d نه دایره سران Yns است انجام می شود پس برای حاسبی تأخیر $carry$ برای cia ها، تأخیر اولین cia را d می گیریم و بعد از آن d . (زیرا P_i ها و G_i ها در آن d اول حاسبی می آیند). برای RA ها هم سرانیم تأخیر $carry$ ، Ynd می باشد نه در اینجا $d = Yns$ است. حال، حالات مختلف امتحان می کنیم: (برای مازول ۳۲ بیت)

cin (1) : تعداد بیت های RA و 1 بیت



آخرین RA ، ۳ ست ، ۳ ست و نام ۳۲ ست و
پیشتر

$$r_d + r_d + (r_d + r_d) \times r + r_d + r_d = r_d = r_d \times r_{ns} = \omega_{ns}$$

بِقَوْلِهِمْ تَأْمِينٌ \rightarrow اطمینان

. Volleclan nels Jul Wd (1)

Forsum ← درآوردن RA ، یک زدن به پمپ ساق.

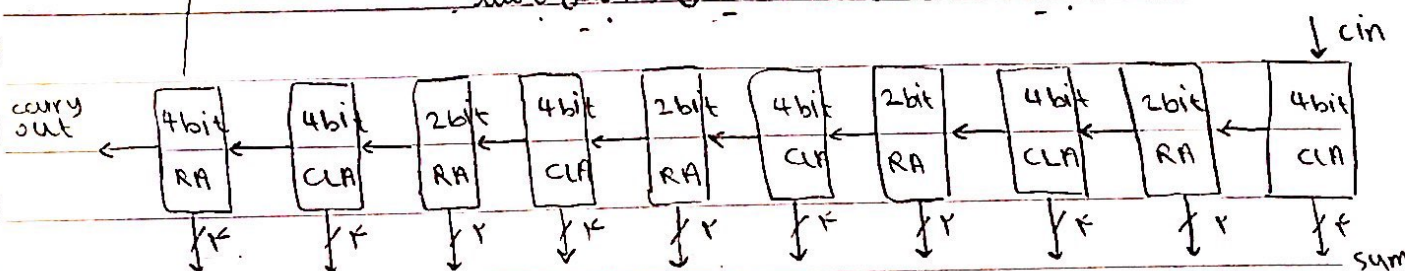
$\chi^2 = \chi^2_{\alpha} \chi^2_{NS} = \frac{\text{For sum}}{\omega_{NS}}$

Subject:

برای ۳۲ بیتی شدن آخرین RA، ۴ بیتی

Date:

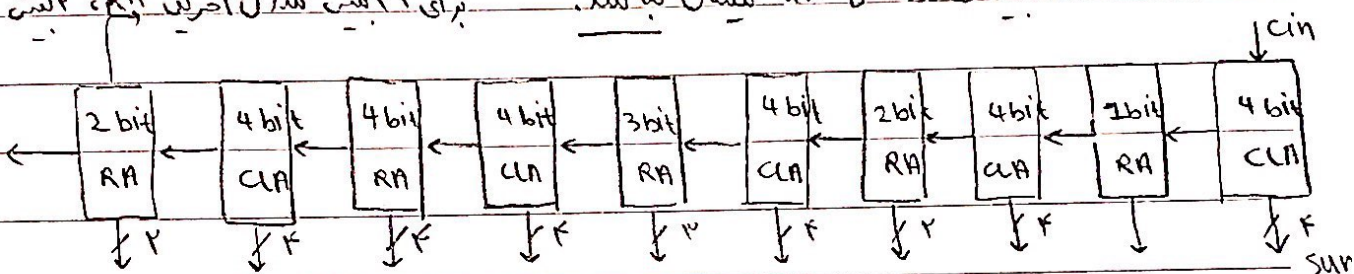
حالت (۲): تعداد بیت‌ها در RA ها یکسان و ۲ بیتی باشند



$$\text{Delay (carry)} = 1d + 1d + (2d + 1d) \times 3 + 2d + 1d = 10d = 10 \text{ ns}$$

بسیار با اثر است. تعداد بیت‌ها در RA ها یکسان و ۲ بیتی باشند.

حالت (۳): تعداد بیت‌ها در RA ها یکسان نباشد. برای ۳۲ بیتی شدن آخرین RA، ۲ بیتی می‌شود.



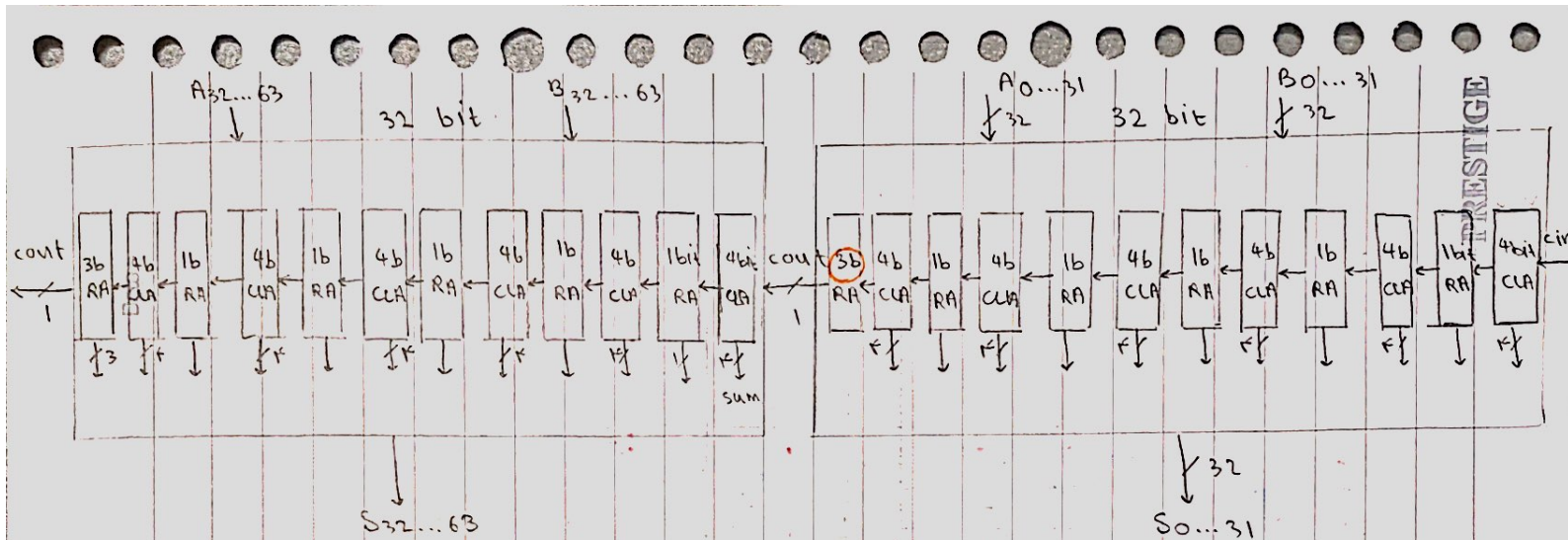
$$\text{Delay (carry)} = 1d + 2d + 2d + 1d + 2d + 4d + 2d + 1d + 2d + 1d = 10d = 10 \text{ ns}$$

این حالت هم بهینه نیست. به حالت ۱ راجع عنوان حالت بهینه انتخاب می‌کنیم.

به طور کلی از آن جایی که تأخیر carry در RA ها، از سرقتی تعداد بیت‌ها هست، باید کمترین تعداد بیت انتخاب شود. با این‌که اثر این بیت‌ها باعث کاهش تعداد RA ها می‌شود، ولی اثر این تأخیر در اثر افزایش تعداد بیت‌ها بسیار بیشتر است.

برای تأخیر sum، کاری است تأخیر carry را ابتدا به دست آوریم. زیرا در آخرین RA داریم و زمانی carry out آماده شود، ۲ ns قبل از آن sum آماده شده است.

PRESTIGE



(3)
تسلسله از 16 CLA 4 بیت، یک RA 4 بیت، یک CLA 4 بیت، یک RA 4 بیت
برای تأخیر 32 بیت

$\text{Delay}(\text{carry}) = 29d = 58 \text{ ns}$
 (حاصل شده از 16 مرحله)
 $\text{Delay}(\text{sum}) = 54 \text{ ns}$

تسلسله از 16 CLA 4 بیت، یک RA 4 بیت، یک CLA 4 بیت، یک RA 4 بیت
برای تأخیر 4 بیت (adder)

$$\text{Delay}(\text{carry}) = 29d + \left(\frac{1 \times 2d}{\text{CLA}} \right) + \left(\frac{1 \times d}{\text{RA 1 bit}} \right) = 4d = 8d = 114 \text{ ns}$$

$$\text{Delay}(\text{sum}) = 57d + 1d = 58d = 114 \text{ ns}$$

* توضیح: برای تأخیر sum به RA 3 بیت آخر و XOR نداشتن RA برای 2d است برای count 2d است
یک d از carry بیشتر است. (در شکل RA 1 bit نیز توان این مسئله را مشاهده کرد)

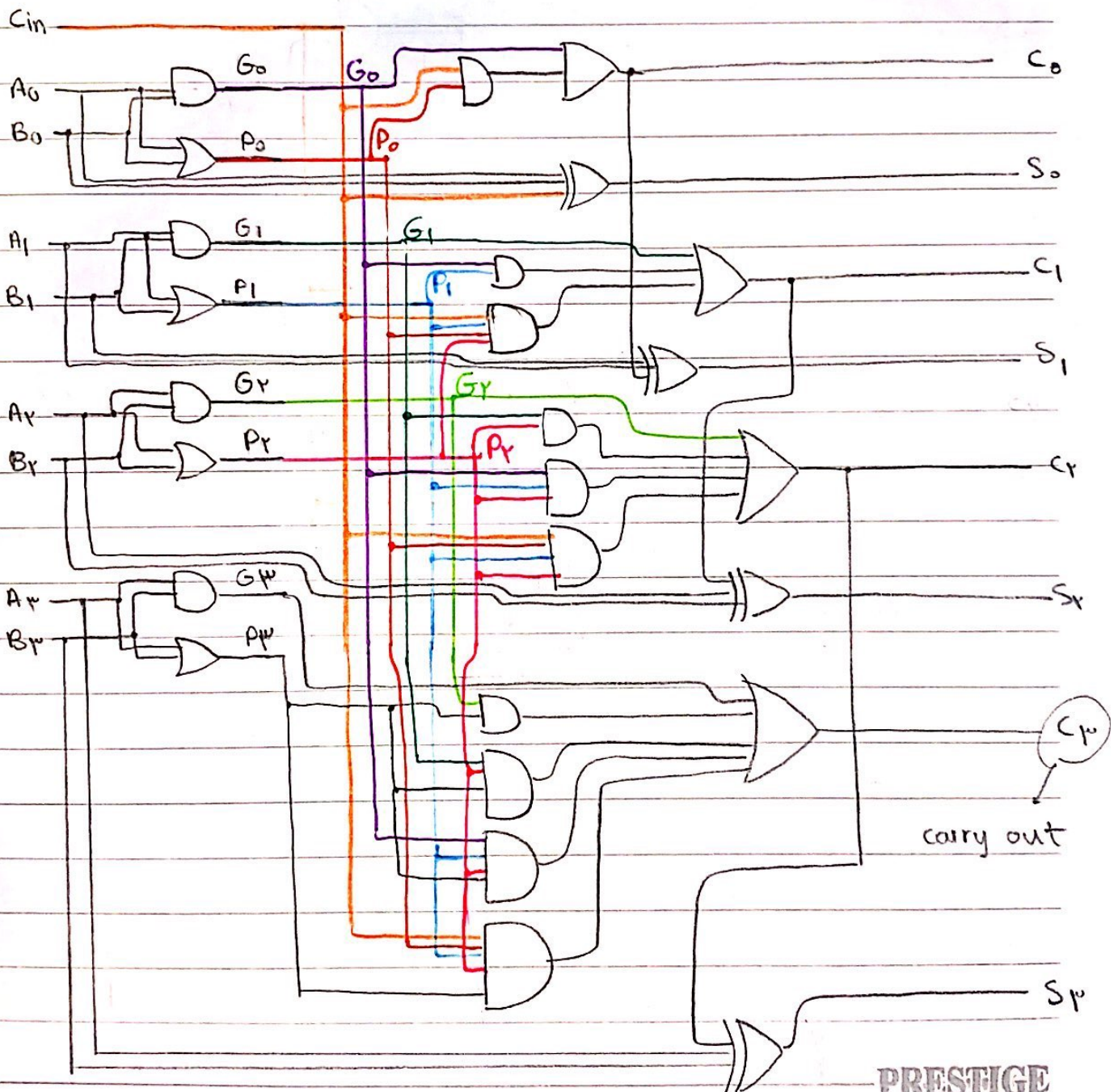
Subject:

Date:

$$* \begin{cases} G_i = A_i B_i \\ P_i = A_i + B_i \end{cases}$$

4bit CLA :

$$\begin{cases} C_0 = G_0 + C_{in} P_0 \\ C_1 = G_1 + G_0 P_1 + C_{in} P_0 P_1 \\ C_2 = G_2 + G_1 P_2 + G_0 P_1 P_2 + C_{in} P_0 P_1 P_2 \\ C_3 = G_3 + G_2 P_3 + G_1 P_2 P_3 + G_0 P_1 P_2 P_3 + C_{in} P_0 P_1 P_2 P_3 \end{cases}$$

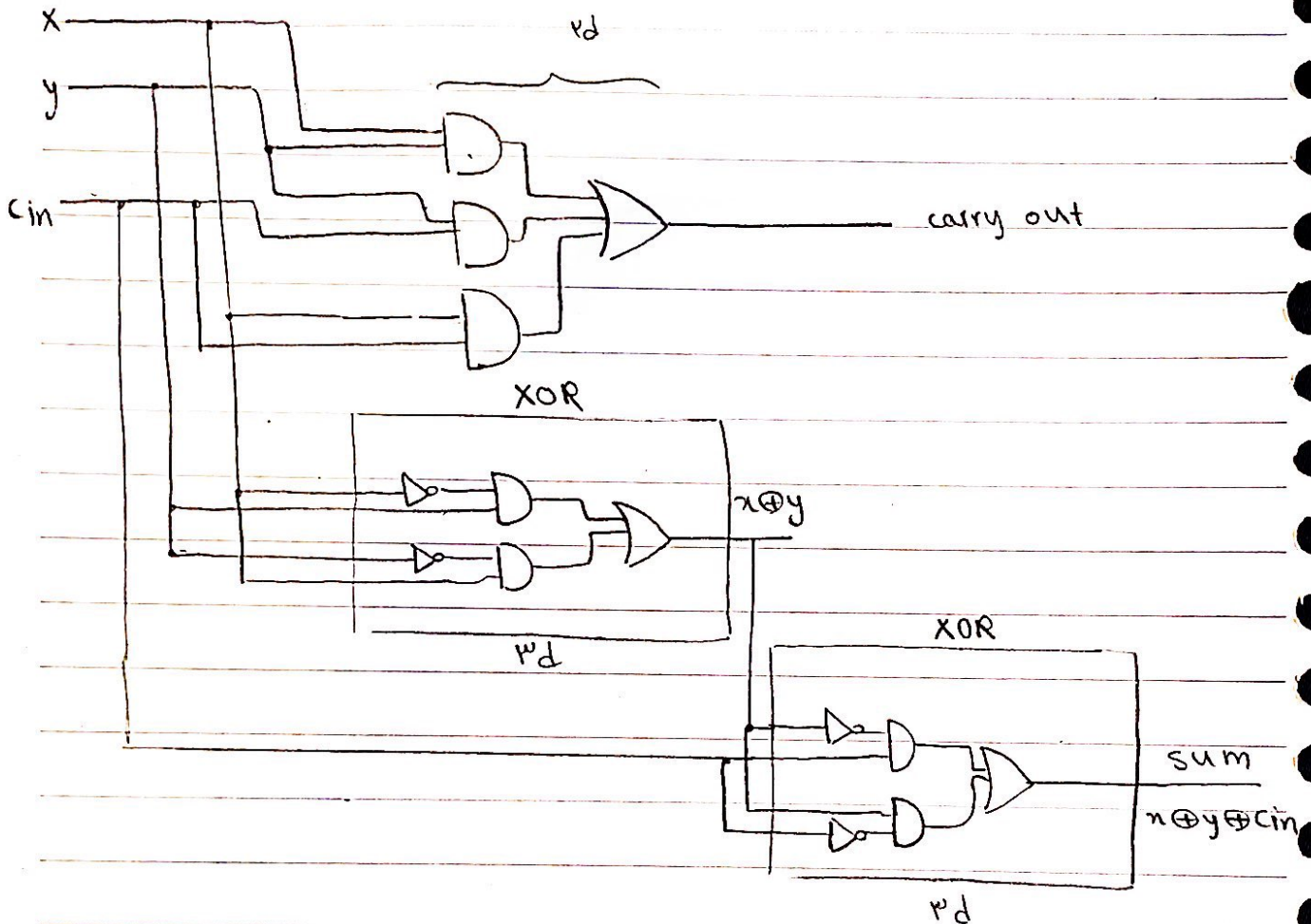


(K)

Subject:

Date:

RA کی نسبت سے 2-bit FA کی ساخت : FA



PRESTIGE

(5)