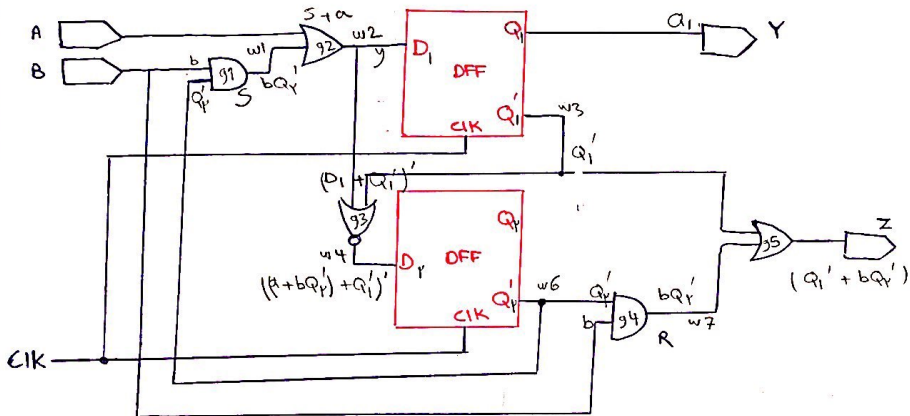
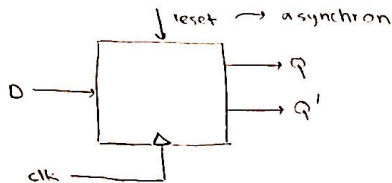


پیش‌گزارش آزمایشگاه مدارهای منطقی - آزمایش شماره ۹

اعضای گروه : مینا بیکه ۹۸۴۱۰۷۵

لایه برگشتن ۹۸۴۱۰۷۴



```

module dflop ( input rst, input clk, input din, output reg qout,
               output reg qbout);

```

```

always @ (negedge clk or posedge rst)

```

```

    if (rst == 1)

```

```

        begin

```

```

            qout = 1'b0;

```

```

            qbout = 1'b1;

```

```

        end

```

```

    else

```

```

        begin

```

```

            qout = din;

```

```

            qbout = ~din;

```

```

        end

```

```

end module

```

Trans. Aans

