

Hardware User Manual

AnyAIO Series
PCI-AI16HR V1.2



Product Information

Full information about other AJINEXTEK products
is available by visiting our Web Site at:
www.ajinextek.com

Useful Contact Information

Customer Support Seoul

Tel : 82-31-360-2182 Fax: 82-31-360-2183

Customer Support Cheunan

Tel : 82-41-555-9771 Fax: 82-41-555-9773

Customer Support Taegu

Tel : 82-53-593-3700~2 Fax: 82-53-593-3703



AJINEXTEK's sales team is always available to assist you in making your decision the final choice of boards or systems is solely and wholly theresponsibility of the buyer. AJINEXTEK's entire liability in respect of the board or systems is as set out in AJINEXTEK's standard terms and conditions of sale

Contents

1. 개요	1
1.1. 서론	1
1.2. 적용	2
2. 특징	3
2.1. 사양	3
3. 설치	5
3.1. 하드웨어 설치	5
3.2. 소프트웨어 설치	5
4. 구성	6
4.1. PCI-AI16HR보드의 블록다이어그램	6
4.2. 하드웨어 설명	8
4.2.1. PCI-AI16HR 보드의 주요 부분	8
4.2.2. LED 상태 확인	9
4.2.3. 외부 커넥터 핀 배열	11
4.2.4. External Trigger 입력단 회로	112
4.3. Address 할당 방식	13
4.4. Register Map	14
4.4.1. PCI-AI16HR 보드의 아날로그 입력단 레지스터 map	14
4.4.2. PCI-AI16HR 보드의 아날로그 출력단 레지스터 map	15
5. 액세서리 (옵션 품목)	18
5.1. 케이블 (PCI-AI16HR전용)	18
5.2. 단자대	19
5.3. 장치 결선	21
6. 주문정보(AnyBus Family)	22

Revision History

Manual	PCB	Comments
Rev. 1.0 issue 1.0	Rev. 1.1	2007. 2. 26
Rev. 1.1	Rev. 1.2	2007. 11.29
Rev. 1.2	Rev. 1.2	2009. 06.15

1. 개요

1.1.서론

PCI-AI16HR은 아날로그 입력 신호를 읽어 들일 수 있는 입력 16채널과 디지털 전압 입력을 아날로그 전압으로 변환하여 출력하는 2개의 출력채널을 가진 16-bit Resolution의 half-size 보드이다.

디지털 입출력이 상태의 값(스위치, 릴레이, 램프 등...) 즉 On, Off로 구분되는 정보를 받아들이거나 외부로 표현하는데 사용되고 있다면, 아날로그 입출력 보드는 아날로그 입력신호를 디지털 값으로 변환하여 읽어 들여 아날로그 값을 계측하거나 디지털 값을 아날로그로 변환, 외부 부하에 연속적인 값을 보낼 목적으로 사용 할 수 있다.

1.2. 적용

PCI-AI16HR은 외부의 아날로그 입출력 신호를 Interface 할 수 있는 것으로 공장 자동화 및 공장 기계 제어, 실험, 교육용 등에 이용할 수 있다.

- ▶ 자동 테스트 장비
- ▶ 장비 Interface
- ▶ 공정(처리) 제어
- ▶ 신호 분석
- ▶ R & D 계측
- ▶ 다중 채널의 데이터 수집 및 아날로그전압 출력
- ▶ 온도 모니터링과 제어
- ▶ 센서 감지 장치의 데이터 획득
- ▶ 기타 등등

2. 특징

2.1. 사양

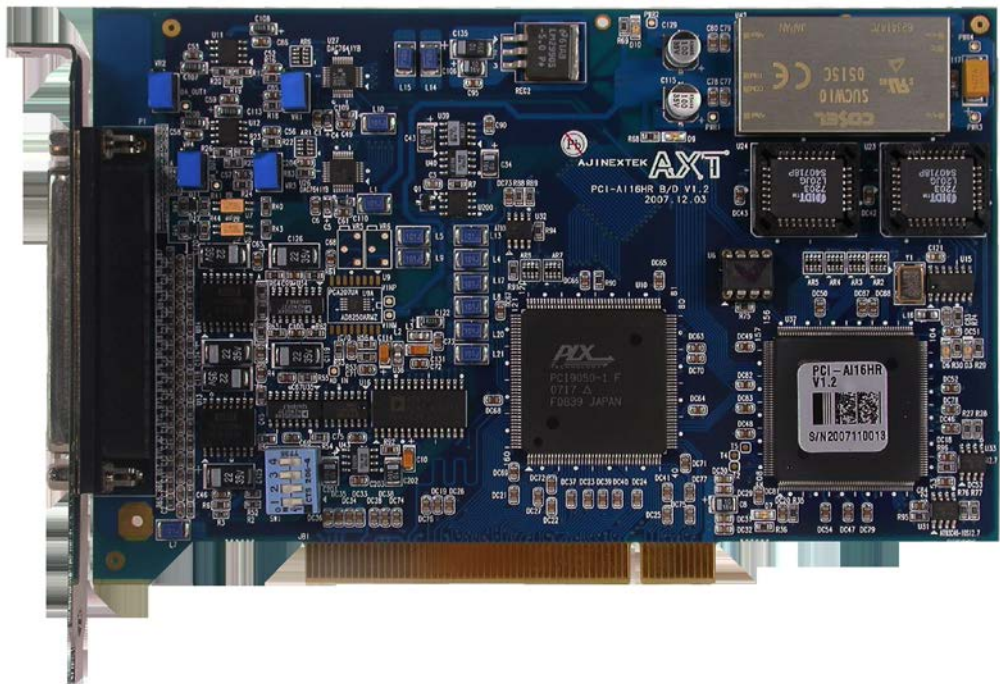


그림 1. PCI-AI16HR 보드의 사진

표 1. PCI-AI16HR 보드의 사양

항목	PCI-AI16HR
Form Factor	표준 PCI half size(short card)
Conformance	PCI Local Bus Spec. Rev. 2.1(32bit/33MHz)
AD Converter Chip	AD976
DA conversion chip	DAC7641
Channel	Input 16 Channel, Output 2 channel
Input/Output Range	±10V
Full-Scale Error Max	±10mV
Input/Output Mode	Single-Ended - input 16ch, Output 2ch
Sampling Frequency	100Ks/sec
Resolution	16-bit
동작 온도 범위	0 ~ +60°C

동작 습도 범위	80% 이하
동작 전원전압	5V, 허용 전압 : -0.3V to 7.0V
신호레벨	CMOS logic level : High (70% ~ 100%) Low (0 ~ 20%) TTL logic level : High (2.0V) Low (0.8V)
최대 소비 전류	5V, 1.2A

아날로그 입출력 보드인 PCI-AI16HR은 입력 Single-ended mode 16채널과 출력 2채널로 구성되어 있으며 분해능이 16-bit이다. 외부 전원을 사용하지 않고 내부의 5V 단일 전원으로 DC-DC 변환기를 이용하여 A/D, D/A를 구현하는 device에 전원을 공급한다. 그리고 A/D 변환을 위한 트리거 신호를 내부 타이머, 사용자 Software 그리고 외부 입력인 External trigger 기능을 이용할 수 있도록 제공하고 있다.

3. 설치

3.1. 하드웨어 설치

제품의 구성품을 확인한 후 다음의 순서에 따라 보드를 설치한다. 제품의 구성품은 PCI-AI16HR 보드와 옵션 케이블 및 단자대로 구성되어 있다.

- ① PC의 전원 스위치를 끄고 전원 플러그를 뽑는다.
 - ② 삽입할 PCI 슬롯(5V용 슬롯)을 선택한다.
 - ③ 선택한 슬롯을 사용하기 위해 슬롯의 bracket을 제거한다.
 - ④ 옷이나 몸에 있을지도 모를 정전기를 방전 시키기 위해 PC 케이스의 금속 부분을 손으로 접촉한다.
 - ⑤ 선택한 PCI 슬롯에 보드를 삽입한다. 보드 고정용 나사를 이용해 보드를 슬롯에 고정시킨다.
 - ⑥ 육안으로 제대로 설치되었는지 확인한다.
 - ⑦ PC의 전원 플러그를 꼽고 전원스위치를 켜서 시스템을 동작시킨다.
 - ⑧ 보드의 상단 및 하단부에 있는 전원 LED 3개가 모두 정상적으로 켜져 있는지 확인한다.
 - ⑨ 부팅이 정상적으로 이루어졌는지 확인한다.
 - ⑩ Windows XP 에서 부팅할 때 새 하드웨어가 검색되는지 확인한다.
 - ⑪ 하드웨어 드라이버 설치하는 OS별 다음과 같이 설정한다.
- 다음의 설치과정을 참조하여 하드웨어 설치를 완료한다.

Windows 2000, XP

하드웨어 설치에서 설치정보를 물으면, 설치파일(AXT_PCIB.inf)이 있는 위치(C:\Programs Files\EzSoftware\AXL\INF\AXT_PCIB.inf)의 경로를 지정한 후 선택한다.

3.2. 소프트웨어 설치

EzSoftware AXL 사용자 설명서를 참조하여 EzSoftware AXL을 설치한다.

4. 구성

4.1. PCI-AI16HR 보드의 블록다이어그램

PCI-AI16HR 보드의 블록다이어그램은 다음과 같다.

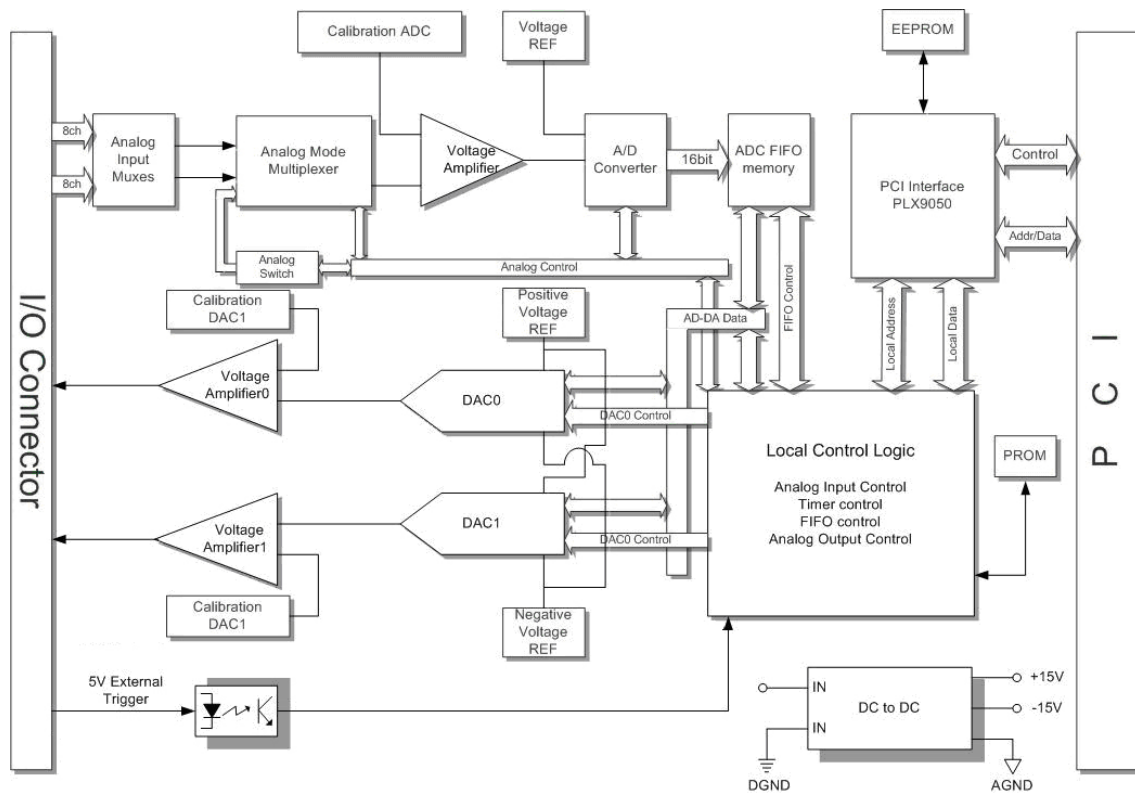


그림 2. PCI-AI16HR 보드의 블록다이어그램

표 2. PCI-AI16HR 보드의 사용 환경

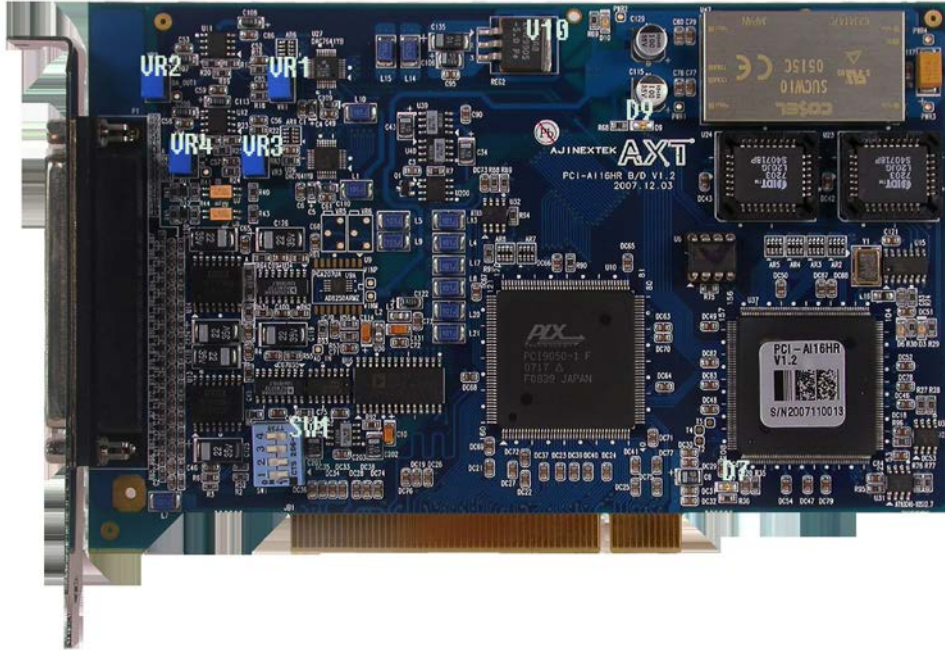
보드 치수	174.63×111 mm
시스템 버스	PCI Local Bus Spec. Rev. 2.1(32bit/33MHz)
필요 공간	1슬롯(DC 5V 지원 슬롯)
동작 전압	내부 전압: DC 5V
커넥터	1단의 37핀 D-sub Female 커넥터

그림 2에서 보듯이 PCI-AI16HR 보드는 입력신호의 데이터 획득방법은 16개의 입력채널을 스위치방식을 통하여 일정시간 간격으로 데이터를 획득하여 저장한다. 그리고 offset, gain의 미세조정을 위한 calibration 회로를 적용하고 있다. 또한 정확한 샘플링 주기를 구현하기 위하여 하드웨어 타이머를 적용하였으며, 보드와 PC간의 샘플링 데이터의 전송에서 발생하는 데이터의 손실을 방지하기 위하여 1K word에 해당하는 버퍼 메모리를 적용하였다.

그리고 아날로그 전압 출력을 위한 회로는 각 채널당 DAC 칩을 적용하였다. 정밀한 출력제어를 위한 reference 회로, offset 조정회로 그리고 gain 조정회로를 적용하였다.

4.2.하드웨어 설명

4.2.1.PCI-AI16HR 보드의 주요 부분



가변 저항 기능

VR1,3 : 각각 Output ch1,2의 offset value setting

VR2,4 : 각각 Output ch1,2의 voltage gain setting

LED 기능

D7, D9, D10 : 순서대로 5V, +15V, -15V power indication

SW1 기능

S1,2의 설정에 따른 기능

S1 \ S2	Off	On
Off	Voltage Input DAQ	X
On	X	X

S3,4의 설정에 따른 기능

S1 \ S2	Off	On
Off	X	X
On	X	Signal ended

그림 3. PCI-AI16HR 보드의 주요 부분

그림 3은 PCI-AI16HR 보드의 외부커넥터, 입력전압의 offset 조정자와 gain조정자, 출력전압의 offset 조정자와 gain조정자, 전원 LED 그리고 모드설정을 위한 SW1 등을 나타낸다.

SW1의 설정방법은 그림 3의 내용을 참조하기 바란다. 각각의 Offset 및 Gain조정자는 아래의 설명을 따라 수행하면 정확한 offset 및 gain을 조정할 수 있다.

4.2.1.2 출력신호의 정밀 조정 방법(표 3을 참조)

가. Offset 조정 - DVM을 이용 -- ()괄호는 2번 채널임

- ㄱ. 커넥터의 29번(27번) 핀 출력신호를 DVM의 ‘+’ 신호입력단에 연결한다.
- ㄴ. 커넥터의 28또는 30번 핀(DA_GND)에 DVM의 GND선을 연결한다.
- ㄷ. 당사에서 제공하는 EzConfig EzA0 agent 프로그램을 실행한다.
- ㄹ. 1번(2번) 출력채널의 출력 전압을 0V에 맞춘다.
- ㅁ. DVM을 이용하여 전압을 읽어 본다.
- ㅂ. 만약 출력전압이 0V이면 종료하고 아니면 아래의 과정을 수행한다.
- ㅅ. 그림 4에서 VR1(VR3)의 가변저항을 1 turn정도 왼쪽 또는 오른쪽으로 돌린다.
- ㅇ. 현재의 출력전압을 읽어 보아 값의 변화가 없으면 동일한 회전방향으로 ‘ㅅ’의 과정을 수행한다. 값의 변화가 발생하면 아래의 과정을 수행한다.
- ㅈ. 나중에 읽은 전압의 절대값이 더 크면 반대방향으로 조정자를 돌린다.
- ㅊ. 현재의 출력전압을 읽어 본다.
- ㅋ. 만약 전압이 0V가 아니면 ‘ㅈ’ 이하의 과정을 반복하고, 0V이면 종료한다.

나. Gain 조정 - DVM을 이용 - ()괄호는 2번 채널임

→ Gain 조정의 과정도 상기의 offset조정과 유사한 과정을 수행하게 되는데 그 절차는 다음과 같다.

- ㄱ. 커넥터의 29번(27번) 핀 출력신호를 DVM의 ‘+’ 신호입력단에 연결한다.
- ㄴ. 커넥터의 28또는 30번 핀(DA_GND)에 DVM의 GND선을 연결한다.
- ㄷ. 당사에서 제공하는 EzConfig EzA0 agent 프로그램을 실행한다.
- ㄹ. 1번(2번) 출력채널의 출력 전압을 9.9V에 맞춘다.
- ㅁ. DVM을 이용하여 전압을 읽어 본다.
- ㅂ. 만약 출력전압이 9.9V가 아니면 아래의 과정을 수행한다.
- ㅅ. 그림 4에서 VR2(VR4)의 가변저항을 1 turn정도 왼쪽 또는 오른쪽으로 돌린다.
- ㅇ. 현재의 입력 전압의 평균값을 읽어 보아 값의 변화가 없으면 동일한 회전방향으로 ‘ㅅ’의 과정을 수행한다. 값의 변화가 발생하면 아래의 과정을 수행한다.
- ㅈ. 나중에 읽은 전압의 절대값이 더 크면 반대방향으로 조정자를 돌린다.
- ㅊ. 현재의 출력전압을 읽어 본다.
- ㅋ. 만약 전압이 9.9V가 아니면 ‘ㅈ’ 이하의 과정을 반복하고, 9.9V이 종료한다.

4.2.1.2 입력신호의 정밀 조정 방법(표 3을 참조)

아날로그 입력신호의 offset 및 gain의 조정은 아날로그 출력의 offset 및 gain을 조정완료하고 EzSoftAXL을 종료 후 다시 시작하면 자동으로 조정이 완료된다. 이것은 보드를 초기화할 때 자동적으로 calibration을 수행하도록 되어 있다.

4.2.2.LED 상태 확인

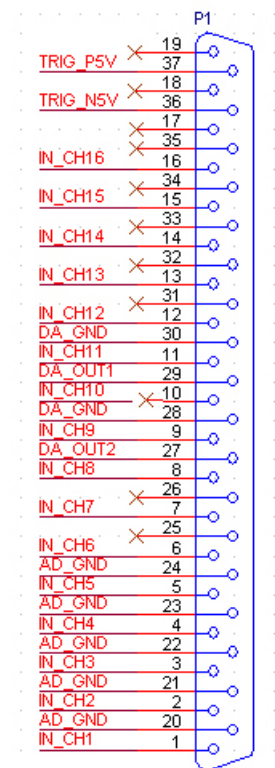
전원 LED는 보드의 전원 공급상태를 확인하기 위한 것으로, 그 내용은 그림 3에서 LED의 기능을 참조하면 된다.

4.2.3.외부 커넥터 핀 배열

PCI-AI16HR의 외부연결 커넥터는 D-SUB 37핀이다. 외부연결 커넥터의 핀 정의는 아래의 표 4와 같다.

표 3. PCI-AI16HR 보드의 외부커넥터의 핀 정의

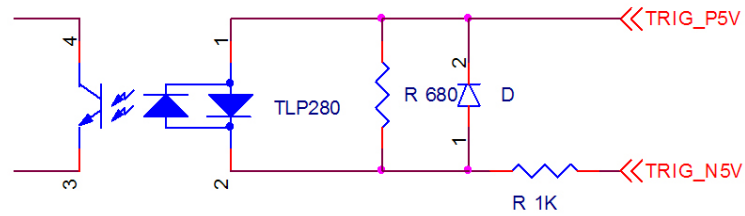
입 력		
이 름	핀번호	설명
IN_CH1	1	Analog Voltage Input ch1
IN_CH2	2	Analog Voltage Input ch2
IN_CH3	3	Analog Voltage Input ch3
IN_CH4	4	Analog Voltage Input ch4
IN_CH5	5	Analog Voltage Input ch5
IN_CH6	6	Analog Voltage Input ch6
IN_CH7	7	Analog Voltage Input ch7
IN_CH8	8	Analog Voltage Input ch8
IN_CH9	9	Analog Voltage Input ch9
IN_CH10	10	Analog Voltage Input ch10
IN_CH11	11	Analog Voltage Input ch11
IN_CH12	12	Analog Voltage Input ch12
IN_CH13	13	Analog Voltage Input ch13
IN_CH14	14	Analog Voltage Input ch14
IN_CH15	15	Analog Voltage Input ch15
IN_CH16	16	Analog Voltage Input ch16
AD_GND	20,21,22,23,24	ADC부의 Analog Ground
출 력		
DA_OUT1	29	Analog Output ch1
DA_OUT2	27	Analog Output ch2
DA_GND	28,30	DAC부의 Analog Ground
EXTERNAL TRIGGER		
TRIG_P5V	37	5V external trigger Positive voltage
TRIG_N5V	36	5V external trigger Negative voltage



4.2.4. External trigger 입력단 회로

External trigger단의 회로구성은 그림 4와 같다. 그림 4를 참조로 하여 외부에서 trigger신호를 입력하는 경우의 배선은 사용자의 trigger발생기의 회로에 맞게 결선하여 사용한다.

그림 5는 그 배선의 예이다.



5V 전압 레벨을 가진 External 신호 입력시

그림 4. External Trigger입력 회로

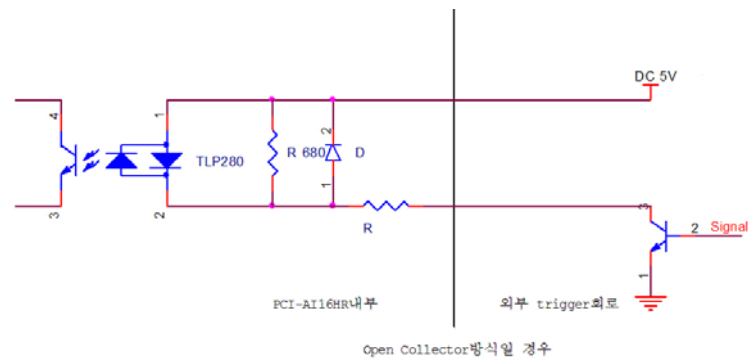


그림 5. External Trigger 배선 예

4.3. Address 할당 방식

하나의 PCI-AI16HR 보드에 할당된 메모리 영역은 64Kbyte로 이 영역은 PC의 ROM BIOS에 의해서 자동적으로 할당된 영역을 사용하므로 사용하는 시스템 마다 달라질 수 있다. 보드와 함께 제공된 EzConfig 프로그램을 사용하면 쉽게 사용되는 address를 확인할 수 있다. 또한 FindAXT.exe를 이용하면 현재 시스템에 장착되어있는 보드의 address, 슬롯 위치, 사용되는 IRQ등을 확인할 수 있다. 그림 6은 EzConfig 프로그램을 이용하여 PCI-AI16HR 보드가 시스템에서 사용하는 번지, 보드의 출하 번호, SUB 슬롯에 장착된 모듈 등을 확인하는 화면이다. 또한 정보보기 창을 통해 장착된 각 입출력 영역의 Address등을 확인할 수 있다. 아래의 그림은 PCI-AI16HR 보드를 EzConfig 프로그램에서 정보보기 메뉴로 확인 하는 그림이다. 정보 보기 다이얼로그 창에서 각 sub-tab을 누르면 입출력단의 address정보를 확인할 수 있다.

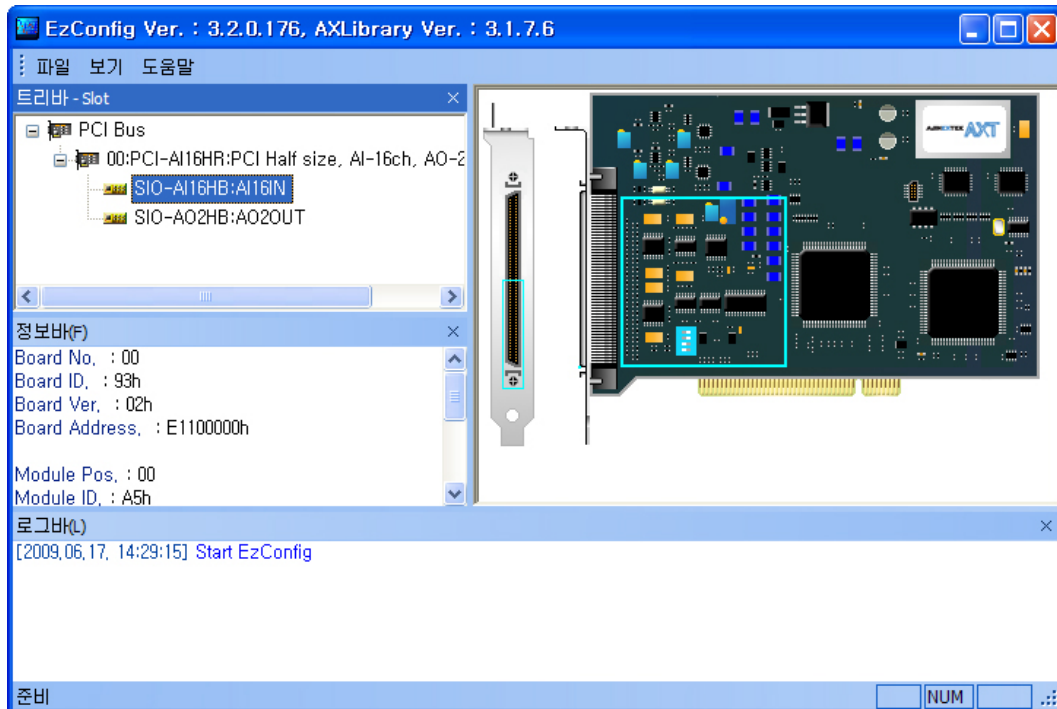


그림 6. EzConfig 프로그램을 이용한 PCI-AI16HR 보드의 정보보기 화면

4.4. Register Map

4.4.1. PCI-AI16HR 보드의 아날로그 입력단 레지스터 Map

표 5. 아날로그 입력단 레지스터 Map

Offset	이름	기능	길이	초기값
READ PORT				
00h	Preamble	Preamble Register	8 bit	B6h
02h	ID	ID Register	8 bit	A5h
04h	Version	Version Register	8 bit	00h
10h	ADC Multi-channel setting register	16개의 입력 채널 가운데 ADC를 할 채널들을 설정하는 레지스터 '1': select, '0': deselect	16 bit	0001h
12h	ADC Single-channel setting register	한 채널을 설정하여 ADC를 하는 경우 채널의 번호를 저장하는 레지스터	8 bit	0h
14h	ADC trigger control register	ADC의 trigger node를 설정하는 레지스터 '000': disable, '001': software '010': timer '100': external	3 bit	01h
16h	Sampling time register low word	32bit Sampling time의 하위 word를 저장하는 레지스터 sampling time = time / Fclk	16 bit	0h
18h	Sampling time register high word	32bit Sampling time의 상위 word를 저장하는 레지스터	16 bit	0000h
20h	Interrupt enable register	인터럽트 사용을 설정하는 레지스터 '1': enable, '0': disable	1 bit	00h
22h	Interrupt source register	'00': ADC done '01': Scan end '10': FIFO half '11': No signal	2 bit	02h
24h	Interrupt clear	Write signal	8 bit	
26h	Interrupt flag register	Interrupt가 발생원 표시 '00': ADC done '01': Scan end '10': FIFO half '11': No signal	2 bit	00h

30h	A/D buffer register	A/D 변환이 완료된 Data를 저장	16 bit	
32h	Conversion check Register	A/D 변환의 완료 여부를 확인	1bit	
36h	A/D FIFO register	A/D 변환된 값을 저장한 FIFO메모리 read address	16 bit	
38h	A/D FIFO status register	A/D 변환된 값을 저장하는 FIFO 메모리의 현재 상태를 저장한 register '001' : empty '010' : half full '100' : full	16 bit	0001h
3ah	FIFO clear	Write 신호에서 FIFO메모리를 clear 시킴		
3ch	A/D software trigger	Write 신호에서 Software trigger pulse를 발생시킴		
3eh	Output feedback S/W	High: IN_CH1으로 Output ch1 feedback Low: IN_CH1으로 외부 입력 전압입력	1bit	00h

4.4.2.PCI-AI16HR 보드의 아날로그 출력단 레지스터 Map

표 6. 아날로그 출력단 레지스터 Map

Offset	이 름	기 능	길이	초기값
READ PORT				
00h	Preamble	Preamble Register	8 bit	B6h
02h	ID	ID Register	8 bit	A5h
04h	Version	Version Register	8 bit	00h
10h	Ch0 read register	ch0 내부 register에 저장된 값을 읽는다.	16 bit	01h
12h	Ch1 read register	Ch1 내부 register에 저장된 값을 읽는다.	16 bit	00h
20h	Ch0 Read register	Ch0의 DA Register에 저장된 값을 읽어 온다.	16 bit	0h
22h	Ch1 Read register	Ch1의 DA Register에 저장된 값을 읽어 온다.	16 bit	02h
WRITE PORT				
06h	Software reset register	Active low를 하면 출력 전압이 0V가 된다. 모든 write register가 clear된다.	1 bit	0h
10h	Ch0 write register	Data를 ch0 내부 register와 DA 자체 register에 동시에 write하고, write가 완료되면 DAC에 전압이 출력 된다.	16 bit	0000h

12h	Ch1 write register	Data를 ch1 내부 register와 DA 자체 register에 동시에 write하고, write가 완료되면 DAC에 전압이 출력 된다.	16 bit	0000h
-----	--------------------	---	--------	-------

상기의 표5와 6의 Register에 쓰기와 읽기의 timing도는 아래의 그림 7,8와 같다. 그림 7,8에서 보이는 timing 관련 용어의 정의는 아래에 설명된 바와 같다.

ADDRESS(LA2 ~ 16, LADO ~ 15) : PCI-AI16HR의 제어관련 내부레지스터를 접근할 수 있다.

/CS(/CS0) : PCI-AI16HR에서 아날로그 입력부와 출력부를 선택하는 신호모듈 선택 신호로써 이 신호가 로직 레벨 'LOW'일 때 입력부의 레지스터를, 레벨이 'HIGH'일 때 출력부의 레지스터를 접근할 수 있다.

/RD : PCI-AI16HR의 레지스터의 값을 읽을 때 /RD신호를 LOW로 하며, High로 변하는 동작에서 Host의 Data bus에 레지스터 값이 latch 된다. 아래 그림6은 /RD 신호에 대한 타이밍을 보여주고 있다.

/WR : PCI-AI16HR의 레지스터에 값을 입력할 때 /WR 신호를 LOW로 만든다. 아래 그림7은 레지스터 쓰기 동작의 타이밍이다.

DATA (LADO ~ 15): 16비트의 Tri-state 양방향 데이터 버스로 Host(PC)의 Data bus와 접속한다.

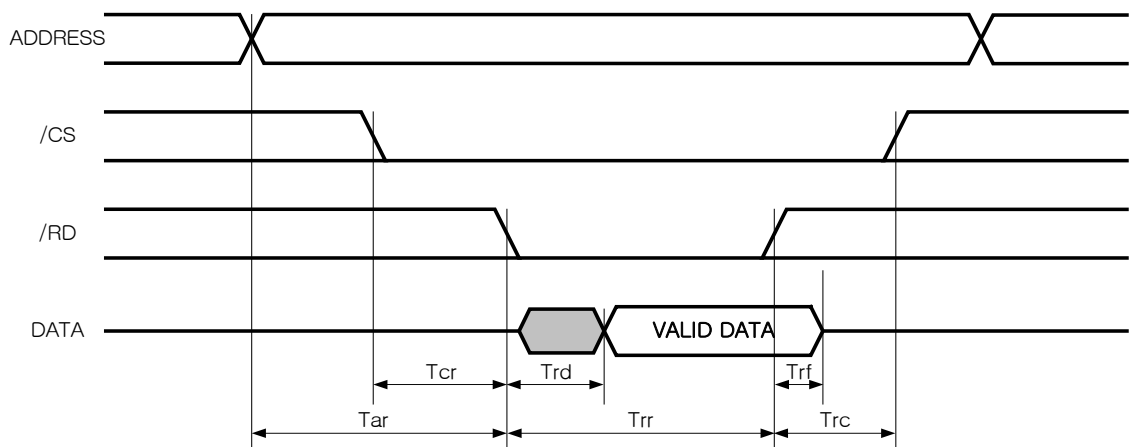


그림 7. PCI-AI16HR의 Read timing diagram

표 7. Read timing에 관련된 timing 용어 정의

기호	내 용	MIN[ns]	MAX[ns]
Tcr	/CS 안정시간(/RD에 대한)	0	
Trd	/RD에 대한 DATA 출력 지연 시간		40
Trc	/RD에 대한 /CS 유지 시간	0	
Tar	ADDRESS 안정 시간	0	
Trr	/RD 펄스 폭	50	
Tra	/RD에 대한 ADDRESS 유지 시간	0	
Trf	/RD에 대한 DATA float 지연 시간		30

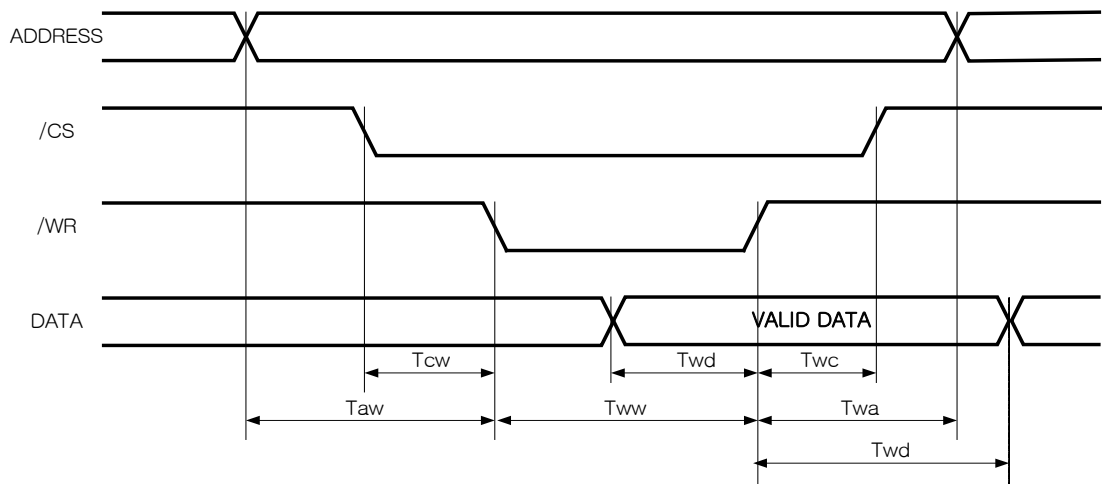


그림 8. PCI-A116HR의 Write timing diagram

표8 . Write timing에 관련된 timing 용어 정의

기호	내 용	MIN[ns]	MAX[ns]
Tcw	/WR에 대한 /CS 안정 시간	0	
Tdw	/WR에 대한 DATA 설정 시간	30	
Twc	/WR에 대한 /CS 유지 시간	0	
Taw	/WR에 대한 ADDRESS 안정 시간	0	
Tww	/WR 펄스 폭	50	
Twa	/WR에 대한 ADDRESS 유지 시간	0	
Twd	/WR에 대한 DATA 유지 시간	0	

5. 액세서리 (옵션 품목)

5.1.케이블 (PCI-AI16HR 전용)

사용자가 표 10의 단자대를 이용 할 경우 사용할 수 있는 케이블의 종류는 표 9와 같고 그 형상은 그림 9과 같다.



그림 9. 케이블 C3736A-xTS

표 9. C3736A-xTS 사양 (x = 길이)

제 품 명	전류용량	핀 수	PITCH	케이블 선 처리	길 이(x)	사용가능 단자대
C3736A-xTS	150mA	37pin - 36Pin	2.74-2.54mm (비대칭)	Twist Pair	1m, 2m, 3m	T36-PR v1.0 T36-PR v2.0

5.2. 단자대

사용자 전용의 단자대는 보드단 커넥터의 핀 배열을 참고하여 만들어 사용할 수 있다. 당사에서 제공하는 기본적인 단자대 제품은 상기의 케이블을 적용하여 아래 표 10에서 제공하는 단자대를 그림 10과 11와 같은 핀 할당을 터미널 블록을 선택 할 수 있으며 그 종류는 아래 표 10과 같다.

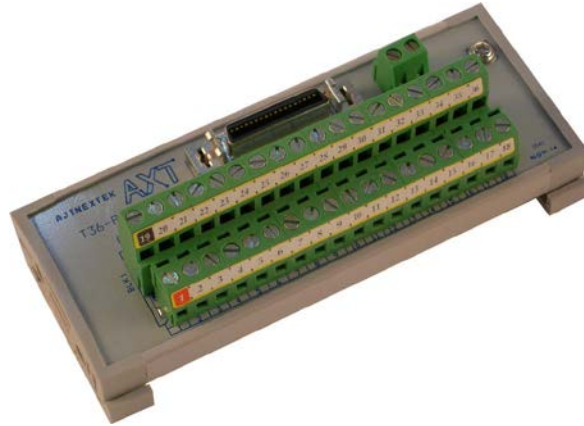


그림 10. T36-PR v1.0 단자대 제품 사진

표 10. 단자대 사양

제 품 명	높 이	길 이	폭	단자 PITCH	고정 방식	Terminal 방식	사용가능 Cable
T36-PR v1.0	43.0mm	200.0mm	52.0mm	5.0mm	나사	고정식	C3736A-xTS

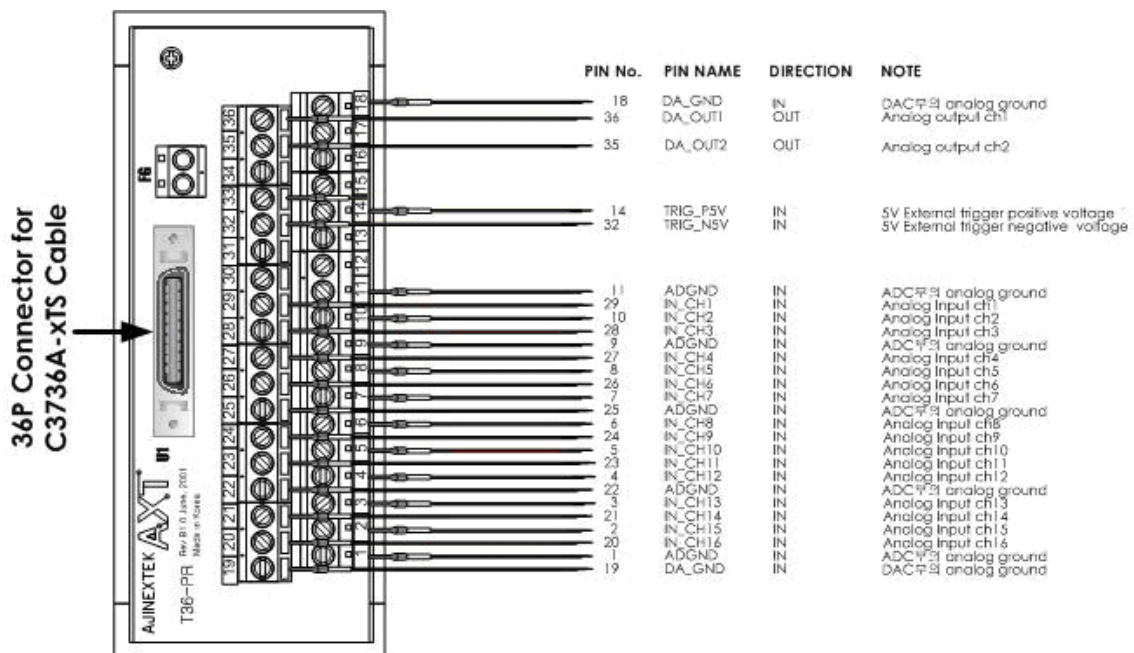


그림 11. PCI-AI16HR사용 시 T36-PR v1.0 결선도

표 11. T36-PR v1.0 & T36-PR v2.0 단자대 핀 기능 설명

핀번호	기 능	핀번호	기 능
1	Analog Voltage Input ch1	19	NC
2	Analog Voltage Input ch2	20	ADC부의 Analog Ground
3	Analog Voltage Input ch3	21	ADC부의 Analog Ground
4	Analog Voltage Input ch4	22	ADC부의 Analog Ground
5	Analog Voltage Input ch5	23	ADC부의 Analog Ground
6	Analog Voltage Input ch6	24	ADC부의 Analog Ground
7	Analog Voltage Input ch7	25	NC
8	Analog Voltage Input ch8	26	NC
9	Analog Voltage Input ch9	27	Analog Output ch2
10	Analog Voltage Input ch10	28	DAC부의 Analog Ground
11	Analog Voltage Input ch11	29	Analog Output ch1
12	Analog Voltage Input ch12	30	DAC부의 Analog Ground
13	Analog Voltage Input ch13	31	NC
14	Analog Voltage Input ch14	32	NC
15	Analog Voltage Input ch15	33	NC
16	Analog Voltage Input ch16	34	NC
17	NC	35	5V external trigger Negative voltage
18	NC	36	5V external trigger Positive voltage

5.3.장치 결선



그림 12. PCI-AI16HR 보드와 주변장치(터미널 보드)의 연결

그림 12은 PCI-AI16HR 보드와 주변 장치인 Cable(C3736A-xTS), 그리고 단자대 T36PR이 연결된 예를 보여 준다.

6. 주문정보(AnyBus Family)

PCI-AI16HR의 주문 정보는 그림 13를 참고로 하여 주문하면 된다.

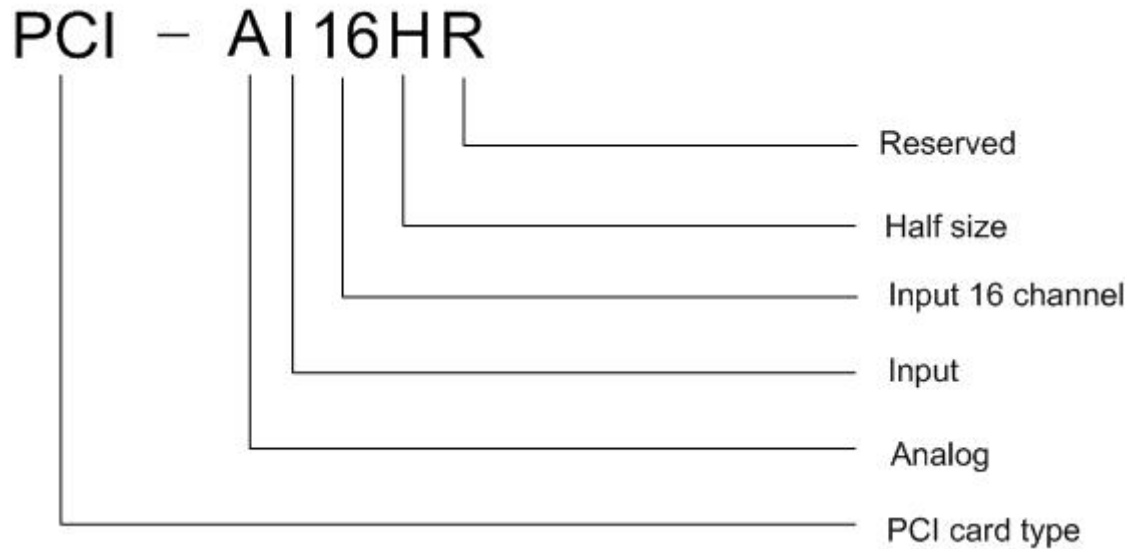


그림 13. AnyAI0 모델명 표시 방법

표 12. AnyAI0모듈의 제품군

제 품 명	Channel	Resolution	방 향	내장 DC to DC	Dimension
SIO-AO4RB	4	12-bit	Output	없음	120mm * 45mm
SIO-AI4RB	4	12-bit	Input	없음	120mm * 45mm
SIO-AO8HB	8	16-bit	Output	있음	120mm * 92mm
PCI-AI16HR	16	16-bit	Input	있음	120mm * 92mm
	2	16-bit	Output		

이 설명서의 내용은 예고 없이 변경될 수 있습니다. 용례에 사용된 회사, 기관, 제품, 인물 및 사건 등은 실제 데이터가 아닙니다. 어떠한 실제 회사, 기관, 제품, 인물 또는 사건과도 연관시킬 의도가 없으며 그렇게 유추해서도 안됩니다. 해당 저작권법을 준수하는 것은 사용자의 책임입니다. 저작권에서의 권리와는 별도로, 이 설명서의 어떠한 부분도 (주)아진엑스텍의 명시적인 서면 승인 없이는 어떠한 형식이나 수단(전기적, 기계적, 복사기에 의한 복사, 디스크 복사 또는 다른 방법) 또는 다른 목적으로도 복제되거나, 검색 시스템에 저장 또는 도입되거나, 전송될 수 없습니다.

(주)아진엑스텍은 이 설명서 본안에 관련된 특허권, 상표권, 저작권 또는 기타 지적 소유권 등을 보유할 수 있습니다. 서면 사용권 계약에 따라 (주)아진엑스텍으로부터 귀하에게 명시적으로 제공된 권리 이외에, 이 설명서의 제공은 귀하에게 이러한 특허권, 저작권 또는 기타 지적 소유권 등에 대한 어떠한 사용권도 허용하지 않습니다.