PRÁCTICA 5. Máquinas de estado y Carta ASM	FECHA:
	GRUPO

OBJETIVO El alumno comprenderá el manejo de máquinas de estado en VHDL y la carta ASM

## **INTRODUCCION**

**ALUMNOS:** 

Las máquinas de Mealy y Moore son circuitos síncronos. Un circuito síncrono es un circuito digital en el cual sus partes están sincronizadas por una señal de reloj.

En un circuito síncrono ideal, cada cambio en los diferentes niveles lógicos es simultáneo. Estas transiciones se realizan después de un cambio de nivel de una señal llamada reloj. Idealmente la entrada a cada elemento de almacenamiento alcanza su valor final antes de que la siguiente señal de reloj ocurra, por lo tanto, el comportamiento de un circuito se puede predecir exactamente. Se requiere se cierto retardo para cada operación lógica, por lo que existe una máxima rapidez en el que cada sistema síncrono puede responder. El análisis de un diagrama de tiempos puede darnos esta rapidez.

Una máquina de Mealy es una máquina de estados finita, donde las salidas están determinadas por el estado actual y la entrada. Esto significa que en el diagrama de estados se incluye una señal de salida para cada arista de transición. Por ejemplo, en la trayectoria de un estado 1 a un estado 2, si la entrada es cero la salida puede ser uno, y se debe poner sobre la arista la etiqueta "0/1".

En contraste, la salida de una máquina de estado finito Moore (máquina de Moore), depende solo del estado actual y no depende de la entrada actual. Por lo tanto, los estados de una máquina de Moore son la unión de los estados de la máquina de Mealy y el producto cartesiano de estos estados y alfabeto de entrada (posibles entradas).

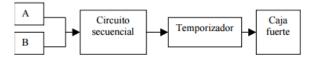
Máquina de Mealy	Máquina de Moore
La salida depende del estado actual y de	La salida depende sólo del estado actual
las entradas	
Por lo regular, tienen menos número de	El número de estados es mayor o igual a
estados	la máquina de Mealy
Es menos estable	Es mas estable
Para probar un circuito, primero se hace el	Para probar un circuito, primero se da el
cambio en la entrada X y después se da el	pulso de reloj y después se hace el
pulso de reloj	cambio en la entrada X
Las salidas se encuentran en la arista	Las salidas se encuentran dentro del
	estado
1/1 1/0 0/0 S <sub>1</sub> 0/1 S <sub>2</sub> 0/0	$ \begin{array}{c} 1 \\ S_1 \\ 1 \end{array} $ $ \begin{array}{c} S_2 \\ 0 \\ 0 \end{array} $

## **DESARROLLO:**

1. Diseñe la carta ASM e impleméntela en VHDL para el siguiente problema:

El sistema de apertura de una caja fuerte está compuesto por dos teclas A y B, un circuito secuencial a diseñar y un temporizador que mantiene la caja fuerte abierta durante 5 minutos cuando recibe un nivel lógico 1 desde el circuito secuencial. Este temporizador vuelve a cerrar la caja fuerte pasado dicho tiempo, independientemente del circuito secuencial.

Cuando se pulsa la tecla A, se produce un nivel lógico 1 que entra al circuito secuencial, mientras que cuando se pulsa la tecla B se produce un nivel lógico 0 de entrada al circuito a diseñar. Mientras no se pulse ninguna tecla no se genera ningún nivel lógico de entrada al circuito secuencial.



Para abrir la caja fuerte, la combinación secreta es: pulsar dos veces seguidas la tecla A, a continuación, pulsar una vez la tecla B, y finalmente pulsar una vez la tecla A. Si se hace de esta manera, el circuito secuencial dará una salida a nivel lógico 1, que actuará sobre el temporizador, permitiendo la apertura de la caja fuerte durante 5 minutos. Si en cualquier momento se introdujera un error al pulsar la secuencia secreta, en el siguiente ciclo de reloj todo se pondrá a cero (el sistema pasará al estado inicial), y la secuencia debe volver a introducirse desde el principio.

2. Diseñe la carta ASM, su diagrama de estados e impleméntela en VHDL para el siguiente problema:

Se desea diseñar el circuito de control de un semáforo de peatones, cuyo funcionamiento se describe a continuación. Mientras no se active el pulsador (P = 0), el semáforo permanecerá por tiempo indefinido en VERDE. Cuando se pulse P, se encenderá en el siguiente ciclo de reloj la luz AMBAR, sin apagarse la VERDE, y transcurridos 5 segundos, se apagarán ambas y se encenderá la ROJA durante 40 segundos, finalizados

los cuales se volverá a la situación inicial con sólo la luz VERDE encendida. Se supone que P se pulsa sólo cuando esté encendida la luz 6 VERDE, y nunca en los restantes casos.