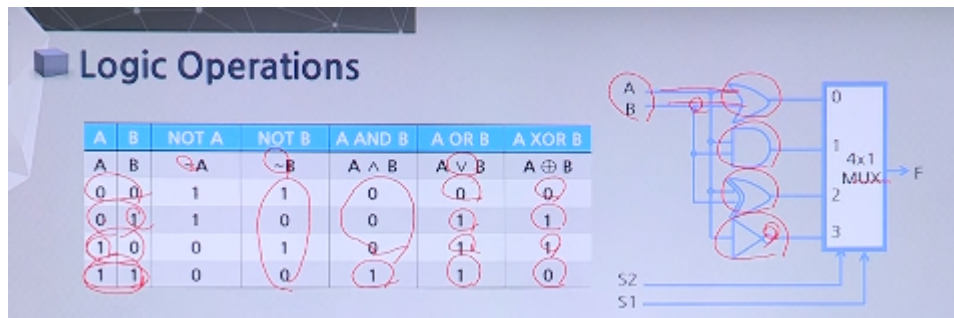
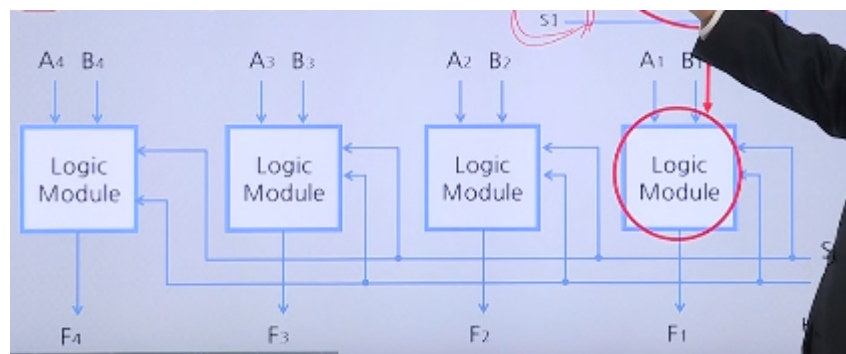


5강_Logic Operations



논리연산자 / MUX



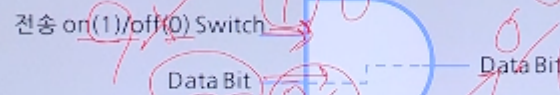
Logic Operations: 다른 관점에서 각종 Gate의 이해

- OR Gate는 입력과 관계없이 출력을 1로 생성 가능

- OR Gate는 Bit를 전송 가능

Logic Operations: 다른 관점에서 각종 Gate의 이해

- AND Gate는 Bit의 전송을 제어 가능



- XOR Gate는 두 입력이 같은지를 평가 가능
- XOR Gate는 Complement를 취할 수 있음

Logic Operations: Examples

AND	OR	XOR	NOT	
A=10010101 B=00111011 ----- 00010001	A=10010101 B=00111011 ----- 10111111	A=10010101 B=00111011 ----- 10101110	A=10010101 ----- 01101010	
<u>selective-set</u>	<u>selective-complement</u>	mask	insert	compare
A=10010010 ∨ B=00001111 ----- 10011111	A=10010010 ⊕ B=00001111 ----- 10011101	A=11010101 ∧ B=00001111 ----- 00000101	A=10010101 ∧ 00001111 ----- 00000101 ∨ 11100000 ----- 11100101	A=11010101 ⊕ B=10010101 ----- 01000010 모두 0이면 Zero Flag Set

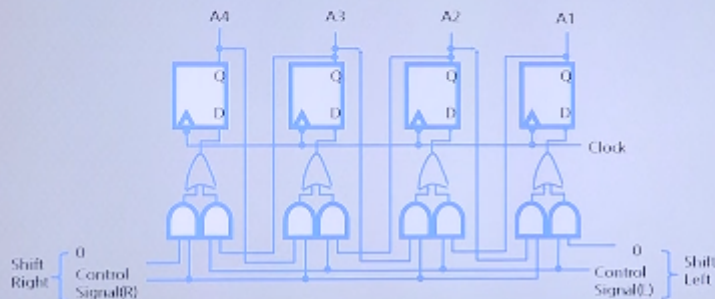
쉬프트오퍼레이션..

나 아냐? 모르냐?

Shift Operations: Logical Shift Right(LSR), Logical Shift Left(LSL)

D Flip-Flop

- 1Bit의 Information을 저장하는 Logic Element
- Clock이 입력되면(Rising/Falling Edge) 기존의 저장 값이 Q로 출력되고 D의 입력이 D Flip-Flop에 저장됨



- Data 손실이 없다는 가정 하에 $0100 \rightarrow 1000$ (LSL, 항상 $\times 2$), $0101 \rightarrow 0010$ (LSR, 항상 $\div 2$)

Shift Operations: Arithmetic Shift(ASR/ASL), Circular Shift(=Rotate, CSR/CSR)

Arithmetic Shift

- $1001 \rightarrow 1010$ (ASL, No Sign Bit Change),
 $1001 \rightarrow 1100$ (ASR, Sign Bit Extension),
 Data 손실이 없다는 가정하에 항상 $\times 2$, $\div 2$
- $0001 \rightarrow 0010$ (ASL, No Sign Bit Change),
 $0001 \rightarrow 0000$ (ASR, Sign Bit Extension),
 Data 손실이 없다는 가정하에 항상 $\times 2$, $\div 2$

Shift Operations: Arithmetic Shift(ASR/ASL), Circular Shift(=Rotate, CSR/CSL)

Circular Shift

1001 → 1100 (CSR) 1001 → 0011 (CSL)

Clock(Shift Right Control Signal)

Shift Register :
A Series of Flip-Flop

