斯科实业 TOP-TECH				文件编号			RD-TBC	
程序文件				版	本		A/0	
				制気	定日期		2012-7-30	
文件名称	订	周试报 告			页	码	共	页,第 1 页
产品名称:	308S2			调试	类型:	● 软件		〇 硬件
 调试人员.	蔡 敏淦	调试时间.	، ~ إ	2014-2		编制日期.		2013-2-18

问题现象:

在 DVB-S 下 11876 H 27500 这个 TP 是可以收到所有的台.也有信号强度.但是其中三个高清 (E! Entertainm. HD"or "Eurosport 2 HD" or "Universal HD) 台都是无画面的 黑屏没声音,没有 no signal

而我们司的 6328 在 DTB-S 下就能正常解析。

分析步骤:

我让客户用 6328 刻录了一段码流,我这边用 308 在 USB 下也不能正常播放,显示不支持用 6328 的 USB 下缺能正常播放。

我试过其他方案发现都不能,也有用 LG 等机型在 USB 下播放还是无法播放,我也用电脑上的各种播放器和分析工具来播放盒解析该码流,都无法正常解析

用 mstar 全 license 在 USB 下也无法解

经过分析 6328 的刻录出的码流已经实行自己加密,需要打开 ENABLE_PVR_AESDMA 才能播放,或者刻录是关闭 6328 的加密。

经过试验后 6328 刻录出解密 CI 卡的码流后发现能正常播放

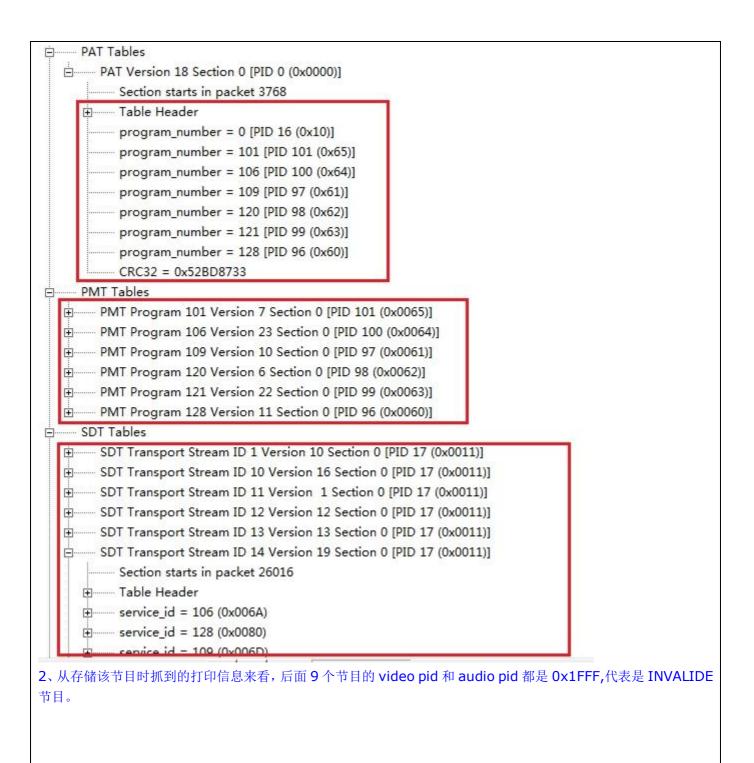
进而排除了我们之前最初怀疑 308B 的 vdec 的问题,由于 DVBS 的 bitrate 通常都比较高。

又怀疑是 ts 流过 CI 卡之后出现问题了,进而考虑到相关的 CI 卡兼容问题了

做过的试验:

1、 让客户帮助用刻录和刻录出 11876 H 27500 的码流,分析结果如下:

分析客户码流 在 PAT 和 PMT Table 中均找不到。



```
- - X
Message
[[In1 0 out 0
[[In1 0 out 0
[[In1 0 out 0
 ====>>>>> [ServiceType = 1],[Video PID = 8191],
[Audio PID = 8191]
/*******************
Service Name: Sky Bundesliga HD 7
LUN 05535
Vid Pid: 0x1FFF
video type: 0
PMT Pid: 0x1FFF
PCR Pid: 0x1FFF
Service ID: 0x013D
Service type [TV]
Visible: TRUE
Scramble: FALSE
Service ID only: FALSE
Data service: FALSE
Save the prog: YES
MApp Scan AddOneDTVPchVchs...sid 13D exist 1 type
1 1
[[In1 0 out 0
[[In1 0 out 0
[[In1 0 out 0
[[In1 0 out 0
[[In1 0 out
[[In1_0 out_0
[[In1 0 out 0
[[In1 0 out 0
                        F
    Disable
                              Save
                                      Copy
                                              Clear
```

TS CLK 的调整方法(8 Bit Address):

试验 CI 相关的寄存器

BK1033_00 低 8 位。

2、

默认值是 0x13, 输出幅度大约是 7.2MHz 调整得越大, 输出的 TS CLK 幅度越低, 例如输入 0x16,

输出幅度大约是 6.26MHz.

计算公式是: ts_clk=288/(2*(0x16+1))=6.26MHz

TS Phase 的调整方法(8 Bit Address):

内置 Demod:

0x103300[12] = 1, 0x10330a[12:8], 从 0~31 一个个去 try, 看哪个值 OK. (phase 值)

外挂 demod 或者插了 CI 卡:

0x100B56[0] = 1, 0x100B56[11:8], 從 0~15 一個個試,何者 OK. (phase 值) TS0

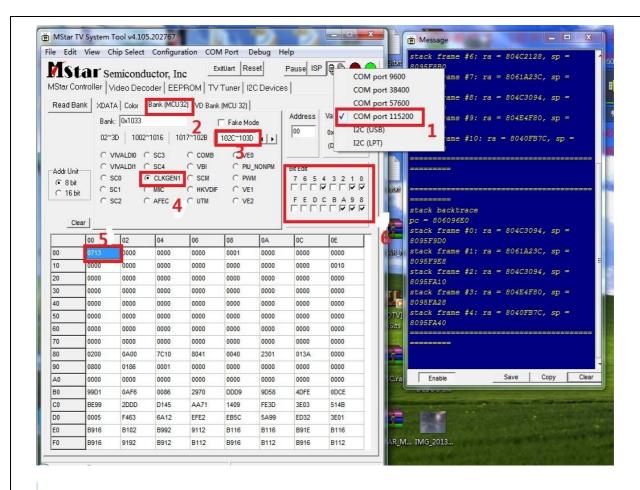
0x100B58[0] = 1, 0x100B58[11:8], 從 0~15 一個個試,何者 OK. (phase 值) TS1

TS1 的 Drving 的调整方法(16 Bit Address)

101E09[10:0]

PCM 的 Drving 的调整方法(16 Bit Address)

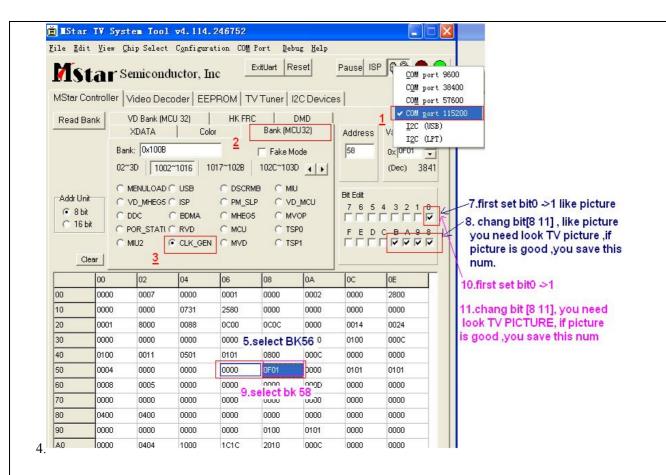
101E08[15:8]



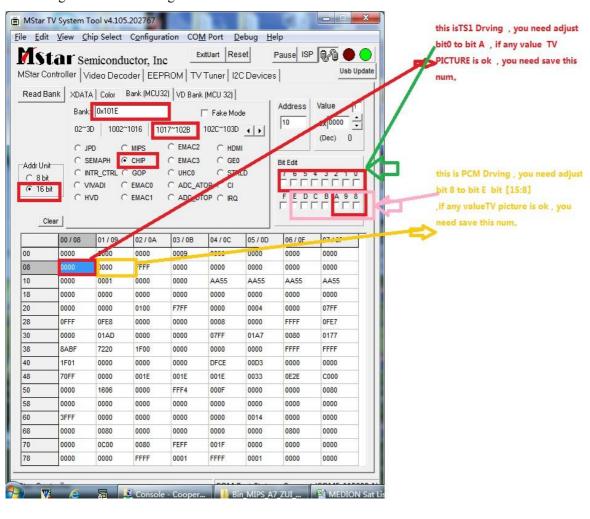
step5 default is 0713

The larger the output amplitude is around 7.2 MHz adjustment, the TS CLOCK amplitude output is lower, for example input 0716 the amplitude about 6.26MHZ

If step 3 has to solve problem. not have to adjust to step



TS Drving AND PCM Drving



调节寄存器后客户将 TSO Phase(100B56)的值调制 0F00 ,也等同于将 TSO phase 设置为 0, TS1 Phase 设置为 0F01 后能同事兼容两张客户的 CI 卡 一张 CI+ 一张 CI,目的是为了兼容 CI+不出现马赛克

两张卡如图

CI





ci+





之前客户用两张卡分别调成了两个值,没有兼容值,我尝试做出如下试验,行不通 在此写出来避免以后走弯路:

我这边现在的思路是这样的,分别写两个值来区分我客户的两张卡方法如下:

在函数 void MApp_MultiTasks_CI(void) 中添加如下:

```
if ( CI_CHECK_flag==1)// caimingan add
   if (msAPI_CI_CC_GetAuthenticationStatus()==TRUE)
     CI_CHECK_PROCESS=TRUE;
  if ((msAPI_CI_CC_GetAuthenticationStatus()==FALSE)&&(CI_CHECK_PROCESS==TRUE))
     if (EN_CI_VERSION_CI_PLUS == msAPI_CI_Query_CAM_Version())//caimingan add 2014021
     MDrv_Write2Byte(0x100B56, 0x0F01);
     MDrv_Write2Byte(0x100B58, 0x0F01);
     else
      MDrv_Write2Byte(0x100B56, 0x0000);
      MDrv_Write2Byte(0x100B58, 0x0F01);
     CI_CHECK_PROCESS=FALSE;
     CI_CHECK_flag=0;
  } ? end if CI CHECK flag==1?
CI_CHECK_flag 这个变量我是在插卡的时候就置成 1
在 void MMI_MessageHandle(void) 的这个条件下
else if(CIMsqType == EN CIMSG DETECTED)
if (EN_CI_VERSION_CI_PLUS == msAPI_CI_Query_CAM_Version())//caimingan add 20140211
用于判断 CI 卡是 CI 还是 CI+
if (msAPI_CI_CC_GetAuthenticationStatus()==TRUE)
      CI_CHECK_PROCESS=TRUE;
  if ((msAPI_CI_CC_GetAuthenticationStatus()==FALSE)&&(CI_CHECK_PROCESS==TRUE))
这个是卡读取成功的一个过程。没有卡 msAPI_CI_CC_GetAuthenticationStatus 为 0,插上卡认证的过程为 1
认证成功为0
在以上试验的时候没有去写 MDrv_Write2Byte(0x100B58, 0x0F01); 这个寄存器结果我用
实地信号插上卡就搜不到台
一个是 TS0 的 phase 一个是 TS1 的 phase,我插上卡后是 TS0,为什么 TS1 会影响到这个。
可能的原因是 TS1 的电路对 TS0 有影响
```

2Bh	REG100B56	7:0	Default: 0x00	Access : R/W		
(100B56h)	MOONE	7:1	Reserved.			
PE	TS0_CLK_SAMPLE_EN	0	Enable clk_ts0 phase a 0: Disable. 1: Enable.	adjustment.		
2Bh	REG100B57	7:0	Default: 0x00	Access : R/W		
(100B57h)	-	7:4	Reserved.			
	TS0_CLK_SAMPLE_CNT[3:0]	3:0	CLK_TS0 phase adjust	ment counter.		
2Ch	REG100B58	7:0	Default: 0x00	Access : R/W		
(100B58h)	-	7:1	Reserved.			
	TS1_CLK_SAMPLE_EN	0	Enable clk_ts1 phase a 0: Disable. 1: Enable.	djustment.		
2Ch	REG100B59	7:0	Default : 0x00	Access : R/W		
(100B59h)	-	7:4	Reserved.			

Doc. No.: 2011080046

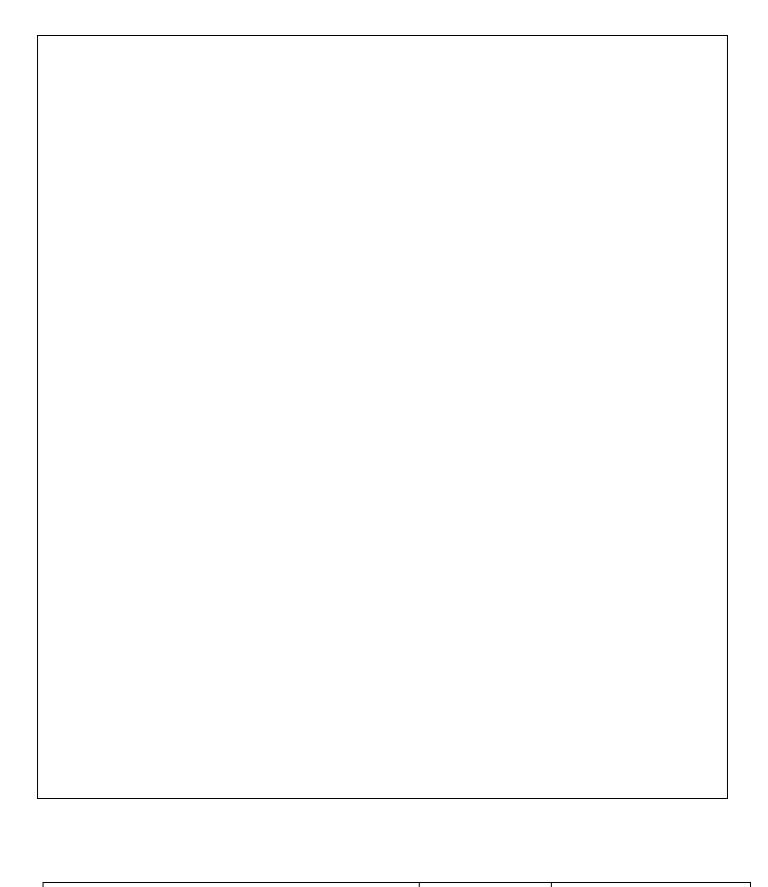


Doc. No.: 2011080046

CLKGEN0	Register (Bank = 100B))	2	
Index (Absolute)	Mnemonic	Bit	Description	
	TS1_CLK_SAMPLE_CNT[3:0]	3:0	CLK_TS1 phase adjustment counter.	

在这个问题的处理中最终只是调节了 TSO phase,主要是缺乏平台去试验,客户对寄存器不熟悉已上经验希望能给大家提供借鉴,类似的问题可以按照思路去分析。

蔡敏淦 2013-2-18



深圳市鼎科实业有限公司		文件编号	RD-TBC	
	程序文件	版本	A/0	
		制定日期	2012-7-30	
文件名称	调试报告	页 码	共 页,第 页	

审核及见意:			
审核及见意:			
审核及见意:			