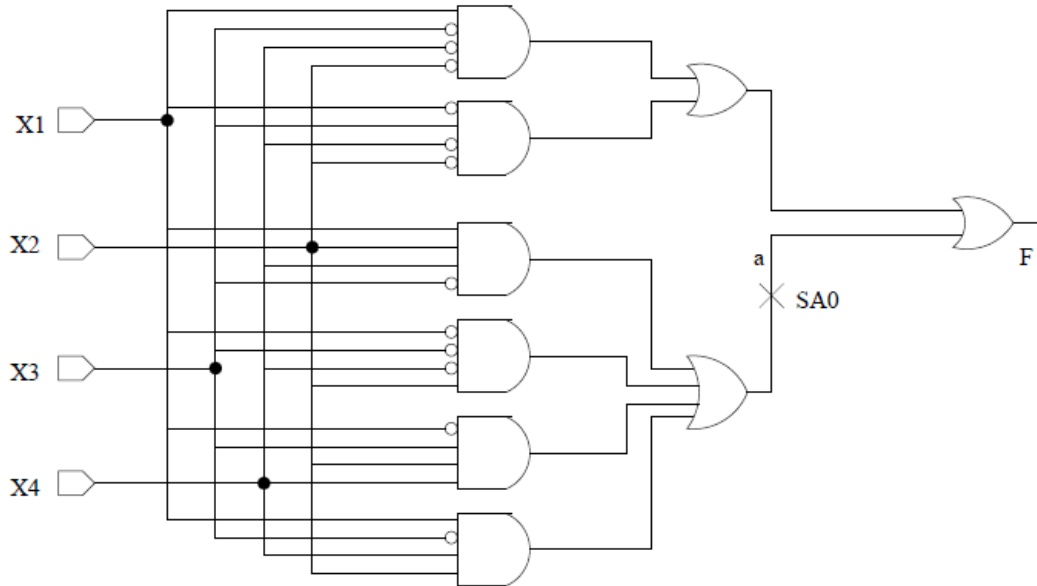


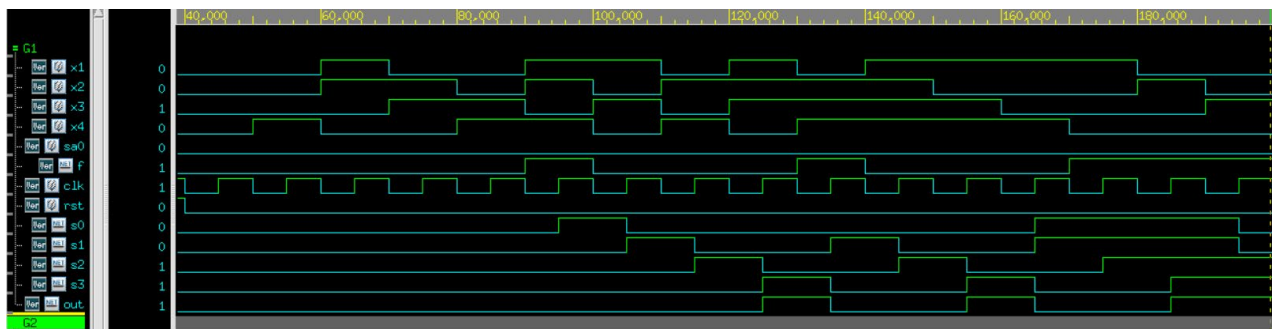
# VLSI Testing HW3

1.



(a)

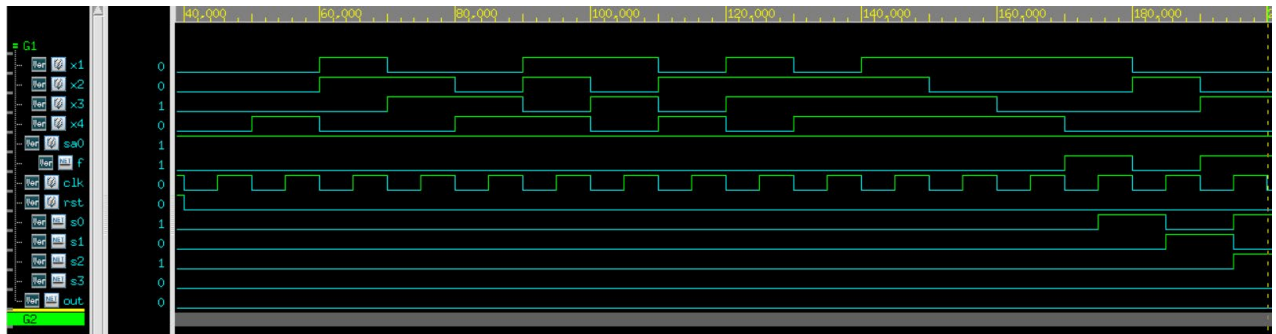
以提供的 16 組輸入模擬之後，可以得到如下的結果：



圖中可以看到，當  $sa0=0$  時，表示此電路為 good circuit。s0~s3 分別為 LFSR 中的四個 D flip-flop 最後的餘數，可帶入  $S(x) = s_3X^3 + s_2X^2 + s_1X + s_0$  得知最後的結果。由模擬結果的最後一個 clk 可得  $S(x) = X^3 + X^2$ 。  
(f 為 LFSR 的輸入，經過 15 個 clk 後得到的  $S(x)$  即為 signature)  
(out 為 f 透過 LFSR 經過 15 個 clk 壓縮之後所得到的 quotient)

(b)

當電路中 SA0 發生時，模擬結果如下：



圖中可以看到，當  $sa0=1$  時，表示此電路為 faulty circuit。帶入  $S(x) = s_3X^3 + s_2X^2 + s_1X + s_0$  後可得  $S(x) = X^2 + 1$ 。

2.

good circuit  $z = 00101010$   $\left\{ \begin{array}{l} \text{parity: 1} \\ \text{one's count: 3} \end{array} \right.$

討論所有 stuck-at fault 情形

a0: $z = 10101010$ , (0, 4)	e0: $z = 10101010$ , (0, 4)
a1: $z = 00100010$ , (0, 2)	e1: $z = 00000000$ , (0, 0)
b0: $z = 10101010$ , (0, 4)	f0: $z = 00111111$ , (0, 6)
b1: $z = 00001010$ , (0, 2)	f1: $z = 00000000$ , (0, 0)
c0: $z = 00000000$ , (0, 0)	z0: $z = 00000000$ , (0, 0)
c1: $z = 00101110$ , (0, 4)	z1: $z = 11111111$ , (0, 8)
d0: $z = 00000000$ , (0, 0)	
d1: $z = 00101010$ , (1, 3)	

(a) for parity test:

d stuck at 1 cannot be detected.

(b) for one's count:

d stuck at 1 cannot be detected