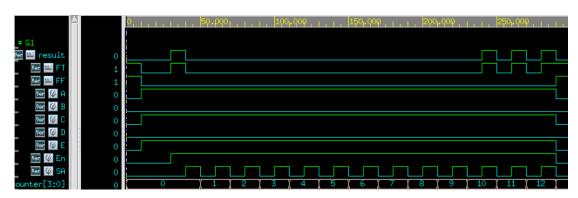


Н

FF 為在 fault-free 電路時的輸山, iT 為在經過 MUX 進行 stuck-at fault 模擬後的電路的輸出; result 為最後將 FF 與 FT 做 XOR 後的結果, result=1 代表該 test pattern 可以測出此 stuck-at fault, result=0 代表測不出。

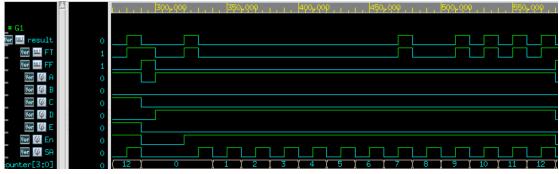
下方表格為 counter 與各個節點的對應關係:

	0	1	2	3	4	5	6	7	8	9	10	11	12
節點	A	В	С	D	Е	G	Н	Ι	J	K	L	M	F



En 為 1 時開始動作,SA 代表該時間點節點所 stuck-at 的值,第一組 test patter= $\{10101\}$ 。

30~40ns:測出 A/0 240~250ns:測出 L/1 260~270ns:測出 M/1 280~290ns:測出 F/1



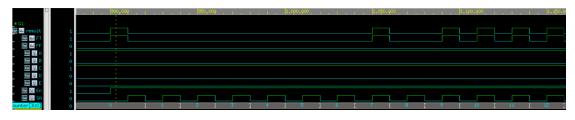
第二組 test pattern={10010}

320~330ns: 測出 A/0 470~480ns: 測出 I/1 510~520ns: 測出 K/1 530~540ns: 測出 L/1 550~560ns: 測出 M/1 570~580ns: 測出 F/1



第三組 test pattern={00010}

620~630ns: 測出 A/1 780~790ns: 測出 J/1 810~820ns: 測出 L/0 850~860ns: 測出 F/0



第四組 test patter={10100}

900~910ns: 測出 A/0 1050~1060ns: 測出 I/1 1090~1100ns: 測出 K/1 1110~1120ns: 測出 L/1 1130~1140ns: 測出 M/1 1150~1160ns: 測出 F/1 最終測得 fault list={A/0,A/1,I/1,L/0,L/1,F/0,F/1,M/1,J/1,K/1} 一共 10 個 faults Fault coverage = (10/26)*100% = 38.46%