## Introducció als Computadors

Tema 7: Processadors de Propòsit Específic (PPE's) http://personals.ac.upc.edu/enricm/Docencia/IC/IC7b.pdf

Enric Morancho (enricm@ac.upc.edu)

Departament d'Arquitectura de Computadors Facultat d'Informàtica de Barcelona Universitat Politècnica de Catalunya



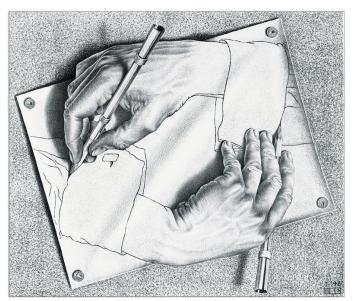
2020-21, 1<sup>er</sup> quad.

Presentació publicada sota Ilicència Creative Commons 4.0 @ ( )



## Bucle UC i UP







### Índex



- Temps de cicle del PPE i temps d'execució
- Exemple: càlcul del màxim comú divisor (MCD)
- Exercicis
- Conclusions

## Temps de cicle d'un PPE

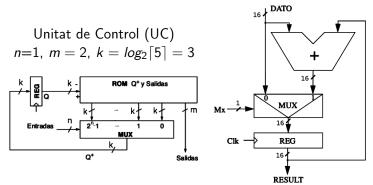


- El càlcul de temps de cicle a un PPE es fa com al tema anterior
- Cal trobar el camí crític del PPE
  - ullet El  $T_{
    ho}$  d'aquest camí determina el valor mínim del temps de cicle
- A l'enumerar els camins possibles cal no oblidar:
  - Els que comencen als biestables de la UC i acaben a la UP
  - Els que comencen a la UP i acaben als biestables de la UC
  - Els que comencen als biestables de la UC, continuen a la UP i acaben als biestables de la UC

### $T_c$ a Suma-4



- Assumim:
  - $T_p(ADD) = 500 \text{ u.t.}, T_p(MUX) = 100 \text{ u.t.}, T_p(REG) = 50 \text{ u.t.}$
  - Les entrades triguen 120 u.t en esdevenir estables
  - Les sortides han de ser estables 40 u.t. abans del flanc de rellotge
  - La UC està implementada amb una única ROM ( $T_p(ROM) = 80 \ u.t.$ ) i un multiplexor de busos ( $T_p(MUX) = 100 \ u.t.$ )



### $T_c$ a Suma-4



- Camins:
  - e-b:
    - Entrada DATO  $\rightarrow$  ADD  $\rightarrow$  MUX<sub>UP</sub>  $\rightarrow$  REG<sub>UP</sub>  $\Longrightarrow$   $T_p = 720 \text{ u.t.}$
    - $\bullet \ \, \textit{Entrada Ini} \rightarrow \textit{MUX}_{\textit{UC}} \rightarrow \textit{REG}_{\textit{UC}} \implies \textit{T}_{\textit{p}} = 220 \; \textit{u.t.}$
  - b-b:
    - $REG_{UP} o ADD o MUX_{UP} o REG_{UP} \implies T_p = 650 \ u.t.$
    - $REG_{UC} \rightarrow ROM \rightarrow MUX_{UP}(Mx) \rightarrow REG_{UP} \implies T_p = 230 \text{ u.t.}$
    - $REG_{UC} \rightarrow ROM \rightarrow MUX_{UC} \rightarrow REG_{UC} \implies T_p = 230 \ u.t.$
  - b-s:
    - $REG_{UP} \rightarrow Sortida \ RESULT \implies T_p = 90 \ u.t$
    - $REG_{UC} \rightarrow ROM \rightarrow Sortida \ Fin \implies T_p = 170 \ u.t.$
- El camí crític és  $Entrada\ DATO o ADD o MUX o REG_{UP}$ 
  - Com  $T_p = 720 \ u.t. \implies T_c \ge 720 \ u.t.$

## Temps d'execució



- Quant de temps triga el PPE en processar les entrades?
- ullet Cal saber el  $T_c$  del PPE i quants cicles ha trigat en processar-les
- Temps d'execució  $T_e = N_c \times T_c$ 
  - El nombre de cicles ( $N_c$ ) es pot calcular fent un seguiment del graf d'estats de la UC
  - A l'exemple Suma-4,  $N_c = 4$ 
    - ullet En general,  $N_c$  dependrà dels valors de les dades a processar

### Índex



- Temps de cicle del PPE i temps d'execució
- Exemple: càlcul del màxim comú divisor (MCD)
- Exercicis
- Conclusions

### Especificació del PPE MCD



- Dissenyar un PPE que calculi el MCD de dos nombres naturals
  - Entrades:
    - de dades: bussos X i Y de 16 bits
    - de control: Ini d'1 bit
  - Sortides:
    - de dades: bus MCD de 16 bits
    - de control: Fin d'1 bit
  - Sincronització entrades/sortides:
    - En el mateix cicle que Ini val "1", els bussos X i Y contenen els nombres dels que cal calcular el MCD
    - Quan el bus MCD mostri el resultat, cal que Fin valgui "1"
    - Ignorarà el senyal Ini mentre s'estigui realitzant el càlcul d'un MCD

## Algorisme d'Euclides



Calcularem el MCD utilitzant l'algorisme d'Euclides

```
// Calcul del MCD de X i Y
A=X; B=Y;
while (A ≠ B) {
   if (A>B) A=A-B;
   else B=B-A;
}
MCD=A;
```



Euclides d'Alexandria (300 A.C.) [2]

- Exemple: *MCD*(54, 30)?
  - $(A, B) = (54, 30) \rightarrow (24, 30) \rightarrow (24, 6) \rightarrow (18, 6) \rightarrow (12, 6) \rightarrow (6, 6) \implies MCD(54, 30) = 6$

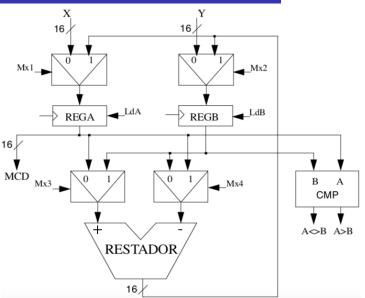


```
// Calcul del MCD de X i Y
A=X; B=Y;
while (A <> B) {
   if (A>B) A=A-B;
   else B=B-A;
}
MCD=A;
```

- Analitzant l'algorisme la UP necessitarà:
  - 2 registres (per a A i B)
    - Amb senyal de càrrega perquè no s'han d'actualitzar en cada iteració
  - Blocs comparadors
    - Cal saber si "A <> B" i "A > B"
    - Es pot implementar amb blocs EQ, LEU i portes lògiques
  - Dos blocs restadors per calcular A B i B A
    - Potser amb un restador sigui suficient
  - Multiplexors
    - A i B poden ser carregats des de X/Y o des de la sortida del restador

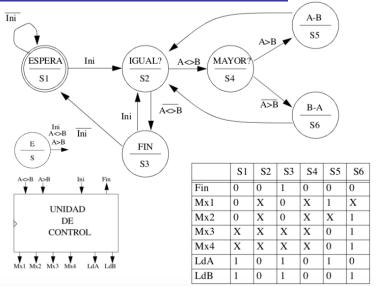
## UP MCD: una possible solució





# UC MCD: graf d'estats





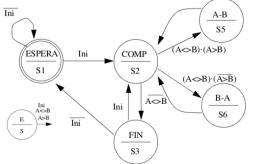
• A la taula de sortides, posarem x sempre que sigui possible



## UC MCD: simplificacions



- Podem eliminar un estat
  - El que es decideix a "MAYOR?" es podia haver fet a "IGUAL?"
  - L'estat COMP fusiona "IGUAL?" i "MAYOR?"



	S1	S2	S3	S5	<b>S</b> 6
Fin	0	0	1	0	0
Mx1	0	X	0	1	X
Mx2	0	X	0	X	1
Mx3	X	X	X	0	1
Mx4	X	X	X	0	1
LdA	1	0	1	1	0
LdB	1	0	1	0	1

- També podem fusionar alguns senyals de la paraula de control
  - Mx3 i Mx4 es comporten igual a cada estat
  - I els senyals Mx1 i Mx2 ?

## UC MCD: més simplificacions?



- Podríem fusionar els estats COMP, A-B i B-A?
  - Caldria fer en el mateix cicle la comparació i la resta
  - La UP hauria de generar, a partir de les sortides del comparador, els senyals de control pels multiplexors i els senyals de càrrega dels registres
- No els fusionarem
  - Als nostres PPE's, els senyals de control els generarà la UC a partir de la paraula de condició generada per la UP

### Índex



- Temps de cicle del PPE i temps d'execució
- Exemple: càlcul del màxim comú divisor (MCD)
- Exercicis
  - Determinar camí crític (E2 Q1 16-17)
  - Divisió entera (E2 Q1 14-15)
  - Dispensadora de canvi (E2 Q2 13-14)
- Conclusions

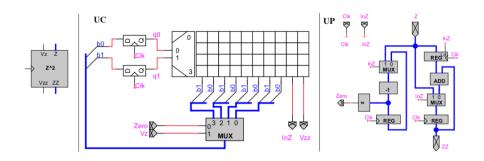
### Índex



- Temps de cicle del PPE i temps d'execució
- Exemple: càlcul del màxim comú divisor (MCD)
- Exercicis
  - Determinar camí crític (E2 Q1 16-17)
  - Divisió entera (E2 Q1 14-15)
  - Dispensadora de canvi (E2 Q2 13-14)
- Conclusions

## Determinar camí crític i $T_c$





- Totes les entrades esdevenen estables 190 u.t. des de l'inici del cicle
- Les sortides han de ser estables almenys 400 u.t. abans del fi de cicle
- T<sub>p</sub> dels biestables és 100 u.t.
- $T_p(ADD) = T_p(-1) = 400$ ,  $T_p(MUX-2-1) = 50$  $T_p(MUX-4-1) = 100$ ,  $T_p(z) = 80$  i  $T_p(ROM) = 40u.t.$



## Determinar camí crític i $T_c$



- Cal determinar el camí amb  $T_p$  màxim
  - Podem tenir camins que van de la UC a la UP i a l'inrevés
  - Podem tenir camins  $UC \rightarrow UP \rightarrow UC$
  - Podem prescindir dels camins que estan inclosos en camins més llargs
    - Exemple: Entrada Z oMUX-2-1o REG<sub>UP</sub> versus Entrada Z oMUX-2-1o -1 o REG<sub>UP</sub>
  - Un dels registres de la UP té senyal de càrrega
    - La seva implementació incorpora un MUX
- Solució
  - Camí crític: Entrada Z oMUX-2-1o -1 o z oMUX-4-1o  $FF_{UC}$
  - Temps de cicle mínim = 820 u.t

### Índex



- Temps de cicle del PPE i temps d'execució
- Exemple: càlcul del màxim comú divisor (MCD)
- Exercicis
  - Determinar camí crític (E2 Q1 16-17)
  - Divisió entera (E2 Q1 14-15)
  - Dispensadora de canvi (E2 Q2 13-14)
- Conclusions

## Especificació del PPE



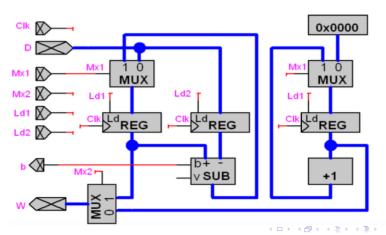
- Dissenyar un PPE que calculi la divisió entera de dos nombres
- Donats n (numerador) i d (denominador), n,d>0, calcula els naturals q i r tals que  $n=d\times q+r,\ 0\leq r< d$
- El PPE té un bus d'entrada de dades, *D*, de 16 bits i un altre senyal d'entrada, *Begin*, d'un bit.
- El numerador n es rebrà codificat en binari pel bus D durant un cicle, el mateix en el que el senyal Begin val 1. Al cicle següent, el PPE rebrà pel bus D el denominador d.
- ullet El PPE té com a senyals de sortida un bus de dades W de 16 bits i un senyal Done d'un bit.
- Una cop feta la divisió, el PPE posa a 1 el senyal *Done* durant dos cicles consecutius i al bus W es mostren els resultats (el quocient q al primer cicle i el residu r en el segon cicle).

## Algorisme i UP proposada



Ejemplo: algoritmo de división implementado por el PPE

Esquema completo de la Unidad de Proceso (UP) del PPE



### Anàlisi de la UP

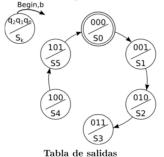


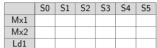
- Cal identificar el paper que juga cada registre
  - Com s'inicialitza, què es fa amb el valor, com s'actualitza i si està connectat amb el bus de sortida pot ajudar
  - D'esquerra a dreta...
    - El primer s'inicialitza amb el numerador, se li resta el denominador, i acabarà contenint el residu
    - El segon guarda del denominador tota l'estona
    - El tercer s'inicialitza a 0, s'incrementa d'un en un, i acabarà contenint el quocient
- Hem de veure com les accions de l'algorisme queden reflectides a la UP
- Hem d'entendre el paper dels senyals de la paraula de control i els de la paraula de condició

### Completar graf d'estats i taula de sortides



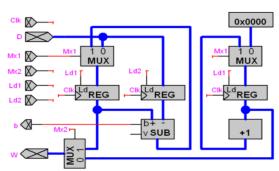






Ld2 Done Ejemplo: algoritmo de división implementado por el PPE

Esquema completo de la Unidad de Proceso (UP) del PPE



- Què cal fer a cada estat?
- Poseu x a la taula de sortides sempre que sigui possible

### Completar graf d'estats i taula de sortides





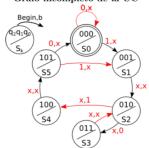
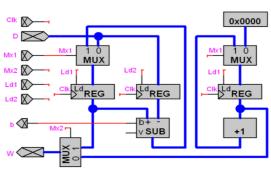


Tabla de salidas

	S0	S1	S2	S3	S4	S5
Mx1	0	х	Х	1	Х	0
Mx2	х	х	х	х	0	1
Ld1	1	0	0	1	0	1
Ld2	х	1	0	0	х	х
Done	0	0	0	0	1	1

Ejemplo: algoritmo de división implementado por el PPE

Esquema completo de la Unidad de Proceso (UP) del PPE

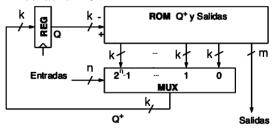


Hi ha alguna transició impossible al graf d'estats?

#### Síntesi de la UC



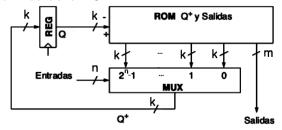
• Sintetitzem la UC amb una única ROM i un multiplexor de bussos. Quina serà la mida de la ROM?



### Síntesi de la UC



Sintetitzem la UC amb una única ROM i un multiplexor de bussos.
 Quina serà la mida de la ROM?



- Solució:
  - A partir de de la llegenda del graf, identifiquem nombre de bits d'entrada, de sortida i d'estat
    - bits d'entrada: n = 2 (Begin i b)
    - bits de sortida: m = 5 (Mx1, Mx2, Ld1, Ld2 i Done)
    - bits d'estat:  $k = \lceil log_2 6 \rceil = 3$
  - La ROM tindrà  $2^k = 8$  paraules (files)
  - Cada paraula tindrà  $2^n \times k + m$  bits, és a dir  $2^2 \times 3 + 5 = 17$  bits
  - ullet La mida de la ROM serà 8 paraules imes 17 bits/paraula = 136 bits

### Camí crític i $T_c$



• Assumiu que la UC s'implementa amb una ROM i un multiplexor de bussos, que les entrades del PPE estan estables passades 300 u.t. de l'inici del cicle, que les sortides han d'estar estables 600 u.t. abans del final de cicle,  $T_p$ (biestables) = 100 u.t.,  $T_p$ (Not) = 10 u.t.,  $T_p$ (And-2)= $T_p$ (Or-2)=20 u.t.,  $T_p$ (SUB)= $T_p$ (+1)=500 u.t.,  $T_p$ (MUX-2-1)=50 u.t.,  $T_p$ (MUX-4-1)=120 u.t.,  $T_p$ (MUX-8-1)=180 u.t. i  $T_p$ (ROM $_U$ C)=60 u.t. (Recordeu que un registre amb senyal Ld té alguna cosa més que biestables a la seva implementació)

### Camí crític i $T_c$

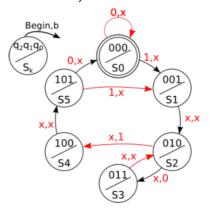


- Assumiu que la UC s'implementa amb una ROM i un multiplexor de bussos, que les entrades del PPE estan estables passades 300 u.t. de l'inici del cicle, que les sortides han d'estar estables 600 u.t. abans del final de cicle,  $T_p(\text{biestables}) = 100$  u.t.,  $T_p(\text{Not}) = 10$  u.t.,  $T_p(\text{And-2}) = T_p(\text{Or-2}) = 20$  u.t.,  $T_p(\text{SUB}) = T_p(+1) = 500$  u.t.,  $T_p(\text{MUX-2-1}) = 50$  u.t.,  $T_p(\text{MUX-4-1}) = 120$  u.t.,  $T_p(\text{MUX-8-1}) = 180$  u.t. i  $T_p(ROM_UC) = 60$  u.t. (Recordeu que un registre amb senyal Ld té alguna cosa més que biestables a la seva implementació)
- Solució:
  - Camí crític:  $FF_{UC} o ROM_{UC} o MUX-2-1(Mx2) o W$
  - Temps camí crític = 810 u.t. (100 + 60 + 50 + 600)
  - $T_c$  mínim = 810 u.t.

### Temps d'execució



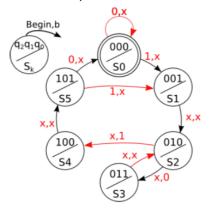
• Quants cicles triga el càlcul si n = 15, d = 2 (des de rebre n fins mostrar r, ambdós inclosos)?



## Temps d'execució



• Quants cicles triga el càlcul si n = 15, d = 2 (des de rebre n fins mostrar r, ambdós inclosos)?



- Solució:
  - Fent un seguiment del graf d'estats, amb n = 15, d = 2 triga 19 cicles.
    - ullet 000 ightarrow 001 ightarrow 010 ightarrow (011 ightarrow 010) imes 7 ightarrow 100 ightarrow 101  $_{-}$

### Índex



- Temps de cicle del PPE i temps d'execució
- Exemple: càlcul del màxim comú divisor (MCD)
- Exercicis
  - Determinar camí crític (E2 Q1 16-17)
  - Divisió entera (E2 Q1 14-15)
  - Dispensadora de canvi (E2 Q2 13-14)
- Conclusions

# Especificació del PPE (1/2)



- El PPE devuelve el cambio entregando el número mínimo de billetes de 10 euros y de monedas de un euro (no devuelve ningún otro tipo de billetes ni de monedas).
- El PPE recibe la cantidad de euros a devolver (del subsistema que alimenta al PPE) y se encarga calcular y de dar la orden al subsistema dispensador de cambio (alimentado por el PPE) de cada billete y de cada moneda a devolver.
- El PPE tiene un bus de entrada de datos, *D*, de 16 bits y una señal de entrada, *Begin* (de un bit). Recibe el número de euros a devolver codificado en binario por el bus *D* durante un ciclo, el mismo en el que la señal *Begin* vale 1.
- Esto es, el ciclo en el que Begin vale 1 le indica al PPE que debe iniciar el cálculo del número de billetes de diez euros y de monedas de un euro a devolver, que suman la cantidad de euros que indica el bus D en ese mismo ciclo.

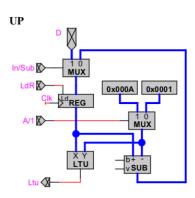
# Especificació del PPE (2/2)



- El PPE tiene dos señales de salida de un bit cada una, Vbm y b/m, utilizadas para enviar las órdenes de dar cambio al subsistema dispensador de cambio. El PPE pone a 1 la señal Vbm durante un ciclo para validar el valor que tiene la señal b/m durante ese mismo ciclo. Cuando b/m vale 1 significa que se debe devolver un billete y cuando vale 0 que debe devolverse una moneda. En los ciclos en los que Vbm vale 0 el valor de b/m carece de significado y en esos ciclos no se da orden de dar ni billete ni moneda.
  - Si, por ejemplo, se deben devolver 23 euros el PPE enviará al subsistema dispensador una secuencia de cinco órdenes de dar cambio (cinco ciclos, que no tienen porque ser consecutivos, en los que Vbm valdrá 1). Los 23 euros del ejemplo se devolverán mediante una secuencia de dos órdenes de dar un billete y tres de dar una moneda.
- Tal como está construida la máquina de cobro, se puede asegurar que el subsistema que alimenta al PPE nunca pondrá *Begin* a 1 hasta que el PPE haya terminado de dar todas las órdenes de devolver el cambio de un cobro: *Begin* valdrá 1 durante un ciclo en el que el PPE este en el estado inicial, esperando trabajo.

## UP proposada

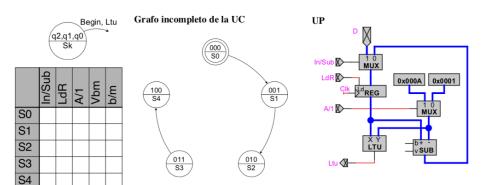




 La salida del bloque LTU vale 1 cuando Xu < Yu. El bus de salida de 16 bits del bloque 0x000A y del 0x0001 siempre codifica el valor constante que indica su nombre.

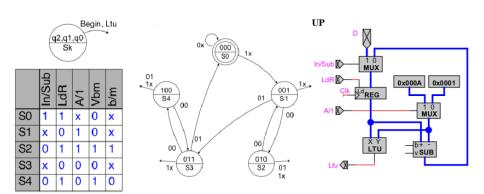
## Completeu graf d'estats i taula de sortides





## Completeu graf d'estats i taula de sortides





## Camí crític i $T_c$



- Indicad el camino crítico del PPE (o uno de ellos si hay varios) listando los dispositivos por los que pasa y el tiempo de este camino escribiendo los sumandos que lo forman. ¿Cuál es el tiempo de ciclo mínimo? Suponed que:
  - la UC se implementa con el número mínimo de biestables, con una única ROM (ROM\_UC) y con un Multiplexor de buses,
  - todas las entradas del PPE están estables pasadas 300 ut del inicio de ciclo y que todas las salidas deben estar estables al menos 600 ut antes del final de ciclo,
  - los tiempos de propagación de cualquiera de los biestables con los que está construido el PPE (incluidos los biestables de los registros) es de  $T_p(FF)$ =100 ut y que
  - los tiempos de propagación de los combinacionales, desde cualquier entrada a cualquier salida, son:  $T_p(SUB) = T_p(LTU) = 500$ ,  $T_p(MUX 2 1) = 50$ ,  $T_p(MUX 4 1) = 100$ ,  $T_p(MUX 8 1) = 150$  y  $T_p(ROM_{UC}) = 60$  ut.
- Recordad que un registro con señal Ld tiene algo más que biestables en su implementación interna

### Camí crític i $T_c$



#### Solució 1:

Camí crític:

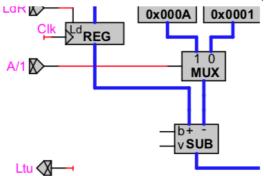
$$FF_{UC} o ROM_{UC} o MUX-2-1(A-/1) o LTU o MUX-4-1(UC) o FF_{UC}$$

- Sumands: 100 + 60 + 50 + 500 + 100 = 810
- T<sub>c</sub> mínim: 810 u.t.
- Solució 2:
  - Camí crític:  $FF_{UC} \to ROM_{UC} \to MUX-2-1(A-/1) \to SUB \to MUX-2-1(In/Sub) \to MUX-2-1(LdR) \to REG$
  - Sumands: 100 + 60 + 50 + 500 + 50 + 50 = 810
  - T<sub>c</sub> mínim: 810 u.t.

## Simplificació UP



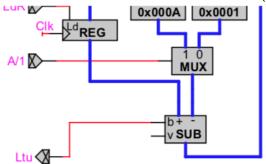
 Dibujad el circuito que puede reemplazar al bloque original LTU para reducir el coste en hardware de la UP (podéis usar bloques, puertas...)



## Simplificació UP



 Dibujad el circuito que puede reemplazar al bloque original LTU para reducir el coste en hardware de la UP (podéis usar bloques, puertas...)



### Exercicis a entregar a Atenea



- Enunciat disponible a Atenea
  - https://atenea.upc.edu/pluginfile.php/3603439/mod\_ assign/introattachment/0/Tema%207%20-%20Exercicis%20en% 20paper.pdf?forcedownload=1
- Entrega a Atenea fins el dissabte 31/10
  - Format PDF
  - Per fer els grafs d'estats us pot resultat útil l'editor on-line https://www.cs.unc.edu/~otternes/comp455/fsm\_designer/
  - Els esquemes lògics els podeu fer a mà i posteriorment fotografiar-los/escanejar-los o utilitzar alguna eina d'edició de circuits (Logic Works, ...)

### Índex



- Temps de cicle del PPE i temps d'execució
- Exemple: càlcul del màxim comú divisor (MCD)
- Exercicis
- Conclusions

#### Conclusions



- Al calcular el  $T_c$  del PPE, cal no oblidar els camins entre UC i UP i els camins entre UP i UC
- A l'analitzar una UP, cal identificar el paper que jugarà cada registre i veure la funció dels senyals de control
- A la taula de sortides de la UC, cal identificar els valors Don't care
  - Als senyals de control de sortida del PPE, difícilment podrem col·locar Don't care
- No oblideu realitzar el qüestionari d'Atenea ET7b

### Referències I



Llevat que s'indiqui el contrari, les figures, esquemes, cronogrames i altre material gràfic o bé han estat extrets de la documentació de l'assignatura elaborada per Juanjo Navarro i Toni Juan, o corresponen a enunciats de problemes i exàmens de l'assignatura, o bé són d'elaboració pròpia.

- M. C. Escher, Drawing hands, 1948. [Online]. Available: https://www.wayfair.co.uk/home-decor/pdx/east-urban-home-drawing-hands-1948-by-escher-art-print-plaque-hsu7047.html.
- [2] [Online]. Available: https://en.wikipedia.org/wiki/Euclid#/media/File:Euklid-von-Alexandria\_1.jpg.

## Introducció als Computadors

Tema 7: Processadors de Propòsit Específic (PPE's) http://personals.ac.upc.edu/enricm/Docencia/IC/IC7b.pdf

Enric Morancho (enricm@ac.upc.edu)

Departament d'Arquitectura de Computadors Facultat d'Informàtica de Barcelona Universitat Politècnica de Catalunya



2020-21, 1<sup>er</sup> quad.

Presentació publicada sota Ilicència Creative Commons 4.0 @ (1) & (2)

