



МИНОБРНАУКИ РОССИИ

Федеральное государственное бюджетное образовательное учреждение  
высшего образования

«МИРЭА - Российский технологический университет»

РТУ МИРЭА

---

Институт Информационных Технологий  
Кафедра Вычислительной Техники (ВТ)

**ОТЧЁТ ПО ПРАКТИЧЕСКОЙ РАБОТЕ № 4**

«Коллоквиум, практическая часть»

по дисциплине

«Схемотехника устройств компьютерных систем»

Выполнил студент группы  
ИВБО-01-22

Воробьев Д.М.

Принял ассистент кафедры ВТ

Дуксин Н.А.

Практическая работа выполнена

«\_\_»\_\_\_\_\_2024 г.

«Зачтено»

«\_\_»\_\_\_\_\_2024 г.

Москва 2024

# СОДЕРЖАНИЕ

1 ОСНОВНОЙ РАЗДЕЛ .....	3
1.1 Задание 1 .....	3

# 1 ОСНОВНОЙ РАЗДЕЛ

## 1.1 Задание 1

Даны таблицы со значениями функций синуса и косинуса для углов, выраженных в ВАМ.

Опишем модуль на языке Verilog, реализующий интерфейс доступа к значениям из приведённых таблиц (Листинг 1.1).

Произведём верификацию работы модуля при помощи симуляции для всех значений углов, определённых в рамках приведённых таблиц (Листинг 1.2).

*Листинг 1.1 – Модуль trig\_tables.v на языке Verilog*

```
`timescale 1ns / 1ps

module trig_table #(
    VALUE_WIDTH = 32,
    ANGLE_WIDTH = 10,
    COUNT = 2**ANGLE_WIDTH
)
(
    input [ANGLE_WIDTH-1:0] angle_in,
    output signed [VALUE_WIDTH-1:0] sin_out,
    output signed [VALUE_WIDTH-1:0] cos_out
);

wire [VALUE_WIDTH-1:0] sin_table [0:COUNT-1];
`include "sin_table_a7_d32.vh"

wire [VALUE_WIDTH-1:0] cos_table [0:COUNT-1];
`include "cos_table_a7_d32.vh"

wire sin_cond = angle_in >= 0 && angle_in < COUNT/2;
wire cos_cond = (angle_in >= 0 && angle_in < COUNT/4) || (angle_in >=
3*COUNT/4 && angle_in < COUNT);

assign sin_out = sin_cond ? sin_table[angle_in] : -sin_table[angle_in];
assign cos_out = cos_cond ? cos_table[angle_in] : -cos_table[angle_in];

endmodule
```

*Листинг 1.2 – Тестовый модуль на языке Verilog*

```
`timescale 1ns / 1ps
module trig_table_tb;
// Параметры модуля для тестирования
parameter VALUE_WIDTH = 32;
parameter ANGLE_WIDTH = 10;
parameter COUNT = 2**ANGLE_WIDTH;
```

## Продолжение листинга 1.2

```
// Входные и выходные сигналы
reg [ANGLE_WIDTH-1:0] angle_in;
wire signed [VALUE_WIDTH-1:0] sin_out, cos_out;
reg [5:0] errors = 0;

// Модуль под тестированием
trig_table #(
    .VALUE_WIDTH(VALUE_WIDTH),
    .ANGLE_WIDTH(ANGLE_WIDTH)
) uut (
    .angle_in(angle_in),
    .sin_out(sin_out),
    .cos_out(cos_out)
);

// Таблицы для сравнения
wire [VALUE_WIDTH-1:0] sin_table [0:COUNT-1];
wire [VALUE_WIDTH-1:0] cos_table [0:COUNT-1];

`include "sin_table_a7_d32.vh"
`include "cos_table_a7_d32.vh"

// Процедура тестирования
initial begin
    // Инициализация тестирования
    angle_in = 0;
    // Проход по всем возможным углам
    for (angle_in = 0; angle_in < COUNT; angle_in = angle_in + 1) begin
        #10;
    end
    // Окончание симуляции
    $stop;
end

endmodule
```

Произведём верификацию (Рисунок 1.1).

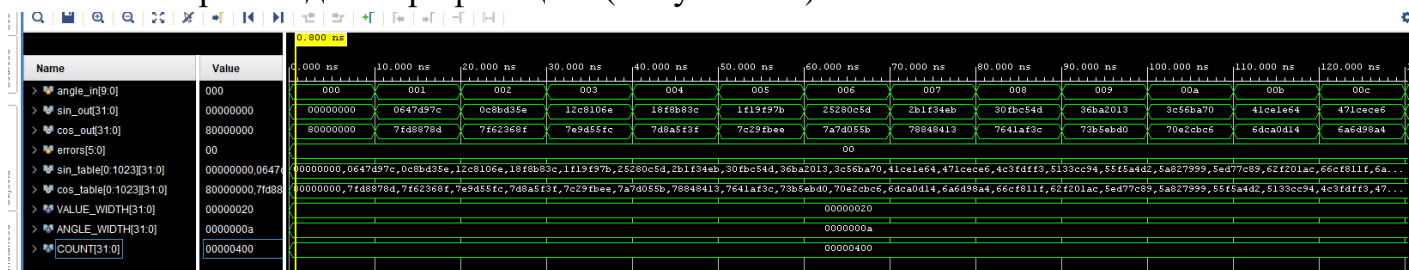


Рисунок 1.1 – Верификация модуля для приведённых таблиц синуса и косинуса

## **ЗАКЛЮЧЕНИЕ**

В рамках данной практической работы выполнили практические задания на языке Verilog.

## СПИСОК ИСПОЛЬЗОВАННЫХ ИСТОЧНИКОВ

1. Методические указания по ПР № 1 — URL: <https://online-edu.mirea.ru/mod/resource/view.php?id=405132> (Дата обращения: 23.09.2022).
2. Методические указания по ПР № 2 — URL: <https://online-edu.mirea.ru/mod/resource/view.php?id=409130> (Дата обращения: 23.09.2022).
3. Смирнов С.С. Информатика [Электронный ресурс]: Методические указания по выполнению практических и лабораторных работ / С.С. Смирнов — М., МИРЭА — Российский технологический университет, 2018. — 1 электрон. опт. диск (CD-ROM).
4. Тарасов И.Е. ПЛИС Xilinx. Языки описания аппаратуры VHDL и Verilog, САПР, приемы проектирования. — М.: Горячая линия — Телеком, 2021. — 538 с.: ил.
5. Антик М.И. Дискретная математика [Электронный ресурс]: Учебное пособие / Антик М.И., Казанцева Л.В. — М.: МИРЭА — Российский технологический университет, 2018 — 1 электрон. опт. диск (CD-ROM).
6. Антик М.И. Математическая логика и программирование в логике [Электронный ресурс]: Учебное пособие / Антик М.И., Бражникова Е.В.— М.: МИРЭА – Российский технологический университет, 2018. — 1 электрон. опт. диск (CD-ROM).
7. Жемчужникова Т.Н. Конспект лекций по дисциплине «Архитектура вычислительных машин и систем» — URL: [https://drive.google.com/file/d/12OAi2\\_axJ6mRr4hCbXs-mYs8Kfp4YEfj/view?usp=sharing](https://drive.google.com/file/d/12OAi2_axJ6mRr4hCbXs-mYs8Kfp4YEfj/view?usp=sharing) (Дата обращения: 23.09.2022).
8. Антик М.И. Теория автоматов в проектировании цифровых схем [Электронный ресурс]: Учебное пособие / Антик М.И., Казанцева Л.В. — М.: МИРЭА – Российский технологический университет, 2020. — 1 электрон. опт. диск (CD-ROM).