|  |  |
| --- | --- |
| **Утверждено**  **Э.001.04** |  |

|  |
| --- |
| **Руководство системного программиста**  **Описание программы** |

|  |
| --- |
| **Восьмиразрядный сумматор**  **Э.001.04** |

|  |
| --- |
| **Листов 10** |

|  |  |
| --- | --- |
|  |  |

|  |  |
| --- | --- |
| Подп. и дата |  |
| Инв.№ дубл. |  |
| Взам. инв. № |  |
| Подп. и дата |  |
| Инв. № подл. |  |

|  |
| --- |
| 2024 |

|  |  |  |
| --- | --- | --- |
|  |  | Литера Э |

АННОТАЦИЯ

В документе содержатся общие сведения о программе, о структуре программы. Излагаются необходимые действия по настройке и проверке программы, описываются дополнительные возможности, а также представлены возможные сообщения системному программисту.

СОДЕРЖАНИЕ

[1. ОБЩИЕ СВЕДЕНИЯ 4](#_Toc232945495)

[2. Структура программы 5](#_Toc232945496)

[3. Настройка программы 6](#_Toc232945497)

[4. Проверка программы 7](#_Toc232945498)

[5. Дополнительные возможности 8](#_Toc232945499)

[6. Сообщения системному программисту 9](#_Toc232945500)

[ЛИСТ РЕГИСТРАЦИИ ИЗМЕНЕНИЙ 10](#_Toc232945501)

# 1. ОБЩИЕ СВЕДЕНИЯ

Программное обеспечение «Восьмиразрядный сумматор» предназначено для синтеза модуля аппаратного восьмиразрядного сумматора для целых неотрицательных чисел в прямом коде в составе макета на базе ПЛИС.

# 2. Структура программы

## Программное изделие включает в себя набор файлов в формате «.v» с исходным кодом модулей на языках описания аппаратуры Verilog, файл проектных ограничений формата «.xdc», файл исполняемого скрипта для САПР AMD Vivado в формате «.tcl».

## Результатом синтеза на основе программного изделия является конфигурационный двоичный образ в формате «.bit» для загрузки на платформу ПЛИС.

# 3. Настройка программы

Настройка программы не требуется.

# 4. Проверка программы

Для проверки программного изделия необходимо произвести следующие действия:

1. Инициировать процесс создания конфигурационного двоичного образа в формате «.bit» путём запуска файла исполняемого скрипта в формате «.tcl» в САПР AMD Vivado.
2. Произвести загрузку сформированного двоичного образа в формате .bit на аппаратную платформу ПЛИС с помощью САПР AMD Vivado.
3. Провести тестирование устройства в соответствии с программой методики испытаний.

# 5. Дополнительные возможности

Дополнительные возможности не требуются.

# 6. Сообщения системному программисту

При запуске файла исполняемого скрипта в формате «.tcl» в САПР AMD Vivado будет произведён процесс создания конфигурационного двоичного образа в формате «.bit» для загрузки на платформу ПЛИС. По окончании работы исполняемого скрипта отобразится окно с сообщением «Bitstream generation successfully completed».

По окончании загрузки двоичного образа в формате .bit на аппаратную платформу ПЛИС во вкладке "Tcl Console" в САПР AMD Vivado появится сообщение "INFO: [Labtools 27-1434] Device xc7a100t (JTAG device index = 0) is programmed with a design that has no supported debug core(s) in it." .

# ЛИСТ РЕГИСТРАЦИИ ИЗМЕНЕНИЙ

|  |  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- | --- |
| *Изм.*  *№* | *Номер листов (страниц)* | | | | *Всего листов (страниц) в докум.* | *№ документа* | *Фамилия* | *Подпись* | *Дата* |
| *измененных* | *заменен-ных* | *новых* | *Аннулированных* |
|  |  |  |  |  |  |  |  |  |  |
|  |  |  |  |  |  |  |  |  |  |
|  |  |  |  |  |  |  |  |  |  |
|  |  |  |  |  |  |  |  |  |  |
|  |  |  |  |  |  |  |  |  |  |
|  |  |  |  |  |  |  |  |  |  |
|  |  |  |  |  |  |  |  |  |  |
|  |  |  |  |  |  |  |  |  |  |
|  |  |  |  |  |  |  |  |  |  |
|  |  |  |  |  |  |  |  |  |  |
|  |  |  |  |  |  |  |  |  |  |
|  |  |  |  |  |  |  |  |  |  |
|  |  |  |  |  |  |  |  |  |  |
|  |  |  |  |  |  |  |  |  |  |
|  |  |  |  |  |  |  |  |  |  |
|  |  |  |  |  |  |  |  |  |  |
|  |  |  |  |  |  |  |  |  |  |
|  |  |  |  |  |  |  |  |  |  |
|  |  |  |  |  |  |  |  |  |  |
|  |  |  |  |  |  |  |  |  |  |
|  |  |  |  |  |  |  |  |  |  |
|  |  |  |  |  |  |  |  |  |  |
|  |  |  |  |  |  |  |  |  |  |
|  |  |  |  |  |  |  |  |  |  |
|  |  |  |  |  |  |  |  |  |  |
|  |  |  |  |  |  |  |  |  |  |
|  |  |  |  |  |  |  |  |  |  |
|  |  |  |  |  |  |  |  |  |  |
|  |  |  |  |  |  |  |  |  |  |
|  |  |  |  |  |  |  |  |  |  |
|  |  |  |  |  |  |  |  |  |  |
|  |  |  |  |  |  |  |  |  |  |
|  |  |  |  |  |  |  |  |  |  |
|  |  |  |  |  |  |  |  |  |  |
|  |  |  |  |  |  |  |  |  |  |
|  |  |  |  |  |  |  |  |  |  |
|  |  |  |  |  |  |  |  |  |  |
|  |  |  |  |  |  |  |  |  |  |