# DDS

设计定义：

四个用户按键代表不同频率字K；

当按下不同键，K字不同，输出频率也有所不同。

## DDS基本原理：

图示, 示意图

描述已自动生成

图 1 DDS原理框图

DDS主要由相位累加器、相位调制器、波形数据表ROM、DA转换器四大部分组成，多数设计还会加入低通滤波器。

图示

描述已自动生成

图 2 DDS原理流程图

相位累加器**：**

input [N-1:0] K;

reg [N-1:1] cnt; //取N为32

always@(posedge clk)

cnt <= cnt + N’dK;

此即为相位累加器最简说明。

当K=1时，为基波频率；

（奈奎斯特采样定理）

∴

### 相位调制器

input [11:0] P;

wire [11:0] addr;

assign addr = cnt[31:20] + P; …………………………………………………(\*)

此即为相位调制器

**分析（\*）：**

设P=0 ,即不考虑P的存在，将（\*）简化为assign addr = cnt[31:20];

此处采用截断式，当相位累加器的输出寄存在32位寄存器cnt[31:0]上,只取cnt寄存器的高12位；

下图是一个简化了的截断式原理说明

日历

描述已自动生成

图 3 截断式原理示意图

addr为相位码，也为ROM的寻址码，这里就实现了频率到相位的转化。

### 波形数据表ROM

相位码也就是ROM的寻址码，以12位为例，那么，波形数据表的地址线为12个，存储单元即为2^12=4096个；波形数据表内每个数据单元用10位二进制表示，即ROM的数据线为10。

波形数据表内的波形数据由MATLAB生成。（未细究）

我们以频率控制字K=1为例,相位累加器的低20位一直会加1,直到低20位溢出向高12位进位,此时ROM为0,也就是说, ROM的0地址中的数据被读了20次,继续下去, ROM中的4096个点,每个点都将会被读20次,最终输出的波形频率应该是参考时钟频率的1/20,周期被扩大了20倍。同样当频率控制字为100时,相位累加器的低20位一直会加100,那么,相位累加器的低20位溢出的时间比上面会快100倍,则ROM中的每个点相比于上面会少读100次,所以最终输出频率是上述的10倍。

图示

描述已自动生成

图 4 AN108硬件结构图

从波形数据表输出的信号为数字信号，所以信号输出时，首先经过AD9280；

图示, 示意图

描述已自动生成

图 5 AD9280内部结构图

在芯片数据手册内的内部参考操作中查找到如下图，

图示, 示意图

描述已自动生成

图 6 官方提供内部参考操作，2V p-p 输入跨度模式

AN108模块可以直接连接AX516开发板的固定端口，他这里设置的为AD电压输入范围为0~2V，AD官方数据手册的内部参考操作还提出了另外两个操作模式，如下图所示

图示, 示意图

描述已自动生成

图 7 官方提供的 1V p-p模式

图示, 示意图

描述已自动生成

图 8 中心跨度模式

我们采用的是2V p-p模式，因此来自波形数据表的信号首先需要经过一个衰减电路，AN108内采用AD8056构建衰减电路。

图示

描述已自动生成

图 9 AD8065\AD8066外形图

AD8056接口的输入范围是-5V~+5V(10Vpp),衰减后的输出范围为（0~2V）。

图示, 示意图

描述已自动生成

图 10 AD9708

## 实验结果

图形用户界面

中度可信度描述已自动生成

|  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- |
| Clk | K | P | N | Kmax | K=1  基波频率 | 理论频率/Hz | 仿真频率/Hz | 示波器 |
| 50M | 30000 | 0 | 32 | 2,147,483,648  (231) | 0.02328 | 349.25 | 349.65 |  |
| 60000 | 0 | 698.49 | 700.77 |  |
| 120000 | 0 | 1396.98 | 1,396.65 |  |
| 2,147,483,648 | 0 | 25M | 25M |  |