# DDS实验报告

## DDS基本原理

DDS是一种全数字化的频率合成技术由相位累加器、波形存储器、 D/A 转换器和低 通滤波器构成。时钟频率 Fclk给定后，输出信号的频率取决于频率控制字（F\_word）K，一般为整数，数值大小控制输出信号的频率大小；频率分辨率取决于累加器位数N(反应在具体设计中，其实就是F\_word的位数)；相位控制字（相位偏移值）（P\_word）P为整数，数值大小控制输出信号的相位偏移，主要用于相位的信号调制；相位分辨率取决于波形存储器ROM的地址线位数A；幅度量化噪声取决于波形存储器的数据位字长和D/A转换器的位数M，这样合成信号的三个参量（频率、相位和幅度）便均可由数字信号精确控制，从而达到了全数字化合成的目的。

图示, 示意图

描述已自动生成

Figure 1 DDS基本原理图

相位累加器是整个 DDS 的核心，在这里完成相位累加，生成相位码。相位累加器的输入为频率字输入 K，表示相位增量，设其位宽为 N，满足等式K = 2N \* fOUT / fCLK 。其在输入相位累加器之前，在系统时钟同步下做数据寄存，数据改变时不会干扰相位累加器的正常工作。

波形数据表 ROM 中存有一个完整周期的正弦波信号。假设波形数据 ROM 的地址位宽为 12 位，存储数据位宽为 8 位，即 ROM 有 212 = 4096 个存储空间，每个存储空间可存储 1字节数据。将一个周期的正弦波信号，沿横轴等间隔采样 212 = 4096 次，每次采集的信号幅度用 1 字节数据表示，最大值为 255，最小值为 0。将 4096 次采样结果按顺序写入 ROM的 4096 个存储单元，一个完整周期正弦波的数字幅度信号写入了波形数据表 ROM 中。波形数据表 ROM 以相位调制器传入的相位码为 ROM 读地址，将地址对应存储单元中的电压幅值数字量输出。

D/A 转换器将输入的电压幅值数字量转换为模拟量输出，就得到输出信号CLK\_OUT。

输出信号 CLK\_OUT 的信号频率 fOUT = K \* fCLK / 2N。当 K = 1 时，可得 DDS 最小分辨率为： fOUT = fCLK / 2N，此时输出信号频率最低。根据采样定理， K的最大值应小于 2N/2(必要条件)。此为DDS的一个缺陷。

reg [31:0] time;

time : 0000\_0000\_0000\_0000\_0000\_0000\_0000\_0000

K\_1 : 1111\_1111\_1111\_1111\_1111 // 1048575

K\_2 : 1111\_1111\_1111\_1111\_1110 // 1048574

K\_3 : 1111\_1111\_1111\_1111\_1101 // 1048573

K\_4 : 0000\_0000\_0000\_0000\_0001 //1

当K\_1时，每一个clk，r\_time翻转一次；

当K\_2 时，每两个clk，r\_time翻转一次；

当K\_3时，每三个clk，r\_time翻转一次；

当K=1时，每2^12个clk, r\_time 翻转一次；

reg [31:0] r\_time;

reg [19:0] K; //N为12

//reg [11:0] P;

reg [11:0] addr;

always@(posedge clk )

time <= time + K;

addr = time[31:20];