

Pontifícia Universidade Católica de Minas Gerais  
Instituto de Ciências Exatas e Informática – ICEI  
Arquitetura de Computadores I

ARQ1 \_ Aula\_10

Tema: Introdução aos autômatos

### Preparação

Como preparação para o início das atividades, recomendam-se

- a.) leitura prévia do resumo teórico, do detalhamento na apostila e referências recomendadas
- b.) estudo e testes dos exemplos
- c.) assistir aos seguintes vídeos:

<https://www.youtube.com/watch?v=YebQtg-tTfI>  
<https://www.youtube.com/watch?v=xKoldX6XBps>  
<https://www.youtube.com/watch?v=SA2o7UnYqbw>

### Orientação geral:

Apresentar uma forma de solução em formato gerado pelo JFLAP (.jff), devidamente identificados, acompanhados (ou não) de figuras equivalentes exportadas pela ferramenta no formato (.png).

Outras formas de solução são opcionais; e, se entregues, contarão como atividades extras (.v, .c ou .py). Os programas com funções desenvolvidas em Verilog, C ou Python (usar modelos para verificação automática de testes das respostas), se entregues, deverão estar em arquivos separados, com o código fonte, para serem compilados e testados. As execuções deverão, preferencialmente, serem testadas mediante uso de entradas e saídas padrões e os dados/resultados usados para testes armazenados em arquivos textos. Os resultados poderão ser anexados ao código, ao final, como comentários.

Os *layouts* de circuitos deverão ser entregues no formato (.circ), identificados internamente. Figuras exportadas pela ferramenta serão aceitas como arquivos para visualização, mas não terão validade para fins de avaliação. Separar versões completas (a) e simplificadas (b).

Arquivos em formato (.pdf), fotos, cópias de tela ou soluções manuscritas serão aceitos como recursos suplementares para visualização, e não terão validade para fins de avaliação.

Atividade: Circuitos sequenciais

Todos os circuitos deverão ser simulados no JFLAP e testados com as indicações.

- 01.) Projetar e descrever em JFLAP uma máquina de Mealy, para implementar um comportamento semelhante ao descrito na tabela abaixo.

estado atual	entrada (x) / (próximo estado, saída)	
	x=0	x=1
> 0	(0, 0)	(3, 0)
1	(0, 0)	(2, 0)
2	(0, 0)	(1, 1)
3	(1, 0)	(0, 0)

Testar:

- a.) 00110111  
b.) 0000101101

- 02.) Projetar e descrever em JFLAP uma máquina de Moore para implementar um comportamento semelhante ao descrito na tabela abaixo.  
DICA: Ver modelo de Moore.

estado atual	entrada (x) / próximo estado		saída
	x=0	x=1	
> 0	0	2	0
1	3	0	0
2	2	1	0
3	0	1	1

Testar:

- a.) 001110011  
b.) 00011010101

- 03.) Projetar e descrever em JFLAP uma máquina de Turing, para complementar todos os bits de uma sequência, exceto o último bit à direita.  
DICA: Escrever o complemento de 1 do que for lido.

Testar:

- a.) 1101  
b.) 0100

- 04.) Projetar e descrever em JFLAP uma máquina de estados finitos (FSM), para identificar sequências de triplas com valores iguais 000111 ou 111000.  
DICA: Usar os estados para contar.

- 05.) Projetar e descrever em JFLAP um autômato de pilha (PDA), para implementar um reconhecedor de uma sequência igual a 1010.  
DICA: Estado final deverá ter apenas o valor 1 no topo da pilha.

Testar:

- a.) 10111  
b.) 1010

## Extras

- 06.) Projetar e descrever em JFLAP uma máquina de Mealy, para implementar um reconhecedor de sequência igual a 11011, sem interseção.  
Caso seja simulado por módulo no Logisim, apresentar *layout* do circuito e subcircuitos.
- 07.) Projetar e descrever em JFLAP uma máquina de Mealy, para implementar um reconhecedor de sequência igual a 11011, com interseção.  
Caso seja simulado por módulo no Logisim, apresentar *layout* do circuito e subcircuitos.