

# Relatório do experimento 1: lógica combinacional e circuitos 7400

Henrique Koji Miyamoto (RA 169614) e Pedro Luís Azevedo Costa (RA175857)

## 1 INTRODUÇÃO

---

Nesse experimento, o circuito montado foi um detector de dígitos do RA. Seu objetivo era detectar se o algarismo representado na entrada fazia ou não parte do RA selecionado. No caso, utilizamos o RA 169614. As entradas foram conectadas nas quatro primeiras chaves da placa auxiliar, simulando a entrada de dígitos em codificação BCD. A saída foi ligada a um LED da mesma placa: no caso de o algarismo pertencer ao RA, o LED se acenderia; caso contrário, permaneceria apagado.

## 2 MATERIAIS E PROCEDIMENTOS

---

Na montagem, utilizamos uma *protoboard*, três CIs TTL (7404, 7411 e 7432), uma placa auxiliar, uma fonte, fios telefônicos e cabos conectores “banana” para realizar ligações. Além disso, utilizamos um jogo de alicates e um multímetro para auxiliar na montagem e para realizar medições de tensão, respectivamente.

A partir do problema proposto, buscamos uma função booleana que correspondesse à nossa implementação. Para isso, montamos a tabela-verdade a seguir, em que  $x_3$  é o bit mais significativo e  $x_0$ , o menos significativo.

Tabela 1. Tabela-verdade da função booleana implementada

Representação decimal	$x_3$	$x_2$	$x_1$	$x_0$	$f(x_3, x_2, x_1, x_0)$
0	0	0	0	0	0
1	0	0	0	1	1
2	0	0	1	0	0
3	0	0	1	1	0
4	0	1	0	0	1
5	0	1	0	1	0
6	0	1	1	0	1
7	0	1	1	1	0
8	1	0	0	0	0
9	1	0	0	1	1
10	1	0	1	0	X
11	1	0	1	1	X
12	1	1	0	0	X

<b>13</b>	1	1	0	1	X
<b>14</b>	1	1	1	0	X
<b>15</b>	1	1	1	1	X

Essa tabela nos mostra que a função terá valor 1 apenas para os dígitos 1, 4, 6 e 9, que são os algarismos que compõem o número 169614. Além disso, notamos os casos *don't care*, representados por "X". São casos cuja saída não importa, uma vez que 10, 11, 12, 13, 14 e 15 não fazem parte do domínio da função, pois não são algarismos; logo, nunca serão inseridos na entrada.

A seguir, com os dados da tabela-verdade, realizamos minimização da função utilizando mapas de Karnaugh, conforme Ercegovic et al. (2005).

	$x_1'x_0'$	$x_1'x_0$	$x_1x_0$	$x_1x_0'$
$x_3'x_2'$	0	1	0	0
$x_3'x_2$	1	0	0	1
$x_3x_2$	X	X	X	X
$x_3x_2'$	0	1	X	X

Figura 1. Mapa de Karnaugh para a função booleana implementada

Realizando a simplificação por soma de produtos (SP) e produto de somas (PS), temos:

$$f(x_3, x_2, x_1, x_0)_{SP} = x_2x_0' + x_2'x_1'x_0$$

$$f(x_3, x_2, x_1, x_0)_{PS} = (x_2 + x_0) \cdot (x_1' + x_0') \cdot (x_2' + x_0')$$

A primeira minimização resulta em um circuito com 3 portas e 7 entradas e a segunda, em um circuito com 4 portas e 9 entradas. À primeira vista, a primeira minimização seria mais econômica; no entanto, ela requisitaria quatro CIs (um com as portas inversoras, um com porta AND de duas entradas, um com porta AND com três entradas e um com porta OR de duas entradas), enquanto que a segunda minimização seria implementável com apenas três CIs (um com portas inversoras, um com portas OR de duas entradas e um com porta AND de três entradas). Tendo isso em vista, a segunda minimização foi escolhida. Os CIs utilizados foram, então, os modelos 7404 (portas inversoras), 7411 (portas AND de três entradas) e 7432 (portas OR de duas entradas), cujos esquemas são mostrados nas figuras abaixo.

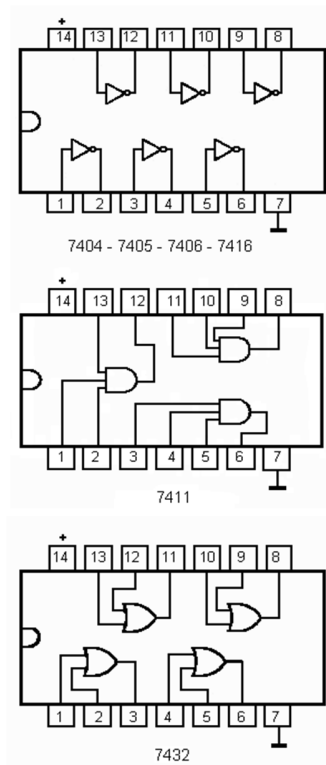


Figura 2. Esquemas dos CIs utilizados 7404, 7411, 7432 (ELETRONIC ET INFORMATIQUE, 2015)

O esquema do circuito lógico final, que foi, a seguir, montado na *protoboard* foi o seguinte:

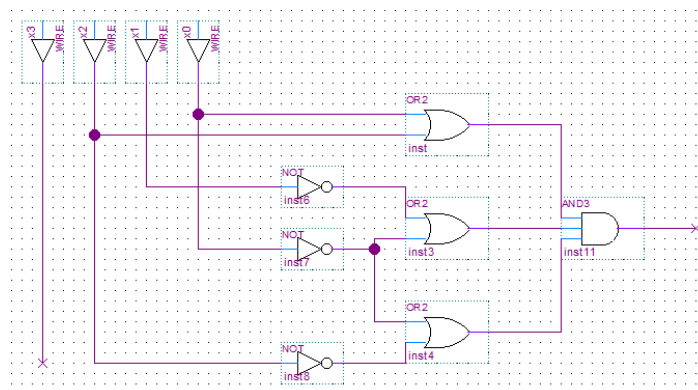


Figura 3. Esquema do circuito lógico montado no experimento

### 3 RESULTADOS

Para testar o funcionamento do circuito, utilizamos a placa auxiliar: o acionamento de cada chave corresponde ao estado 1 e seu desligamento, ao estado 0. Dessa forma, simulamos as entradas de todos os algarismos em codificação BCD. Nosso circuito funcionou como esperado: o LED acendeu em todas as configurações das chaves equivalentes aos algarismos 1 (0001), 4 (0100), 6 (0110) e 9 (1001). Dois exemplos são mostrados a seguir.

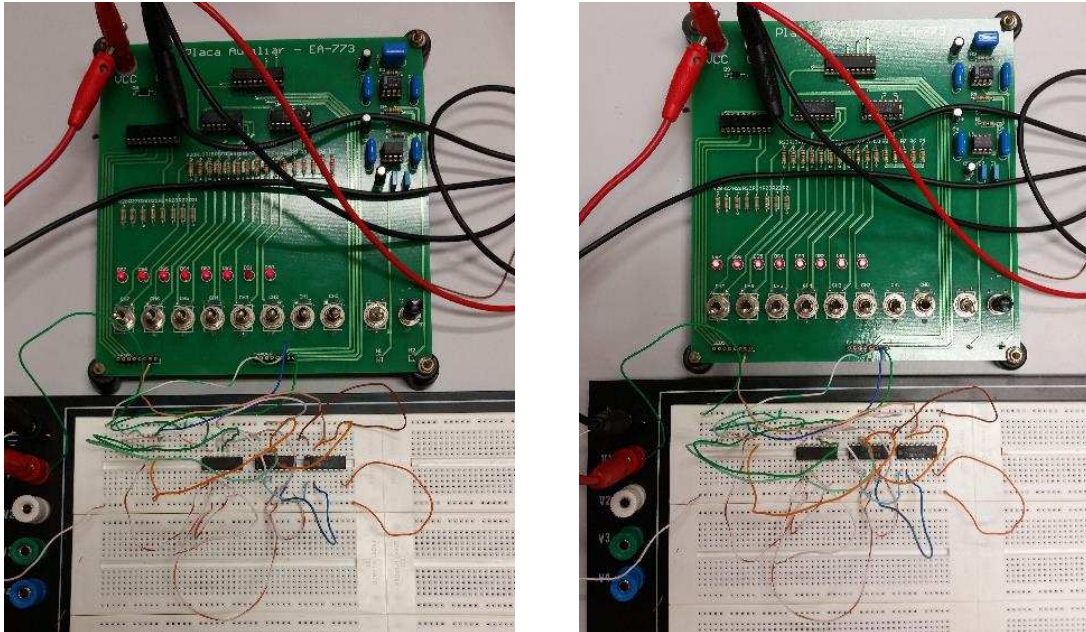


Figura 4. Fotografias da montagem do experimento. À esquerda, observa-se que, quando a chave está configurada na posição 0 (que não faz parte do RA), o LED 2 (ao qual a saída do circuito foi conectada) está apagado. Quando a chave está na posição 1 (que faz parte do RA), à direita, o LED se acende.

## 4 DISCUSSÃO

Após a montagem, tivemos dificuldade para fazer o circuito funcionar: o LED não acendia conforme mudanças nas posições das chaves. Após alguns testes e verificações, trocamos a placa auxiliar, de modo que, dessa vez, o acionamento do nosso circuito teve sucesso. Concluímos que a primeira placa auxiliar deveria estar apresentando algum problema.

Com o fim do experimento, medimos, a sugestão do professor, a tensão em diversas partes do circuito, quando ele está em uma posição de chaves ativa, em relação ao fio terra. Observamos que, quanto mais próximo da saída do circuito, menor era a tensão, conforme imagem e tabela abaixo.

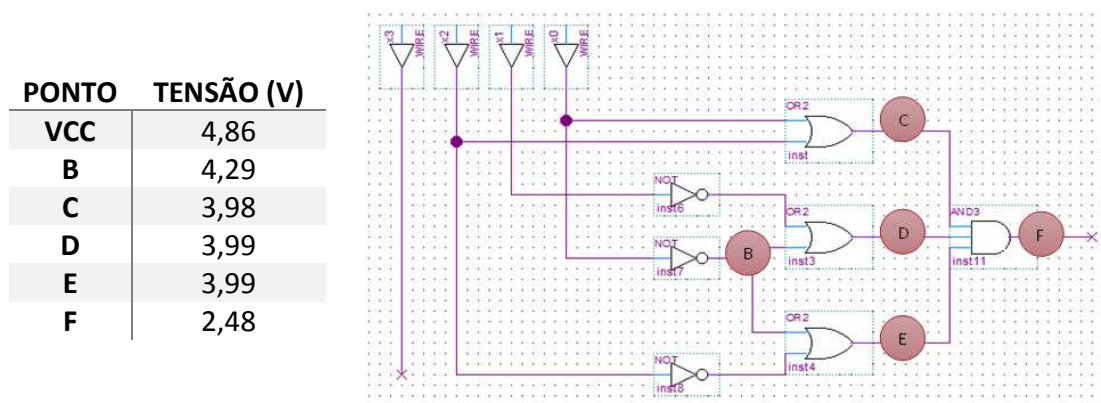


Figura 5. Tabela indicativa das tensões em diversos pontos do circuito, marcados no esquema

Isso provavelmente se dá devido à resistência das portas lógicas. Uma possível extrapolação dessa observação é que haja uma quantidade máxima de portas lógicas que podem ser colocadas no circuito, uma vez que uma quantidade excessiva pode abaixar a tensão na saída de modo que ela não é mais reconhecida como ativa.

## 5 REFERÊNCIAS

---

ERCEGOVAC, Milos D. ; LANG, Tomás ; MORENO, Jaime H. *Projeto de sistemas combinacionais: redes de portas lógicas de dois níveis*. In: Introdução aos sistemas digitais. Tradução: José Carlos Barbosa dos Santos. Porto Alegre: Bookman, 2000.

ELETRONIQUE ET INFORMATIQUE. *Circuits Intégrés Logiques TTL*. Disponível em: <[http://electronique-et-informatique.fr/Electronique-et-Informatique/Digit/Data\\_book.html#Tableau](http://electronique-et-informatique.fr/Electronique-et-Informatique/Digit/Data_book.html#Tableau)>. Acesso em: 18 ago. 2015.