

卒業論文 2016 年度（平成 28 年度）

映像制作現場における  
高解像度映像 IP 伝送システムの実装と評価

慶應義塾大学 環境情報学部

山中 勇成

徳田・村井・楠本・中村・高汐・バンミーター・植原・三次・中澤・武田  
合同研究プロジェクト

2017 年 1 月

## 映像制作現場における 高解像度映像 IP 伝送システムの実装と評価

### 論文要旨

近年、現行のハイビジョン放送を超える超高繊細な画質による、4K・8K 映像の普及が世界中で加速している。4K 映像の帯域は 2K 映像と比較すると約 4 倍、現行のハイビジョン放送と比較すると約 8 倍にもなり、伝送方法とそのコストが課題である。そのため、映像業界では、映像機器と比べて比較的安価なネットワークリソースを活用して伝送する、Video over IP 化が進んでいる。

本研究では、汎用的なビデオインターフェースである HDMI から、映像を IP パケット化し、非圧縮の 4K 映像を伝送するシステムを設計、実装し、ネットワーク活用した映像伝送システムについて、評価<sup>1</sup>を行う。

本研究では、4K 映像キャプチャボード、10Gbps ネットワークインターフェースカードを備えた汎用的なコンピュータで実装したソフトウェアと、Xilinx の 7-Series FPGA ボードで実装したハードウェアの両方を実装した。

評価として、4K 非圧縮映像の伝送を行う既製品である PFU QG70、実装したソフトウェア、実装したハードウェアのそれぞれにおいて遅延、重さ、XXX を計測し、XXX という結果となった。

### キーワード

4K, IP 伝送, 映像配信システム, FPGA

# **Implementation and Evaluation of Delivery System for High Resolution Video at Video Production Site**

## **Summary**

In recent years, the spread of 4K / 8K images is accelerating all over the world. The bandwidth of 4K video is about 4 times as compared with 2K video, and it is about 8 times as compared with the current high vision broadcasting, and the transmission method and its cost are the issues. For this reason, in the video industry, Video over IP is advancing, utilizing relatively inexpensive network resources compared to video equipment, to transmit.

In this research, we evaluate video transmission system using network using HDMI which is a general-purpose video interface, designing and implementing a system for IP packetizing video, transmitting uncompressed 4K video, and implementing it.

And we implemented both software implemented on a general-purpose computer equipped with 4K video capture board and 10 Gbps network interface card and hardware implemented with Xilinx's 7-Series FPGA board.

## **Keywords**

4K, Over IP, Video Streaming, FPGA

Bachelor of Arts in Environmental Information  
Keio University

Yusei Yamanaka

# 目次

|       |                    |    |
|-------|--------------------|----|
| 第1章   | 序論                 | 1  |
| 1.1   | 本論文の背景             | 1  |
| 1.2   | 本論文が着目する課題         | 2  |
| 1.3   | 本論文の目的             | 2  |
| 1.4   | 本論文の構成             | 2  |
| 第2章   | 映像伝送システム           | 3  |
| 2.1   | ビデオカメラ             | 3  |
| 2.2   | ディスプレイ             | 3  |
| 2.3   | インターレース            | 3  |
| 2.4   | 色空間と色深度            | 4  |
| 2.5   | 帯域                 | 4  |
| 2.6   | インターフェース           | 5  |
| 2.6.1 | VGA                | 5  |
| 2.6.2 | DisplayPort        | 5  |
| 2.6.3 | DVI                | 6  |
| 2.6.4 | HDMI               | 6  |
| 2.6.5 | SDI                | 8  |
| 第3章   | ネットワークを活用した映像伝送    | 9  |
| 3.1   | 仮説                 | 9  |
| 3.1.1 | Ethernet を活用するメリット | 9  |
| 3.2   | 目的                 | 9  |
| 第4章   | システムの設計・実装         | 10 |
| 4.1   | ソフトウェアによる実装        | 10 |
| 4.2   | ハードウェアによる実装        | 11 |
| 4.2.1 | FPGA の回路設計         | 11 |
| 第5章   | 評価                 | 14 |
| 5.1   | 評価手法               | 14 |
| 5.2   | 計測                 | 14 |
| 5.2.1 | トラフィック             | 14 |

|              |  |           |
|--------------|--|-----------|
| 5.2.2        | 遅延   | 14        |
| 5.2.3        | 重量   | 14        |
| 5.2.4        | 安定性  | 14        |
| 5.3          | 実証実験   | 14        |
| 5.4          | 考察   | 14        |
| <b>第 6 章</b> | <b>結論</b>                                    | <b>15</b> |
| 6.1          | 本研究のまとめ                                      | 15        |
| 6.2          | 本研究の結論                                       | 15        |
| 6.3          | 今後の課題と展望                                     | 15        |
|              | 謝辞   | 16        |
|              | 参考文献   | 17        |
| 付 録 A        | ORF2015 での 100Gbps 回線を使用した映像伝送と遠隔スイッチングの実証実験 | 18        |
| A.1          | 実験の構成  | 18        |
| A.2          | 遠隔スイッチング                                     | 18        |
| 付 録 B        | ORF2016 での実証実験                               | 19        |
| B.1          | 実験の構成  | 19        |

## 図 目 次

|     |  |    |
|-----|--|----|
| 2.1 | YUV のピクセルあたりの色情報の構造 . . . . .                                | 4  |
| 2.2 | HDMI 1.4 で定義されている YCbCr 4:4:4 方式における TMDS マッピング . . . . .    | 7  |
| 2.3 | HDMI 1.4 で定義されている YCbCr 4:2:2 方式における TMDS マッピング . . . . .    | 7  |
| 2.4 | HDMI 2.0 で定義されている YCbCr 4:2:0 方式における TMDS マッピング . . . . .    | 7  |
| 4.1 | ソフトウェアによる実装の構成 . . . . .                                     | 10 |
| 4.2 | Blackmagic Design Intensity Pro 4K キャプチャーボード . . . . .       | 10 |
| 4.3 | ハードウェアによる実装の構成 . . . . .                                     | 11 |
| 4.4 | TED HDMI 2.0 FMC カード (TB-FMCH-HDMI4K) . . . . .              | 11 |
| 4.5 | Video Stream to Ethernet Packet Subsystem Diagram . . . . .  | 12 |
| 4.6 | Ethernet Packet to Video Stream Subsystem Diagram . . . . .  | 12 |
| 4.7 | UDP ペイロードのパケット構造 . . . . .                                   | 13 |
| 4.8 | ILA による IP 伝送時の FIFO と Ethernet Subsystem のデータのダンプ . . . . . | 13 |
| 4.9 | ILA による IP 伝送時の HDMI 入出力のデータのダンプ . . . . .                   | 13 |
| A.1 | ORF2015 での実験の構成 . . . . .                                    | 18 |

## 表 目 次

|     |   |    |
|-----|---|----|
| 2.1 | 解像度、フレームレート、色空間による帯域の変化 . . . . .                           | 5  |
| 2.2 | HDMI 1.4 と 2.0 での 4K(3840x2160) 映像の対応状況 . . . . .           | 6  |
| 4.1 | HDMI RX Subsystem の Axi4-Stream インターフェース [1] より抜粋 . . . . . | 12 |
| 4.2 | HDMI TX Subsystem の Axi4-Stream インターフェース [2] より抜粋 . . . . . | 12 |

# 第1章 序論

## 1.1 本論文の背景

近年、現行のハイビジョン放送を超える超高繊細な画質による、4K・8K 映像の普及が世界中で加速している。また、日本でも東京 2020 オリンピック・パラリンピックに向け、総務省が 4K・8K 映像の普及を後押しをしている。

現在の放送業界では、同軸ケーブルを使用する SDI と呼ばれる伝送規格で映像を伝送する事が一般的である。また、ハイビジョン放送の制作では、1080i と呼ばれる有効走査線数 1080 本のインターレース方式が一般的である。現行のハイビジョンと比較すると、4K 映像の帯域は約 8 倍にもなり、伝送方法とそのコストが課題となっている。

SDI では 4K 映像の伝送を目的として、SMPTE ST-2081 および SMPTE ST-2082 により、6G-SDI と 12G-SDI が定められている。しかし、現行のハイビジョンで使用される HD-SDI と比較すると、高周波による減衰を少なくするため、より太くより短い同軸ケーブルを使用しなければならず、現場での扱いづらさが課題である。

そのため、近年では、映像機器と比べて比較的安価なネットワークリソースを活用して伝送する、Video over IP が進んでいる。SDI の伝送と比較して、IP 伝送には次のようなメリットがある [8]。

- 1 本のケーブルで複数や双方向の映像が可能  
同軸ケーブルとは異なり、双方向での通信が可能なため、双方向の映像の伝送が 1 本のケーブルで可能である。SDI では、単一の映像伝送を目的としているが、IP 伝送では帯域が許す限り複数の映像が伝送可能である。また、IP であるため、他のソフトウェアのデータなどの付加情報も可能である。
- 伝送スピードの向上  
SDI では、一般的に銅線を使用した同軸ケーブルを使うため、高周波を扱う場合に限界がある。しかし、IP 伝送で用いられる光ケーブルでは、より高周波を扱うことが可能である。
- コストダウン  
ネットワーク機器は、映像業界よりも先に 10G や 400G などの帯域に対応し、高速化が進んでいる。そのため、それらのリソースを活用することで映像機器に比べて、コストを飛躍的に抑えることが可能である。



## 1.2 本論文が着目する課題

Video over IP における伝送規格は、SMPTE 2022 とソニーの NMI が主流となっている [7] が、その他にも多くの規格が提唱され、市場では

## 1.3 本論文の目的

本論文では、  
ネットワークを [6]  
着目し、IP を利用するメリットが得られるはずである。

## 1.4 本論文の構成

本論文における以降の構成は次のとおりである。

2 章では、本論文を理解するための前提となる、汎用的な映像伝送システムについての解説をする。色空間と帯域の関係などにも触れる。3 章では、本論文の要となるネットワークを活用した映像伝送システムについて、本論文での実装との違いを踏まえ紹介する。4 章では、ネットワークを活用した映像伝送システムを、ソフトウェアとハードウェアで設計、実装したことについて解説をする。5 章では、4 章で実装した映像伝送システムを、既存の IP 伝送装置と比較をし、評価を行い、その結果について考察する。6 章では、本論文のまとめと今後の展望についてまとめる。

また、付録 A では、ORF2015 での 100Gbps 回線を使用した映像伝送と遠隔スイッチングの実証実験についてまとめる。付録 B では、ORF2016 での実証実験についてまとめる。

## 第2章 映像伝送システム

本章では、映像伝送システムを構成する技術要素の仕組みについて解説する。

### 2.1 ビデオカメラ

ビデオカメラは、映像の入力機構である。撮影素子であるイメージセンサは、多数の受光素子によって構成されており、それぞれの受光素子は、光エネルギーの明暗に従い電荷を発生する。撮影対象部から反射される光をカメラのレンズを通して、この撮影素子の受光部にあてることで、その明暗を電荷量を光電変換する。変換された電圧値を順次読み出し、電気信号に変換することでアナログ値である光情報をデジタル値に変換する。

ビデオカメラによる出力インターフェースとしては、デジタル信号としてはSDIやHDMIのインターフェースを使用するのが一般的である。

### 2.2 ディスプレイ

ディスプレイは、映像の表示機構である。ディスプレイには大まかに、アナログディスプレイとデジタルディスプレイに二分できる。

アナログディスプレイでは、CRT、すなわちブラウン管を用いた描画方式である。管面全体を走査線とよぶ固定パターンでスキャンしつつ、映像信号の輝度成分に従って電子ビームの強さを変調して描画する。このように、画面上の任意の点の明るさを制御することにより画像を作り上げている。

一方、デジタルディスプレイでは、薄い板状の液晶パネルを用いた描画方式である。偏光フィルタから入ってきた光を、電極によりピクセルのカラーごとに電荷をかけることにより、配向膜を光が通り抜け描画する。ブラウン管の走査方式を後継しており、映像の制御信号として、水平同期信号と垂直同期信号が使われている。

### 2.3 インターレース

画像伝送において、データレートを増やさずに描画回数を増やす技術である。この方式の特徴は、「人間の視野は動くものの細部を捉えられない」という性質に基づいている。飛び越し走査とも呼ばれ、奇数番目の走査線を先に送り、偶数番目の走査線をその後を送る。

デジタル化が進んでいる現在でも、走査線を1ラインに割り当てられたものとして、データレートを減らす際の手段として利用されている。主な例として、日本のテレビジョン放送では、アナログテレビ放送、デジタルテレビ放送のどちらでも使われている。

幸いなことに、4K・8K映像ではインターレース方式は使われることはない。[要出典]

## 2.4 色空間と色深度

一般的に液晶ディスプレイでは、1ピクセルを赤、緑、青、すなわちRGBの3つの色信号で表現する。多くのPCやゲーム機の出力ではRGBの色空間が使われ、RGBそれぞれ8bit、1ピクセルあたり24bitで表現する。1ピクセルあたりを表現するビット数を色深度といい、色解像度、色分解能とも言われる。24bitの色深度では、16,777,216色を表現することができる。

一方、ビデオカメラでは、輝度信号Yと、2つの色差信号を使って表現される色空間であるYUVが使われるが多い。[要出典] この方式の特徴は、「人間の目は明るさの変化には敏感だが、色の变化には鈍感である」という性質に基づいて、色度信号の情報量を減らすことができるという点にある。

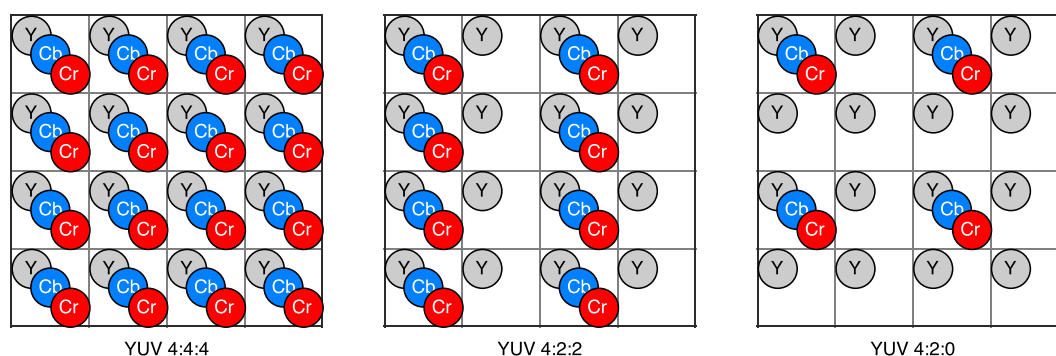


図 2.1: YUV のピクセルあたりの色情報の構造

YUV 4:4:4 では、輝度信号、色差信号共に1ピクセル毎である。YUV 4:2:2 では、輝度信号は1ピクセル毎、色差信号は2ピクセル毎であり、同じ色深度のYUV 4:4:4 と比べ、帯域はおよそ2/3となる。YUV 4:2:0 では、輝度信号は1ピクセル毎、色差信号は4ピクセル毎であり、同じ色深度のYUV 4:2:2 と比べ、帯域はおよそ3/4となり、同じ色深度のYUV 4:4:4 と比べ、帯域はおよそ1/2となる。

なお、図 2.1 で示した、UV成分であるCb、Crの色のサンプリング方法は、伝送方式の規格によって定められている。

## 2.5 帯域

帯域は解像度の他にも、インターレース、色空間、色深度により変化する。また、伝送するインターフェースの規格によっても、若干の違いがあるため、ここではHDMIを基準とする。色深

度を 8bit とした場合の解像度、フレームレート、色空間別に見たピクセルクロック、帯域を、表 2.2 に示す。

表 2.1: 解像度、フレームレート、色空間による帯域の変化

| 解像度       | フレームレート | 色空間    | ピクセルクロック | 帯域      | 同期区間を含んだ帯域 |
|-----------|---------|--------|----------|---------|------------|
| 3840x2160 | 60p     | RGB    | 148.5MHz | XX Gbps | YY Gbps    |
| 3840x2160 | 60p     | YUV422 | 148.5MHz | XX Gbps | YY Gbps    |
| 3840x2160 | 60p     | YUV420 | 148.5MHz | XX Gbps | YY Gbps    |
| 3840x2160 | 30p     | RGB    | 148.5MHz | XX Gbps | YY Gbps    |
| 3840x2160 | 30p     | YUV422 | 148.5MHz | XX Gbps | YY Gbps    |
| 1920x1080 | 60p     | RGB    | 148.5MHz | XX Gbps | YY Gbps    |
| 1920x1080 | 60p     | YUV422 | 148.5MHz | XX Gbps | YY Gbps    |
| 1920x1080 | 60i     | RGB    | 148.5MHz | XX Gbps | YY Gbps    |
| 1920x1080 | 60i     | YUV422 | 148.5MHz | XX Gbps | YY Gbps    |

## 2.6 インターフェース

### 2.6.1 VGA

VGA ( Video Graphics Array ) は、IBM が発表したアナログ映像信号の伝送規格、または、同社が開発した VGA 表示回路用のチップのことを指す。DE-15 コネクタを使用し、赤、緑、青、垂直同期、水平同期の 5 つのアナログ信号で映像を伝送することができる。DDC ( VESA Display Data Channel ) 信号を使用することで、接続機器の対応する解像度を送信することができ、最近では 1080p の映像を伝送する機器も多い。PC での映像出力方式として普及したが、アナログ信号であることや、音声伝送の手段が別途必要となるため、HDMI や DisplayPort などのインターフェースに移行が進んでいる。

### 2.6.2 DisplayPort

DisplayPort は、VESA<sup>1</sup> によって標準化された映像伝送規格であり、主に超解像度向けのインターフェースとして普及している。DisplayPort 1.3 からは、32.4 Gbps のデータレートに対応し、8K 映像の伝送にも対応している。

<sup>1</sup>Video Electronics Standards Association ビデオ周辺機器に関する業界標準化団体

### 2.6.3 DVI

DVI ( Digital Visual Interface ) は、<sup>2</sup>によって標準化された デジタル映像信号の伝送規格。物理層として TMDS ( Transition Minimized Differential Signaling ) を使用しており、赤、緑、青、クロックの 4 つのツイストペアケーブルで構成される。

### 2.6.4 HDMI

HDMI ( High-Definition Multimedia Interface ) は、映像、音声をデジタル信号で伝送する通信インターフェースの規格である。DVI を基に、音声伝送機能や著作権保護機能を加えたものであり、物理層は DVI と同じ TMDS を使用している。HDMI 2.0 では、帯域を 18Gbps に拡大し、4K@60p に対応している。

HDMI 2.0 からは、YCbCr 4:2:0 方式によるピクセルエンコーディングの規格が追加され、1/2 のデータレートで転送することが可能となった。

表 2.2: HDMI 1.4 と 2.0 での 4K(3840x2160) 映像の対応状況

| フレームレート | ピクセルあたりの色深度 | HDMI 1.4 | HDMI 2.0 |
|---------|-------------|----------|----------|
| 30Hz    | 24bit       | 対応       | 対応       |
|         | 30bit       | 対応       | 対応       |
|         | 36bit       | 対応       | 対応       |
|         | 48bit       | 非対応      | 対応       |
| 60Hz    | 24bit       | 非対応      | 対応       |
|         | 30bit       | 非対応      | 対応       |
|         | 36bit       | 非対応      | 対応       |
|         | 48bit       | 非対応      | 非対応      |

HDMI 1.4[3] では、RGB、YCbCr 4:4:4、YCbCr 4:2:2 の色空間がサポートされており、HDMI 2.0[4] では、新たに 4K 解像度向けの YCbCr 4:2:0 がサポートされた。

2.4 節では、同じ色深度の場合 YUV 4:2:2 は YUV 4:4:4 と比べ 2/3 となると述べたが、HDMI 1.4 で定義されている YCbCr 4:2:2 では、1 ピクセルあたりの色深度は変わらず、Y および CbCr のサンプリング解像度が 8bit から 12bit になる。そのため、HDMI では色空間の YCbCr 4:4:4、YCbCr 4:2:2 のどちらであっても帯域には影響しない。

HDMI では、24bit の他に、30bit、36bit、48bit の色深度に対応しているが、YCbCr 4:2:0 では、24bit のみの対応である。

<sup>2</sup>Video Electronics Standards Association ビデオ周辺機器に関する業界標準化団体

|        |       |                 |                 |                 |                 |                 |     |
|--------|-------|-----------------|-----------------|-----------------|-----------------|-----------------|-----|
| TMDS 0 | [7:0] | Cb <sub>0</sub> | Cb <sub>1</sub> | Cb <sub>2</sub> | Cb <sub>3</sub> | Cb <sub>4</sub> | ... |
| TMDS 1 | [7:0] | Y <sub>0</sub>  | Y <sub>1</sub>  | Y <sub>2</sub>  | Y <sub>3</sub>  | Y <sub>4</sub>  | ... |
| TMDS 2 | [7:0] | Cr <sub>0</sub> | Cr <sub>1</sub> | Cr <sub>2</sub> | Cr <sub>3</sub> | Cr <sub>4</sub> | ... |

図 2.2: HDMI 1.4 で定義されている YCbCr 4:4:4 方式における TMDS マッピング

|        |       |                        |                        |                        |                        |                        |     |
|--------|-------|------------------------|------------------------|------------------------|------------------------|------------------------|-----|
| TMDS 0 | [3:0] | Y <sub>0</sub> [3:0]   | Y <sub>1</sub> [3:0]   | Y <sub>2</sub> [3:0]   | Y <sub>3</sub> [3:0]   | Y <sub>4</sub> [3:0]   | ... |
|        | [7:4] | Cb <sub>0</sub> [3:0]  | Cr <sub>0</sub> [3:0]  | Cb <sub>2</sub> [3:0]  | Cr <sub>2</sub> [3:0]  | Cb <sub>4</sub> [3:0]  |     |
| TMDS 1 | [7:0] | Y <sub>0</sub> [11:4]  | Y <sub>1</sub> [11:4]  | Y <sub>2</sub> [11:4]  | Y <sub>3</sub> [11:4]  | Y <sub>4</sub> [11:4]  | ... |
| TMDS 2 | [7:0] | Cb <sub>0</sub> [11:4] | Cr <sub>0</sub> [11:4] | Cb <sub>2</sub> [11:4] | Cr <sub>2</sub> [11:4] | Cb <sub>4</sub> [11:4] | ... |

図 2.3: HDMI 1.4 で定義されている YCbCr 4:2:2 方式における TMDS マッピング

|        |        |                  |                  |                  |                  |                  |     |
|--------|--------|------------------|------------------|------------------|------------------|------------------|-----|
| Line 0 | TMDS 0 | Cb <sub>00</sub> | Cb <sub>02</sub> | Cb <sub>04</sub> | Cb <sub>06</sub> | Cb <sub>08</sub> | ... |
|        | TMDS 1 | Y <sub>00</sub>  | Y <sub>02</sub>  | Y <sub>04</sub>  | Y <sub>06</sub>  | Y <sub>08</sub>  | ... |
|        | TMDS 2 | Y <sub>01</sub>  | Y <sub>03</sub>  | Y <sub>05</sub>  | Y <sub>07</sub>  | Y <sub>09</sub>  | ... |
| Line 1 | TMDS 0 | Cr <sub>00</sub> | Cr <sub>02</sub> | Cr <sub>04</sub> | Cr <sub>06</sub> | Cr <sub>08</sub> | ... |
|        | TMDS 1 | Y <sub>10</sub>  | Y <sub>12</sub>  | Y <sub>14</sub>  | Y <sub>16</sub>  | Y <sub>18</sub>  | ... |
|        | TMDS 2 | Y <sub>11</sub>  | Y <sub>13</sub>  | Y <sub>15</sub>  | Y <sub>17</sub>  | Y <sub>19</sub>  | ... |

図 2.4: HDMI 2.0 で定義されている YCbCr 4:2:0 方式における TMDS マッピング

### 2.6.5 SDI

SDI ( Serial Digital Interface ) は、SMPTE<sup>3</sup> によって標準化された映像伝送規格であり、主に業務機器向けの規格である。

同軸ケーブルを使用しているため、HDMI と比べて距離に対する減衰が少なく、HD-SDI では、およそ 100m 遠方に伝送することができる。BNC 端子を使用することが一般的であり、抜け落ち防止のためのロック機能がするため、中継現場で活躍する。

解像度や帯域に応じて、SD-SDI、HD-SDI、3G-SDI、6G-SDI、12G-SDI など複数の規格が定められている。また、4K・8K 映像を伝送するために、HD-SDI を 4 本 1 組で使用して伝送する事も可能である。

---

<sup>3</sup>米国映画テレビ技術者協会

## 第3章 ネットワークを活用した映像伝送

### 3.1 仮説

映像の IP 伝送については、古くから研究がなされており、拠点間での映像伝送のため部分的な製品などが存在している。しかし、この論文で扱っている IP 伝送では、拠点間だけにとどまらず、カメラやスイッチャー、ディスプレイまでもを IP 化するというテーマである。そのため、実際に制作の現場に IP 伝送を普及させた際に、現在の伝送方法の課題が解決でき、IP 伝送を利用することができるのかについて検証する。

#### 3.1.1 Ethernet を活用するメリット

1 章で、述べた通り、ネットワークを活用することによって活かせるメリットは以下の 3 つである。

- 1 本のケーブルで複数や双方向の映像が可能
- 伝送スピードの向上
- コストダウン

また、映像伝送における重要なポイントは以下の 3 つである。

- 画質、音質の劣化がない
- 伝送遅延を一定以下にする必要がある
- 安定性がある

また、IP 伝送のメリットは以下の点である。

- ユニキャスト、ブロードキャストが行える

これらの点において評価を行う。

### 3.2 目的

映像の制作の現場では、符号化・複合などによる映像の遅延を抑えることや、画質をそのまま伝送することがしばしば求められます。このような背景から、4K 映像を非圧縮のまま IP 伝送する技術の実証実験と、現場において IP 伝送を利用する際に問題となる点を洗い出します。？



## 第4章 システムの設計・実装

本章では、??章で述べた、XX について評価するため、4K 映像を非圧縮で IP で伝送するシステムを、ソフトウェアとハードウェアで実装する。

### 4.1 ソフトウェアによる実装

ソフトウェアによる実装では、汎用的な PC に 10Gbps に対応した NIC、4K 対応キャプチャボード Blackmagic Design Intensity Pro 4K を用いて行った。本実装の概要を、図 4.1 に示す。

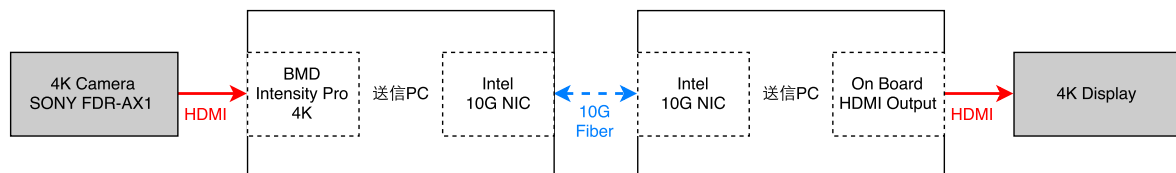


図 4.1: ソフトウェアによる実装の構成

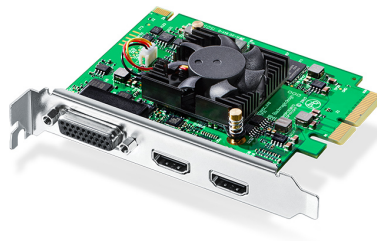


図 4.2: Blackmagic Design Intensity Pro 4K キャプチャーボード

送信プログラムでは、キャプチャボードでキャプチャしたデータを Blackmagic DeckLink SDK[5] を用いて取得し、IP 経由で伝送するプログラムを作成した。受信プログラムでは、IP 経由で受信したデータを Linux 汎用的なメディアプレーヤーである mplayer で再生するプログラムを作成した。

今回の評価ではダークファイバー環境での想定のため、順序制御、再送制御の実装を省くため、TCP で実装を行った。

## 4.2 ハードウェアによる実装

ハードウェアによる実装では、Xilinx KC705 評価ボード、HDMI インターフェースカード TED HDMI 2.0 FMC カードを用いて行った。本実装の概要を、図 4.3 に示す。

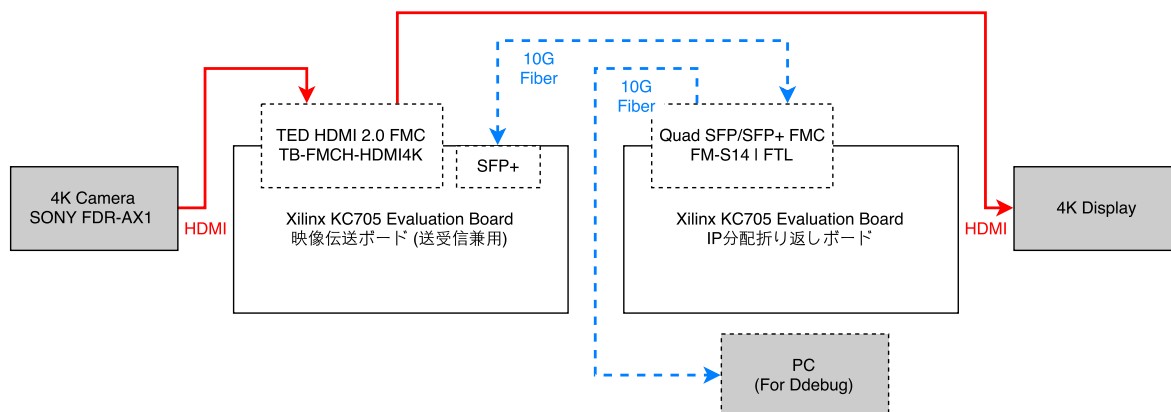


図 4.3: ハードウェアによる実装の構成



図 4.4: TED HDMI 2.0 FMC カード (TB-FMCH-HDMI4K)

### 4.2.1 FPGA の回路設計

本実装では、Xilinx の 10 Gigabit Ethernet Subsystem、及び、Video Processing Subsystem を用いた。

しかし、10 Gigabit Ethernet Subsystem は 156.25MHz となり、Video Processing Subsystem では 300MHz となる。そのため、読み書きで独立したクロックに対応した FIFO を使用する。

図 4.7 に、本実装で用いたパケット構造を示す。UDP のペイロードのビデオデータより前の区間が 6byte なのは、Ethernet パケットを構築していく際に、ペイロードの先頭 6byte 目が丁度 64bit の区切り目となるため、FPGA で処理する際に効率が良いためである。

表 4.1: HDMI RX Subsystem の Axi4-Stream インターフェース [1] より抜粋

| Name   | Direction | Width     | Description    |
|--------|-----------|-----------|----------------|
| tdata  | Output    | 3*BPC*PPC | Data           |
| tlast  | Output    | 1         | End of line    |
| tready | Input     | 1         | Ready          |
| tuser  | Output    | 1         | Start of frame |
| tvalid | Output    | 1         | Valid          |

表 4.2: HDMI TX Subsystem の Axi4-Stream インターフェース [2] より抜粋

| Name   | Direction | Width     | Description    |
|--------|-----------|-----------|----------------|
| tdata  | Input     | 3*BPC*PPC | Data           |
| tlast  | Input     | 1         | End of line    |
| tready | Output    | 1         | Ready          |
| tuser  | Input     | 1         | Start of frame |
| tvalid | Input     | 1         | Valid          |

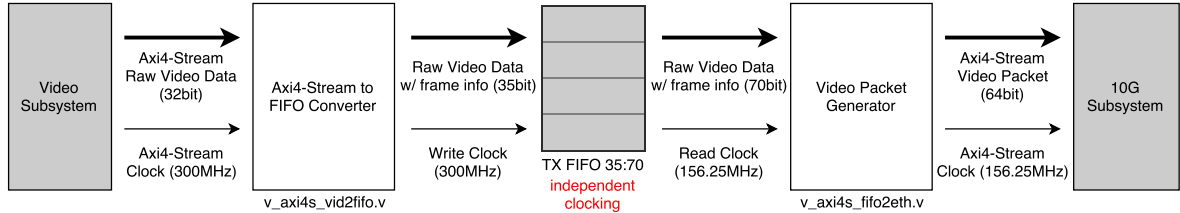


図 4.5: Video Stream to Ethernet Packet Subsystem Diagram

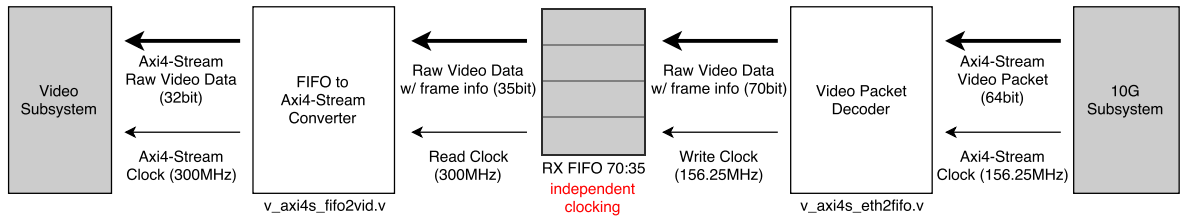


図 4.6: Ethernet Packet to Video Stream Subsystem Diagram

|                                |  |                             |                                |
|--------------------------------|--|-----------------------------|--------------------------------|
| Sync word<br>5bytes            |  | Start of frame<br>flag1byte | 1st video pixel data<br>4bytes |
| 1st video pixel data<br>4bytes | nth.. video pixel data<br>4bytes *repeatable |                             | padding<br>7bytes              |
| padding<br>7byte               |  | End of line<br>flag 1byte   |                                |

図 4.7: UDP ペイロードのパケット構造

また、図 4.8、図 4.9 では、本実装を稼働させたときの ILA ( Integrated Logic Analyzer ) とよばれる、FPGA の内部信号をモニターするためのツールを使った際の様子である。

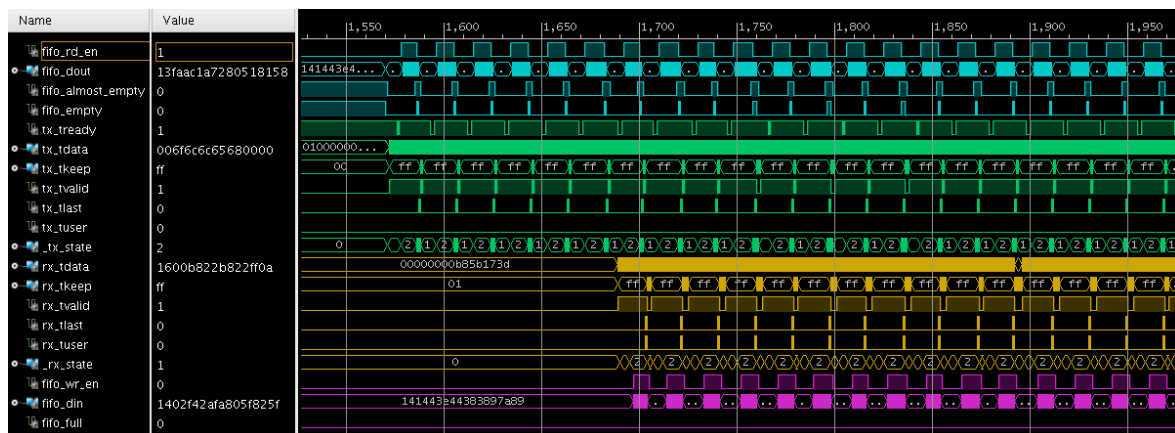


図 4.8: ILA による IP 伝送時の FIFO と Ethernet Subsystem のデータのダンプ

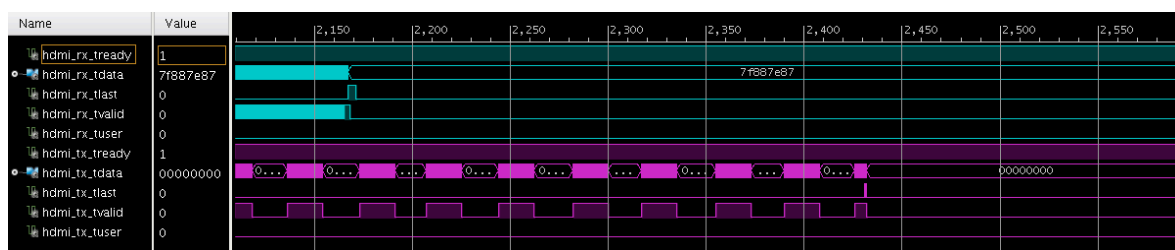


図 4.9: ILA による IP 伝送時の HDMI 入出力のデータのダンプ

特殊なバッファリング機構は用意していないが、FIFO にデータが入っているかを示す信号 ( almost\_empty の立ち下がり ) を合図に、パケットを生成する際に一定のクロックが経過するため、その分の FIFO への書き込みのバッファリングが行われる。そのため、図 4.9 では、hdmi\_rx\_tvalid が頻繁に立ち上がり立ち下りを繰り返しているのに対し、hdmi\_tx\_tvalid はある程度まとまった周期で立ち上がりをしているのが確認できる。

## 第5章 評価

### 5.1 評価手法

### 5.2 計測

#### 5.2.1 トラフィック

#### 5.2.2 遅延

#### 5.2.3 重量

#### 5.2.4 安定性

ケーブルを抜いた場合

徐々に遅延させていった場合

### 5.3 実証実験

本実装に実用性があることを顕彰するため、ORF2015 と ORF2016 でそれぞれ実証実験を行った。付録 A、付録 B

### 5.4 考察

## 第6章 結論

### 6.1 本研究のまとめ

本研究では、IP 伝送の制作現場における優位性を示すために、現状の制作現場の映像伝送における必要条件と課題点を洗い出し、IP 伝送でその必要条件を満たすことができ、さらに課題点をクリアすることができるかを証明した。まず、4K 映像を IP 伝送するシステムを、ソフトウェアとハードウェアで実装し、それぞれについて仮説が満たせるかについて検証と評価を行った。

ソフトウェアによる実装では、汎用的な PC でもキャプチャボードと 10Gbps の NIC があれば 4K 映像の IP 伝送が行えることがわかった。評価では、遅延が Xms 発生し、安定性が低い結果となった。

ハードウェアによる実装では、Xilinx の KC705 と TED の HDMI インターフェースカードを使い、Ethernet と HDMI のシステムの変換を担う回路を設計した。評価では、遅延は Xms であり、安定性も高い結果となった。

### 6.2 本研究の結論

ハードウェアの実装では、最初に示した映像伝送における重要なポイントうち、画質、音節の劣化を防ぎ、遅延を一定以下にし安定させて稼働することが可能であった。また、コスト面については、量産化されてきた映像機器や同軸ケーブルなどに比べて高価となってしまった。これらの点をまとめると、映像伝送における重要なポイントが満たせ、IP 伝送によるメリットも生まれることから、IP 伝送を制作現場における優位性が立証できた。また、映像制作現場における高解像度映像 IP 伝送システムが活用することが可能であった。

### 6.3 今後の課題と展望

本研究では、IP 伝送による映像配信システムの設計をした。

ソフトウェアによる実装では、TCP で実装したが UDP で実装すべきである。

また、ハードウェアによる実装では、クロックを同じハードウェアで共有しているため、クロックについての考慮をしていない。そのため、他のハードウェアでもクロック情報を共有する必要がある。

また、IP 伝送のためのプロトコルがいくつか普及してきており、それに合わせた実装も行いたい。

# 謝辞

本研究を進めるにあたり、ご指導いただきました慶應義塾大学 環境情報学部教授 村井純博士、同学部教授 中村修博士、同学部准教授 Rodney D. Van Meter III 博士、同学部准教授 植原啓介博士、同学部准教授 中澤仁博士、SFC 研究所 上席所員（訪問） 齊藤賢爾博士に感謝致します。

研究について日頃からご指導頂きました政策・メディア研究科博士課程 松谷健史氏、政策・メディア研究科特任助教 空閑洋平氏、XXXXXX 徳差雄太氏に感謝致します。研究室に所属したばかりの頃から本研究に至るまで、特定の分野にこだわらない広い視点で何年生の時であっても妥協のない姿勢で向かい合い、絶えず多くのご指導をいただきました。本研究を卒業論文としてまとめることができたのも両氏のおかげです。重ねて感謝申し上げます。

本研究の評価に必要な伝送装置の助言、機材を運搬していただいた一般社団法人 Mozilla Japan 工藤紀篤博士に感謝いたします。評価に必要な伝送装置を借用させていただいた慶應義塾大学デジタルメディア・コンテンツ統合研究センターの皆様には感謝いたします。長期の間、開発、実験用に 4K カメラなどの機器を借用させていただいた慶應義塾大学湘南藤沢メディアセンターマルチメディアサービスの皆様には感謝いたします。

研究室を通じた生活の中で多くの示唆を与えてくれた XXXX 氏、および Arch 研究グループの皆様には感謝します。また、徳田・村井・楠本・中村・高汐・バンミーター・植原・三次・中澤・武田 合同研究プロジェクトの皆様には感謝致します。

最後に、私の研究を支えてくれた両親をはじめとする親族、多くの友人・知人に感謝し、謝辞と致します。

## 参考文献

- [1] HDMI 1.4/2.0 Receiver Subsystem v2.0 (PG236). [https://www.xilinx.com/support/documentation/ip\\_documentation/v\\_hdmi\\_rx\\_ss/v2\\_0/pg236-v-hdmi-rx-ss.pdf](https://www.xilinx.com/support/documentation/ip_documentation/v_hdmi_rx_ss/v2_0/pg236-v-hdmi-rx-ss.pdf).
- [2] HDMI 1.4/2.0 Transmitter Subsystem v2.0 (PG235). [https://www.xilinx.com/support/documentation/ip\\_documentation/v\\_hdmi\\_tx\\_ss/v2\\_0/pg235-v-hdmi-tx-ss.pdf](https://www.xilinx.com/support/documentation/ip_documentation/v_hdmi_tx_ss/v2_0/pg235-v-hdmi-tx-ss.pdf).
- [3] HDMI Licensing, LLC. *High-Definition Multimedia Interface Specification*. Version 1.4.
- [4] HDMI Licensing, LLC. *High-Definition Multimedia Interface Specification*. Version 2.0.
- [5] Blackmagic Design Pty. Ltd. Blackmagic desktop video sdk. <https://www.blackmagicdesign.com/jp/support/family/capture-and-playback>.
- [6] NTT 未来ねっと研究所. JGN を利用した 6 Gbit/s 4 K 非圧縮映像の IP ストリーム伝送および OXC によるストリーム切替実験. NTT 技術ジャーナル, pp. 36–39, 10 2006.
- [7] 小寺信良. 【小寺信良の週刊 Electric Zooma!】コンテンツの HDR 化、IP 伝送による作り手側の混乱. InterBEE で見た理想と現実- AV Watch. <http://av.watch.impress.co.jp/docs/series/zooma/1033618.html>.
- [8] 小寺信良. 【小寺信良の週刊 Electric Zooma!】第 733 回:裏方の大革命、4K 放送に向け、“IP 伝送”の道筋が見えてきた「InterBEE 2015」- AV Watch. <http://av.watch.impress.co.jp/docs/series/zooma/732055.html>.



# 付 録 A    ORF2015 での 100Gbps 回線を使用した映像伝送と遠隔スイッチングの実証実験

## A.1    実験の構成

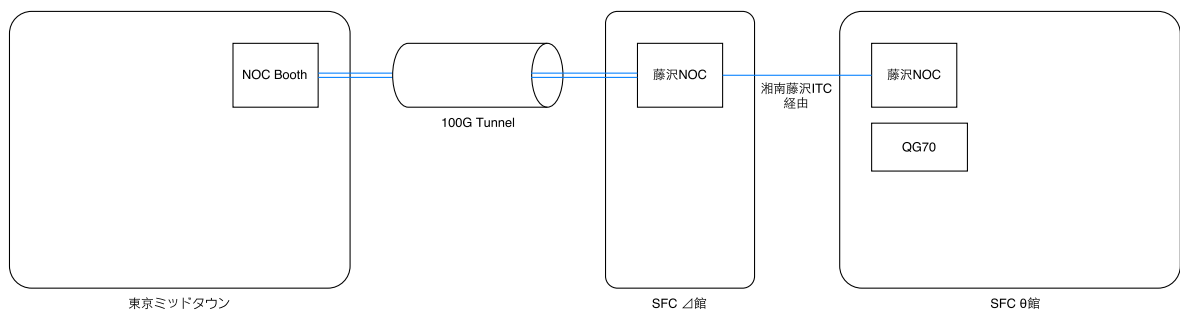


図 A.1: ORF2015 での実験の構成

## A.2    遠隔スイッチング

## 付 録 B    ORF2016 での実証実験

### B.1    実験の構成