学号\_20182344050\_姓名\_毛济洲\_\_

练习题1

**2.2-1** 8086 CPU在结构上由两个独立的处理单元\_\_\_\_\_\_\_\_\_\_\_\_\_\_和\_\_\_\_\_\_\_\_\_\_\_\_\_\_构成。



**2.2-2** 将62A0H和4321H相加，则AF= ，SF= ，ZF= ，CF= ，OF= ，PF= 。



**2.2-3** 设某台微处理器有20根地址总线，16根数据总线，若存储器寻址空间和I/O地址的寻址空间是分开的，则存储器空间大小为\_\_\_\_\_\_\_\_\_\_，经数据线一次可传送的带符号数（用补码表示）的范围是\_\_\_\_\_\_\_\_\_\_\_。



**2.2-4** 已知CS=1800H, IP=1500H, 则指令所处的物理地址为\_\_\_\_\_\_\_\_\_\_\_，给定一个数据的有效地址是2359H，且DS= 49B0H，该数据在内存中的实际物理地址为\_\_\_\_\_\_\_\_\_\_\_\_H。



**2.2-5** 8086/8088段寄存器的功能是（ ）。



A. 用于计算有效地址 B. 执行各种数据传送操作

C. 用于存放段起始地址及计算物理地址

**2.2-6** 微机的地址总线功能是（ ）。



A. 只用于选择存储器单元 B. 只用于选择进行信息传输的设备

C. 用于传送要访问的存储器单元或I/O端口的地址 D. 只用于选择I/O端口

**2.2-7** 在堆栈段中，存放栈顶地址的寄存器是（ ）。



A. IP B. SP C. BX D. BP

练习题2

**2.3-1** 8086中地址/数据线分时复用，为保证总线周期内地址稳定，应配置\_\_\_\_\_\_\_\_\_\_\_，为提高总线驱动能力，应配置\_\_\_\_\_\_\_\_\_\_。



**2.3-2**  8086最小组态下的总线控制信号由\_\_\_\_\_\_\_产生，最大组态下由\_\_\_\_\_\_\_\_\_\_\_产生。



**2.3-3** 8086有两种工作方式，当8086处于最小方式时，接( ) 。 MN/MX



A. +12V B. 12V C. +5V D. 地

**2.3-4** 8086/8088 CPU上INTR信号为（ ）有效。



A．上升沿 B.下降沿 C.高电平 D.低电平

**2.3-5** 下列说法中属于8086CPU最小工作模式特点的是（ ）。



A. CPU提供全部的控制信号 B. 由编程进行模式设定

C. 不需要地址锁存器 D. 需要总线控制器8288

练习题3

**2.4-1** 当存储器的读出时间大于CPU所要求的时间，为保证CPU与存储器的周期配合，就需要用

\_\_\_\_\_\_信号，使CPU插入一个\_\_\_\_\_\_状态。



**2.4-2** 判断： 8086访问一个字节单元和访问一个字单元，只需要一个总线周期。（ ）



**2.4-3** 对存储器访问时，地址线有效和数据线有效的时间关系应该是（ ）。



A. 数据线较先有效 B. 二者同时有效

C. 地址线较先有效 D. 同时高电平

**2.4-4** 8086 CPU芯片的时序中，不加等待的一个总线周期需时钟周期数为（ ）。



A. 1 B. 2 C. 3 D. 4

**2.4-5** 8086执行一个总线周期最多可传送（ ）个字节。



A. 1 B.2 C. 3 D. 4

**2.4-6**  RESET信号有效后，CPU执行的第一条指令地址为（ ）。



A. 00000H B. FFFFFH C. FFFF0H D. 0FFFFH

本章习题 （可以都做，必须做2-1,2-4,2-5,2-9）

**2-1** 微型计算机的硬件主要由哪几部分组成？



**2-2** 8086微处理器由哪两部分组成？它们的主要功能是什么？8086与8088的主要区别是什么？

**2-3** 8086 CPU预取指令队列有什么好处？8086 CPU内部的并行操作体现在哪里?

**2-4** 8086 CPU中有哪些寄存器?各有什么用途?



*① 通用寄存器组：4个16位通用寄存器，AX、BX、CX、DX，称作通用数据寄存器。可用来存放16位的数据或地址，另有隐含的专门用法；2个指针寄存器：SP和BP。它们均用来存放段内偏移地址；2个变址寄存器：SI和DI。这两个寄存器常用在字符串操作中，并分别用来存放源操作数的段内偏移量和目标操作数的段内偏移量。 ② 段寄存器组：CS：代码段寄存器，存放代码段的基地址，要执行的指令代码均存放在代码段中； DS：数据段寄存器，存放数据段的基地址，指令中所需操作数常存放于数据段中； SS：堆栈段寄存器，存放堆栈段的基地址，堆栈操作所需的数据存放于堆栈段中； ES：附加段寄存器，存放附加段的基地址，附加段也是用来存放存储器操作数的。 ③ 标志寄存器FR：表示运算的特征或控制CPU的操作。 ④ 指令指针寄存器IP：用来存放将要执行的下一条指令代码在代码段中的偏移地址，在程序运行过程中，BIU可修改IP中的内容，使它始终指向将要执行的下一条指令。*

**2-5**标志寄存器中有哪些标志位?各在什么情况下置位?



*（一）运算结果标志：*

*（1）进位标志CF (2)零标志ZF（3）符号标志SF（4）溢出标志OF*

*（5）奇偶标志PF（6）辅助进位标志AF 。*

*（二）状态控制标志：*

*（1）方向标志DF（2）中断允许标志IF（3）追踪标志TF* 。

**2-6** 8086/8088微处理器的外部引脚是怎样的？请将地址信号线、数据信号线、控制信号线及电源信号线分类，思考为什么要设置这些信号线？

**2-7** 什么是8086 CPU的最大工作模式和最小工作模式？将8086/8088下列方式的特点填入表中。

**2-8**在8086/8088中，RESET信号来到后，各寄存器内容和总线状态是怎样的？结合操作系统引导过程，思考BIOS执行ROM的首地址是多少？

**2-9** 试说明在图2.3-1中部件8284、74LS245、74LS373的作用；在该电路中能否不用锁存器？为什么？



*8284为微机系统提供时钟信号，还有复位信号RESET和准备好信号READY。*

*74LS373是8位三态输出锁存器，其输入使能端G是锁存控制信号，连接到CPU的地址锁存信号ALE上，由ALE信号对其进行锁存控制，当ALE信号有效时，表示在地址锁存时段，数据/地址复用信号线AD1s~.ADo用做地址线，地址被锁存在74LS373的输出端，该锁存着的地址就是访问存储器单元地址或操作输入/输出端口地址。当ALE为低时，表示进入数据交换时段，数据/地址复用信号线AD1s~ADo用做数据线。*

*74LS245是8位三态双向数据缓冲器，DIR 信号线控制输入/输出的方向。*

*该电路中必须使用锁存器，因为地址和数据总线是分时复用的，CPU在T1时刻输出地址后，如果不锁存，则总线在传输数据时将会丢失地址信息。*