

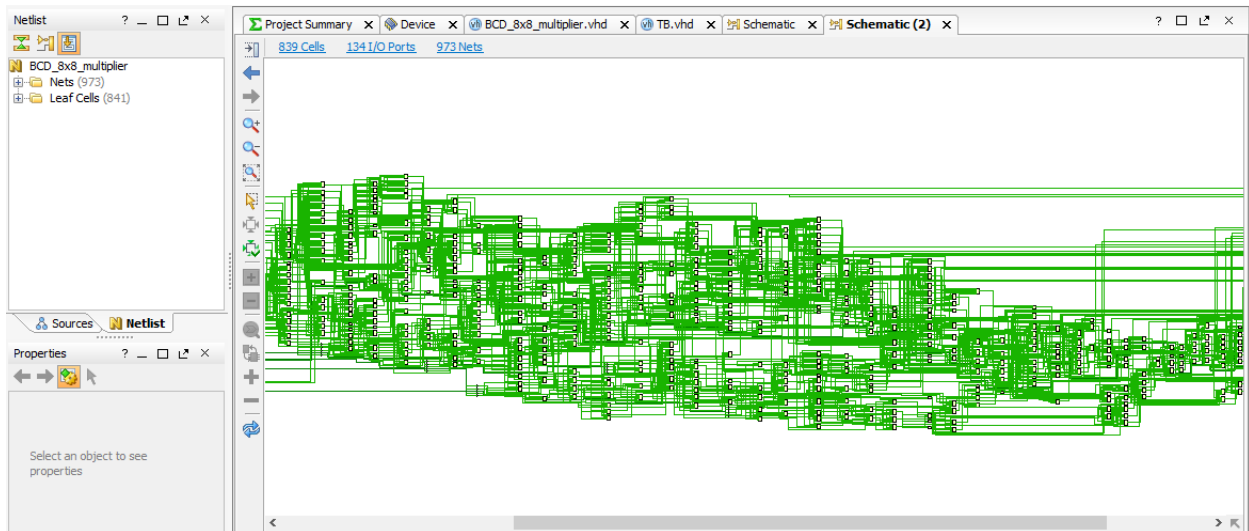
به نام خدا

## گزارش فاز دوم پروژه

محمد مهدی آقاجانی

استاد : دکتر صاحب الزمانی

همانطور که پیدا بود در حالتی که به صورت ساختاری یاده سازی شده مساحت مدار بسیار زیاد تر است ثلی در عوض تاخیر آن کمتر می باشد این موضوع به خوبی در تصاویر گزارش ها نمایان است :

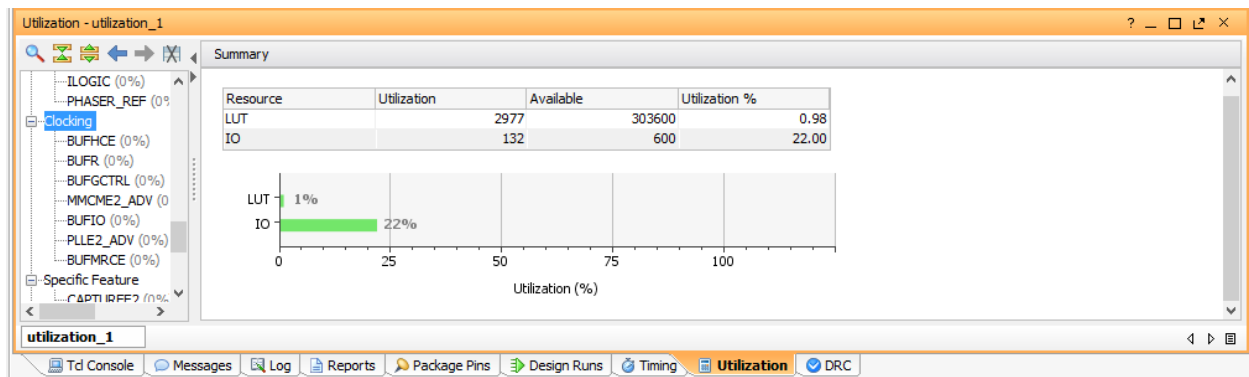


Timing - Timing Summary - timing\_2

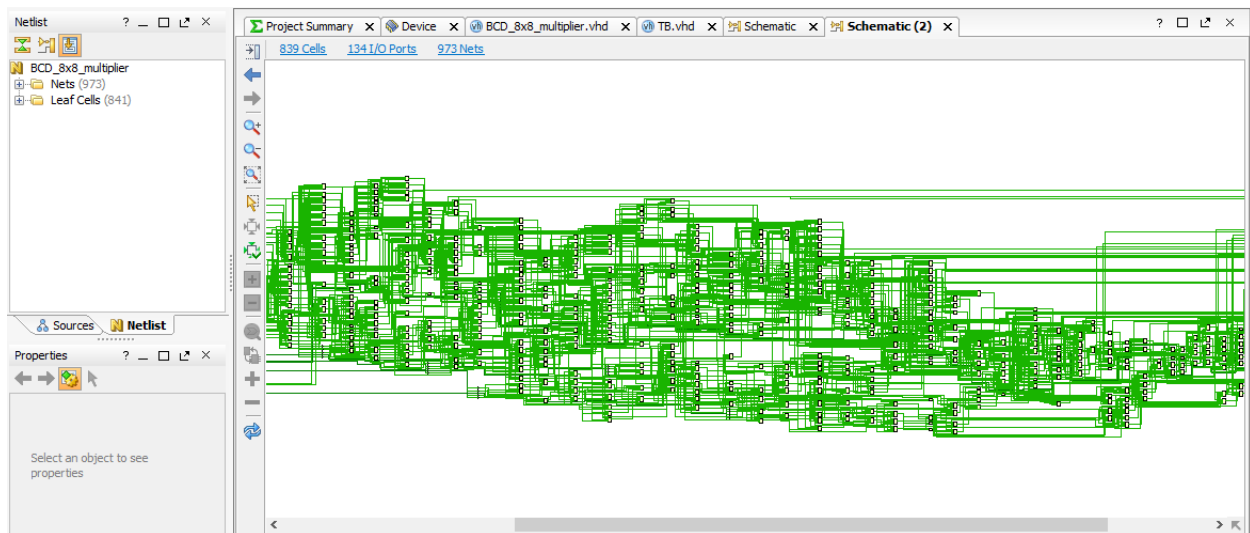
Design Timing Summary

Setup	Hold	Pulse Width
Worst Negative Slack (WNS): inf	Worst Hold Slack (WHS): inf	Worst Pulse Width Slack (WPWS): NA
Total Negative Slack (TNS): 0.000 ns	Total Hold Slack (THS): 0.000 ns	Total Pulse Width Negative Slack (TPWS): NA
Number of Failing Endpoints: 0	Number of Failing Endpoints: 0	Number of Failing Endpoints: NA
Total Number of Endpoints: 66	Total Number of Endpoints: 66	Total Number of Endpoints: NA

There are no user specified timing constraints.



اما در حالت دوم که به صورت ترتیبی پیاده سازی شده است مساحت کمتری مورد استفاده قرار گرفته ولی زمان پاسخگویی بالا تر رفته و طبیعتاً در ۸ سیکل کلاک جواب را دریافت خواهیم کرد که این موضوع در تصاویر زیر نشان داده شده است :



Timing - Timing Summary - timing\_1

Design Timing Summary

Setup	Hold	Pulse Width
Worst Negative Slack (WNS): inf	Worst Hold Slack (WHS): inf	Worst Pulse Width Slack (WPWS): NA
Total Negative Slack (TNS): 0.000 ns	Total Hold Slack (THS): 0.000 ns	Total Pulse Width Negative Slack (TPWS): NA
Number of Failing Endpoints: 0	Number of Failing Endpoints: 0	Number of Failing Endpoints: NA
Total Number of Endpoints: 352	Total Number of Endpoints: 352	Total Number of Endpoints: NA

There are no user specified timing constraints.

Utilization - utilization\_1

Hierarchy

Name	Slice LUTs (303600)	Slice Registers (607200)	Bonded IOB (600)	BUFGCTRL (32)
BCD_8x8_multiplier	491	96	134	1

utilization\_1